

วงจรเลียนแบบตัวเหนี่ยวนำที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร VDIBA



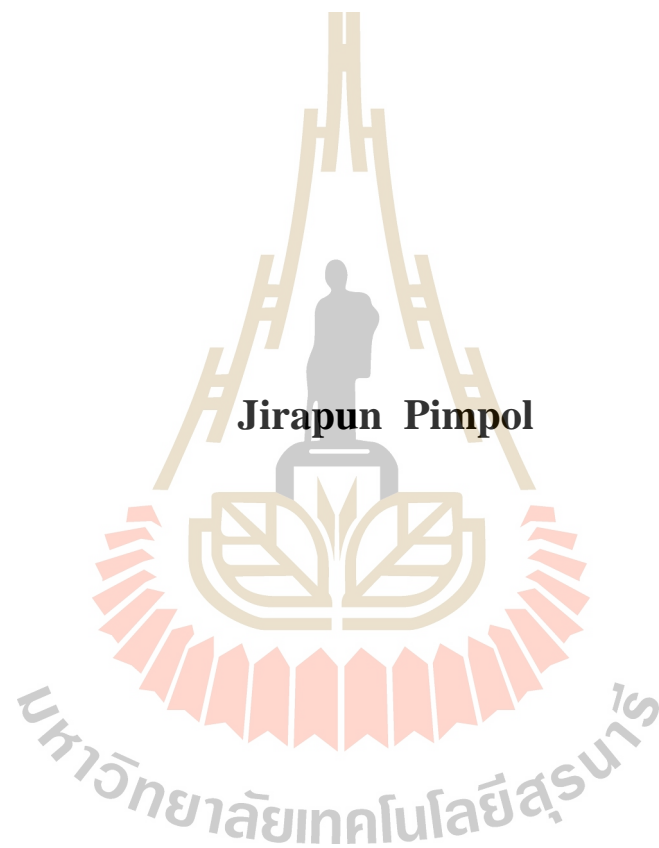
วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

มหาวิทยาลัยเทคโนโลยีสุรนารี

ปีการศึกษา 2561

**ELECTRONICALLY TUNABLE INDUCTANCE  
SIMULATOR CIRCUIT USING VDIBAs**



**A Thesis Submitted in Partial Fulfillment of the Requirements for the  
Degree of Doctor of Philosophy in Telecommunication Engineering**

**Suranaree University of Technology**

**Academic Year 2018**

วงจรถ่ายแบบตัวเหนี่ยวนำที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจรถ่าย VDIBA

มหาวิทยาลัยเทคโนโลยีสุรนารี อนุมัติให้นักศึกษานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษา  
ตามหลักสูตรปริญญาตรีบัณฑิต

คณะกรรมการสอบวิทยานิพนธ์

(รศ. ดร.มนต์ทิพย์ภา อูฑารสกุล)

ประธานกรรมการ

(รศ. ดร.ชาญชัย ทองโสภณ)

กรรมการ (อาจารย์ที่ปรึกษาวิทยานิพนธ์)

(ศ. ดร.วราพงษ์ ตั้งศรีรัตน์)

กรรมการ

(ผศ. ดร.ธนเสฏฐ์ ทศศิกรพัฒน์)

กรรมการ

(ผศ. ดร.อรพิน ชาญนำสิน)

กรรมการ

(อ. ดร.สำราญ สันทาลูนัย)

กรรมการ

(ศ. ดร.สันติ แม่นศิริ)

(รศ. ร.อ. ดร.กนต์ธร ชำนิประศาสน์)

รองอธิการบดีฝ่ายวิชาการและพัฒนาความเป็นสากล คณะบดีสำนักวิชาวิศวกรรมศาสตร์

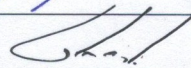
จिरพันธ์ พิมพ์พล : วงจรเลียนแบบตัวเหนี่ยวนำที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร  
VDIBA (ELECTRONICALLY TUNABLE INDUCTANCE SIMULATOR CIRCUIT  
USING VDIBAs) อาจารย์ที่ปรึกษา : รองศาสตราจารย์ ดร.ชาญชัย ทองโสภณ, 107 หน้า


วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่ปรับ  
ค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร VDIBA (Voltage Differencing Inverting Buffered Amplifier)  
เป็นอุปกรณ์แอกทีฟหลัก การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ใช้วงจร VDIBA  
จำนวนสองตัว และตัวเก็บประจุเทียบกราวด์หนึ่งตัว ปราศจากตัวต้านทานพาสซีฟจากภายนอก  
วงจรที่นำเสนอสามารถแปรค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์จาก  
อัตราขยายค่าความนำของวงจร VDIBA โดยการไบอัสกระแสตรงจากภายนอก วงจรตัวเหนี่ยวนำที่  
นำเสนอได้นำไปประยุกต์ใช้ในการสังเคราะห์วงจรกรองผ่านแถบความถี่ คุณสมบัติการทำงานของ  
วงจรที่นำเสนอจะถูกแสดงด้วยผลการจำลองโดยใช้โปรแกรม PSPICE และผลการทดลองการต่อ  
วงจรจริงทดสอบบนแผ่นวงจรพิมพ์โดยใช้ไอซีเบอร์ CA3080 และ LF356 เพื่อยืนยันความถูกต้อง  
ตามหลักการทางทฤษฎี



สาขาวิชา วิศวกรรมโทรคมนาคม  
ปีการศึกษา 2561

ลายมือชื่อนักศึกษา 

ลายมือชื่ออาจารย์ที่ปรึกษา 

ลายมือชื่ออาจารย์ที่ปรึกษาร่วม 

JIRAPUN PIMPOL : ELECTRONICALLY TUNABLE INDUCTANCE  
SIMULATOR CIRCUIT USING VDIBAs. THESIS ADVISOR : ASSOC.  
PROF. CHANCHAI THONGSOPA, Ph.D., 107 PP.

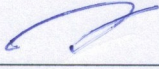
VOLTAGE DIFFERENCING INVERTING BUFFERED AMPLIFIER  
(VDIBA)/FLOATING INDUCTANCE SIMULATOR

This dissertation presents the design and synthesis of electronically tunable floating inductance simulator circuit employing voltage differencing inverting buffered amplifiers (VDIBAs) as active element. The proposed simulated inductance circuit using two VDIBAs together with one grounded capacitor as a passive element. The value of the resulting equivalent inductance is electronically controllable by means of the VDIBAs transconductances. In addition, the usability of the proposed circuit is demonstrated on an illustrative realization of the active RLC bandpass filter. To verify the theoretical analysis, PSPICE simulation program and the experimentally laboratory test using commercially available IC components CA3080 and LF356 are also reported.

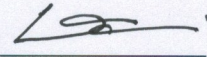
มหาวิทยาลัยเทคโนโลยีสุรนารี

School of Telecommunication Engineering

Academic Year 2018

Student's Signature 

Advisor's Signature T. Chanchai

Co-Advisor's Signature 

## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จสมบูรณ์ลุล่วงได้ด้วยดี จากการได้รับความช่วยเหลือและสนับสนุนอย่างดียิ่ง ทั้งทางด้านวิชาการและทางด้านดำเนินงานวิจัย จากอาจารย์และบุคคลหลายท่านดังนี้

รองศาสตราจารย์ ดร.ชาญชัย ทองโสภิต อาจารย์ที่ปรึกษาวิทยานิพนธ์ และศาสตราจารย์ ดร.วรพงษ์ ตั้งศรีรัตน์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ที่กรุณาให้คำปรึกษา ชี้แนะแนวทางแก้ไข ปัญหา ในวิทยานิพนธ์เล่มนี้จนเสร็จสมบูรณ์ รวมถึงปลูกฝังให้มีความซื่อตรง มีความรับผิดชอบต่อตัวเอง สังคมและส่วนรวมเสมอ ซึ่งเป็นประโยชน์แก่ผู้วิจัยอย่างยิ่งเพื่อเป็นแนวทางการดำเนินชีวิต

รองศาสตราจารย์ ดร.มนต์ทิพย์ภา อุฑารสกุล ประธานกรรมการสอบวิทยานิพนธ์ ผู้ช่วยศาสตราจารย์ ดร.ชนเสฏฐ์ ทศศิกรพัฒน์ ผู้ช่วยศาสตราจารย์ ดร.อรพิน ชานูนาสินและอาจารย์ ดร.สำราญ สันทาคุณย์ กรรมการสอบวิทยานิพนธ์ ที่กรุณาให้คำชี้แนะและให้คำแนะนำเกี่ยวกับการทำวิทยานิพนธ์จนสำเร็จลุล่วงไปได้ด้วยดี

คณาจารย์ประจำสาขาวิชาวิศวกรรมโทรคมนาคม สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี ที่ให้ความรู้ทางวิชาการและถ่ายทอดความรู้ประสบการณ์ และให้คำแนะนำปรึกษาอันเป็นประโยชน์ต่องานวิจัย และกำลังใจแก่ผู้วิจัย มาโดยตลอด

ขอขอบคุณพี่ๆ เพื่อนๆ น้องๆ ห้องปฏิบัติการ Tiger Lab มหาวิทยาลัยเทคโนโลยีสุรนารี และห้องปฏิบัติการ MSP Lab สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ให้การสนับสนุนเครื่องมือที่ใช้ในการทดลอง เพื่อการเขียนวิทยานิพนธ์ฉบับนี้ รวมถึงให้กำลังใจชี้แนะการแก้ไขปัญหาต่างๆ ตลอดการศึกษา

ขอกราบขอบคุณคุณบิดามารดาพี่ชาย พี่สาว หลานชาย และครอบครัวที่อบอุ่นของผู้วิจัยทุกท่าน ที่เป็นกำลังใจและเป็นทุกสิ่งทุกอย่างให้แก่ผู้วิจัยตลอดมา ซึ่งมีคุณค่ากับผู้วิจัยอย่างยิ่ง

ขอขอบคุณ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ที่ให้โอกาสในการลาศึกษาต่อและสนับสนุนค่าใช้จ่ายระหว่างการศึกษา จนสำเร็จการศึกษาด้วยดี

คุณงามความดี ประโยชน์ ที่เกิดจากวิทยานิพนธ์นี้ ผู้วิจัยขอมอบให้กับบุคคลที่กล่าวมาข้างต้น รวมถึงบุคคลที่ไม่ได้เอ่ยชื่อนามทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่ายทอดประสบการณ์ที่ดีให้แก่ผู้วิจัยตลอดมา จนทำให้ประสบความสำเร็จในชีวิต

จิรพันธ์ พิมพล

# สารบัญ

หน้า

บทคัดย่อ (ภาษาไทย)	ก
บทคัดย่อ (ภาษาอังกฤษ)	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญตาราง	ช
สารบัญรูป	ซ
<b>บทที่</b>	
<b>1 บทนำ</b>	<b>1</b>
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของการวิจัย	2
1.3 สมมุติฐานของการวิจัย	2
1.4 ขีดตกลงเบื้องต้น	3
1.5 ขอบเขตของการวิจัย	3
1.6 วิธีดำเนินงานวิจัย	3
1.7 ประโยชน์ที่คาดว่าจะได้รับ	4
<b>2 ปรัชญาวรรณกรรมและงานวิจัยที่เกี่ยวข้อง</b>	<b>5</b>
2.1 กล่าวนำ	5
2.2 วิวัฒนาการของอุปกรณ์แอคทีฟชนิดต่างๆ	6
2.3 วงจรสายพานกระแสรูนที่หนึ่ง (CCI)	6
2.4 วงจรสายพานกระแสรูนที่สอง (CCII)	7
2.5 วงจรสายพานกระแสรูนที่สองควบคุมด้วยกระแส (CCCII)	9
2.6 วงจร DDCC และวงจร DVCC	13
2.7 วงจร OTA	17
2.8 วงจร CCCTA	19

## สารบัญ (ต่อ)

	หน้า
2.9 วงจร VDTA.....	21
2.10 วงจร VDBA ที่มีโครงสร้างแบบไบซีมอส.....	22
2.11 วงจร VDIBA ที่มีโครงสร้างแบบไบซีมอส.....	23
2.12 งานวิจัยที่เกี่ยวข้องกับงานที่นำเสนอ.....	25
<b>3 ทฤษฎีและหลักการที่เกี่ยวข้อง.....</b>	<b>29</b>
3.1 กล่าวนำ.....	29
3.2 วงจร VDIBA.....	29
3.3 คุณสมบัติของวงจร VDIBA ในทางอุดมคติ.....	29
3.4 คุณสมบัติของวงจร VDIBA ในทางปฏิบัติ.....	30
3.5 วงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส.....	31
3.5.1 วงจรขยายอัตราค่าความนำ.....	32
3.5.2 วงจรสะท้อนกระแส.....	33
3.5.3 วงจรตามแรงดัน.....	34
3.5.4 ค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน.....	35
<b>4 การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำโดยใช้วงจร VDIBA.....</b>	<b>37</b>
4.1 แนวทางการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว.....	37
4.2 การวิเคราะห์หาค่าความต้านทานอินพุตและเอาต์พุตของวงจร VDIBA.....	38
4.2.1 การวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส.....	38
4.2.2 การวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว w-.....	41
4.2.3 การวิเคราะห์หาสมรรถนะทางความถี่ของวงจร VDIBA ที่ใช้เทคโนโลยีไบซีมอส.....	43
4.2.4 การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน ของวงจร VDIBA.....	46
4.3 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบด้วยวงจร VDIBA.....	47
4.4 คุณสมบัติวงจร VDIBA ที่ใช้ในการออกแบบวงจร เลียนแบบตัวเหนี่ยวนำแบบลอยตัว.....	49
4.5 คุณสมบัติของวงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส.....	50



## สารบัญ (ต่อ)

	หน้า
4.6 ผลการจำลองวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว .....	54
4.7 ผลการออกแบบประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ในวงจรกรองผ่านแถบความถี่ .....	58
4.8 สรุปผลการจำลองวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ด้วยวงจร VDIBA .....	61
<b>5 ผลการทดลองวงจรเลียนแบบตัวเหนี่ยวนำ .....</b>	<b>62</b>
5.1 ผลการทดลองวงจร VDIBA .....	62
5.2 ผลการทดลองเมื่อทำการเปลี่ยนแปลงอัตราขยายค่าความนำ .....	63
5.3 การทดสอบสัญญาณที่เข้า w- ของวงจร VDIBA .....	67
5.4 การทดลองคุณสมบัติวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว .....	68
5.5 การทดลองวงจรกรองผ่านแถบความถี่ เมื่อนำวงจรเลียนแบบตัวเหนี่ยวนำ แบบลอยตัวประยุกต์ใช้งาน .....	72
5.6 สรุปผลการทดลอง .....	75
<b>6 บทสรุปและข้อเสนอแนะ .....</b>	<b>76</b>
6.1 สรุปผลการวิจัย .....	76
6.2 ข้อเสนอแนะแนวทางการวิจัย .....	76
รายการอ้างอิง .....	78
ภาคผนวก	
ภาคผนวก ก. บทความทางวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างศึกษา .....	84
ประวัติผู้เขียน .....	107



## สารบัญรูป

รูปที่	หน้า
2.1 สัญลักษณ์ทางไฟฟ้าของวงจร CCI	6
2.2 วงจรสมมูลทางไฟฟ้าของวงจร CCI	6
2.3 วงจรสมมูลทางไฟฟ้าของวงจร CCII	8
2.4 สัญลักษณ์ทางไฟฟ้าของวงจร CCII (ก) วงจร CCII+ (ข) วงจร CCII-	8
2.5 วงจรสมมูลทางไฟฟ้าของวงจร CCCII	10
2.6 สัญลักษณ์ทางไฟฟ้าของวงจร CCCII (ก) วงจร CCCII+ (ข) วงจร CCCII-	10
2.7 รายละเอียดโครงสร้างวงจร CCCII แบบใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์ (ก) วงจร CCCII+ (ข) วงจร CCCII-	11
2.8 รายละเอียดโครงสร้างวงจร CCCII แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส (ก) วงจร CCCII+ (ข) วงจร CCCII-	12
2.9 วงจรสมมูลทางไฟฟ้าของวงจร DDCC	14
2.10 สัญลักษณ์ทางไฟฟ้าของวงจร DDCC	14
2.11 รายละเอียดโครงสร้างวงจร DDCC แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส	15
2.12 วงจรสมมูลทางไฟฟ้าของวงจร DVCC	16
2.13 สัญลักษณ์ทางไฟฟ้าของวงจร DVCC	16
2.14 รายละเอียดโครงสร้างวงจร DVCC แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส	16
2.15 วงจรสมมูลทางไฟฟ้าของวงจร OTA	17
2.16 สัญลักษณ์ทางไฟฟ้าของวงจร OTA	17
2.17 โครงสร้างภายในของวงจร OTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส	18
2.18 วงจรสมมูลทางไฟฟ้าของวงจร MO-OTA	19
2.19 รายละเอียดวงจรพื้นฐานภายในของวงจร MO-OTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส	19
2.20 วงจรสมมูลทางไฟฟ้าของวงจร CCCTA	20
2.21 สัญลักษณ์ทางไฟฟ้าของวงจร CCCTA	20

## สารบัญญรูป (ต่อ)

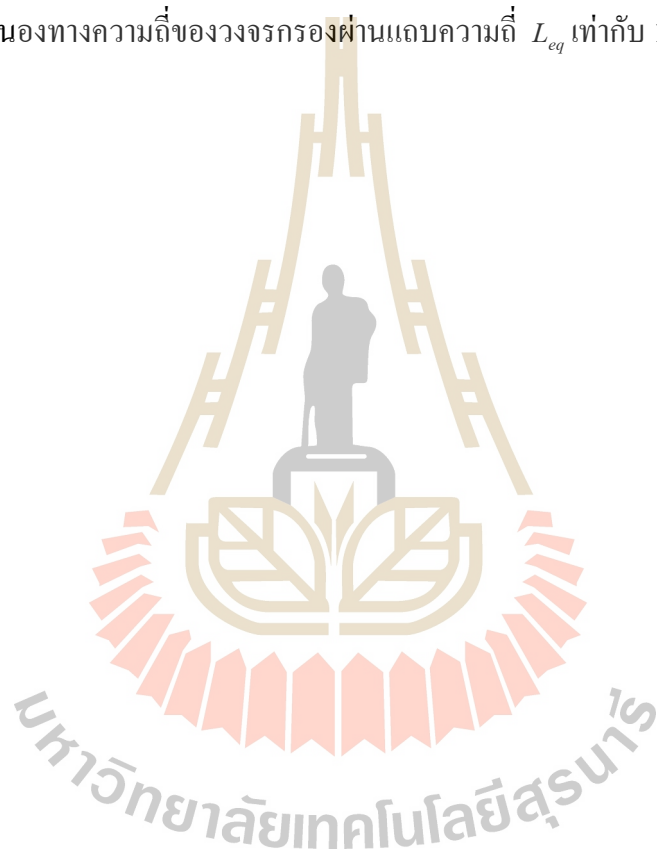
รูปที่	หน้า
2.22 รายละเอียดโครงสร้างวงจร CCCTAแบบใช้เทคโนโลยีทรานซิสเตอร์แบบไบซีมอส	21
2.23 สัญลักษณ์ทางไฟฟ้าของวงจร VDTA	21
2.24 รายละเอียดโครงสร้างภายในของวงจร VDTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส	22
2.25 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA	23
2.26 รายละเอียดโครงสร้างภายในของวงจร VDBA แบบไบซีมอส	23
2.27 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA แบบไบซีมอส	24
2.28 วงจรสมมูลทางไฟฟ้าของวงจร VDIBA แบบไบซีมอส	24
2.29 รายละเอียดโครงสร้างภายในของวงจร VDIBA แบบไบซีมอส	25
3.1 วงจร VDIBA ในทางอุดมคติ (ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า	30
3.2 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA ในทางปฏิบัติ	31
3.3 วงจร VDIBA โดยใช้เทคโนโลยีไบซีมอส	31
3.4 วงจรขยายค่าความนำ	32
3.5 วงจรสะท้อนกระแสแบบใช้เทคโนโลยีไบซีมอส	34
3.6 วงจรตามแรงดัน	35
4.1 สัญลักษณ์ทางไฟฟ้าของอุปกรณ์ VDIBA	38
4.2 วงจรสมมูลของวงจรถ่ายกระแส	39
4.3 วงจรตามแรงดัน	41
4.4 วงจรสมมูลของวงจรถ่ายตามแรงดัน	42
4.5 การวิเคราะห์หาค่าความต้านทานที่ขาอินพุตของ $M_3$	42
4.6 วงจร VDIBA ที่สังเคราะห์โดยใช้เทคโนโลยีไบซีมอส	43
4.7 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบด้วยวงจร VDIBA	47
4.8 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA	49
4.9 วงจรภายในของวงจร VDIBA โดยใช้เทคโนโลยีไบซีมอส	50
4.10 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p และ n	51
4.11 ผลตอบสนองทางความถี่ของค่าความต้านทานเอาต์พุตที่ขั้ว z	51

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.12 ผลตอบสนองทางความถี่ของค่าความต้านทานเอาต์พุตที่ขั้ว $w$ -	52
4.13 ผลจำลองผลตอบสนองทางความถี่ของค่า $g_m$ เมื่อแปรค่า $I_B$	53
4.14 คุณสมบัติการส่งผ่านแรงดันไฟตรงระหว่าง $v_z$ ไปยัง $v_w$	53
4.15 ผลจำลองผลตอบสนองทางความถี่ของ $v_w/v_z$	54
4.16 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบ	55
4.17 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรที่นำเสนอในรูปที่ 4.3	55
4.18 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรที่เมื่อปรับกระแสไบอัส	56
4.19 ผลการตอบสนองทางเฟสของวงจรเลียนแบบตัวเหนี่ยวนำ	57
4.20 ผลตอบสนองทางเวลาแรงดันและกระแสของวงจรที่ออกแบบ	58
4.21 วงจรกรองสัญญาณแบบกรองผ่านแถบความถี่	59
4.22 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่	59
4.23 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่	60
4.24 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยการปรับค่า $L_{eq}$	61
5.1 โครงสร้างวงจร VDIBA ที่ใช้ในการทดลอง	63
5.2 บอร์ดที่ใช้ในการทดลองของวงจร VDBA ในรูปที่ 5.1	63
5.3 ผลตอบสนองทางเวลาของแรงดันที่ขั้ว $z$ เมื่อเปลี่ยนค่า $I_B = 25 \mu A$ และ $50 \mu A$	64
5.4 ผลตอบสนองทางเวลาของแรงดันที่ขั้ว $z$ เมื่อเปลี่ยนค่า $I_B = 75 \mu A$ และ $100 \mu A$	64
5.5 ผลตอบสนองทางเวลาของแรงดันที่ขั้ว $z$ เมื่อเปลี่ยนค่า $I_B = 100 \mu A$ และ $125 \mu A$	65
5.6 แรงดันที่ขั้ว $z$ เมื่อเปลี่ยนค่า $I_B$	65
5.7 ผลตอบสนองทางเวลาของ $v_w$ และ $v_z$ ที่ $I_B = 25 \mu A$	67
5.8 ผลตอบสนองทางเวลาของ $v_w$ และ $v_z$ ที่ $I_B = 50 \mu A$	67
5.9 ผลตอบสนองทางเวลาของ $v_w$ และ $v_z$ ที่ $I_B = 75 \mu A$	68
5.10 โครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่นำเสนอ	68
5.11 เปรียบเทียบสัญญาณมุมต่างเฟสตัวเหนี่ยวนำ $L_{eq} = 12.3 \text{ mH}$	69
5.12 เปรียบเทียบสัญญาณมุมต่างเฟสตัวเหนี่ยวนำ $L_{eq} = 2.7 \text{ mH}$	70
5.13 เปรียบเทียบสัญญาณมุมต่างเฟสตัวเหนี่ยวนำ $L_{eq} = 1.2 \text{ mH}$	70

## สารบัญรูป (ต่อ)

รูปที่	หน้า
5.14 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรเมื่อปรับกระแสไบอัส.....	71
5.15 วงจรกรองสัญญาณแบบกรองผ่านแถบความถี่.....	72
5.16 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ $L_{eq}$ เท่ากับ 1 mH.....	73
5.17 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ $L_{eq}$ เท่ากับ 1.2 mH.....	74



# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันเทคโนโลยีต่างๆ ได้เข้ามามีบทบาทในการดำเนินชีวิตของมนุษย์อย่างมากมาย อุปกรณ์ เครื่องมือ เครื่องใช้ทางไฟฟ้าและอิเล็กทรอนิกส์เป็นอีกหนึ่งเทคโนโลยีที่มีความสำคัญต่อมนุษย์และมีการพัฒนาอยู่ตลอดเวลา เพื่อให้ตอบสนองความต้องการของมนุษย์ ซึ่งเป็นแนวทางการพัฒนาอุปกรณ์ทางอิเล็กทรอนิกส์ในปัจจุบันเพื่อให้เกิดประสิทธิภาพสูงสุดแล้ว ยังคำนึงถึงขนาดของอุปกรณ์และการสิ้นเปลืองพลังงานของอุปกรณ์ด้วย ดังนั้นในการพัฒนาอุปกรณ์จึงมุ่งเน้นโดยมีวัตถุประสงค์เพื่อให้อุปกรณ์มีคุณสมบัติการทำงานที่หลากหลายหน้าที่และมีขนาดที่เล็กลงเพื่อความคล่องตัวในการออกแบบใช้งานร่วมกับอุปกรณ์อื่นๆ อีกทั้งยังช่วยลดอัตราการสิ้นเปลืองพลังงานด้วย

อุปกรณ์ภายในของเครื่องมือ เครื่องใช้ทางอิเล็กทรอนิกส์ในปัจจุบันนิยมสร้างเป็นวงจรรวม (integrated circuit, IC) เนื่องจากวงจรรวมสามารถทำงานได้หลายหน้าที่ มีขนาดเล็กสามารถออกแบบลายวงจรร่วมกับอุปกรณ์ตัวอื่นๆ ได้ง่าย และวงจรรวมมีอัตราการสิ้นเปลืองพลังงานที่ต่ำ การออกแบบและสร้างวงจรรวมจะใช้อุปกรณ์แอคทีฟ (active building block) เป็นอุปกรณ์หลัก ซึ่งอุปกรณ์แอคทีฟสามารถนำมาออกแบบและตั้งเการะห์วงจรประมวลผลสัญญาณแอนาล็อก เช่น วงจรกรองสัญญาณ วงจรออสซิลเลเตอร์ และวงจรเลียนแบบอุปกรณ์พาสซีฟ เป็นต้น ในปัจจุบันมีนักวิจัยคิดค้นและพัฒนาอุปกรณ์แอคทีฟที่มีประสิทธิภาพมากขึ้น หลากหลายชนิด เพื่อประยุกต์ใช้งานในการออกแบบและสร้างเป็นวงจรมประมวลผลสัญญาณแอนาล็อก ปัจจุบันพบว่ามีการวิจัยที่นำเสนอวงจร VDIBA (voltage differencing inverting buffered amplifier) ขึ้น (N. Herencsar, O. Cicekoglu, R. Sotner, J. Koton and K. Vrba, 2013; K. L. Pushkar, D. R. Bhaskar and D. Prasad, 2014; T. Pukkalanun and W. Tangsrirat, 2014; W. Tangsrirat, 2015) วงจร VDIBA ประกอบขึ้นด้วย 2 ส่วนหลัก คือ วงจรขยายค่าความนำ (Transconductance amplifier) และวงจรตามแรงดัน (voltage follower) อุปกรณ์แอคทีฟชนิดนี้มีโครงสร้างของวงจรที่ไม่ซับซ้อน สามารถนำไปออกแบบเป็นวงจรรวมที่มีความคล่องตัวสูง สามารถปรับเปลี่ยนคุณสมบัติของอุปกรณ์ได้ด้วยการไบอัสกระแสจากภายนอก หรือที่เรียกว่าการปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์ นอกจากนั้นอุปกรณ์แอคทีฟนี้ยังสามารถลดการสิ้นเปลืองพลังงานได้อีกด้วย เนื่องจากใช้อุปกรณ์ภายในที่ลดลง และ

เพื่อประสิทธิภาพในการทำงานที่ดีขึ้น จึงได้มีกลุ่มนักวิจัยที่พัฒนาโครงสร้างภายในของวงจร VDIBA โดยใช้อุปกรณ์ไบโพล่าทรานซิสเตอร์พร้อมกับมอสทรานซิสเตอร์ ซึ่งทำให้อุปกรณ์แอกทีฟชนิดนี้มีความยืดหยุ่นและคล่องตัวสูง อีกทั้งยังสามารถปรับค่าคุณสมบัติของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์

ดังนั้นวิทยานิพนธ์ฉบับนี้ได้นำเสนอแนวทางการประยุกต์ใช้วงจร VDIBA ที่มีโครงสร้างภายในโดยใช้อุปกรณ์ไบโพล่าทรานซิสเตอร์พร้อมกับมอสทรานซิสเตอร์สำหรับออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โครงสร้างของวงจรที่นำเสนอ ประกอบไปด้วยอุปกรณ์แอกทีฟพร้อมกับอุปกรณ์พาสซีฟ โดยใช้วงจร VDIBA จำนวนสองตัว และตัวเก็บประจุต่อเทียบกราวด์หนึ่งตัว อีกทั้งยังปราศจากตัวต้านทานพาสซีฟจากภายนอก วงจรที่นำเสนอสามารถปรับค่าความเหนี่ยวนำสมมูล ( $L_{eq}$ ) ได้ด้วยการปรับค่าและควบคุมกระแสไบอัสจากภายนอกของวงจร นอกจากนี้ได้นำวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวไปประยุกต์ใช้ในการสังเคราะห์วงจรกรองผ่านแถบความถี่ (bandpass filter) ในที่นี้ได้ใช้ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อแสดงให้เห็นถึงคุณสมบัติของวงจรมีความถูกต้องเป็นไปตามหลักการทางทฤษฎีที่ได้นำเสนอพร้อมด้วยการยืนยันผลได้ด้วยการต่อวงจรทดลองจริง โดยใช้ไอซีเบอร์ CA3080 ของบริษัท Harris semiconductor พร้อมกับ LF356 ของบริษัท National Semiconductor

## 1.2 วัตถุประสงค์ของการวิจัย

- 1.2.1) ศึกษาและออกแบบวงจรฟังก์ชันแอนะล็อก โดยใช้วงจร VDIBA
- 1.2.2) ออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว
- 1.2.3) วงจรสามารถแปรค่าความนำได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยปรับกระแสไบอัสจากภายนอกของวงจร
- 1.2.4) สามารถสร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้ไอซีสำเร็จรูป

## 1.3 สมมติฐานของการวิจัย

- 1.3.1) โครงสร้างวงจรส่งผ่านแรงดันผลต่างสามารถออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวได้
- 1.3.2) โปรแกรม PSPICE มีความเหมาะสมที่จะนำมาใช้วิเคราะห์หาค่าคุณลักษณะพื้นฐานของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ที่สร้างจากใช้วงจร VDIBA พร้อมกับตัวเก็บประจุ
- 1.3.3) คุณลักษณะพื้นฐานของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA เป็นอุปกรณ์แอกทีฟหลัก มีความสอดคล้องและให้ค่าที่ใกล้เคียงทฤษฎี



## 1.4 ข้อตกลงเบื้องต้น

1.4.1) ออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE

1.4.2) วงจรสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมค่าอัตราขยายค่าความนำของวงจร VDIBA

1.4.3) สร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้ไอซีสำเร็จรูป

## 1.5 ขอบเขตของการวิจัย

1.5.1) นำเสนอการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA

1.5.2) วงจรสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมค่าอัตราขยายค่าความนำของวงจร VDIBA

1.5.3) จำลองผลการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE

1.5.4) สร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้ไอซีสำเร็จรูป

## 1.6 วิธีดำเนินการวิจัย

### 1.6.1) แนวทางการดำเนินงาน

1.6.1.1) ศึกษาวิธีการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA

1.6.1.2) ศึกษาโครงสร้างการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA

1.6.1.3) วิเคราะห์สมการผลตอบแทนของความถี่ของวงจรที่นำเสนอ

1.6.1.4) จำลองผลการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้โปรแกรม PSPICE

1.6.1.5) สร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้ไอซีสำเร็จรูป

1.6.1.6) รวบรวมผลการทำงานของวงจรที่ออกแบบ และสรุปผลการวิจัย

### 1.6.2) ระเบียบวิธีวิจัย

1.6.2.1) ศึกษาปริทัศน์วรรณกรรมที่เกี่ยวข้อง

1.6.2.2) ศึกษาโครงสร้างและออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA

1.6.2.3) วิเคราะห์ผลการตอบสนองทางความถี่ของวงจรที่นำเสนอ

1.6.2.4) จำลองผลการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE

1.6.2.5) สร้างวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้ไอซีสำเร็จรูป

1.6.2.6) รวบรวมผลการทำงานของวงจรที่ออกแบบ และสรุปผลการวิจัย

### 1.6.3) สถานที่ทำการวิจัย

อาคารเครื่องมือ 4 มหาวิทยาลัยเทคโนโลยีสุรนารี 111 ถนนมหาวิทยาลัย  
ต.สุรนารี อ.เมือง จ.นครราชสีมา 30000

### 1.6.4) เครื่องมือที่ใช้ในการวิจัย

1.6.4.1) คอมพิวเตอร์ส่วนบุคคล

1.6.4.2) โปรแกรม PSPICE

## 1.7 ประโยชน์ที่คาดว่าจะได้รับ

1.7.1) ได้ศึกษาวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE

1.7.2) ได้วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ไปประยุกต์ใช้ในงานด้านระบบสื่อสารระบบอิเล็กทรอนิกส์ หรือระบบอื่นๆที่เกี่ยวข้อง

1.7.3) ผลงานวิจัยในรายงานนี้ได้รับการตีพิมพ์ลงในงานประชุมวิชาการและในวารสารวิชาการระดับชาติและนานาชาติ

## บทที่ 2

### ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง

#### 2.1 กล่าวนำ

เป็นที่ทราบกันดีว่าในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์มีการพัฒนากันอย่างกว้างขวาง ซึ่งแนวทางในการพัฒนาจะมุ่งเน้นให้วงจรอิเล็กทรอนิกส์มีขนาดเล็กลง มีการใช้อุปกรณ์อิเล็กทรอนิกส์ที่น้อยลง รวมถึงมีการพัฒนาให้มีการใช้พลังงานที่ต่ำลงด้วย ดังนั้นเพื่อเป็นการลดขนาดพื้นที่ของวงจร อีกทั้งยังลดการสูญเสียพลังงาน วงจรทางอิเล็กทรอนิกส์จึงนิยมและพัฒนามาใช้อุปกรณ์ที่เรียกว่า วงจรรวม (integrated circuit) หรือที่นิยมเรียกกันว่า ไอซี ซึ่งวงจรรวมคือการนำเอาอุปกรณ์อิเล็กทรอนิกส์จำนวนหลายๆ ตัวมาบรรจุไว้เป็นอุปกรณ์เพียงตัวเดียว ซึ่งจะช่วยให้วงจรที่ออกแบบนั้นมีขนาดเล็กลงและมีการใช้พลังงานที่ต่ำลง เมื่อเปรียบเทียบกับการใช้พลังงานของวงจรอิเล็กทรอนิกส์ต่างๆ ไป วงจรรวมได้มีการพัฒนาอย่างรวดเร็วเพื่อเพิ่มประสิทธิภาพของวงจรรวม วงจรประมวลผลสัญญาณแอนะล็อก (analog signal processing) เป็นอีกหนึ่งวงจรที่ได้รับการออกแบบและสร้างให้อยู่ในรูปแบบวงจรรวม ซึ่งมีข้อดีดังที่กล่าวมาข้างต้น และมีความสะดวกในการนำไปใช้งาน การออกแบบและสร้างวงจรสำหรับการประมวลผลสัญญาณแอนะล็อกในปัจจุบันมีเป้าหมายที่สำคัญ คือ เพื่อปรับปรุงและพัฒนาโครงสร้างและการทำงานของวงจรที่มีอยู่เดิมให้มีประสิทธิภาพในการทำงานมากยิ่งขึ้น รวมทั้งยังมุ่งเน้นให้เกิดความยืดหยุ่นและมีความคล่องตัวสูงในการนำไปประยุกต์ใช้งานออกแบบวงจรประมวลผลสัญญาณแอนะล็อกรูปแบบต่างๆ ในขณะที่เดียวกันยังคงมีรูปแบบโครงสร้างภายในวงจรที่เรียบง่าย ไม่ซับซ้อน และยังคงไว้ซึ่งคุณสมบัติการทำงานของวงจรให้มีช่วงปฏิบัติการในย่านความถี่ที่สูงขึ้นด้วย ในการออกแบบที่สำคัญอีกประการหนึ่งสำหรับวงจรรวมก็คือ ใช้พลังงานที่ต่ำ นอกจากนี้ยังแล้วการปรับแต่งหรือการปรับเปลี่ยนค่าต้องทำได้ง่ายด้วยวิธีการอิเล็กทรอนิกส์ วงจรประมวลผลสัญญาณแอนะล็อกรูปแบบต่างๆ ที่นิยมนำมาใช้ออกแบบเป็นวงจรรวม เช่น วงจรเลียนแบบตัวเหนี่ยวนำ วงจรเลียนแบบตัวเก็บประจุ วงจรกรองสัญญาณ และวงจรออสซิลเลเตอร์ เป็นต้น

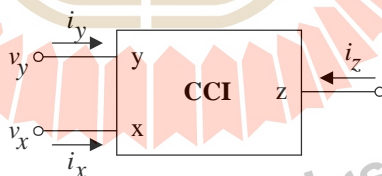
ดังนั้นในบทนี้จึงได้นำเสนอปริทัศน์วรรณกรรมในการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว และวงจรเลียนแบบตัวเก็บประจุแบบลอยตัว โดยใช้อุปกรณ์แอคทีฟชนิดต่างๆ ที่ได้มีการพัฒนาและนำเสนอจากในอดีตจนถึงปัจจุบัน

## 2.2 วิวัฒนาการของอุปกรณ์แอกทีฟชนิดต่างๆ

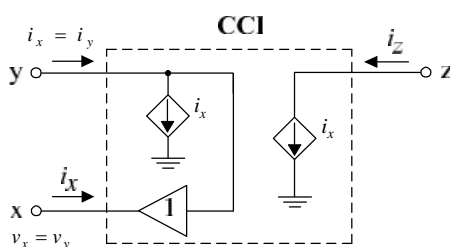
ในหัวข้อนี้ได้กล่าวถึงวิวัฒนาการของอุปกรณ์แอกทีฟชนิดต่างๆ ที่ได้มีการพัฒนาและนำเสนอจากในอดีตจนถึงปัจจุบัน (M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, 2012) โดยมุ่งเน้นที่จะนำเสนอคุณสมบัติการทำงานพื้นฐานของอุปกรณ์แอกทีฟที่ได้รับความนิยมนำไปออกแบบเป็นวงจรประมวลผลสัญญาณแอนะล็อก ซึ่งกลุ่มอุปกรณ์แอกทีฟที่จะกล่าวถึง ได้แก่ วงจร CCI (first-generation current conveyor), วงจร CCII (second-generation current conveyor), วงจร CCCII (second-generation current controlled conveyor), วงจร DDCC (differential difference current conveyor), วงจร DVCC (differential voltage current conveyor), วงจร OTA (operational transconductance amplifier), และวงจร CCCTA (current controlled conveyor transconductance amplifier) เป็นต้น

## 2.3 วงจรสายพานกระแสรุ่นที่หนึ่ง (CCI)

วงจรสายพานกระแสรุ่นที่หนึ่งถูกนำเสนอขึ้นเป็นครั้งแรกเมื่อปี ค.ศ. 1968 โดย K. C. Smith และ A. S. Sedra (O. H. Elwan and A. M. Soliman, 1997; R. L. Geiger and E. Sanchez-Sinencio, 1985) ถูกเรียกว่า วงจรสายพานกระแสรุ่นที่หนึ่ง (first generation current conveyor) หรือมีชื่อย่อว่าวงจร CCI ซึ่งเป็นอุปกรณ์แอกทีฟที่มี 3 พอร์ต ได้แก่ พอร์ต  $x$ ,  $y$  และ  $z$  โดยที่พอร์ต  $x$  และ  $y$  เป็นพอร์ตสัญญาณทางด้านอินพุต ส่วนพอร์ต  $z$  เป็นพอร์ตสัญญาณทางด้านเอาต์พุต ดังแสดงในรูปที่ 2.1



รูปที่ 2.1 สัญลักษณ์ทางไฟฟ้าของวงจร CCI



รูปที่ 2.2 วงจรสมมูลทางไฟฟ้าของวงจร CCI

หลักการทํางานพื้นฐานของวงจร CCI ก็คือ ถ้ามีแรงดันไฟฟ้าตกคร่อมจุดสัญญาณทางด้านอินพุตที่พอร์ต  $y$  แล้วปรากฏให้มีแรงดันไฟฟ้าค่าเท่ากันที่พอร์ต  $x$  ในขณะเดียวกันถ้ามีกระแสไฟฟ้า ( $i_x$ ) ไหลผ่านจุดสัญญาณทางด้านอินพุตที่พอร์ต  $x$  ก็ปรากฏให้มีกระแสไฟฟ้าค่าเท่ากันไหลที่พอร์ต  $y$  และกระแสค่าเดียวกันนี้ถูกส่งผ่านไปเป็นกระแส ณ จุดสัญญาณเอาต์พุตที่พอร์ต  $z$  ซึ่งเป็นพอร์ตของอุปกรณ์ที่มีค่าอิมพีแดนซ์ (impedance) สูงด้วย นอกจากนี้ค่าแรงดันไฟฟ้าที่ปรากฏขึ้นที่พอร์ต  $x$  (ซึ่งถูกกำหนดโดยเกี่ยวเนื่องกับแรงดันไฟฟ้าทางด้านพอร์ต  $y$ ) นั้นไม่ขึ้นกับค่ากระแสไฟฟ้าที่ไหลผ่านพอร์ต  $x$  และค่ากระแสไฟฟ้าที่ไหลผ่านพอร์ต  $y$  (ซึ่งถูกกำหนดโดยค่ากระแสไฟฟ้าทางด้านพอร์ต  $x$ ) นั่นก็ไม่ขึ้นกับค่าแรงดันไฟฟ้าที่ตกคร่อมที่พอร์ต  $y$  เช่นเดียวกัน จากความสัมพันธ์ของตัวแปรทางไฟฟ้าต่างๆ ดังกล่าวสามารถแสดงในรูปความสัมพันธ์ทางเมตริกซ์ได้ดังต่อไปนี้

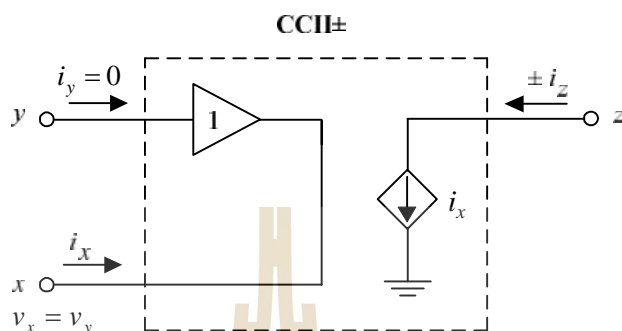
$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.1)$$

จากคุณสมบัติตามสมการ (2.1) สามารถนำไปเขียนเป็นวงจรสมมูลทางไฟฟ้าของวงจร CCI ได้ดังแสดงในรูปที่ 2.2

## 2.4 วงจรสายพานกระแสรุ่นที่สอง (CCII)

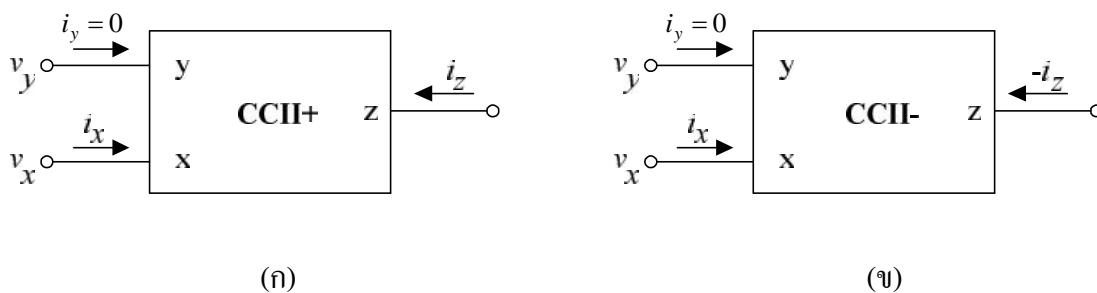
ในปี ค.ศ. 1970 K. C. Smith และ A. S. Sedra ได้เสนอแนวคิดใหม่ในการออกแบบวงจรสายพานกระแส โดยทำการปรับปรุงหลักการของวงจรสายพานกระแสให้เกิดความคล่องตัวและหลากหลายในการประยุกต์ใช้งานมากขึ้น และเรียกววงจรสายพานกระแสที่ได้พัฒนาในรุ่นต่อมาว่า วงจรสายพานกระแสรุ่นที่สอง (second-generation current conveyor) หรือวงจร CCII แนวคิดของวงจร CCII (T. Deliyannis, Y. Sun and J. K. Fidler, 1999) เกิดจากการรวมเอาคุณสมบัติของวงจรตามแรงดัน (voltage follower) กับวงจรตามกระแส (current follower) เข้าไว้ด้วยกัน โดยการปรับเปลี่ยนอิมพีแดนซ์อินพุตที่พอร์ต  $y$  จากเดิมที่มีค่าต่ำมากให้มีค่าสูงมาก ดังนั้นคุณสมบัติระหว่างแรงดันกับกระแสของวงจร CCII ในทางอุดมคติ จึงสามารถเขียนอธิบายได้ความสัมพันธ์ดังต่อไปนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.2)$$



รูปที่ 2.3 วงจรสมมูลทางไฟฟ้าของวงจร CCII

กล่าวได้ว่า การทำงานของวงจร CCII จะไม่มีกระแสไหลเข้าพอร์ต  $y$  หรือ  $i_y = 0$  ในขณะที่แรงดันพอร์ต  $y$  จะถูกส่งผ่านไปยังพอร์ต  $x$  ( $v_x = v_y$ ) ซึ่งเป็นคุณสมบัติของวงจรตามแรงดัน ส่วนกระแสที่ไหลผ่านพอร์ต  $x$  จะถูกส่งผ่านไปยังพอร์ต  $z$  ( $i_z = i_x$ ) ซึ่งเป็นคุณสมบัติของวงจรตามกระแส โดยในกรณีที่ทิศทางการไหลของกระแส  $i_z$  มีทิศทางเดียวกับกระแส  $i_x$  แล้ว จะเรียกววงจร CCII ชนิดนี้ว่า วงจรสายพานกระแสรุ่นที่สองแบบบวก (positive CCII) หรือวงจร CCII+ แต่ในทางกลับกันในกรณีที่กระแส  $i_z$  มีทิศตรงกันข้ามกับกระแส  $i_x$  จะเรียกววงจร CCII ชนิดนี้ว่า วงจรสายพานกระแสรุ่นที่สองแบบลบ (negative CCII) หรือวงจร CCII- ดังนั้นจากคุณสมบัติการทำงานของวงจร CCII ที่ได้กล่าวมาข้างต้น สามารถเขียนเป็นวงจรสมมูลและสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 2.3 และ 2.4 ตามลำดับ



รูปที่ 2.4 สัญลักษณ์ทางไฟฟ้าของวงจร CCII (ก) วงจร CCII+ (ข) วงจร CCII-

จากแนวคิดและหลักการของวงจร CCII นี้ ได้มีผู้วิจัยนำไปพัฒนาและปรับปรุงโครงสร้างภายในวงจร CCII เพื่อให้มีประสิทธิภาพการทำงานที่สูงขึ้นจำนวนมากในช่วงเวลาสองถึงสามทศวรรษที่ผ่านมา โดยเฉพาะหลักการออกแบบวงจร CCII ที่อาศัยคุณสมบัติของวงจรทรานส์ลิเนียร์ (translinear) ซึ่งนำเสนอขึ้นโดย A. Fabre และคณะ ทำให้วงจร CCII ชนิดนี้เป็นอีกทางเลือกหนึ่งที่ได้รับการยอมรับและนิยมนำไปออกแบบวงจรประมวลผลสัญญาณแอนะล็อกอย่างแพร่หลายเช่นกัน

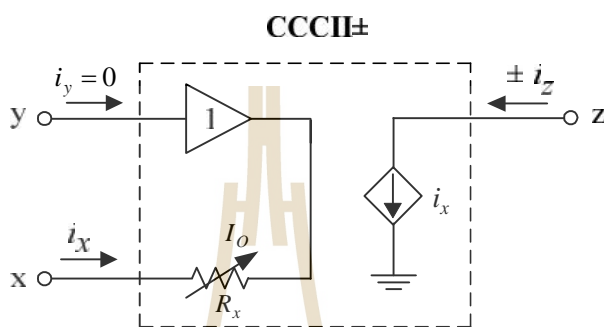
## 2.5 วงจรสายพานกระแสรุ่นที่สองควบคุมด้วยกระแส (CCCII)

A. Fabre และคณะได้ทำการพัฒนาโครงสร้างของวงจร CCII ขึ้นในปี ค.ศ. 1995 โดยตั้งชื่อว่า วงจรสายพานกระแสรุ่นที่สองควบคุมด้วยกระแส (second generation current controlled conveyor) หรือวงจร CCCII (A. Fabre, O. Saaid, F. Wiest and C. Boucheron, 1995) ซึ่งอาศัยหลักการของวงจรทรานส์ลิเนียร์ เพื่อทำการปรับหรือกำหนดตัวต้านทานแฝงที่พอร์ต x (parasitic resistance,  $R_x$ ) ได้ด้วยกระแสไบอัสจากภายนอก ดังนั้นจึงทำให้วงจร CCCII ที่ได้พัฒนาขึ้นมีความน่าสนใจ คือ สามารถนำไปออกแบบสังเคราะห์วงจรแอนะล็อกได้โดยไม่ต้องใช้ตัวต้านทานพาสซีฟจากภายนอก อีกทั้งยังสามารถควบคุมสมรรถนะการทำงานของวงจรที่ได้ออกแบบขึ้นด้วยวิธีการทางอิเล็กทรอนิกส์

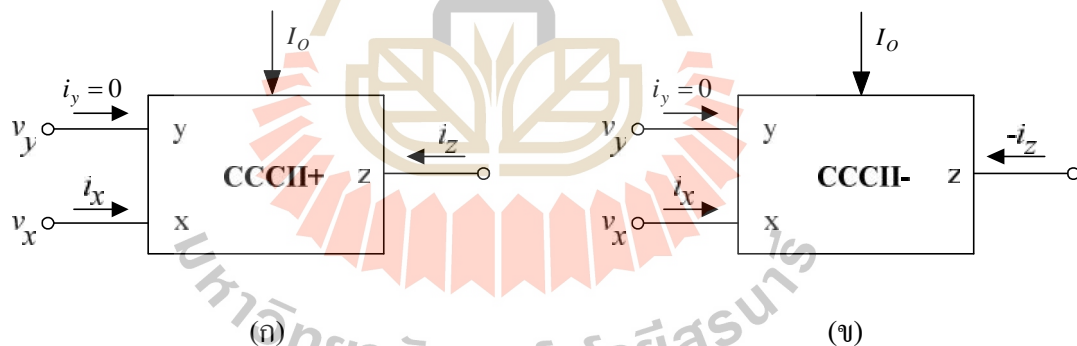
วงจร CCCII ยังคงเป็นอุปกรณ์แอคทีฟที่ประกอบด้วยสามพอร์ต ได้แก่ พอร์ต x, y และ z โดยมีคุณสมบัติทางไฟฟ้าของพอร์ตทั้งสามเช่นเดียวกับวงจร CCII แต่สำหรับวงจร CCCII จะปรากฏค่าความต้านทานแฝงทางด้านพอร์ต x ซึ่งสามารถควบคุมด้วยกระแสไบอัส ดังนั้นวงจรสมมูลทางไฟฟ้าของวงจร CCCII จึงเขียนได้ดังรูปที่ 2.8 ซึ่งจะเห็นได้ว่าคุณสมบัติที่แตกต่างกันอย่างชัดเจนระหว่างวงจร CCCII กับวงจร CCII แบบเดิม คือ วงจร CCCII นั้นจำเป็นต้องคำนึงถึงค่าความต้านทานแฝงที่เกิดขึ้นภายในพอร์ต x หรือ  $R_x$  ด้วย โดยที่ค่าความต้านทานดังกล่าวจะมีค่าขึ้นอยู่กับกระแสไบอัส ( $I_o$ ) ของวงจร จากคุณสมบัติที่ได้กล่าวมาข้างต้นสามารถเขียนอธิบายความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร CCCII ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.3)$$

โดยเครื่องหมาย  $\pm$  แสดงถึงทิศทางกระแสไหลเข้าหรือออกจากพอร์ตของกระแส  $i_x$  กับ  $i_z$  ที่มีทิศทางเดียวกันและทิศทางตรงกันข้ามกัน ตามลำดับ กรณีกระแส  $i_x$  กับ  $i_z$  มีทิศทางเหมือนกันจะจัดเป็น วงจร CCCII แบบบวก หรือวงจร CCCII+ และกรณีกระแส  $i_x$  กับ  $i_z$  มีทิศทางตรงกันข้ามจะจัดเป็น วงจร CCCII แบบลบ หรือวงจร CCCII- สัญลักษณ์ทางไฟฟ้าของวงจร CCCII+ และวงจร CCCII- สามารถเขียนได้ดังรูปที่ 2.6



รูปที่ 2.5 วงจรสมมูลทางไฟฟ้าของวงจร CCCII



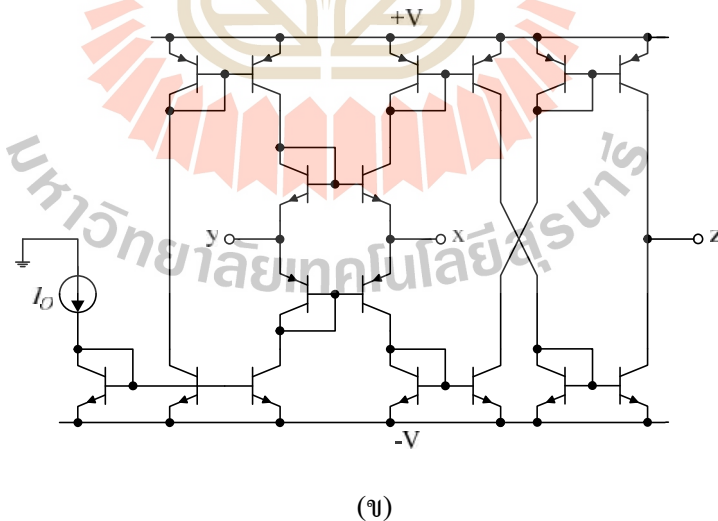
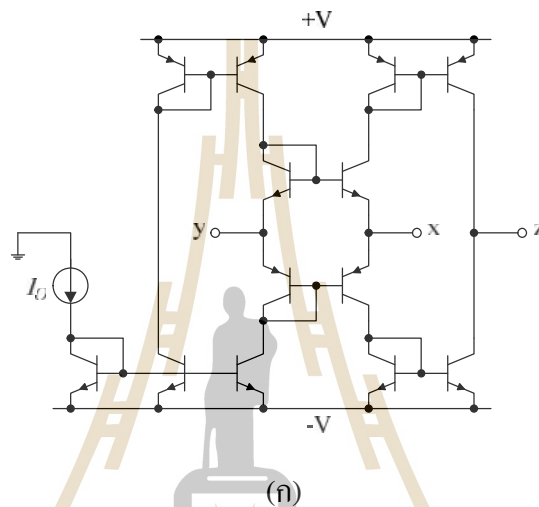
รูปที่ 2.6 สัญลักษณ์ทางไฟฟ้าของวงจร CCCII (ก) วงจร CCCII+ (ข) วงจร CCCII-

รายละเอียดโครงสร้างของวงจร CCCII ที่สร้างจากเทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์ วงจรภาคอินพุตระหว่างพอร์ต  $y$  กับ  $x$  ประกอบขึ้นจากวงรอบทรานส์ลิเนียร์ (Translinear loop) ซึ่งเป็นส่วนของวงจรที่ทำให้เกิดค่าความต้านทานแฝง  $R_x$  ที่พอร์ต  $x$  ขึ้น สำหรับกลุ่มของวงจรสะท้อนกระแสจะทำหน้าที่ส่งผ่านกระแสไบอัส  $I_o$  ให้กับวงรอบทรานส์ลิเนียร์และส่งผ่านกระแสที่พอร์ต  $x$  ( $i_x$ ) ไปปรากฏยังพอร์ต  $z$  ( $i_z$ ) ดังนั้นอาศัยคุณสมบัติของวงรอบทรานส์ลิเนียร์ จะทำให้ได้ค่าความต้านแฝงภายในพอร์ต  $x$  เท่ากับ



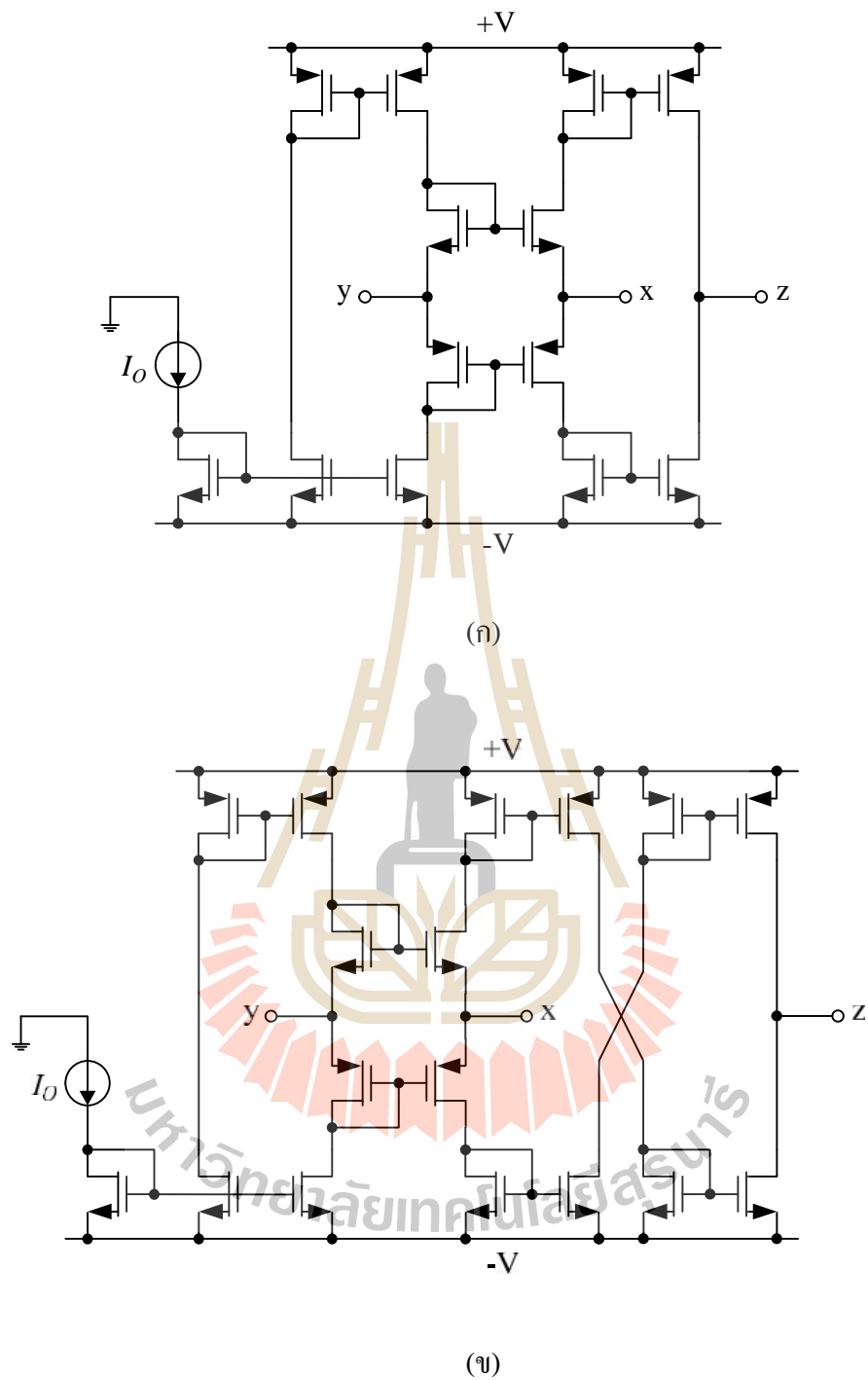
$$R_x = \frac{V_T}{2I_O} \quad (2.4)$$

ซึ่งแสดงให้เห็นว่าเราสามารถกำหนดค่า  $R_x$  ได้ด้วยการควบคุม  $I_O$  ของวงจร CCCII โดยคุณสมบัติดังกล่าวมักถูกนำไปประยุกต์ใช้ทางการออกแบบวงจรแอนะล็อก เพื่อให้สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์



รูปที่ 2.7 รายละเอียดโครงสร้างวงจร CCCII แบบใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์

(ก) วงจร CCCII+ (ข) วงจร CCCII-



รูปที่ 2.8 รายละเอียดโครงสร้างวงจร CCCII แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส  
 (ก) วงจร CCCII+ (ข) วงจร CCCII-

จากโครงสร้างของวงจรในรูปที่ 2.7 เมื่อทำการสร้างวงจร CCCII โดยใช้ทรานซิสเตอร์แบบมอสก็จะเป็นดังรูปที่ 2.8 กรณีนี้เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวในวงจรถูกไบอัสให้ทำงานในสภาวะอิ่มตัว (saturation region) แล้ว จะได้ค่าความต้านแฝงภายในพอร์ต x เท่ากับ

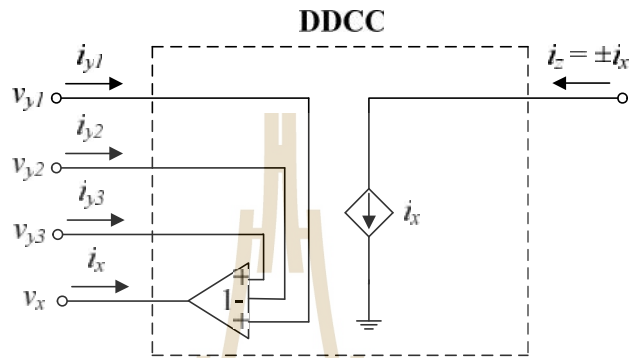
$$R_x = \frac{1}{\sqrt{K_n C_{ox} \frac{W}{L} I_0}} \quad (2.5)$$

เมื่อ  $K$  คือ ค่าคงที่  $\mu_n$  คือ ค่าความคล่องตัวของอิเล็กตรอน (electron mobility) ในทรานซิสเตอร์ชนิด NMOS  $C_{ox}$  คือ ค่าความจุไฟฟ้าชั้นออกไซด์ต่อหน่วยพื้นที่ (oxide capacitance per unit area)  $W$  และ  $L$  คือ ความกว้างและความยาวของช่องนำกระแส (channel width and length) ตามลำดับ สมการ (2.5) แสดงให้เห็นว่าค่าของ  $R_x$  ในกรณีนี้ยังคงปรับแต่งค่าได้ด้วย  $I_0$  แต่มีคุณสมบัติไม่เป็นเชิงเส้น

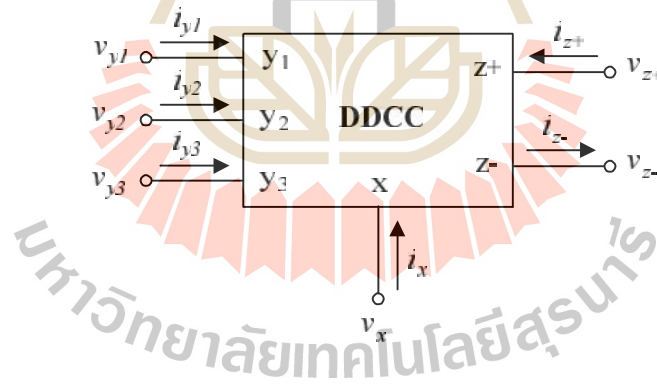
## 2.6 วงจร DDCC และวงจร DVCC

วงจร DDCC (differential difference current conveyor) เป็นอุปกรณ์แอคทีฟอีกชนิดหนึ่งที่ถูกนำเสนอขึ้นในปี ค.ศ. 1996 โดย W. Chui และคณะ (W. Chiu, S. I. Liu, H. W. Tsao and J. J. CHEN, 1996) มีแนวทางการพัฒนามาจากการนำข้อดีของทั้งวงจรสายพานกระแสรุ่นที่สอง (CCII) และวงจร DDA (differential difference amplifier) มาผนวกเข้าด้วยกัน โดยการเปลี่ยนแปลงพอร์ตอินพุต  $y$  ของวงจร CCII จากเดิมให้กลายเป็นสามพอร์ต คือ พอร์ตอินพุต  $y_1$ ,  $y_2$  และ  $y_3$  โดยใช้หลักการรวมสัญญาณของวงจร DDA และกำหนดให้แรงดันที่พอร์ต  $x$  มีค่าเท่ากับผลรวมของสัญญาณแรงดันอินพุตทั้งสาม ( $v_x = v_{y1} - v_{y2} + v_{y3}$ ) ทำให้มีความยืดหยุ่นในการนำไปออกแบบวงจรประยุกต์ใช้งาน ซึ่งวงจรสมมูลและสัญลักษณ์ทางไฟฟ้าของวงจร DDCC เป็นดังรูปที่ 2.9 และ 2.10 ตามลำดับ โดยที่ พอร์ต  $y_1$ ,  $y_2$  และ  $y_3$  เป็นพอร์ตแรงดันอินพุตที่มีอิมพีแดนซ์สูง พอร์ต  $x$  เป็นพอร์ตกระแสเอาต์พุตที่มีอิมพีแดนซ์ต่ำ และพอร์ต  $z+$  และ พอร์ต  $z-$  เป็นพอร์ตกระแสเอาต์พุตที่มีอิมพีแดนซ์สูง โครงสร้างวงจร DDCC โดยใช้ทรานซิสเตอร์แบบมอสจะเป็นดังรูปที่ 2.11 และคุณสมบัติระหว่างแรงดันกับกระแสของวงจร DDCC ในทางอุดมคติ สามารถเขียนอธิบายความสัมพันธ์ได้ ดังนี้

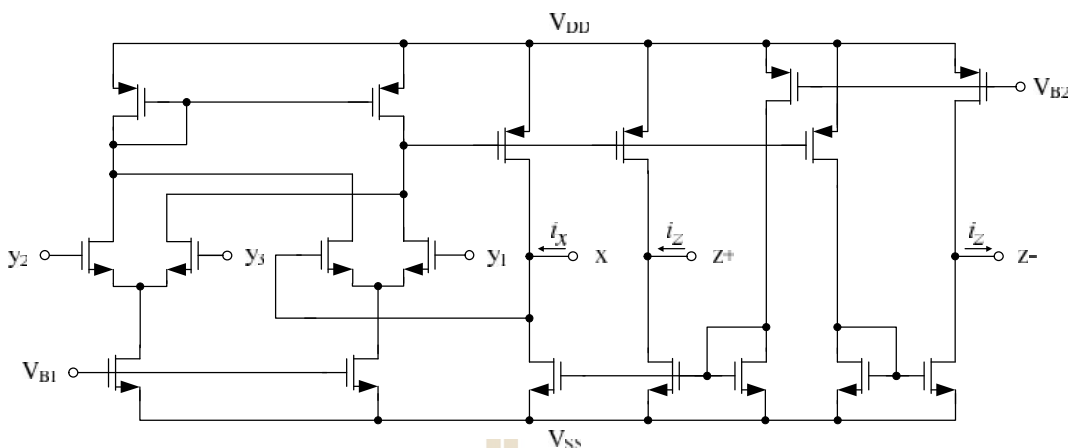
$$\begin{bmatrix} i_{y1} \\ i_{y2} \\ i_{y3} \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_{y1} \\ v_{y2} \\ v_{y3} \\ i_x \\ v_z \end{bmatrix} \quad (2.6)$$



รูปที่ 2.9 วงจรสมมูลทางไฟฟ้าของวงจร DDCC



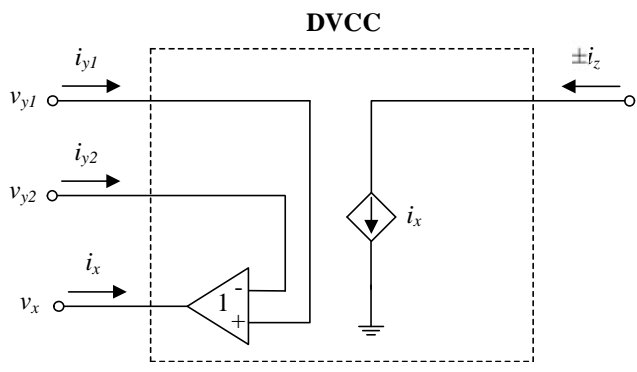
รูปที่ 2.10 สัญลักษณ์ทางไฟฟ้าของวงจร DDCC



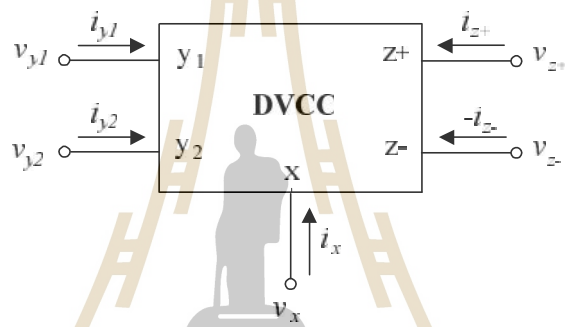
รูปที่ 2.11 รายละเอียดโครงสร้างวงจร DDCC แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส

ต่อมาในปี ค.ศ. 1997 H. O. Elwan และ A. M. Soliman (O. H. Elwan and A. M. Soliman, 1997) ได้นำเสนอวงจรสายพานกระแสในอีกรูปแบบหนึ่งซึ่งเรียกว่า วงจร differential voltage current conveyor หรือวงจร DVCC ซึ่งมีคุณสมบัติเช่นเดียวกับวงจร DDCC แตกต่างกันตรงที่พอร์ตอินพุต  $y_3$  ในวงจร DVCC จะทำการต่อลงกราวด์ ( $v_{y3} = 0$ ) จึงทำให้แรงดันที่พอร์ต  $x$  ของวงจร DVCC มีค่าเป็นผลต่างระหว่างแรงดันอินพุตที่พอร์ต  $y_1$  และ  $y_2$  ( $v_x = v_{y1} - v_{y2}$ ) ซึ่งวงจรสมมูลและสัญลักษณ์ทางไฟฟ้าของวงจร DDCC เป็นดังรูปที่ 2.12 และ 2.13 ตามลำดับ โดยที่ พอร์ต  $y_1$  และ  $y_2$  เป็นพอร์ตแรงดันอินพุตที่ยังคงมีอิมพีแดนซ์สูง ส่วนพอร์ตอื่นๆ ยังคงเหมือนกับวงจร DDCC ดังจะเห็นได้จากโครงสร้างวงจร DVCC โดยใช้ทรานซิสเตอร์แบบมอสจะเป็นดังรูป 2.14 และสามารถเขียนอธิบายความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร DVCC ได้ดังนี้

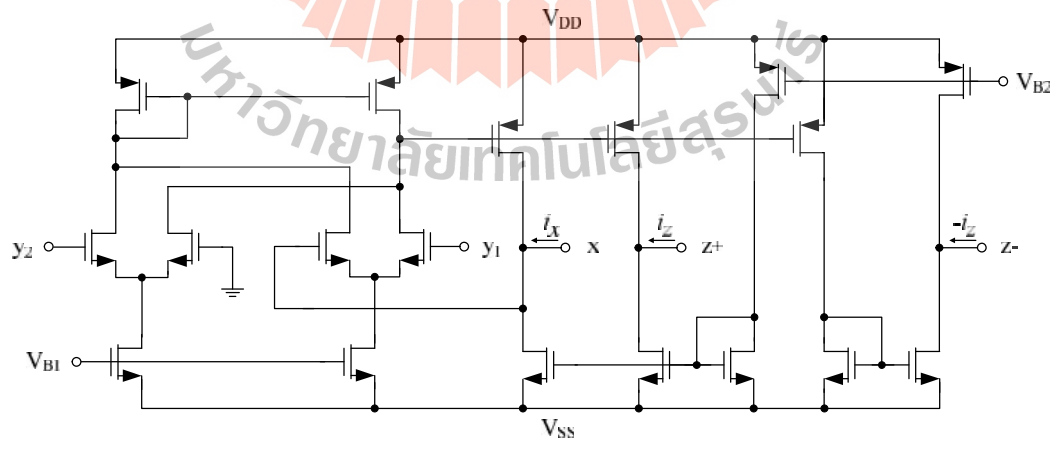
$$\begin{bmatrix} i_{y1} \\ i_{y2} \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_{y1} \\ v_{y2} \\ i_x \\ v_z \end{bmatrix} \tag{2.7}$$



รูปที่ 2.12 วงจรสมมูลทางไฟฟ้าของวงจร DVCC



รูปที่ 2.13 สัญลักษณ์ทางไฟฟ้าของวงจร DVCC

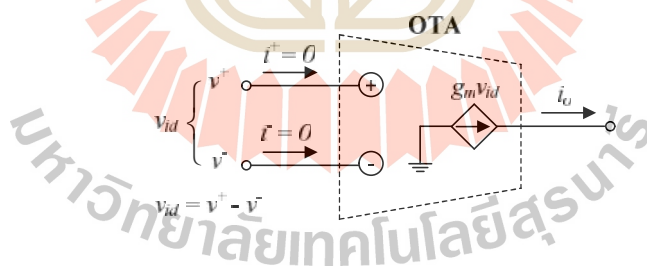


รูปที่ 2.14 รายละเอียดโครงสร้างวงจร DVCC แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส

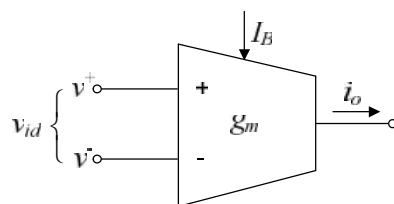
## 2.7 วงจร OTA

วงจรรายค่าความนำ (operational transconductance amplifier) หรือวงจร OTA ถือว่าเป็นอุปกรณ์แอคทีฟอีกตัวหนึ่งที่ได้รับคามนิยมนำมาออกแบบเป็นวงจรประมวลผลสัญญาณแอนะล็อกทั้งในโหมดแรงดันและโหมดกระแส (R. L. Geiger and E. Sanchez-Sinencio, 1985) ซึ่งกล่าวได้ว่าวงจร OTA เป็นวงจรที่ทำหน้าที่เปลี่ยนแรงดันให้กลายเป็นกระแส (voltage-to-current conveyor, V-I) ประเภทหนึ่ง สัญลักษณ์และวงจรสมมูลในทางอุดมคติของวงจร OTA แสดงได้ดังรูปที่ 2.15 และ 2.16 ตามลำดับ โดยความสัมพันธ์ระหว่างกระแสเอาต์พุตกับแรงดันอินพุตผลต่างจะอยู่ในรูปอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) ของวงจร ซึ่งสามารถควบคุมค่าได้ด้วยกระแสไบอัส  $I_B$  จากภายนอก

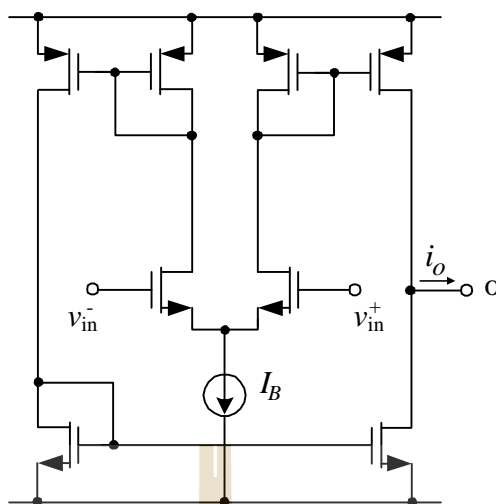
โดยทั่วไปวงจร OTA สามารถแปรค่าอัตราขยายค่าความนำของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ นอกจากนี้วงจร OTA ยังเป็นอุปกรณ์แอคทีฟที่ไม่จำเป็นต้องใช้ตัวต้านทานจากภายนอกในการสังเคราะห์วงจร ทำให้วงจร OTA มีความเหมาะสมอย่างมากกับแนวทางการนำไปออกแบบสร้างวงจรรวม ดังนั้นจึงมีผู้นำเสนอผลงานวิจัยเกี่ยวกับการออกแบบวงจรประมวลผลสัญญาณแอนะล็อกโดยใช้วงจร OTA เป็นอุปกรณ์แอคทีฟขึ้นอย่างมากมายในช่วงเวลาที่ผ่านมา (J. Wu, 1994; R. Nawrocki and U. Klein, 1998; R. Senani, 1998; H. P. Chen, Y. Z. Liao and W. T. Lee, 2009)



รูปที่ 2.15 วงจรสมมูลทางไฟฟ้าของวงจร OTA



รูปที่ 2.16 สัญลักษณ์ทางไฟฟ้าของวงจร OTA



รูปที่ 2.17 โครงสร้างภายในของวงจร OTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส

รูปที่ 2.17 แสดงรายละเอียดพื้นฐานภายในของวงจร OTA ที่มีโครงสร้างแบบสมมาตร (balanced OTA) โดยใช้ทรานซิสเตอร์แบบมอส ซึ่งประกอบด้วยส่วนของวงจรขยายผลต่าง (differential amplifier) ทำหน้าที่เป็นวงจรภาคอินพุตที่มีวงจรสะท้อนกระแส (current mirror) เป็นโหนดแบบแอกทิฟ และในส่วนเอาต์พุตจะประกอบด้วยวงจรสะท้อนกระแส ที่รับสัญญาณจากวงจรภาคอินพุตส่งผ่านไปยังเอาต์พุตของวงจร OTA ดังนั้นกระแสเอาต์พุตของวงจร OTA จึงมีค่าเท่ากับ

$$i_o = g_m(v^+ - v^-) = g_m v_{id} \quad (2.8)$$

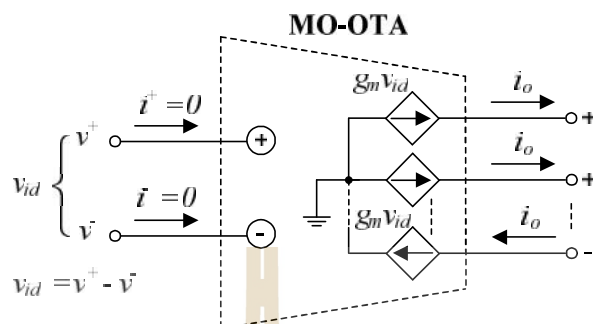
$$\text{โดยที่ } g_m = \sqrt{I_B \mu C_{OX} (W/L)} \quad (2.9)$$

เมื่อ  $I_B$  คือ ค่ากระแสไบอัส  $\mu$  คือ ความคล่องตัวของพาหะ (mobility of carrier)  $C_{ox}$  คือ ค่าความจุไฟฟ้าชั้นออกไซด์ต่อหน่วยพื้นที่  $W$  และ  $L$  คือ ความกว้างและความยาวของช่องนำกระแส (channel width and length) ตามลำดับ

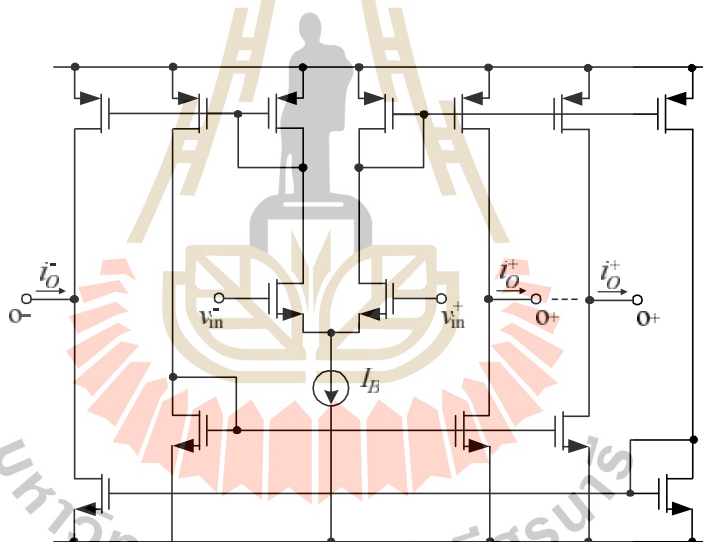
หากเลือกออกแบบวงจร OTA ให้มีหลายเอาต์พุต เพื่อความสะดวกและเหมาะสมกับการต่อวงจรในรูปแบบป้อนกลับและช่วยทำให้การสังเคราะห์วงจรสามารถทำได้ง่ายขึ้น ซึ่งวงจร OTA ในลักษณะนี้เรียกว่า วงจร MO-OTA (multi-output OTA) ดังจะเห็นได้จากวงจรสมมูลและ



โครงสร้างของวงจรแบบสมมาตรที่ใช้เทคโนโลยีทรานซิสเตอร์แบบมอสในรูปที่ 2.21 และ 2.22 ตามลำดับ



รูปที่ 2.18 วงจรสมมูลทางไฟฟ้าของวงจร MO-OTA



รูปที่ 2.19 รายละเอียดวงจรพื้นฐานภายในของวงจร MO-OTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบมอส

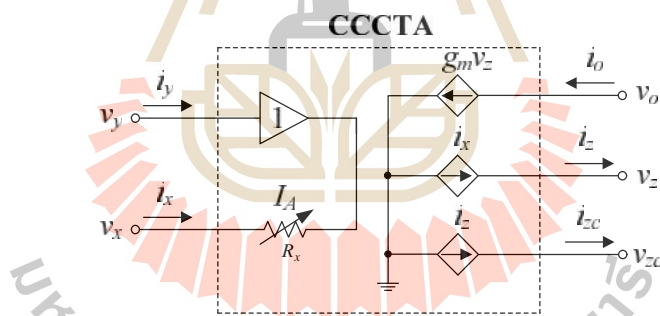
## 2.8 วงจร CCCTA

วงจร CCCTA ถือว่าเป็นอุปกรณ์แอกทีฟชนิดหนึ่ง ซึ่งเกิดจากการนำวงจรสายพานกระแสแบบควบคุมด้วยกระแส (second generation current-controlled conveyor ; CCCII) คู่ร่วมกับวงจรขยายค่าความนำ (transconductance amplifier; TA) โดยมีวงจรสมมูลทางไฟฟ้าและสัญลักษณ์ทางไฟฟ้าแสดงดังรูปที่ 2.20 และ 2.21 ตามลำดับ จากรูปที่ 2.20 วงจร CCCTA ประกอบด้วยขั้ว

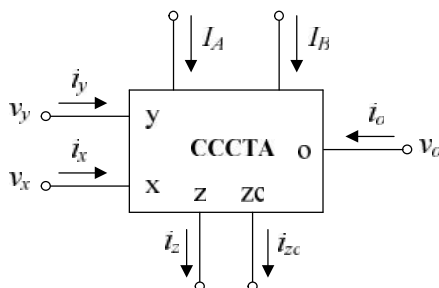
อินพุตจำนวนสองขั้ว คือ ขั้ว x และขั้ว y และขั้วเอาต์พุตจำนวนสองขั้ว คือ ขั้ว z และขั้ว o โดยแต่ละขั้วจะมีคุณสมบัติดังนี้ คือ ขั้ว x จะมีตัวต้านทานแฝง  $R_x$  ต่ออนุกรมอยู่ ซึ่งสามารถปรับค่า  $R_x$  ได้จากแหล่งจ่ายกระแสจากภายนอก ขั้ว y จะเป็นขั้วเอาต์พุตที่มีค่าอิมพีแดนซ์สูง ในขณะที่ขั้ว z และ o เป็นขั้วเอาต์พุตที่มีค่าอิมพีแดนซ์สูงทั้งสองขั้ว คุณสมบัติของวงจร CCCTA สามารถเขียนในรูปเมทริกซ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \\ i_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ R_x & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & g_m & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_y \\ v_z \\ v_o \end{bmatrix} \tag{2.10}$$

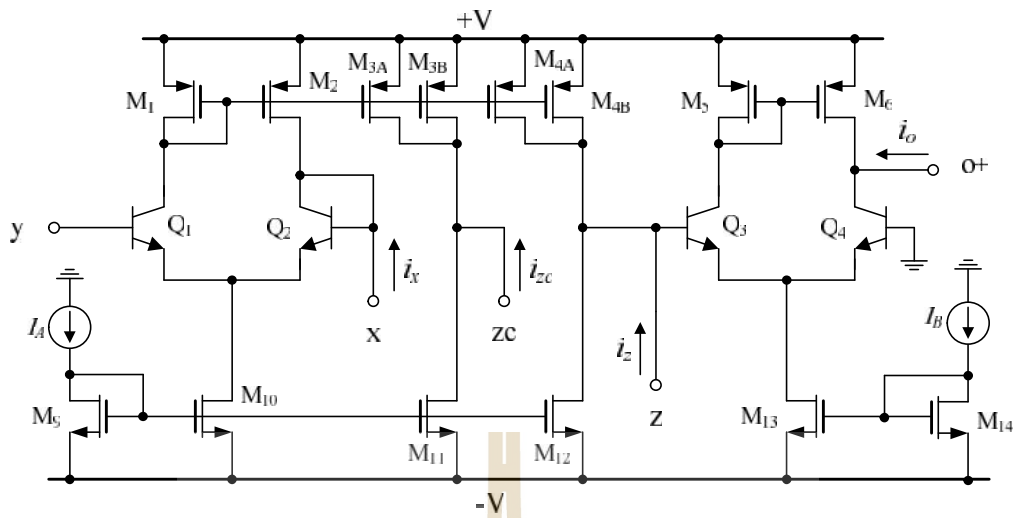
โดยที่  $R_x$  และ  $g_m$  คือตัวต้านทานแฝงภายในขั้ว x และอัตราขยายค่าความนำของวงจร CCCTA ตามลำดับ และได้ทำการเพิ่มเติมขั้ว  $z_c$  ซึ่งเป็นขั้วที่เกิดจากการสำเนากระแสจากวงจรตามกระแสที่ขั้ว z ( $i_{z_c} = i_z$ ) ดังนั้นค่าของ  $R_x$  และ  $g_m$  จะขึ้นอยู่กับกระแสไบอัส  $I_A$  และ  $I_B$  ตามลำดับ



รูปที่ 2.20 วงจรสมมูลทางไฟฟ้าของวงจร CCCTA



รูปที่ 2.21 สัญลักษณ์ทางไฟฟ้าของวงจร CCCTA



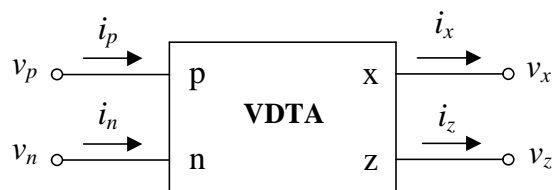
รูปที่ 2.22 รายละเอียดโครงสร้างวงจร CCCTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบไบซีมอส

รูปที่ 2.22 แสดงรายละเอียดพื้นฐานภายในของวงจร CCCTA ที่โครงสร้างใช้ทรานซิสเตอร์แบบไบซีมอส ซึ่งประกอบด้วยส่วนของวงจรสายพานกระแสแบบควบคุมด้วยกระแสทำหน้าที่เป็นวงจรภาคอินพุต และในส่วนเอาต์พุตจะประกอบด้วยวงจรขยายค่าความนำซึ่งทั้งหมดนี้จะกล่าวถึงและนำเสนอในบทต่อไป

### 2.9 วงจร VDTA

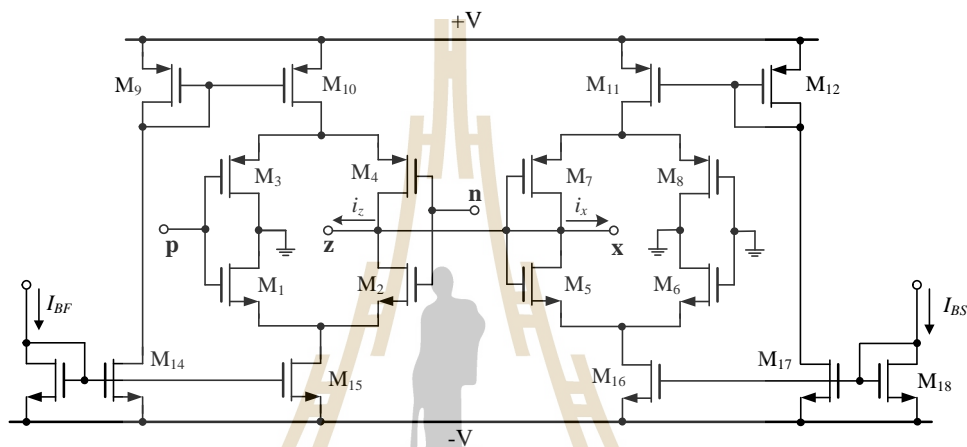
วงจร VDTA (voltage differential transconductance amplifier) เป็นอุปกรณ์แอกทีฟชนิดหนึ่ง แสดงดังรูปที่ 2.23 สัญลักษณ์ทางไฟฟ้าของวงจร VDTA โดยขั้ว p และ n เป็นขั้วผลต่างของแรงดันอินพุต ขั้ว z และขั้ว x เป็นขั้วกระแสเอาต์พุต ซึ่งในทุกขั้วของวงจร VDTA จะมีค่าอิมพีแดนซ์ที่สูง ความสัมพันธ์ระหว่างแรงดันกับกระแส สามารถอธิบายได้ดังนี้

$$i_p = i_n = 0, \quad i_z = g_{mF}(v_p - v_n) \quad \text{และ} \quad i_x = g_{mS}v_z \quad (2.11)$$



รูปที่ 2.23 สัญลักษณ์ทางไฟฟ้าของวงจร VDTA

จากความสัมพันธ์ข้างต้นของวงจร VDTA จะเห็นได้ว่าผลต่างของแรงดันที่ขั้วอินพุต ( $v_p - v_n$ ) จะถูกเปลี่ยนเป็นกระแสเอาต์พุตที่ขั้ว  $z$  ( $i_z$ ) ด้วยอัตราขยายค่าความนำตัวที่หนึ่ง (first transconductance gain,  $g_{mF}$ ) และแรงดันที่ขั้ว  $z$  ( $v_z$ ) จะถูกเปลี่ยนเป็นกระแสเอาต์พุตที่ขั้ว  $x$  ( $i_x$ ) ด้วยอัตราขยายค่าความนำตัวที่สอง (second transconductance gain,  $g_{mS}$ ) โดยอัตราขยายค่าความนำ  $g_{mF}$  และ  $g_{mS}$  สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งโครงสร้างภายในของวงจร VDTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอสแสดงได้ดังรูปที่ 2.24



รูปที่ 2.24 รายละเอียดโครงสร้างภายในของวงจร VDTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอส

## 2.10 วงจร VDBA ที่มีโครงสร้างแบบไบซิมอส

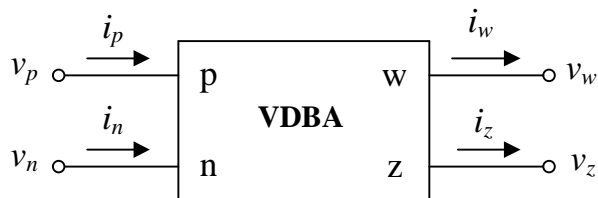
วงจร VDBA (voltage differential buffer amplifier) คือ อุปกรณ์แอกทีฟชนิดหนึ่งที่มีสัญลักษณ์ทางไฟฟ้าแสดงได้ดังรูปที่ 2.25 และมีความสัมพันธ์ระหว่างแรงดันกับกระแส สามารถอธิบายได้ดังนี้

$$i_p = i_n = 0, \quad i_z = g_m(v_p - v_n) \quad \text{และ} \quad v_w = v_z \quad (2.12)$$

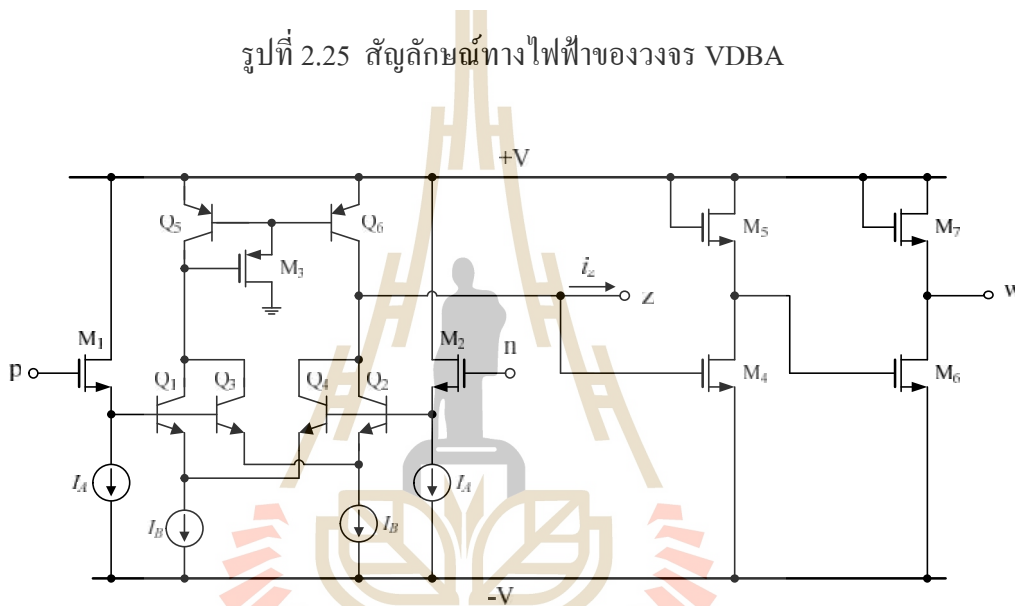
โดยที่  $g_m$  คือ อัตราขยายค่าความนำ (transconductance gain) ของวงจร VDBA โดยทั่วไปแล้วค่า  $g_m$  สามารถควบคุมได้จากแหล่งจ่ายแรงดันหรือแหล่งจ่ายกระแสจากภายนอก

โครงสร้างภายในของวงจร VDBA แบบใช้เทคโนโลยี ไบซิมอส ที่นำเสนอแสดงในรูปที่ 2.26 ประกอบไปด้วยส่วนที่เป็นอินพุต คือ วงจรขยายค่าความนำ ( $M_1$ - $M_2$  และ  $Q_1$ - $Q_0$ ) และส่วนที่

เป็นเอาต์พุต คือ วงจรตามแรงดัน ( $M_4$ - $M_7$ ) ซึ่งพบว่าอัตราขยายค่าความนำ  $g_m$  ในส่วนอินพุตของ วงจร VDBA จะมีค่าเท่ากับ



รูปที่ 2.25 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA



รูปที่ 2.26 รายละเอียดโครงสร้างภายในของวงจร VDBA แบบไบซีมอส

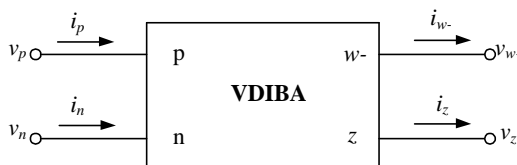
$$g_m = \frac{I_B}{V_T} \tag{2.13}$$

เมื่อ  $V_T$  คือ ค่าแรงดันความร้อน (thermal voltage) ซึ่งมีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C

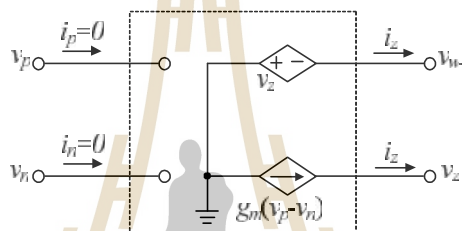
### 2.11 วงจร VDIBA ที่มีโครงสร้างแบบไบซีมอส

วงจร VDIBA (voltage differential invert buffer amplifier) เป็นอุปกรณ์แอกทีฟที่มีคุณสมบัติทางด้านอินพุตมีค่าอิมพีแดนซ์สูง ที่ขั้ว p และขั้ว n ซึ่งจะทำให้กระแสที่ไหลเข้าขั้ว p และขั้ว n มีค่าเป็น 0 ในส่วนของกระแสเอาต์พุตของอุปกรณ์ที่ขั้ว z จะมีค่าอิมพีแดนซ์ต่ำ และมีการส่ง

แรงดันแบบกลับเฟสไปที่ขั้ว w- ของอุปกรณ์ ดังแสดงสัญลักษณ์ทางไฟฟ้าในรูปที่ 2.27 และวงจรสมมูลทางไฟฟ้าของวงจร VDIBA แสดงในรูปที่ 2.28



รูปที่ 2.27 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA แบบไบซีมอส



รูปที่ 2.28 วงจรสมมูลทางไฟฟ้าของวงจร VDIBA แบบไบซีมอส

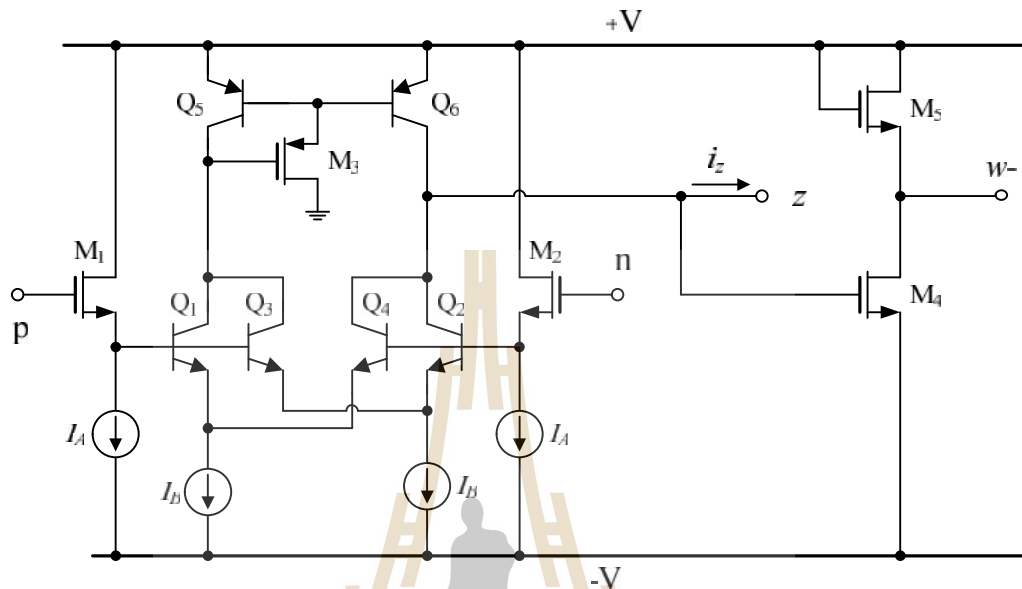
ความสัมพันธ์ระหว่างแรงดันกับกระแส สามารถอธิบายในสมการที่ 2.14 โครงสร้างภายในของวงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส ที่นำเสนอแสดงในรูปที่ 2.29 ประกอบไปด้วยส่วนที่เป็นอินพุต คือ วงจรขยายค่าความนำ ( $M_1$ - $M_2$  และ  $Q_1$ - $Q_6$ ) และส่วนที่เป็นเอาต์พุต คือ วงจรตามแรงดัน ( $M_4$ - $M_5$ ) ซึ่งพบว่าอัตราขยายค่าความนำ  $g_m$  ในส่วนอินพุตของวงจร VDIBA จะมีค่าเท่ากับดังแสดงในสมการที่ 2.15

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix} \quad (2.14)$$

อัตราขยายค่าความนำ  $g_m$  ในส่วนอินพุตของวงจร VDIBA มีค่าเท่ากับ

$$g_m = \frac{I_B}{V_T} \quad (2.15)$$

เมื่อ  $V_T$  คือ ค่าแรงดันความร้อน ซึ่งมีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C



รูปที่ 2.29 รายละเอียดโครงสร้างภายในของวงจร VDIBA แบบไบสมอส

## 2.12 งานวิจัยที่เกี่ยวข้องกับงานที่นำเสนอ

จากการศึกษาค้นคว้างานวิจัยที่เกี่ยวข้องกับการออกแบบวงจรเลียนแบบอุปกรณ์อิเล็กทรอนิกส์โดยใช้อุปกรณ์แอกทีฟ ซึ่งพบว่ามีทางเลือกใช้อุปกรณ์แอกทีฟหลากหลายชนิดที่แตกต่างกัน ในอดีตกลุ่มนักวิจัยได้มีการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์แอกทีฟจำนวน 4 ตัว คือ CCII และ CCCII ต่อร่วมกับตัวต้านทานจำนวน 2 ตัว และตัวเก็บประจุต่อลงกราวด์จำนวน 1 ตัว ซึ่งสามารถปรับเปลี่ยนค่าความเหนี่ยวนำด้วยวิธีทางอิเล็กทรอนิกส์ (W. Kiranon and P. Pawarangkoon, 1997) จากนั้นต่อมามีกลุ่มวิจัยออกแบบวงจรด้วยการเลือกให้ CCII จำนวน 2 ตัว ตัวต้านทาน จำนวน 3 ตัว และตัวเก็บประจุ จำนวน 1 ตัว ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำ (P.V. Ananda Mohan, 1998) ต่อมาในไม่นานมานี้มีการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวด้วยอุปกรณ์แอกทีฟ CDTA จำนวน 3 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว (Dinesh Prasad, D. R. Bhaskar, A. K. Singh, 2010) ต่อจากนั้นไม่นานได้มีการพัฒนาใช้วงจร CBTA จำนวน 2 ตัว และใช้อุปกรณ์พาสซีฟ จำนวน 3 ตัว (Umut Engin Ayten, Mehmet Sagbas, Norbert Herencsar, Jaroslav Koton, 2012)

จากการศึกษางานวิจัยที่เกี่ยวข้องที่ได้นำเสนอขึ้นในบทนี้ มีทั้งข้อดี และข้อด้อยแตกต่างกันไป ซึ่งพบว่ามีการใช้อุปกรณ์แอกทิฟ และอุปกรณ์พาสซีฟจำนวนมาก อีกทั้งยังคงใช้อุปกรณ์พาสซีฟแบบลอยตัว ซึ่งไม่เหมาะในการออกแบบวงจรรวม นอกจากนี้ในบางวงจรยังไม่สามารถควบคุมค่าอุปกรณ์ได้ด้วยวิธีทางอิเล็กทรอนิกส์อีกด้วย

ตารางที่ 2.1 ปรีทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง

ผู้นำเสนอ	เรื่อง	ปี
W.Kiranon และ P.Pawarangkoon	Floating inductance simulation based on current conveyors	1997
M.T. Abuelma'atti	Floating inductance simulation based on current conveyors	1998
Costas Psychalinosa และ Asimina Spanidou	Current amplifier based grounded and floating inductance simulators	2006
E. Yuce	On the implementation of the floating simulators employing a single active element	2007
Dalibor Bielek, Raj Senani, Viera Biolková และ Zdeněk Kolka	Active Elements for Analog Signal Processing: Classification, Review, and New Proposals	2008
Mehmet Sagbasa, Umut E. Aytenb, Herman Sedefb และ Muhammed Koksalc	Electronically tunable floating inductance simulator	2009
Erkan Yuce a และ Shahram Minaei	Novel floating simulated inductors with wider operating-frequency ranges	2009
E. Yuce	CCII-Based Grounded to Floating Immittance Converter and a Floating Inductance Simulator”, Analog Integrated Circuits and Signal Processing	2006

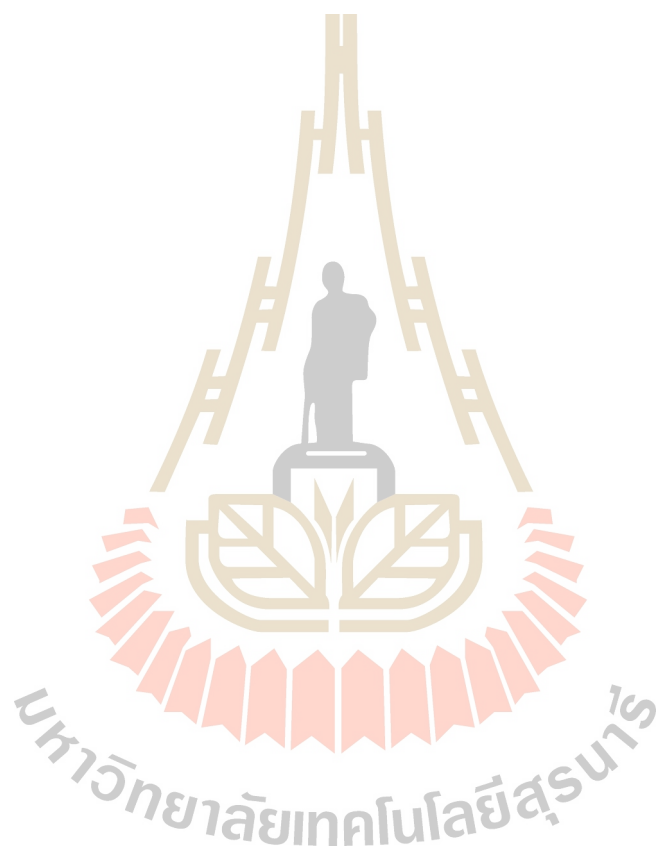


ตารางที่ 2.1 ปรึทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง (ต่อ)

ผู้นำเสนอ	เรื่อง	ปี
Firat Kacar และ Abdullah Yesil	Novel grounded parallel inductance simulators realization using a minimum number of active and passive components	2010
Dinesh Prasad, D. R. Bhaskar และ A.K. Singh	New Grounded and Floating Simulated Inductance Circuits using Current Differencing Transconductance Amplifiers	2010
M.A. Ibrahim, S.Minaei, E. Yuce, N.Herencsar และ J.Koton	Lossy/Lossless Floating/Grounded Inductance Simulation Using One DDCC	2012
E. Yuce	A novel floating simulation topology composed of only grounded passive elements	2010
D.Prasad และ D. R. Bhaskar	Grounded and Floating Inductance Simulation Circuits Using VDTAs	2012
Roman Sotner, Jan Jerabek และ Norbert Herencsar	Voltage Differencing Buffered/Inverted Amplifiers and Their Applications for Signal Generation	2013
N.Herencsar, S.Minaei, J.Koton, E.Yuce และ K.Vrba	New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA	2013
Abdullah Yesil, Firat Kacar และ Koray Gürkan	Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application	2013
F.Kacara, A.Yesila, S.Minaeib และ H.Kuntman	Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements	2014

ตารางที่ 2.1 ปรักษนัวรรณกรรมและงานวิจัยที่เกี่ยวข้อง (ต่อ)

ผู้นำเสนอ	เรื่อง	ปี
Worapong Tangsrirat	Simple BiCMOS realization of full balanced voltage differencing buffered amplifier	2014
Halil Alpaslan และ Erkan Yuce	Inverting CFOA Based Lossless and Lossy Grounded Inductor Simulators	2015



## บทที่ 3

### ทฤษฎีและหลักการที่เกี่ยวข้อง

#### 3.1 กล่าวนำ

เนื้อหาในบทนี้จะกล่าวถึงรายละเอียดของทฤษฎีและหลักการทำงานพื้นฐานที่เกี่ยวข้อง ในการออกแบบและสังเคราะห์วงจรฟังก์ชันแอนะล็อกที่ใช้สำหรับการออกแบบวงจรเรียบแบบตัวเหนี่ยวนำแบบลอยตัวและวงจรเรียบแบบตัวเก็บประจุแบบลอยตัว โดยใช้วงจร VDIBA (voltage differencing inverting buffered amplifier) เป็นอุปกรณ์หลักในการออกแบบ โดยเนื้อหาจะประกอบด้วย การวิเคราะห์คุณสมบัติในทางอุดมคติและทางปฏิบัติ การออกแบบและสังเคราะห์วงจร VDIBA โครงสร้างภายในที่ใช้อุปกรณ์ทรานซิสเตอร์ร่วมกับมอสทรานซิสเตอร์ แสดงผลการจำลองคุณสมบัติทำงานของวงจรด้วยโปรแกรม PSPICE และทำการเปรียบเทียบผลการจำลองกับผลทดสอบอุปกรณ์จริงด้วยไอซีเบอร์ CA3080 ต่อกับไอซีเบอร์ LF356 เพื่อยืนยันผลที่ได้จากการออกแบบวงจร

#### 3.2 วงจร VDIBA

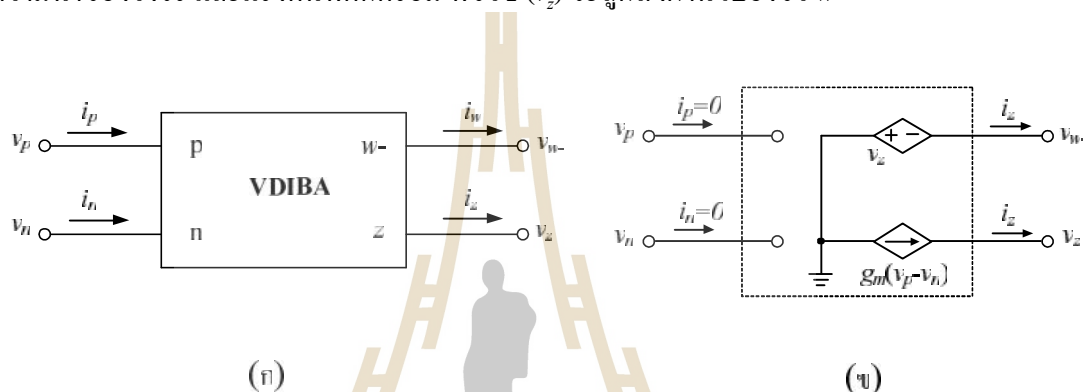
วงจร VDIBA เป็นอุปกรณ์แอกทีฟ ชนิดหนึ่ง ซึ่งถูกพัฒนาขึ้น โดยมีวัตถุประสงค์เพื่อใช้ในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณ เนื่องจากมีคุณสมบัติเด่น คือสามารถปรับอัตราขยายค่าความนำ (transconductance gain) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่ากระแสไบอัสจากภายนอก อีกทั้งโครงสร้างของวงจรไม่ซับซ้อน วงจรมีขนาดเล็ก และสิ้นเปลืองกำลังไฟฟ้าต่ำ วงจร VDIBA ประกอบด้วย วงจรขยายค่าความนำ และวงจรตามแรงดัน ซึ่งทำหน้าที่ส่งผ่านแรงดันอินพุตไปยังเอาต์พุต โดยอัตราขยายของวงจรมีค่าเท่ากับหนึ่ง

#### 3.3 คุณสมบัติของวงจร VDIBA ในทางอุดมคติ

วงจร VDIBA เป็นอุปกรณ์แอกทีฟที่ประกอบด้วยสองส่วน คือ วงจรขยายค่าความนำ และวงจรตามแรงดัน สัญลักษณ์และวงจรสมมูลทางไฟฟ้าของวงจร VDIBA ในทางอุดมคติ สามารถแสดงความสอดคล้องความสัมพันธ์ระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าง่ายรูปที่ 3.1

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix} \quad (3.1)$$

โดยที่  $g_m$  คือ อัตราขยายค่าความนำของวงจร VDIBA หลักการทำงานพื้นฐานของวงจร VDIBA เกิดจากผลต่างแรงดันที่ขั้วอินพุต ( $v_p - v_n$ ) จะถูกเปลี่ยนไปเป็นกระแสที่ขั้ว  $z$  ( $i_z$ ) ผ่านอัตราขยายค่าความนำของวงจร และแรงดันที่ตกคร่อม ที่ขั้ว  $z$  ( $v_z$ ) จะถูกส่งผ่านไปยังขั้ว  $w$



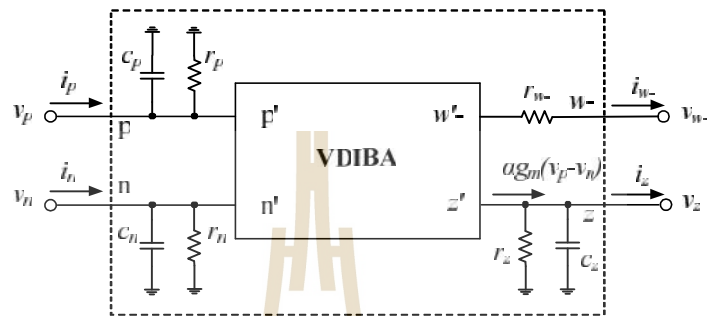
รูปที่ 3.1 วงจร VDIBA ในทางอุดมคติ (ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า

### 3.4 คุณสมบัติของวงจร VDIBA ในทางปฏิบัติ

ในทางปฏิบัติจะพิจารณาถึงกรณีความไม่เป็นอุดมคติ (non-ideal) ของวงจร VDIBA สามารถเขียนอธิบายได้ดังรูปที่ 3.2 ซึ่งจะเห็นว่าประกอบด้วยอิมพีแดนซ์แฝงที่ขั้วอินพุต  $p$  ( $r_p // C_p$ ) และ  $n$  ( $r_n // C_n$ ) ตามลำดับ อิมพีแดนซ์แฝงที่ขั้วเอาต์พุต  $z$  ( $r_z // C_z$ ) และความต้านทานแฝงที่ขั้ว  $w$  ( $r_w$ ) ดังนั้น ในกรณีนี้จึงสามารถเขียนอธิบายคุณสมบัติการทำงานของวงจร VDIBA ในทางปฏิบัติได้ใหม่ดังเมทริกซ์ต่อไปนี้

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ r g_m & -r g_m & 0 & 0 \\ 0 & 0 & -s & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix} \quad (3.2)$$

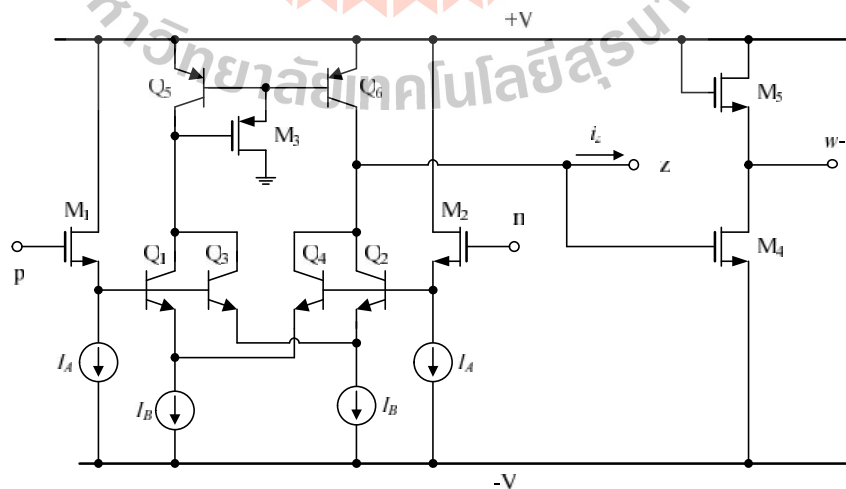
โดยที่  $\alpha = 1 - \mathcal{E}_{g_m}$  เมื่อ  $|\mathcal{E}_{g_m}| \ll 1$  คือ ค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำ (transconductance tracking error) ระหว่างขั้ว p และขั้ว n ส่งไปยังขั้ว z ในขณะที่  $\beta_p = 1 - \mathcal{E}_p$  และ  $\beta_n = 1 - \mathcal{E}_n$  เมื่อ  $|\mathcal{E}_p| \ll 1$  และ  $|\mathcal{E}_n| \ll 1$  คือ ค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน (voltage tracking error) จากขั้ว z ไปยังขั้ว w-



รูปที่ 3.2 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA ในทางปฏิบัติ

### 3.5 วงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส

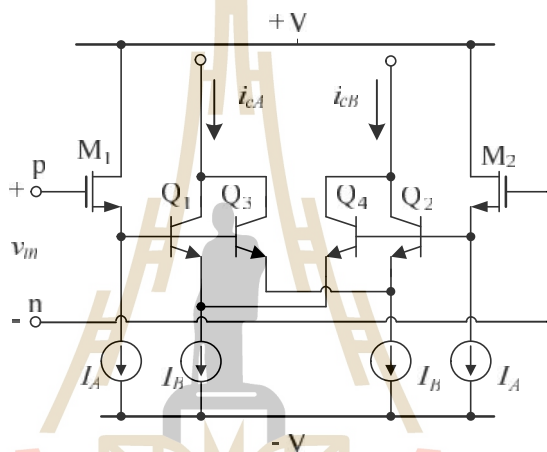
วงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส ถูกคิดค้นขึ้นเพื่อดึงจุดเด่นของเทคโนโลยีไบโพลาร์ทรานซิสเตอร์และเทคโนโลยีมอสทรานซิสเตอร์มาต่อร่วมกัน ซึ่งมีโครงสร้างภายในแสดงดังรูปที่ 3.3 [10] โดยประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรขยายค่าความนำ และวงจรตามแรงดัน โดยมีรายละเอียดดังต่อไปนี้



รูปที่ 3.3 วงจร VDIBA โดยใช้เทคโนโลยีไบซีมอส

### 3.5.1) วงจรขยายอัตราค่าความนำ

วงจรถ่ายอัตราค่าความนำทำหน้าที่เป็นวงจรแปลงสัญญาณอินพุตที่เป็นแรงดันให้กลายเป็นสัญญาณกระแสทางด้านเอาต์พุต อัตราขยายค่าความนำของวงจรมีค่าความสัมพันธ์ระหว่างกระแสทางด้านเอาต์พุตต่อแรงดันไฟฟ้าทางด้านอินพุต วงจรขยายค่าความนำที่ใช้เทคโนโลยีไบโ-ซีมอสแสดงดังรูปที่ 3.4 ประกอบด้วย ไบโพล่าทรานซิสเตอร์  $Q_1 - Q_4$  ทำหน้าที่เป็นวงจรถ่ายสัญญาณผลต่าง (differential pair) ทางด้านอินพุตและต่อкасцепด้วยมอสทรานซิสเตอร์  $M_1$  และ  $M_2$  เพื่อเพิ่มค่าความต้านทานที่ขั้วอินพุตให้มีค่าสูงมากๆ



รูปที่ 3.4 วงจรขยายค่าความนำ

จากวงจรถ่ายอัตราค่าความนำ ในส่วนหน้าจะเป็นการต่อแบบวงจรอิมิตเตอร์ร่วม (common emitter) จำนวนสองชุด คือ  $Q_1$  กับ  $Q_4$  และ  $Q_2$  กับ  $Q_3$  และเพื่อให้ค่าความต้านทานของขั้ว p และ n มีค่าเป็นอนันต์ ได้ทำการต่อมอสทรานซิสเตอร์แบบวงจรเดรนร่วม (common drain) ทำให้ค่าความต้านทานอินพุตมีค่าเป็นอนันต์ กระแสคอลเลกเตอร์ของวงจรถ่ายอัตราค่าความนำของทรานซิสเตอร์  $Q_1$  กับ  $Q_3$  ( $i_{cA}$ ) และ  $Q_2$  กับ  $Q_4$  ( $i_{cB}$ ) จะมีค่าดังนี้

$$i_{c1} = -i_{c4} = g_{mQ1} \left( \frac{v_{in}}{2} \right) = -g_{mQ4} \left( \frac{v_{in}}{2} \right) \quad (3.3)$$

$$i_{c3} = -i_{c2} = g_{mQ3} \left( \frac{v_{in}}{2} \right) = -g_{mQ2} \left( \frac{v_{in}}{2} \right) \quad (3.4)$$

เมื่อ  $g_{mQ1} = g_{mQ2} = g_{mQ3} = g_{mQ4} = g_{mT}$

$$i_{cA} = i_{c1} + i_{c3} = g_{mT} v_{in} \quad (3.5)$$

$$i_{cB} = i_{c2} + i_{c4} = g_{mT} v_{in} \quad (3.6)$$

และ  $g_{mT} = \frac{I_B}{2V_T}$  (3.7)

โดยที่  $i_{cA} = -i_{cB}$  (3.8)

ในขณะที่  $g_{mQ1}$ ,  $g_{mQ2}$ ,  $g_{mQ3}$  และ  $g_{mQ4}$  คือ อัตราขยายค่าความนำของทรานซิสเตอร์  $Q_1 - Q_4$  ตามลำดับ มีหน่วยเป็น ซีเมน (S) หรือ แอมแปร์ต่อโวลต์ (A/V)

$I_B$  คือ กระแสไบอัสจากภายนอก มีหน่วยเป็น แอมแปร์ (A)

### 3.5.2) วงจรสะท้อนกระแส

รูปที่ 3.5 แสดงวงจรสะท้อนกระแสแบบใช้เทคโนโลยีไบซีมอส ซึ่งประกอบด้วย ทรานซิสเตอร์  $Q_5 - Q_6$  และ  $M_3$  ซึ่งมีค่าความต้านทานอินพุต ( $r_{cA}$ )

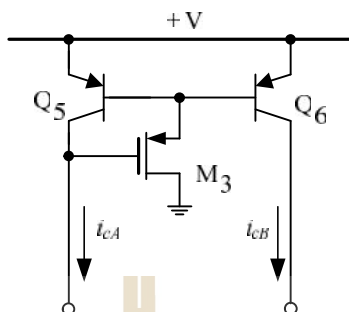
$$r_{cA} = \frac{v_{cA}}{i_{cA}} = \left[ \frac{\left( \frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}} \right) + g_{m3}}{g_{m3} g_{mQ5}} \right] \quad (3.8)$$

และค่าความต้านทานเอาต์พุต ( $r_{cB}$ ) เท่ากับ

$$r_{cB} = \frac{v_{cB}}{i_{cB}} = r_{o6} \quad (3.9)$$

เมื่อกำหนดในทรานซิสเตอร์ทุกตัวมีความเหมือนกันทุกประการ จึงทำให้  $g_{mQ5} \cong g_{mQ6}$  ดังนั้น ฟังก์ชันถ่ายโอนของวงจรสะท้อนกระแสจึงมีค่าเท่ากับ

$$\frac{i_{cB}}{i_{cA}} = \frac{g_{mQ6}}{g_{mQ5}} \cong 1 \tag{3.10}$$



รูปที่ 3.5 วงจรสะท้อนกระแสแบบใช้เทคโนโลยีไบซีมอส

กำหนดให้  $g_m = 2g_{mT}$  และจากผลการส่งผ่านกระแสด้วยวงจรสะท้อนกระแสจะได้

$$i_z = i_{cA} + i_{cB} \tag{3.11}$$

หรือ  $i_z = 2g_{mT}v_{in}$  (3.12)

ดังนั้น สามารถคำนวณหาค่า  $g_m$  ได้ดังนี้

$$g_m = \frac{I_B}{V_T} \tag{3.13}$$

### 3.5.3) วงจรตามแรงดัน

วงจรตามแรงดัน คือ  $M_4 - M_5$  โดยแต่ละชุดจะต่อกันแบบวงจรซอร์สร่วม (common source) ซึ่งมีอัตราขยายแรงดันแบบกลับเฟส ดังนั้นเมื่อพิจารณาทรานซิสเตอร์  $M_4 - M_5$  ชุดแรกก็คือ วงจรตามแรงดันแบบกลับเฟส ( $v_w$ ) ดังแสดงในรูปที่ 3.6 สำหรับค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว  $z(r_z)$  จะมีค่าเป็นอนันต์ ( $r_z \cong \infty$ ) และค่าความต้านทานเอาต์พุตที่มองเข้าไปยังขั้ว  $w(r_w)$  พบว่ามีค่าเท่ากับ

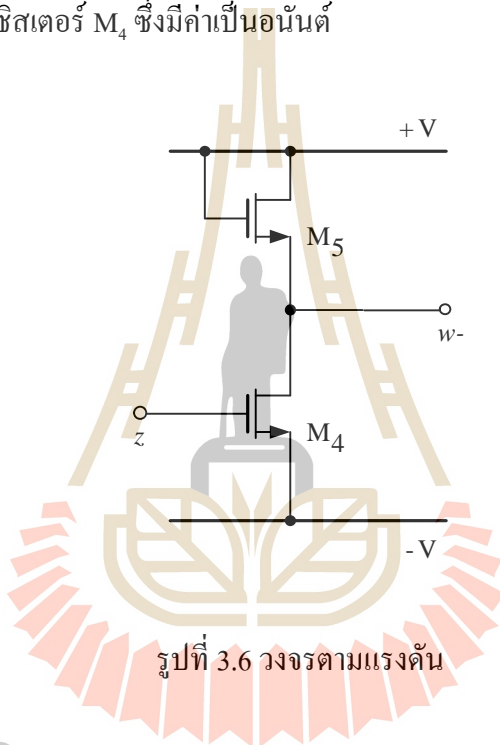
$$r_{w-} = \frac{1}{g_m} // r_o \cong \frac{1}{g_m} \tag{3.14}$$



ดังนั้น จากการวิเคราะห์ข้างต้น จะพบว่าสามารถหาค่าความต้านทานที่มองเข้าไปยัง ขั้ว  $z$  ( $R_{zT}$ ) ของวงจร VDIBA ที่สังเคราะห์โดยเทคโนโลยีไบซิมอสได้ มีค่าเท่ากับ

$$R_{zT} = r_{cB}(CM) // (r_{o2} + r_{o4}) // r_{gs4} \quad (3.15)$$

โดยที่  $r_{cB}(CM)$  คือ ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส  $r_{o2}$  และ  $r_{o4}$  คือ ค่าความต้านทานเอาต์พุตของทรานซิสเตอร์  $Q_2$  และ  $Q_4$  ตามลำดับ  $r_{gs4}$  คือ ค่าความต้านทานระหว่างขาเกตกับขาซอร์สของทรานซิสเตอร์  $M_4$  ซึ่งมีค่าเป็นอนันต์



รูปที่ 3.6 วงจรตามแรงดัน

### 3.5.4) ค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน

การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านแรงดันของวงจร VDIBA ที่ใช้เทคโนโลยีไบซิมอส ซึ่งฟังก์ชันถ่ายโอนแรงดันของวงจรตามแรงดันเท่ากับ

$$\frac{v_{w-}}{v_z} = \left[ \frac{\left( -\frac{g_{m4}}{g_{m5}} \right) \left( 1 - s \frac{C_{gd4}}{g_{m4}} \right)}{\left( 1 + s \frac{C_{gd4}}{g_{m5}} \right)} \right] \quad (3.17)$$

ความสัมพันธ์ข้างต้นสามารถพิจารณาหาค่าความคลาดเคลื่อนในทางส่งผ่านแรงดันจาก  $v_z$  ไปยัง  $v_{w-}$  ( $v_{v-}$ ) ได้ดังต่อไปนี้

$$\frac{v_{w-}}{v_z} = \frac{1}{1+v_{v-}} \quad (3.18)$$

ซึ่งพบว่าค่าความคลาดเคลื่อนในทางส่งผ่านแรงดันมีค่าเท่ากับ

$$v_{v-} = \frac{g_{m5} + g_{m4}}{g_{m4}} \quad (3.19)$$

โดยกำหนดให้  $g_{mi}$  ( $i = 4, 5$ ) คือ อัตราขยายค่าความนำของมอสทรานซิสเตอร์  $M_4 - M_5$



## บทที่ 4

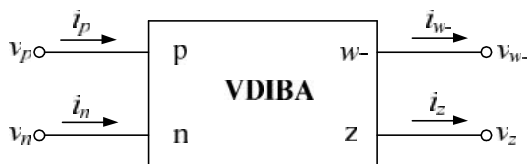
### การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำโดยใช้วงจร VDIBA

ในบทนี้จะเป็นการกล่าวถึงแนวทางการจำลองผลการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA ซึ่งสามารถออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยการควบคุมค่าอัตราขยายค่าความนำของวงจร VDIBA พร้อมทั้งแสดงผลการจำลองการทำงานเพื่อทดสอบคุณสมบัติของวงจรด้วยโปรแกรม PSPICE เพื่อยืนยันความถูกต้องตามหลักการทำงานทฤษฎี

#### 4.1 แนวทางการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว

ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ใช้วงจร VDIBA เป็นอุปกรณ์แอกทีฟหลักในการออกแบบและใช้อุปกรณ์พาสซีฟจำนวนน้อย ดังนั้นจึงนำการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวโดยใช้เพียงวงจร VDIBA สองตัว เป็นอุปกรณ์แอกทีฟหลัก และตัวเก็บประจุจำนวน 1 ตัว ต่อเทียบกราวด์ วงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบสามารถเปลี่ยนแปลงค่าความเหนี่ยวนำได้ด้วยการปรับเปลี่ยนค่ากระแสไบอัสจากภายนอก ซึ่งการปรับค่ากระแสไบอัสจากภายนอกจะทำให้อัตราขยายค่าความนำ  $g_m$  ของวงจร VDIBA มีการเปลี่ยนแปลง ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอนี้จะใช้การจำลองการทำงานด้วยคอมพิวเตอร์โดยใช้โปรแกรม PSPICE ซึ่งโครงสร้างภายในของวงจร VDIBA จะใช้เทคโนโลยีแบบไบซีมอส ที่มีขนาด 0.35  $\mu\text{m}$

จากรูปที่ 4.1 แสดงสัญลักษณ์ทางไฟฟ้าของวงจร VDIBA โดยใช้วงจร VDIBA ประกอบด้วยขั้วใช้งานจำนวน 4 ขั้ว ขั้ว p และ n เป็นขั้วผลต่างของสัญญาณอินพุต (differential input) ซึ่งจากคุณสมบัติของวงจร VDIBA จะมีค่าอิมพีแดนซ์ทางด้านอินพุตสูง ในขณะที่ขั้ว z จะทำการส่งผ่านแรงดันไฟฟ้าและกระแสไฟฟ้าไปยังขั้ว w- ความสัมพันธ์ที่ขั้วต่างๆ ของวงจร VDIBA สามารถแสดงได้เป็นสมการเมทริกซ์ได้ดังสมการที่ 4.1



รูปที่ 4.1 สัญลักษณ์ทางไฟฟ้าของอุปกรณ์ VDIBA

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix} \tag{4.1}$$

เมื่อกำหนดให้  $g_m$  คือ อัตราขยายค่าความนำของอุปกรณ์ VDIBA

$i_p$  คือ กระแสไหลเข้าที่ขั้ว  $p$

$i_n$  คือ กระแสไหลเข้าที่ขั้ว  $n$

$i_z$  คือ กระแสไหลเข้าที่ขั้ว  $z$

$i_{w-}$  คือ กระแสไหลเข้าที่ขั้ว  $w-$

$v_p$  คือ แรงดันตกคร่อมที่ขั้ว  $p$

$v_n$  คือ แรงดันตกคร่อมที่ขั้ว  $n$

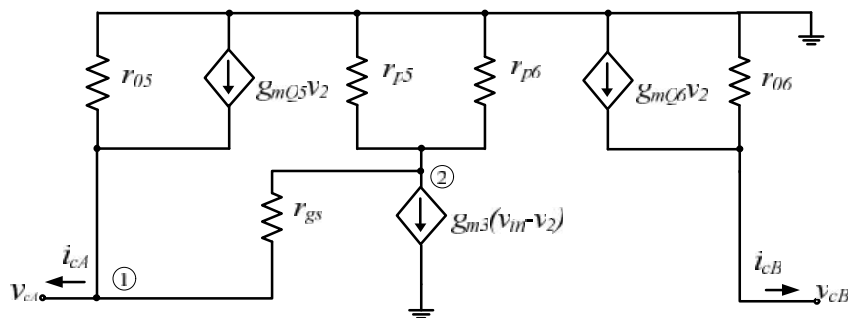
$v_z$  คือ แรงดันตกคร่อมที่ขั้ว  $z$

$v_{w-}$  คือ แรงดันตกคร่อมที่ขั้ว  $w-$

## 4.2 การวิเคราะห์หาค่าความต้านทานอินพุตและเอาต์พุตของวงจร VDIBA

### 4.2.1) การวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส

การวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส สามารถทำได้ โดยวิเคราะห์ในกรณีสัญญาณขนาดเล็ก โดยใช้วงจรสมมูลแบบไฮบริดพาย ดังแสดงใน รูปที่ 4.2



รูปที่ 4.2 วงจรสมมูลของวงจรสะท้อนกระแส

การคำนวณหาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส ( $r_{cA}$ ) ในรูปที่ 4.2 สามารถทำได้โดยต่อขั้วแรงดัน  $v_{cB}$  ลงกราวด์ จะได้

พิจารณาโหนด 1;

$$i_{cA} - \frac{1}{r_{gs}} v_{cA} - \left( g_{mQ5} + \frac{1}{r_{gs}} \right) v_2 = 0$$

$$i_{cA} = \frac{1}{r_{gs}} v_{cA} - \left( g_{mQ5} + \frac{1}{r_{gs}} \right) v_2 \quad (4.2)$$

พิจารณาโหนด 2;

$$\left( \frac{v_2}{\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}} \right) - \left( g_{m3} + \frac{1}{r_{gs}} \right) v_{cA} + \left( g_{m3} + \frac{1}{r_{gs}} \right) v_2 = 0$$

ในขณะที่  $r_{gs} \cong \infty$  จะได้

$$\left( \frac{v_2}{\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}} \right) + g_{m3} v_2 + g_{m3} v_{cA} = 0$$

$$v_2 = \frac{g_{m3} v_{cA}}{\frac{1}{\left(\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}\right) + g_{m3}}} \quad (4.3)$$

ทำการแทนค่า  $v_2$  จากสมการ (4.3) ลงในสมการ (4.2) จะได้

$$i_{cA} = \frac{v_{cA}}{r_{gs}} + \left( g_{mQ5} - \frac{1}{r_{gs}} \right) \left( \frac{g_{m3} v_{cA}}{\frac{1}{\left(\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}\right) + g_{m3}}} \right)$$

$$i_{cA} = \frac{g_{m3} g_{mQ5} v_{cA}}{\frac{1}{\left(\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}\right) + g_{m3}}}$$

ดังนั้น ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสจึงเท่ากับ

$$r_{cA} = \frac{v_{cA}}{i_{cA}} = \frac{\left(\frac{r_{f5} r_{f6}}{r_{f5} + r_{f6}}\right) + g_{m3}}{g_{m3} g_{mQ5}} \quad (4.4)$$

การคำนวณค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส สามารถแสดงเป็นวงจรสมมูลได้ดังรูปที่ 4.2 และสามารถกระทำได้โดยต่อขั้วแรงดัน  $v_{cA}$  เทียบกราวด์ จะได้พิจารณาโหมด 1;

$$v_{cA} = 0$$

พิจารณาโหนด 2;

$$v_2 = 0$$

พิจารณาที่ขั้วแรงดัน  $v_{out}$  จะได้

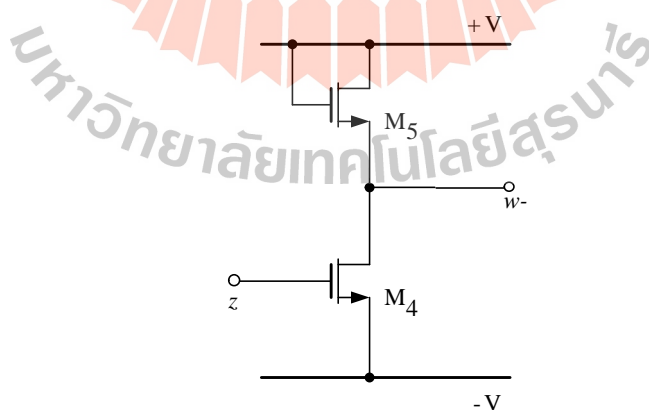
$$\frac{v_{cB}}{r_{o6}} = i_{cB} - g_{mQ5}v_2 = i_{cB} \quad (4.5)$$

ดังนั้น

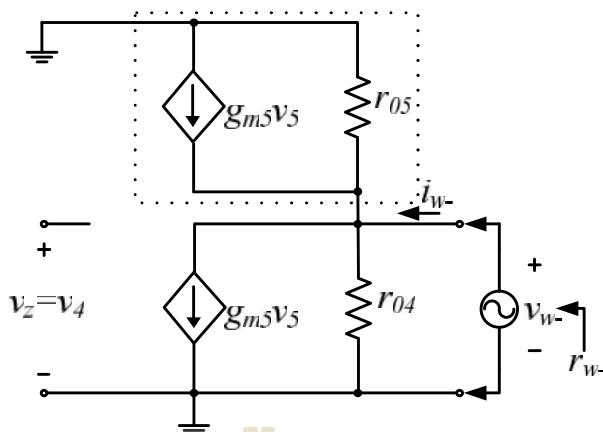
$$r_{cB} \frac{v_{cB}}{r_{o6}} = r_{o6} \quad (4.6)$$

#### 4.2.2) การวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว $w$ -

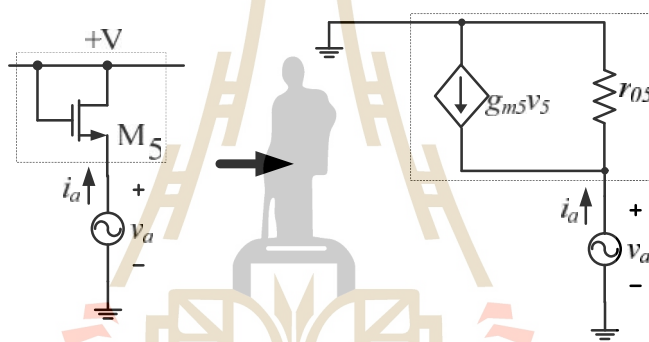
การวิเคราะห์หาค่าความต้านทานเอาต์พุตที่มองเข้าไปยังขั้ว  $w$ - ( $r_{w-}$ ) ของวงจร VDIBA สามารถกระทำได้โดยการวิเคราะห์หามอสทรานซิสเตอร์  $M_4$  -  $M_5$  ดังแสดงในรูปที่ 4.3 และสามารถเขียนแสดงเป็นวงจรสมมูลแบบไฮบริดพายได้ดังรูปที่ 4.4



รูปที่ 4.3 วงจรตามแรงดัน



รูปที่ 4.4 วงจรสมมูลของวงจรตามแรงดัน



รูปที่ 4.5 การวิเคราะห์หาค่าความต้านทานที่ขาซอร์สของ  $M_5$

พิจารณามอสทรานซิสเตอร์  $M_5$  ในรูปที่ 4.5 ซึ่งต่อแบบไดโอด จะได้

$$i_a = g_{m5}v_a + \frac{v_a}{r_{o5}} \tag{4.7}$$

เมื่อกำหนดให้  $g_{mi} = g_m$ ,  $r_{oi} = r_o$  เมื่อ  $i = 4, 5, 6, 7$  และ  $g_m \ll r_o$  จึงทำให้ความต้านทานที่ขาซอร์สมีค่าเท่ากับ

$$r_a = \frac{v_a}{i_a} = \frac{1}{g_m + \frac{1}{r_o}} \cong \frac{1}{g_m} \tag{4.8}$$

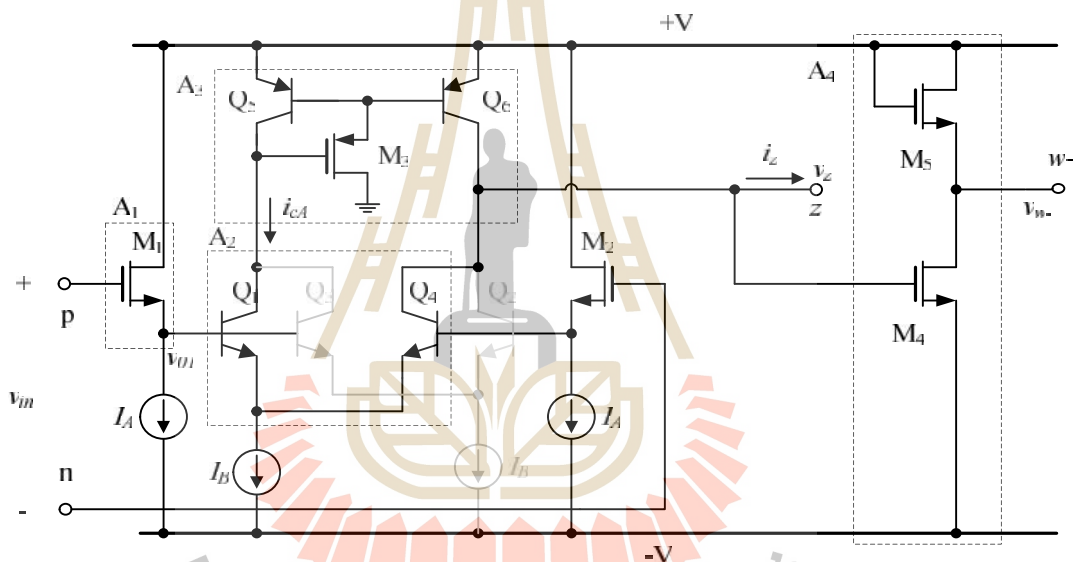


พิจารณาพบว่าค่าความต้านทานเอาต์พุตที่มองเข้าไปยังขั้ว  $w-$  ( $r_{w-}$ ) เท่ากับ

$$r_{w-} = r_a // r_{o4} = \frac{1}{g_m} // r_o \cong \frac{1}{g_m} \tag{4.9}$$

**4.2.3) การวิเคราะห์หาสมรรถนะทางความถี่ของวงจร VDIBA ที่ใช้เทคโนโลยีไบซีมอส**

ในหัวข้อนี้จะพิจารณาสมรรถนะทางความถี่ของวงจร VDIBA ที่ใช้เทคโนโลยีไบซีมอส ดังรูปที่ 4.6 ซึ่งประกอบด้วยกลุ่มวงจรย่อย ได้แก่ วงจรเดรนร่วม ( $A_1$ ) วงจรขยายสัญญาณผลต่าง ( $A_2$ ) วงจรสะท้อนกระแส ( $A_3$ ) และวงจรชอร์สร่วม ( $A_4$ ) เป็นต้น



รูปที่ 4.6 วงจร VDIBA ที่สังเคราะห์โดยใช้เทคโนโลยีไบซีมอส

วงจรเดรนร่วม ( $A_1$ ) สามารถเขียนฟังก์ชันถ่ายโอนแรงดันได้ดังนี้

$$\frac{v_{o1}}{v_{in}} = \left[ \frac{g_{m1} R_A}{1 + g_{m1} R_A} \right] \left[ \frac{1 + s \left( \frac{C_{gs1}}{g_{m1}} \right)}{1 + s \left( \frac{C_{gs1} R_A}{1 + g_{m1} R_A} \right)} \right] \tag{4.10}$$

โดยที่  $R_A$  และ  $R_B$  คือ ค่าความต้านทานภายในแหล่งจ่ายกระแส  $I_A$  และ  $I_B$  ตามลำดับ จากสมการ

ข้างต้นจะได้ตำแหน่งโพลมีค่าเท่ากับ

$$p_{b1} = -\left(\frac{1 + g_{m1}R_A}{C_{gs1}R_A}\right) \quad (4.11)$$

วงจรรขยายสัญญาณผลต่าง ( $A_2$ ) สามารถเขียนฟังก์ชันถ่ายโอนได้ดังนี้

$$\frac{i_{cA}}{v_{o1}} = \frac{sC_f g_{mQ}}{\left(1 + s\frac{C_f}{g_{mQ}}\right)\left(1 + s\frac{C_f R_B}{2}\right)} \quad (4.12)$$

จากสมการข้างต้นพบว่าโพลสองตำแหน่ง ดังนี้

$$p_{b2} = -\frac{g_{mQ}}{C_f} \quad (4.13)$$

และ

$$p_{b3} = -\frac{2}{C_f R_B} \quad (4.14)$$

เมื่อประมาณว่า  $2/R_B \ll g_{mQ}$  จะได้ว่า  $p_{b2} \gg p_{b3}$  ดังนั้น โพล  $p_{b3}$  จึงเป็นโพลเด่นของวงจรรขยายสัญญาณผลต่าง

วงจระสะท้อนกระแส ( $A_3$ ) สามารถเขียนฟังก์ชันถ่ายโอนกระแสได้ดังนี้

$$\frac{i_{cB}}{i_{cA}} = \frac{1 + s\frac{C_{gs3}}{g_{m3}}}{1 + s\left(\frac{C_{gs3}(g_{m3} + g_{mQ})}{g_{m3}g_{mQ}}\right) + s^2\left(\frac{2C_{gs3}C_f}{g_{m3}g_{mQ}}\right)} \quad (4.15)$$

พิจารณาเทอมตัวหาร  $D(s)$  ของสมการ (4.15) พบว่ามีโพลอยู่สองตำแหน่ง ซึ่งสามารถเขียนแสดงได้ดังนี้

$$D(s) = 1 + s \left( \frac{C_{gs3}(g_{m3} + g_{mQ})}{g_{m3}g_{mQ}} \right) + s^2 \left( \frac{2C_{gs3}C_f}{g_{m3}g_{mQ}} \right) \quad (4.16)$$

หรือ

$$D(s) = 1 - s \left( \frac{1}{p_{b4}} + \frac{1}{p_{b5}} \right) + s^2 \left( \frac{1}{p_{b4}p_{b5}} \right) \quad (4.17)$$

โดยที่  $p_{bi} (i = 4, 5)$  คือ ตำแหน่งโพลของสมการ (4.18) ซึ่งโดยทั่วไปโพล  $p_{b4}$  และ  $p_{b5}$  จะมีตำแหน่งแยกจากกัน และหากประมาณว่า  $p_{b4} \gg p_{b5}$  สมการ (4.16) จึงเขียนใหม่ได้เป็น

$$D(s) = 1 - \left( \frac{s}{p_{b4}} \right) + s \left( \frac{s^2}{p_{b4}p_{b5}} \right) \quad (4.18)$$

ดังนั้น เมื่อทำการเทียบสัมประสิทธิ์ของสมการ (4.16) กับ (4.17) จะทำให้ได้ตำแหน่งโพลทั้งสองมีค่าเท่ากับ

$$p_{b4} = - \frac{g_{m3}g_{mQ}}{C_{gs3}(g_{m3} + g_{mQ})} \quad (4.19)$$

และ

$$p_{b5} = - \frac{g_{m3}g_{mQ}}{2C_{gs3}C_f} \quad (4.20)$$

เมื่อประมาณว่า  $C_{gs3}C_f \ll 1$  จะได้  $p_{b4} \ll p_{b5}$  ดังนั้น ตำแหน่งโพลเด่นของวงจรสะท้อนกระแสจึงอยู่ที่  $p_{b4}$

วงจรซอร์สรวม ( $A_v$ ) ซึ่งสามารถเขียนฟังก์ชันถ่ายโอนแรงดันได้ดังนี้

$$\frac{v_{w-}}{v_z} = \frac{\left(-\frac{g_{m4}}{g_{m5}}\right)\left(1 - \frac{C_{gd4}}{g_{m4}}\right)}{\left(1 + \frac{C_{gd4}}{g_{m5}}\right)} \quad (4.21)$$

โดยที่  $g_{m4} \cong g_{m5} = g_m$  ดังนั้น วงจรชอร์ตสรวม ( $A_v$ ) จึงมีตำแหน่งโพลเท่ากับ

$$p_{b6} = -\frac{g_m}{C_{gd4}} \quad (4.22)$$

#### 4.2.4) การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน ของวงจร VDIBA

การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านแรงดันระหว่าง  $v_z$  ไปยัง  $v_{w-}$  ของวงจร VDIBA ซึ่งสังเคราะห์โดยใช้เทคโนโลยีไบซีมอส พบว่าวงจรหากพิจารณาที่ความถี่ต่ำ ( $S \cong 0$ ) สมการจะประมาณได้เป็น

$$\left. \frac{v_{w+}}{v_z} \right|_{S \cong 0} = \left[ \left( \frac{g_{m4}}{g_{m5}} \right) \right] \quad (4.23)$$

เมื่อคุณสมบัติในการส่งผ่านแรงดันสามารถเขียนอธิบายอยู่ในรูปของค่าความผิดพลาดในการส่งผ่านแรงดันระหว่าง  $v_z$  ไปยัง  $v_{w-}$  ของวงจร VDIBA ( $v_{v-}$ ) ของวงจรได้ในรูปแบบทั่วไปดังนี้

$$\frac{v_{w-}}{v_z} = \frac{1}{1 + v_{v-}} \quad (4.24)$$

เมื่อทำการเปรียบเทียบสมการ (4.23) กับ (4.24) จะได้

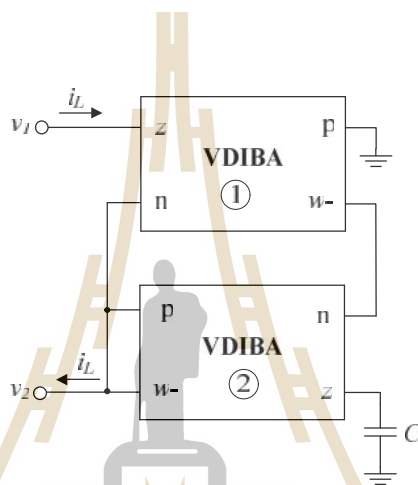
$$1 + v_{v-} = \frac{g_{m5}}{g_{m4}} \quad (4.25)$$

นั่นคือ

$$V_{v-} = \frac{g_{m5} + g_{m4}}{g_{m4}} \quad (4.26)$$

### 4.3 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบด้วยวงจร VDIBA

วงจรเลียนแบบตัวเหนี่ยวนำที่ทำการออกแบบ ประกอบด้วยวงจร VDIBA เป็นอุปกรณ์แอคทีฟหลัก จำนวน 2 ตัว และตัวเก็บประจุต่อเทียบกราวด์จำนวน 1 ตัว ในการออกแบบตัวเหนี่ยวนำจะพิจารณาจากค่าอิมพีแดนซ์ด้านเข้าของตัวเหนี่ยวนำ สามารถพิจารณาจากรูปที่ 4.7 จะได้



รูปที่ 4.7 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบด้วยวงจร VDIBA

พิจารณาวงจร VDIBA ตัวที่ 1 จากคุณสมบัติของวงจร VDIBA จะได้ว่า

$$i_{z1} = g_{m1}(v_{p1} - v_{n1}) \quad (4.35)$$

เมื่อ  $v_{n1} = 0$  และ  $v_{p1} = v_2$  ดังนั้น

$$i_{z1} = g_{m1}v_2 \quad (4.36)$$

พิจารณาวงจร VDIBA ตัวที่ 2 จะได้ว่า

$$i_{z2} = g_{m2}(v_{p2} - v_{n2}) \quad (4.37)$$

เมื่อ  $v_{p2} = v_{w1} = v_{z1} = v_1$  และ  $v_{n2} = v_2$

จากความสัมพันธ์  $i_{z2} = sCv_{z2}$  เมื่อ  $v_{z2} = v_2$  ดังนั้นจึงได้

$$sCv_2 = g_{m2}(v_1 - v_2) \quad (4.38)$$

จากสมการ (4.36)

$$v_2 = \frac{i_{z1}}{g_{m1}} = \frac{i_L}{g_{m1}} \quad (4.39)$$

แทนสมการ (4.39) ลงในสมการ (4.38) จะได้

$$\begin{aligned} \frac{sCi_L}{g_{m1}} &= g_{m2}(v_1 - v_2) \\ \frac{(v_1 - v_2)}{i_L} &= \frac{sC}{g_{m1}g_{m2}} \quad \text{เมื่อ } \frac{(v_1 - v_2)}{i_L} = Z_L \text{ ดังนั้น} \\ Z_L &= \frac{sC}{g_{m1}g_{m2}} \end{aligned} \quad (4.40)$$

จากความสัมพันธ์  $Z_L = sL_{eq}$  ดังนั้นสามารถหาค่าความเหนี่ยวนำของวงจรที่ออกแบบได้

$$L_{eq} = \frac{C}{g_{m1}g_{m2}} \quad (4.41)$$

เมื่อกำหนดให้  $Z_L$  คือ ค่าอิมพีแดนซ์ด้านเข้าของตัวเหนี่ยวนำ

$v_1$  คือ แรงดันที่ขั้ว  $z$  ของวงจร VDIBA ตัวที่ 1

$v_2$  คือ แรงดันที่ขั้ว  $w$  ของวงจร VDIBA ตัวที่ 2

$i_L$  คือ กระแสที่ไหลผ่านตัวเหนี่ยวนำ

$C$  คือ ค่าความจุของตัวเก็บประจุในวงจร

$g_{m1}$ ,  $g_{m2}$  คือ อัตราขยายค่าความนำของวงจร VDIBA ตัวที่ 1 และตัวที่ 2  
 $L_{eq}$  คือ ค่าตัวเหนี่ยวนำที่ทำการออกแบบ

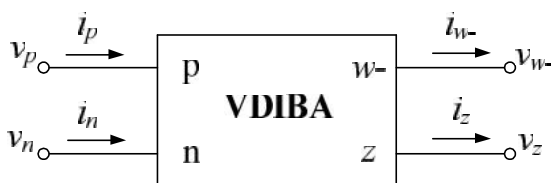
ค่าอัตราขยายค่าความนำของวงจร VDIBA สามารถหาค่าได้จากสมการต่อไปนี้

$$g_m = \frac{I_B}{V_T} \quad (4.42)$$

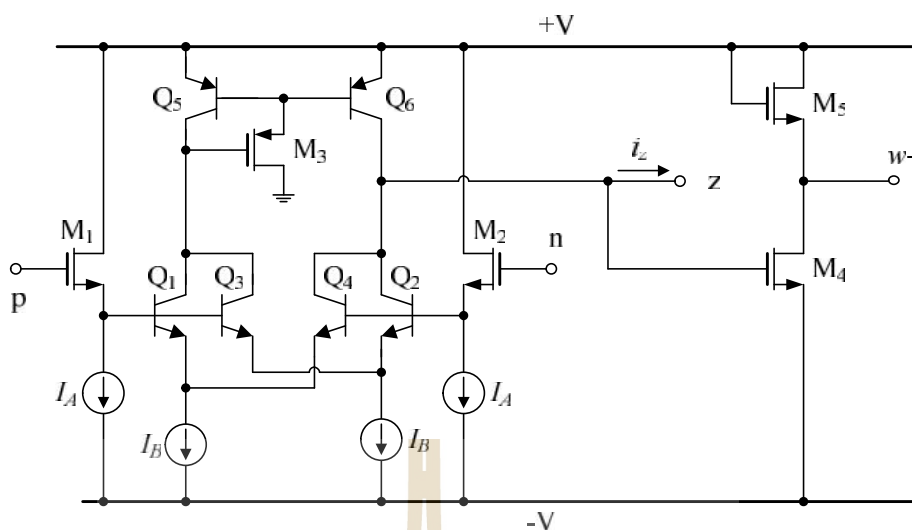
กำหนดให้  $I_B$  คือ กระแสไบอัสให้กับวงจร VDIBA และ  $V_T$  คือ ค่าแรงดันไฟฟ้าที่อุณหภูมิ  $27^\circ\text{C}$  มีค่าประมาณ 26 mV

#### 4.4 คุณสมบัติวงจร VDIBA ที่ใช้ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว

ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยใช้วงจร VDIBA เป็นอุปกรณ์แอกทีฟหลักในการออกแบบและใช้อุปกรณ์พาสซีฟจำนวนน้อย ดังนั้นจึงได้ทำการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวโดยใช้วงจร VDIBA จำนวน 2 ตัว และตัวเก็บประจุเพียง 1 ตัว ต่อเทียบกราวด์ วงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบสามารถเปลี่ยนแปลงค่าความเหนี่ยวนำได้ด้วยการปรับเปลี่ยนค่ากระแสไบอัสจากภายนอก การปรับค่ากระแสไบอัสจากภายนอกทำให้อัตราขยายค่าความนำของวงจร VDIBA มีการเปลี่ยนแปลง นอกจากนี้การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอจะใช้การจำลองด้วยคอมพิวเตอร์โดยใช้โปรแกรม PSPICE ที่มีกระบวนการออกแบบโครงสร้างภายในของวงจร VDIBA โดยใช้เทคโนโลยีแบบไบซีมอส ที่มีขนาด  $0.35\ \mu\text{m}$



รูปที่ 4.8 สัญลักษณ์ทางไฟฟ้าของวงจร VDIBA

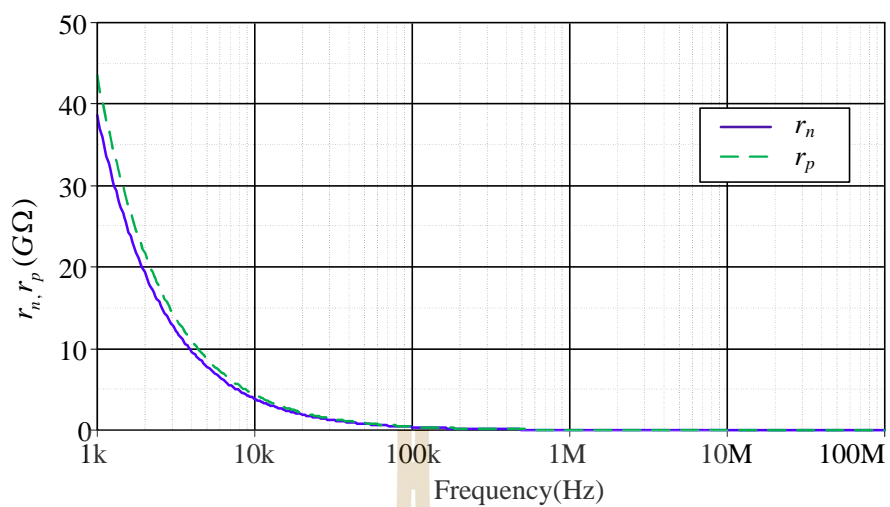


รูปที่ 4.9 วงจรภายในของวงจร VDIBA โดยใช้เทคโนโลยีไบซีมอส

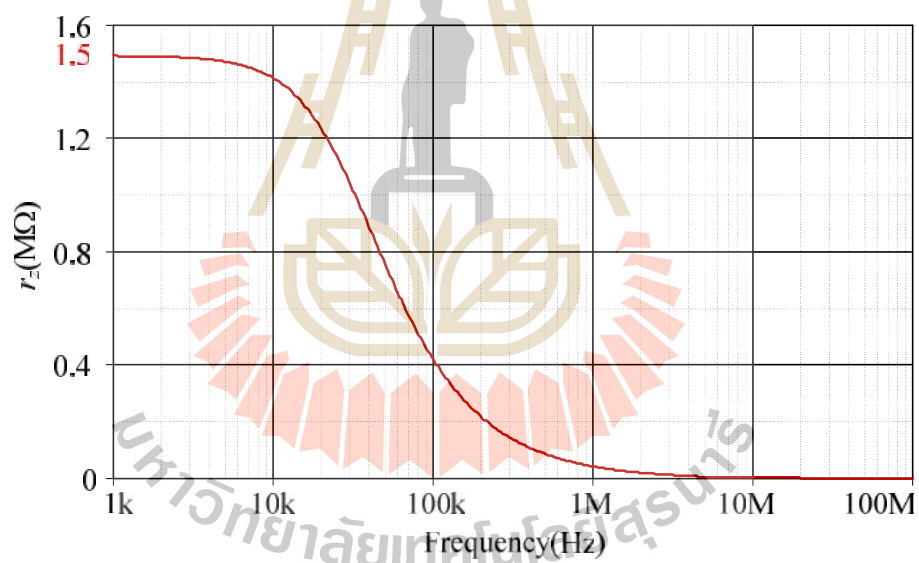
#### 4.5 คุณสมบัติของวงจร VDIBA แบบใช้เทคโนโลยีไบซีมอส

ในที่นี้ได้ทำการจำลองผลการตอบสนองทางความถี่ของค่าความต้านทานของวงจร VDIBA ในรูปที่ 4.9 ด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยี TSMC 0.35- $\mu\text{m}$  ซึ่งใช้แหล่งจ่ายไฟเลี้ยงให้กับอุปกรณ์ VDIBA เท่ากับ  $\pm 1$  V กระแสไบอัส  $I_A = I_B = 25 \mu\text{A}$  กำหนดอัตราส่วนระหว่างความกว้าง ( $W$ ) และความยาว ( $L$ ) ของช่องนำกระแสเท่ากับ  $14/0.7 \mu\text{m}$  สำหรับมอสทรานซิสเตอร์ชนิด n และ  $28/0.7 \mu\text{m}$  สำหรับมอสทรานซิสเตอร์ชนิด p ผลตอบสนองทางความถี่ของค่าความต้านทานที่ขั้ว p ( $r_p$ ) และขั้ว n ( $r_n$ ) พบว่ามีค่าความต้านทานประมาณ  $r_p \cong 38G$  และ  $r_n \cong 42G\Omega$  แสดงได้ดังรูปที่ 4.10 ขณะที่ค่าความต้านทานที่ขั้ว z ( $r_z$ ) มีค่าประมาณ  $r_z \cong 1.5M\Omega$  แสดงได้ดังรูปที่ 4.11 นอกจากนี้ยังพบว่าค่าความต้านทานที่ขั้ว w- มีค่าประมาณ  $r_{w-} \cong 0.98k\Omega$  ดังรูปที่ 4.12

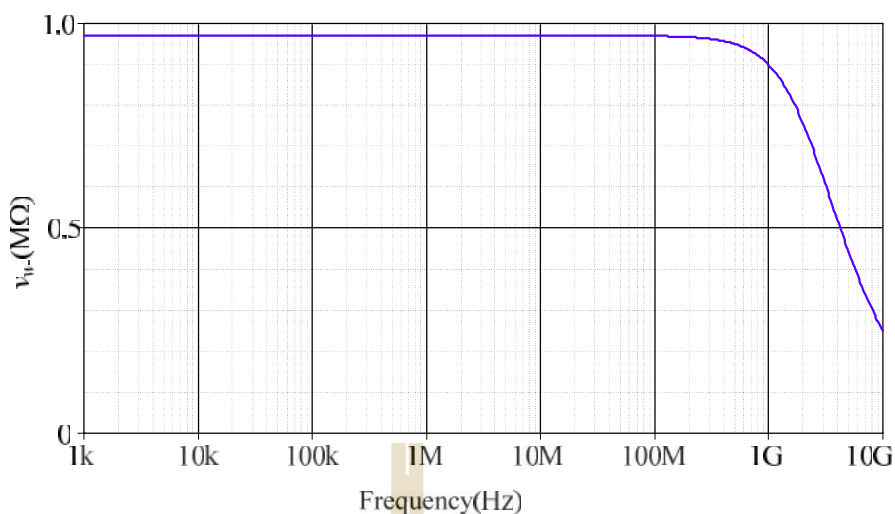




รูปที่ 4.10 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p และ n



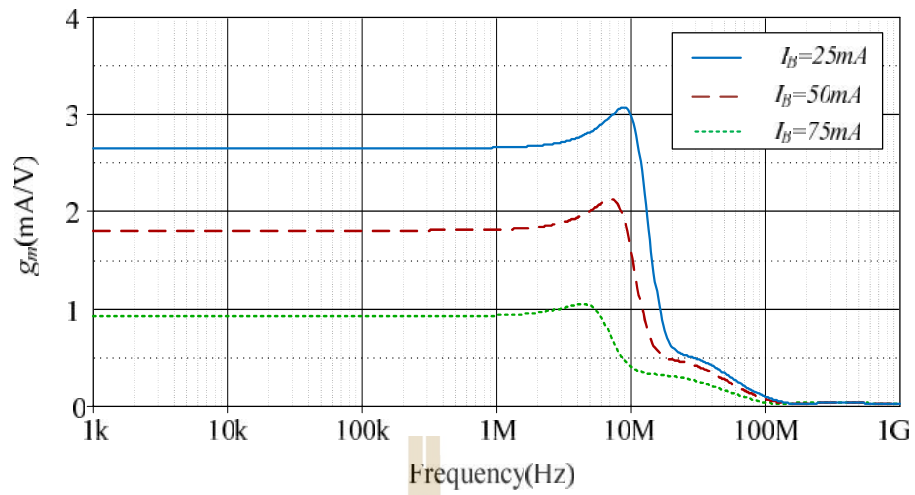
รูปที่ 4.11 ผลตอบสนองทางความถี่ของค่าความต้านทานเอาต์พุตที่ขั้ว z



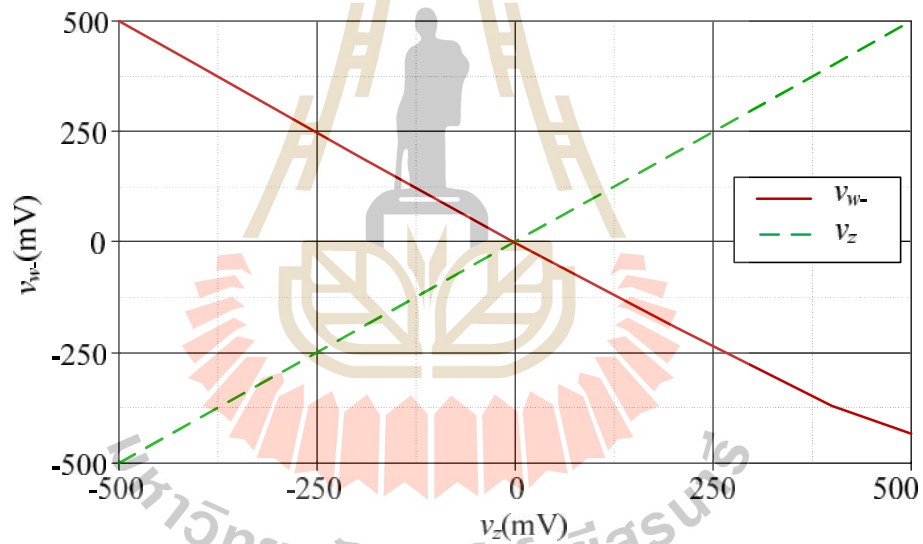
รูปที่ 4.12 ผลตอบสนองทางความถี่ของค่าความต้านทานเอาต์พุตที่ขั้ว  $w-$

ผลตอบสนองทางความถี่ของค่า  $g_m$  เมื่อเปลี่ยนค่ากระแสไบอัสจากภายนอก โดยกำหนดให้ค่ากระแสไบอัสจากภายนอก  $I_B$  มีค่าเท่ากับ  $25 \mu A$ ,  $50 \mu A$  และ  $75 \mu A$  ซึ่งส่งผลให้ค่า  $g_m$  เปลี่ยนแปลงเป็น  $0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  และ  $2.88 \text{ mA/V}$  ตามลำดับ จากผลการจำลองพบว่า การปรับกระแสไบอัส  $I_B$  จากภายนอก สามารถปรับอัตราขยายค่าความนำของวงจร VDIBA ได้ดังแสดงในรูปที่ 4.13 และพบว่าค่าตอบสนองทางความถี่ของวงจรมีค่าคงที่เป็นเส้นตรงที่ความถี่ประมาณ  $7 \text{ MHz}$

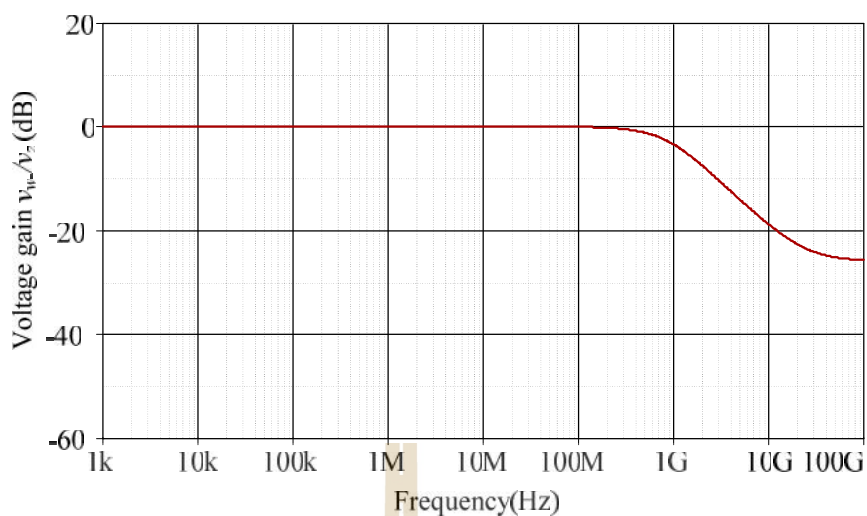
รูปที่ 4.14 แสดงคุณสมบัติการส่งผ่านแรงดันระหว่างขั้ว  $z$  ไปยังขั้ว  $w-$  ของวงจร VDBA จากโปรแกรม PSPICE พบว่าการส่งผ่านแรงดันจากขั้ว  $z$  ไปยังขั้ว  $w-$  จะมีค่าใกล้เคียงกับทฤษฎีในช่วงประมาณ  $-500 \text{ mV}$  ถึง  $500 \text{ mV}$  และผลการจำลองผลตอบสนองทางความถี่ของอัตราการส่งผ่านแรงดันจากขั้ว  $z$  ไปยังขั้ว  $w-$  ( $v_w/v_z$ ) แสดงได้ดังรูปที่ 4.15 จากผลการจำลองแสดงให้เห็นว่าการส่งผ่านแรงดันระหว่างขั้ว  $z$  ไปยังขั้ว  $w-$  มีช่วงการใช้งานของแถบความถี่อยู่ที่ความถี่ประมาณ  $300 \text{ MHz}$



รูปที่ 4.13 ผลจำลองผลตอบสนองทางความถี่ของค่า  $g_m$  เมื่อแปรค่า  $I_B$



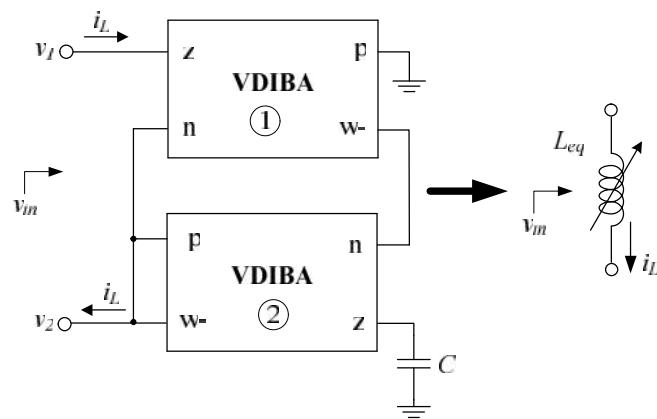
รูปที่ 4.14 คุณสมบัติการส่งผ่านแรงดันไฟตรงระหว่าง  $v_z$  ไปยัง  $v_{w-}$



รูปที่ 4.15 ผลจำลองผลตอบสนองทางความถี่ของ  $v_w/v_z$

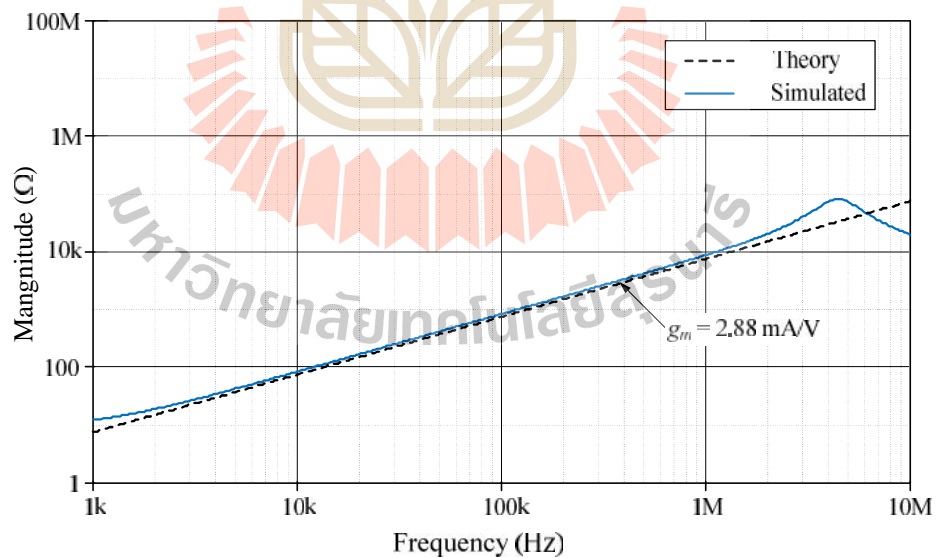
#### 4.6 ผลการจำลองวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว

การทดสอบคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ สามารถทดสอบด้วยโปรแกรม PSPICE ซึ่งจะสามารถทำการจำลองการออกแบบตัวเหนี่ยวนำแบบลอยตัวในแต่ละสถานการณ์ต่างๆ โดยกำหนดเงื่อนไขในการจำลอง ดังนี้ ใช้เทคโนโลยี  $0.35\text{-}\mu\text{m}$  n-well CMOS จากบริษัท TSMC (Taiwan Semiconductor Manufacturing Company) เมื่อกำหนดให้อัตราส่วน W/L ของมอสทรานซิสเตอร์เป็น  $14\ \mu\text{m}/0.7\ \mu\text{m}$  สำหรับทรานซิสเตอร์แบบ NMOS และ  $28/0.7\ \mu\text{m}$  สำหรับมอสทรานซิสเตอร์ชนิด PMOS โดยจ่ายกระแสไบอัสจากภายนอก  $I_{B1} = I_{B2} \cong 25\ \mu\text{A}$ ,  $50\ \mu\text{A}$  และ  $75\ \mu\text{A}$  ตามลำดับ และกำหนดค่าตัวเก็บประจุในวงจร  $C = 10\ \text{nF}$  แหล่งจ่ายไฟมีค่าเท่ากับ  $+V = -V = 1\ \text{V}$

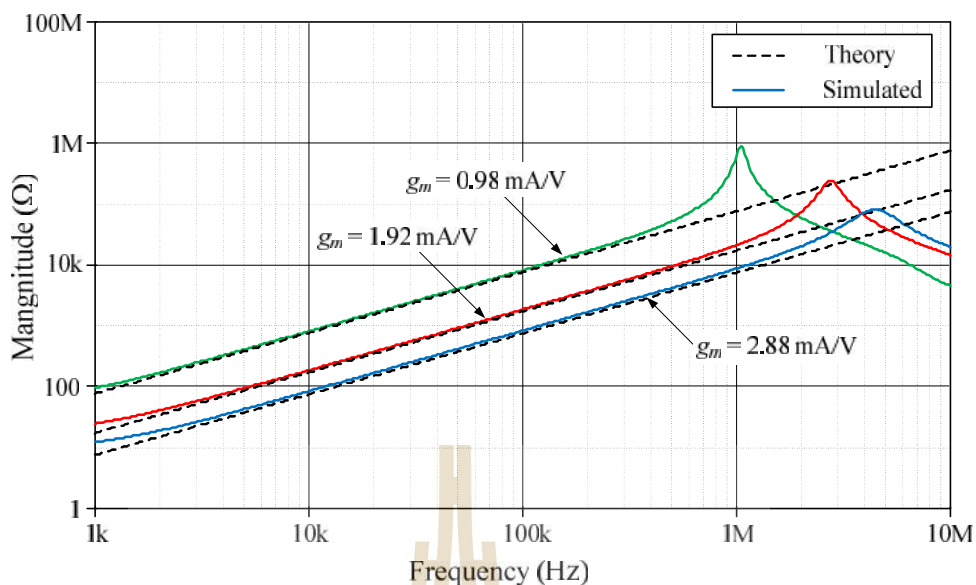


รูปที่ 4.16 วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบ

รูปที่ 4.17 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ กำหนดให้ป้อนกระแสไบอัสจากภายนอก  $I_B = 50 \mu A$  พบว่าค่าอัตราขยายค่าความนำ  $g_m$  ของตัวเหนี่ยวนำมีค่าประมาณ  $2.88 \text{ mA/V}$  และทำการวัดค่าอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำ ในช่วงความถี่ ตั้งแต่  $1 \text{ kHz}$  ถึงความถี่  $10 \text{ MHz}$  พบว่าผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์มีความสอดคล้องกับทฤษฎีในช่วง  $7 \text{ kHz}$  ถึง  $1 \text{ MHz}$

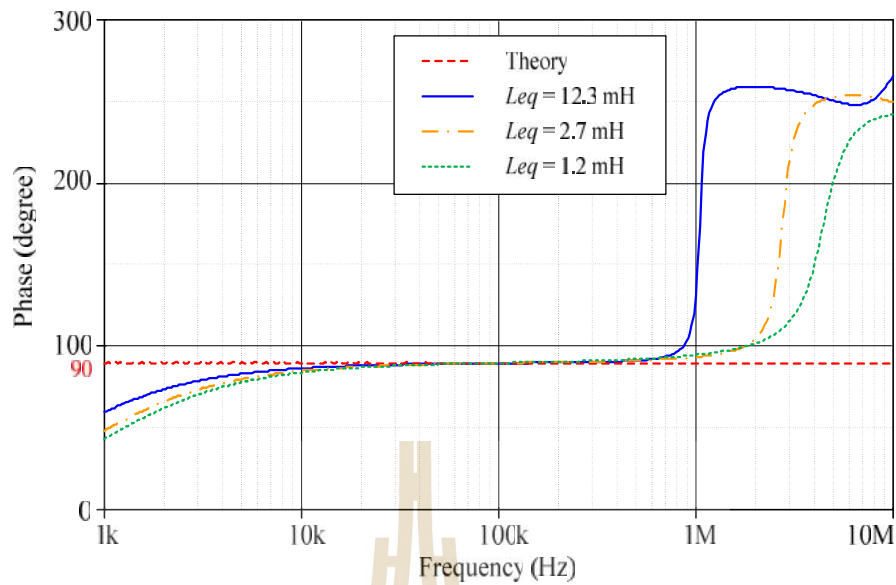


รูปที่ 4.17 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรที่นำเสนอในรูปที่ 4.3



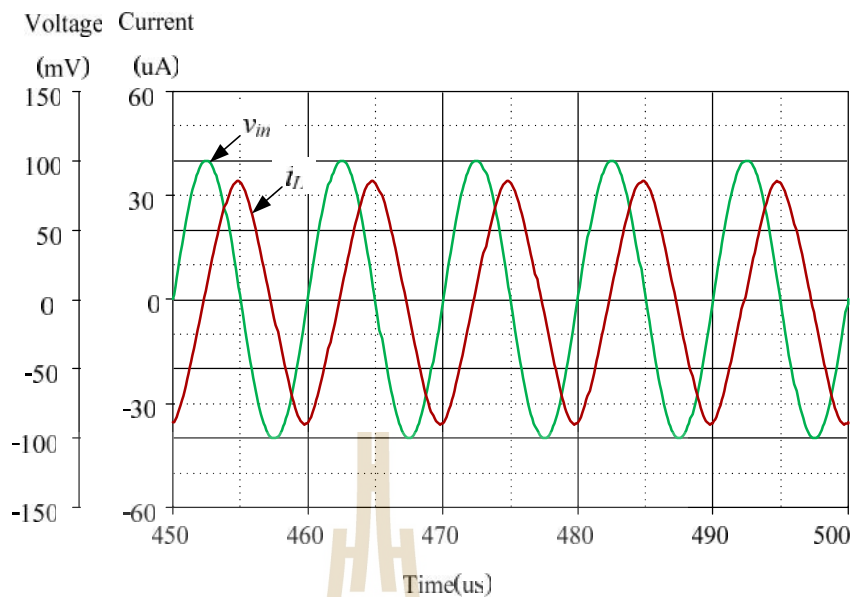
รูปที่ 4.18 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรเมื่อปรับกระแสไบอัส

ทดสอบการเปลี่ยนค่าความนำของตัวเหนี่ยวนำที่ออกแบบด้วยกระแสไบอัสจากภายนอก โดยกำหนดให้มีเงื่อนไขตามข้างต้น เมื่อทำการปรับเปลี่ยนกระแส  $I_B$  ให้มีค่าเท่ากับ  $I_B = 25 \mu\text{A}$ ,  $50 \mu\text{A}$  และ  $75 \mu\text{A}$  ตามลำดับ ทำให้ได้ค่าอัตราขยายความนำ  $g_{m1} = g_{m2}$  มีค่าเท่ากับ  $0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  และ  $2.88 \text{ mA/V}$  ตามลำดับ จากเงื่อนไขดังกล่าวที่กำหนดทำให้ค่าตัวเหนี่ยวนำเป็นดังนี้  $L_{eq} = 12.3 \text{ mH}$ ,  $2.7 \text{ mH}$  และ  $1.2 \text{ mH}$  ตามลำดับ ซึ่งแสดงให้เห็นว่าการเปลี่ยนกระแสไบอัส  $I_B$  จากภายนอก สามารถปรับเปลี่ยนอัตราขยายค่าความนำของตัวเหนี่ยวนำที่ออกแบบได้ ดังแสดงในรูปที่ 4.18 และช่วงตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ อยู่ในช่วงที่สอดคล้องกับทฤษฎีที่ความถี่ประมาณ  $4 \text{ kHz}$  ถึงความถี่  $1 \text{ MHz}$  ดังแสดงในรูปที่ 4.18



รูปที่ 4.19 ผลการตอบสนองทางเฟสของวงจรเลียนแบบตัวเหนี่ยวนำ

รูปที่ 4.19 แสดงถึงผลการตอบสนองทางเฟสของตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบ เมื่อมีการเปลี่ยนแปลงกระแสไบอัสจากภายนอก  $I_{B1} = I_{B2} \cong 25 \mu\text{A}$ ,  $50 \mu\text{A}$  และ  $75 \mu\text{A}$  ซึ่งจะทำให้ค่าอัตราขยายค่าความนำ  $g_{m1} = g_{m2}$  มีค่าเท่ากับ  $0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  และ  $2.88 \text{ mA/V}$  ตามลำดับ และทำให้ความเหนี่ยวนำ  $L_{eq} = 12.3 \text{ mH}$ ,  $2.7 \text{ mH}$  และ  $1.2 \text{ mH}$  ตามลำดับ นอกจากนี้เมื่อทำการวัดค่าเฟสของสัญญาณอินพุต ( $v_{in}$ ) เมื่อกระแสไหลผ่านตัวเหนี่ยวนำจะมีค่าความต่างเฟส 86 องศา ซึ่งในทางทฤษฎีจะมีความต่างเฟส 90 องศา ดังแสดงในรูปที่ 4.19 และพบว่าช่วงการทำงานที่สอดคล้องกับทฤษฎี



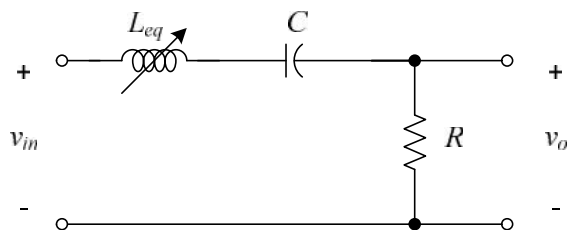
รูปที่ 4.20 ผลตอบสนองทางเวลาของแรงดันและกระแสของวงจรที่นำเสนอ

จากรูปที่ 4.20 แสดงผลการจำลองของรูปคลื่นกระแสและแรงดันเมื่อไหลผ่านวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบ เมื่อกำหนดให้สัญญาณอินพุต ( $v_{in}$ ) ที่ป้อนผ่านวงจรเลียนแบบตัวเหนี่ยวนำมีค่าขนาดของแรงดันเท่ากับ 100 mV และค่าความถี่ของสัญญาณอินพุตเท่ากับ 100 kHz พบว่าสัญญาณแรงดันที่ตกคร่อมตัวเหนี่ยวนำจะมีค่าเฟสหน้าสัญญาณกระแส ( $i_L$ ) ประมาณ 86 องศา ซึ่งพบว่ามีค่าสอดคล้องทฤษฎีของความต่างเฟสตัวเหนี่ยวนำที่ 90 องศา

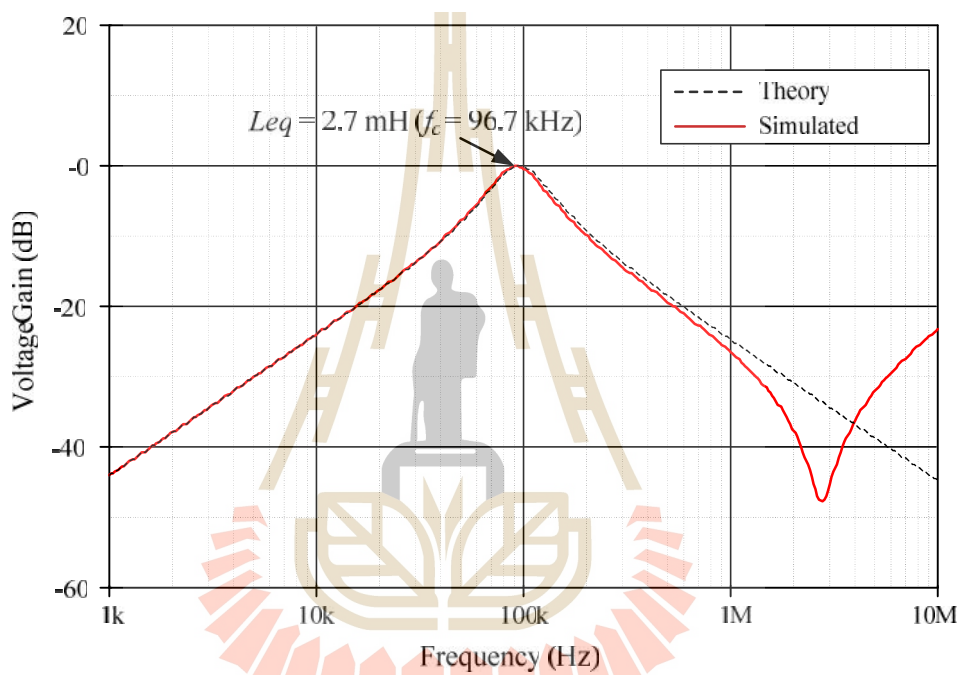
#### 4.7 ผลการออกแบบประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวในวงจรกรองผ่านแถบความถี่

การประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ทำการออกแบบ โดยประยุกต์ใช้ในวงจรกรองผ่านแถบความถี่ (bandpass filter) แสดงดังรูปที่ 4.21 เมื่อกำหนดให้ค่าในวงจรกรองผ่านแถบความถี่มีค่าดังนี้  $C = 1$  nF,  $R = 1$  k $\Omega$  และกำหนดให้ค่า  $L_{eq}$  ให้มีค่าเท่ากับ 2.7 mH สัญญาณอินพุตที่ป้อนผ่านวงจรกรองผ่านแถบความถี่มีค่าขนาดของแรงดันเท่ากับ 100 mV และค่าความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz – 10 MHz จากการกำหนดเงื่อนไขดังกล่าว พบว่าทำให้ค่าความถี่กลาง (center frequency,  $f_c$ ) ของวงจรกรองผ่านแถบความถี่ มีค่าเท่ากับ 96.7 kHz ดังแสดงในรูปที่ 4.22

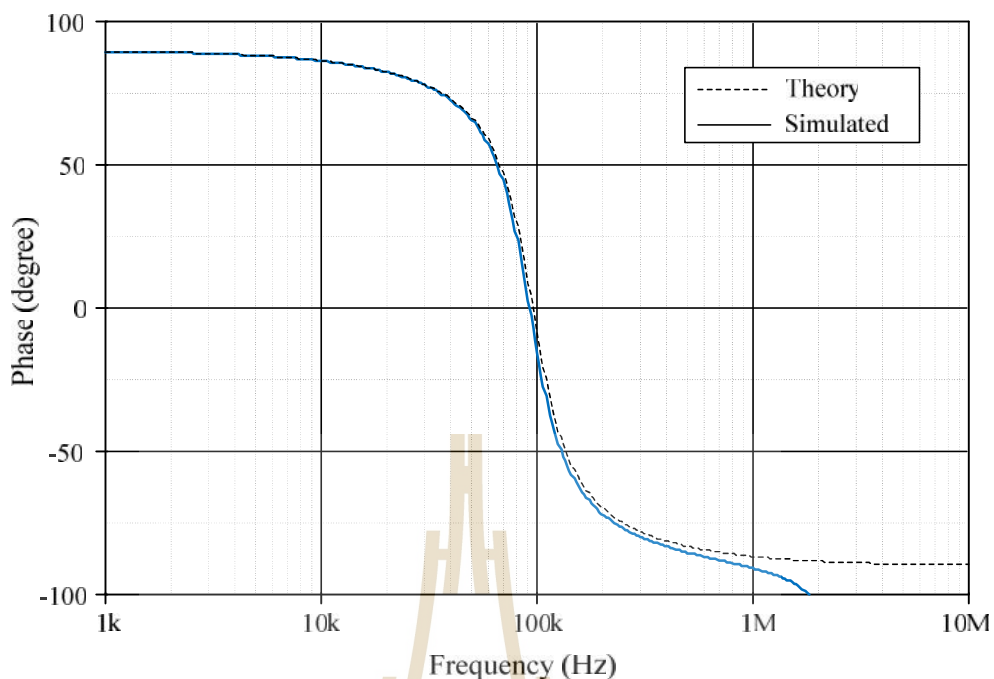




รูปที่ 4.21 วงจรกรองสัญญาณแบบกรองผ่านแถบความถี่

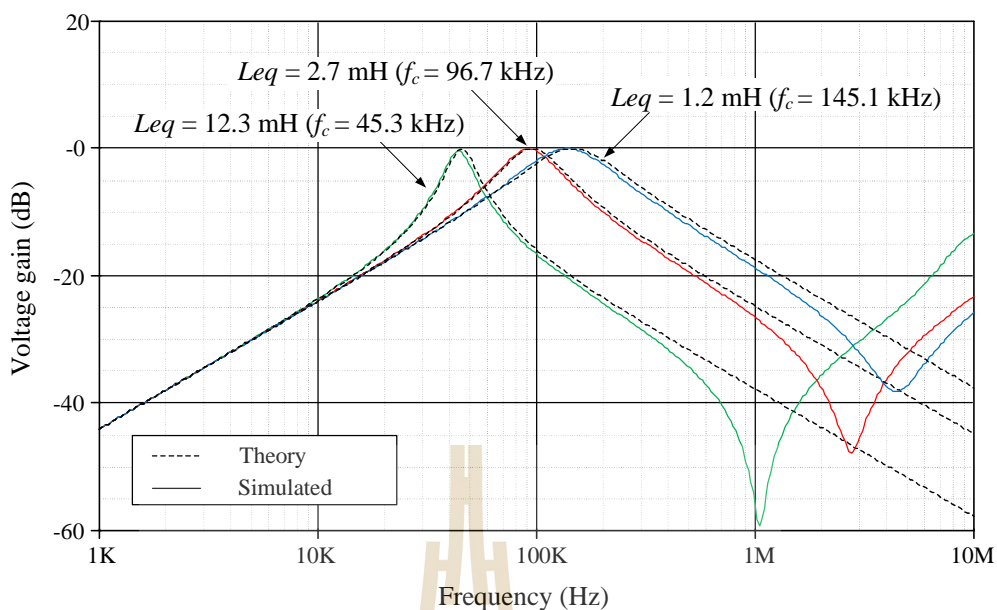


รูปที่ 4.22 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่



รูปที่ 4.23 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่

กำหนดให้ค่าในวงจรกรองผ่านแถบความถี่มีค่าดังนี้  $C = 1 \text{ nF}$ ,  $R = 1 \text{ k}\Omega$  และกำหนดให้ค่ากระแส  $I_{B1} = I_{B2}$  ให้มีค่าเท่ากับ  $25 \mu\text{A}$ ,  $50 \mu\text{A}$  และ  $75 \mu\text{A}$  ตามลำดับ  $g_{m1} = g_{m2} \cong 0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  และ  $2.88 \text{ mA/V}$  ตามลำดับ จากการกำหนดกระแสไบอัส ทำให้  $L_{eq}$  ให้มีค่าเท่ากับ  $12.3 \text{ mH}$ ,  $2.7 \text{ mH}$  และ  $1.2 \text{ mH}$  ตามลำดับ กำหนดให้สัญญาณอินพุตที่ป้อนผ่านวงจรกรองผ่านแถบความถี่มีค่าขนาดของแรงดันเท่ากับ  $100 \text{ mV}$  และค่าความถี่ของสัญญาณอินพุตเท่ากับ  $1 \text{ kHz} - 10 \text{ MHz}$  แสดงผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ของวงจรในรูปที่ 4.21 พบว่าเมื่อปรับค่าความถี่ในวงจรกรองแถบความถี่ผ่าน ทำให้ค่าความถี่กลาง (center frequency,  $f_c$ ) มีค่าเท่ากับ  $45.3 \text{ kHz}$ ,  $96.7 \text{ kHz}$  และ  $145.1 \text{ kHz}$  ตามลำดับ ดังแสดงในรูปที่ 4.24



รูปที่ 4.24 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยการปรับค่า  $L_{eq}$

#### 4.8 สรุปผลการจำลองวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวด้วยวงจร VDIBA

จากผลการจำลองวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ด้วยโปรแกรม PSPICE โดยใช้วงจร VDIBA เป็นอุปกรณ์แอคทีฟหลัก จำนวน 2 ตัว และตัวเก็บประจุต่อเทียบกราวด์ จำนวน 1 ตัว เมื่อตรวจสอบคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ พบว่าวงจรตัวเหนี่ยวนำที่ออกแบบมีค่าผลตอบสนองความถี่ของเฟส โดยมีสัญญาณแรงดันนำหน้ากระแสประมาณ 86 องศา ซึ่งมีความใกล้เคียงกับค่าทฤษฎีที่ 90 องศา วงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบสามารถปรับเปลี่ยนค่าความเหนี่ยวนำด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับกระแสไบอัสจากภายนอก ทำให้อัตราขยายค่าความนำเปลี่ยนแปลงไป วงจรตัวเหนี่ยวนำที่ออกแบบสามารถตอบสนองความถี่ได้ในช่วงความถี่ประมาณ 1 kHz – 1 MHz นอกจากนี้ได้ทำการประยุกต์ใช้วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่ออกแบบโดยการต่อเป็นวงจรกรองผ่านแถบความถี่ พบว่าสามารถสร้างเป็นวงจรกรองผ่านแถบความถี่ได้และสามารถเปลี่ยนค่าความถี่กลาง ( $f_c$ ) ได้ ด้วยการเปลี่ยนแปลงค่าอัตราขยายค่าความนำ  $g_m$  จากการปรับกระแสไบอัสจากภายนอก  $I_B$  อีกด้วย

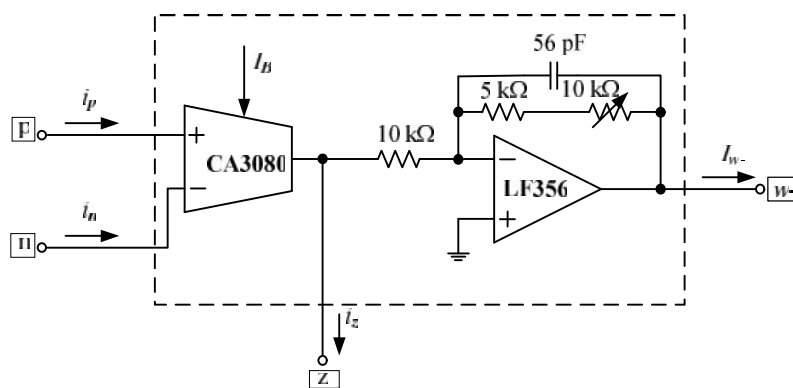
## บทที่ 5

### ผลการทดลองวงจรเลียนแบบตัวเหนี่ยวนำ

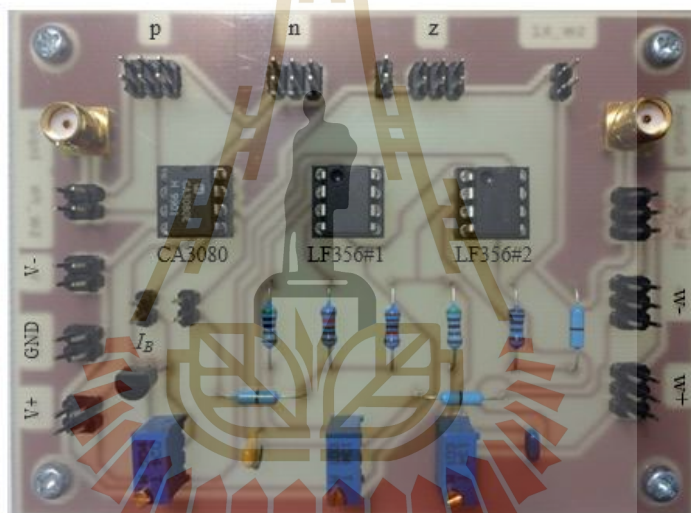
ในบทนี้ได้ทำการทดลองและต่อวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ที่ได้ทำการออกแบบและนำเสนอไว้ในบทที่ 4 ซึ่งในบทที่ 5 แสดงถึงขั้นตอนและวิธีเก็บผลการทดลองโดยใช้ไอซีเบอร์ CA3080 ต่อร่วมกับ LF356 สำหรับสร้างเป็นวงจร VDIBA จากนั้นนำวงจร VDIBA ดังกล่าว มาต่อเข้าด้วยกันเพื่อสร้างเป็นวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวที่นำเสนอ ผลการทดสอบคุณสมบัติของวงจрдังกล่าว พบว่ามีแนวโน้มเป็นไปตามหลักการทางทฤษฎีที่ได้นำเสนอ อีกทั้งยังมีความสอดคล้องกับผลที่ได้จากการจำลองด้วยโปรแกรม PSPICE ในบทที่ 4 อีกด้วย ซึ่งขั้นตอนในการทดสอบคุณสมบัติต่างๆ ของวงจรที่นำเสนอมีดังหัวข้อต่อไปนี้

#### 5.1 การทดลองวงจร VDIBA

การออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวสามารถยืนยันผลการออกแบบได้จากการต่อวงจรทดลองด้วยอุปกรณ์ที่มีใช้จริงทั่วไป ทั้งนี้เพื่อนำผลจากการต่อทดลองจริงและผลจากการจำลองด้วยโปรแกรม PSPICE มาเปรียบเทียบกับทฤษฎีที่นำเสนอ ในการทดลองโครงสร้างวงจร VDIBA จะประกอบด้วย ไอซี เบอร์ CA3080 จำนวน 1 ตัว ไอซี เบอร์ LF356 จำนวน 1 ตัว และอุปกรณ์พาสซีฟ คือ ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 1 ตัว โดยโครงสร้างวงจร VDIBA ที่ใช้ในการทดลอง สามารถแสดงได้ดังรูปที่ 5.1 ส่วนในรูปที่ 5.2 จะแสดงบอร์ดของวงจร VDIBA ที่ใช้ในการทดลอง ซึ่งคุณสมบัติของไอซีแต่ละตัวจะมีหน้าที่ดังต่อไปนี้ ไอซี เบอร์ CA3080 จะทำหน้าที่เป็นวงจรขยายสัญญาณผลต่าง (differential amplifier) ของภาคอินพุต ในส่วนของไอซี เบอร์ LF356 จะทำหน้าที่เป็นวงจรตามแรงดัน (current follower) หรือ วงจรบัฟเฟอร์ (buffer amplifier) โดยโครงสร้างของวงจร VDIBA ดังรูปที่ 5.1 สามารถปรับอัตราขยายค่าความนำได้ด้วยการเปลี่ยนกระแสไบอัสที่ตัวไอซี เบอร์ CA3080



รูปที่ 5.1 โครงสร้างวงจร VDIBA ที่ใช้ในการทดลอง

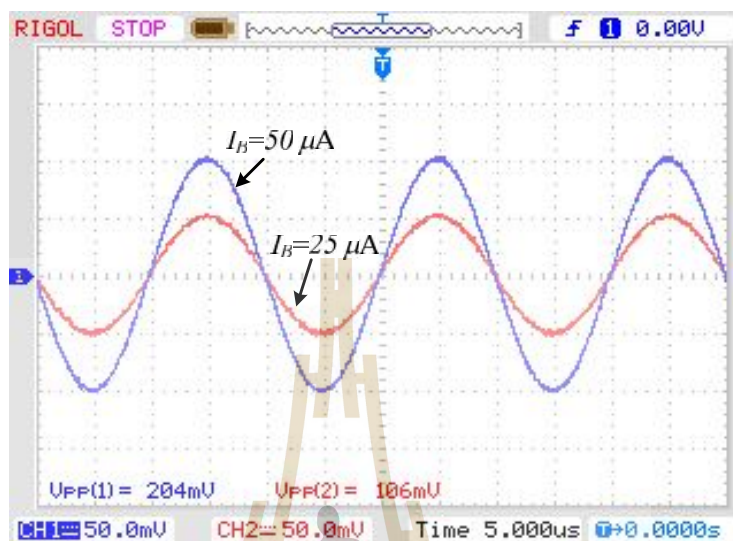


รูปที่ 5.2 บอร์ดที่ใช้ในการทดลองของวงจร VDIBA ในรูปที่ 5.1

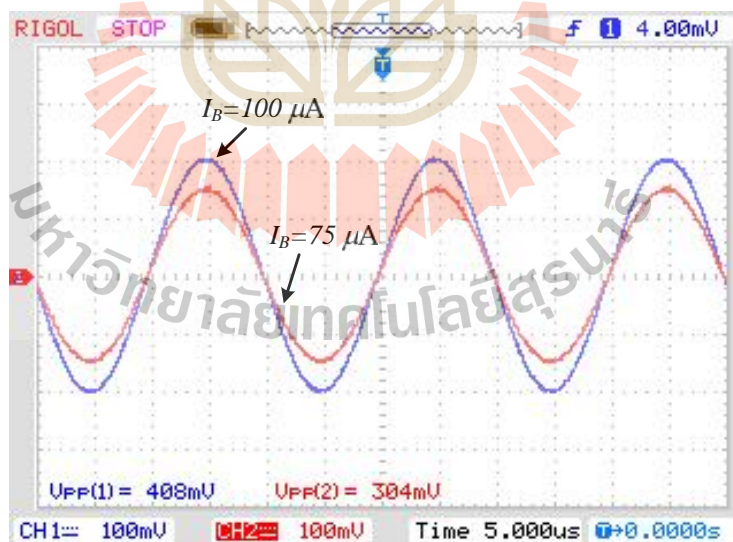
## 5.2 การทดลองเมื่อทำการเปลี่ยนแปลงอัตราขยายค่าความนำ

เพื่อวัดคุณสมบัติการเปลี่ยนแปลงค่าอัตราขยายค่าความนำ ( $g_m$ ) โดยการเปลี่ยนค่ากระแสไบอัส  $I_B$  จากภายนอก ซึ่งในที่นี้ได้ทำการป้อนสัญญาณอินพุตด้วยสัญญาณขนาด  $100 \text{ mV}_{p-p}$  ความถี่ของสัญญาณรูปไซน์  $50 \text{ kHz}$  ผลการทดลองที่ได้พบว่าเมื่อมีการเปลี่ยนแปลงค่ากระแสไบอัส  $I_B$  สามารถทำให้อัตราขยายค่าความนำเปลี่ยนแปลงไปด้วย ดังแสดงในรูปที่ 5.3 ถึงรูปที่ 5.5 ซึ่งแสดงผลตอบสนองทางเวลาเมื่อแปรค่ากระแสไบอัส  $I_B$  เท่ากับ  $25 \mu\text{A}$   $50 \mu\text{A}$   $75 \mu\text{A}$   $100 \mu\text{A}$

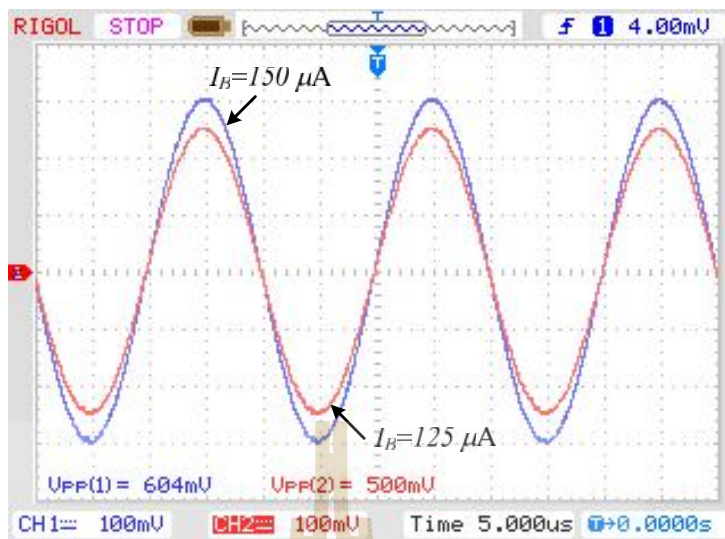
125  $\mu\text{A}$  และ 150  $\mu\text{A}$  และรูปที่ 5.6 แสดงการเปลี่ยนแปลงของอัตราขยายค่าความนำเทียบกับ สัญญาณที่เข้า  $z(z_z)$  เมื่อปรับค่ากระแสไบอัส  $I_B$  ในช่วง 10  $\mu\text{A}$  ถึง 250  $\mu\text{A}$



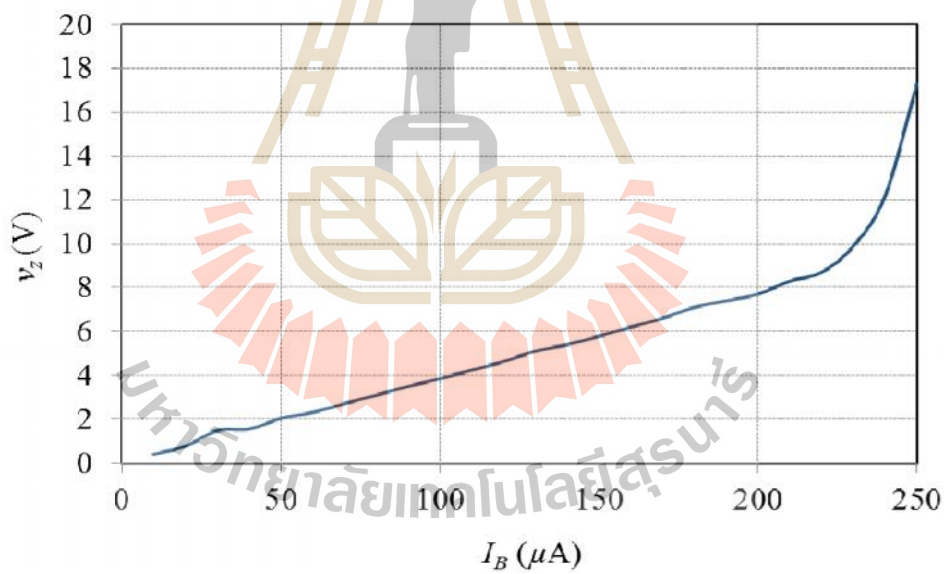
รูปที่ 5.3 ผลตอบสนองทางเวลาของแรงดันที่เข้า  $z$  เมื่อเปลี่ยนค่า  $I_B = 25 \mu\text{A}$  และ  $50 \mu\text{A}$



รูปที่ 5.4 ผลตอบสนองทางเวลาของแรงดันที่เข้า  $z$  เมื่อเปลี่ยนค่า  $I_B = 75 \mu\text{A}$  และ  $100 \mu\text{A}$



รูปที่ 5.5 ผลตอบสนองทางเวลาของแรงดันที่ขั้ว z เมื่อเปลี่ยนค่า  $I_B = 125 \mu A$  และ  $150 \mu A$



รูปที่ 5.6 แรงดันที่ขั้ว z เมื่อเปลี่ยนค่า  $I_B$

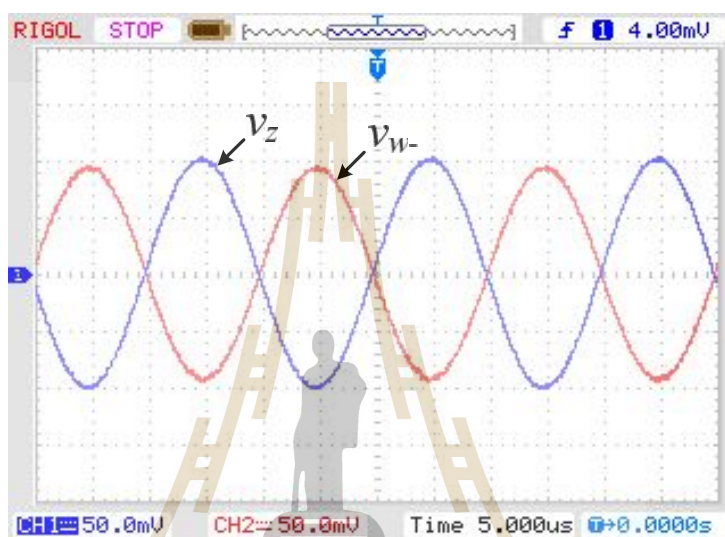
ตารางที่ 5.1 ค่าของแรงดันที่ขั้ว  $z$  เมื่อเปลี่ยนค่า  $I_B$

$I_B$ ( $\mu A$ )	$g_m$ (mA/V)	$v_z$ (V)
10	0.384	0.41
20	0.769	0.77
30	1.153	1.48
40	1.538	1.54
50	1.923	2.04
60	2.307	2.31
70	2.692	2.71
80	3.076	3.1
90	3.461	3.5
100	3.846	3.85
110	4.230	4.24
120	4.615	4.63
130	5.0	5.1
140	5.384	5.4
150	5.769	5.78
160	6.153	6.2
170	6.538	6.6
180	6.923	7.1
190	7.307	7.4
200	7.692	7.71
210	8.076	8.3
220	8.461	8.7
230	8.846	9.9
240	9.230	12.2
250	9.615	17.3

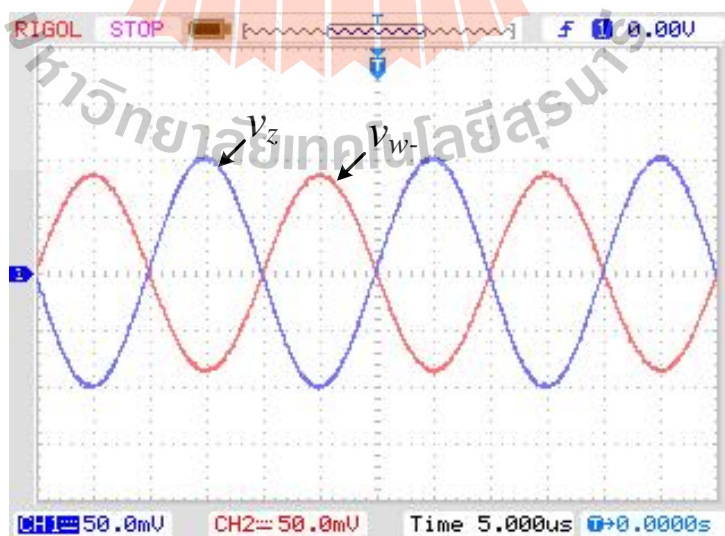


### 5.3 การทดสอบสัญญาณที่ขั้ว $w^-$ ของวงจร VDIBA

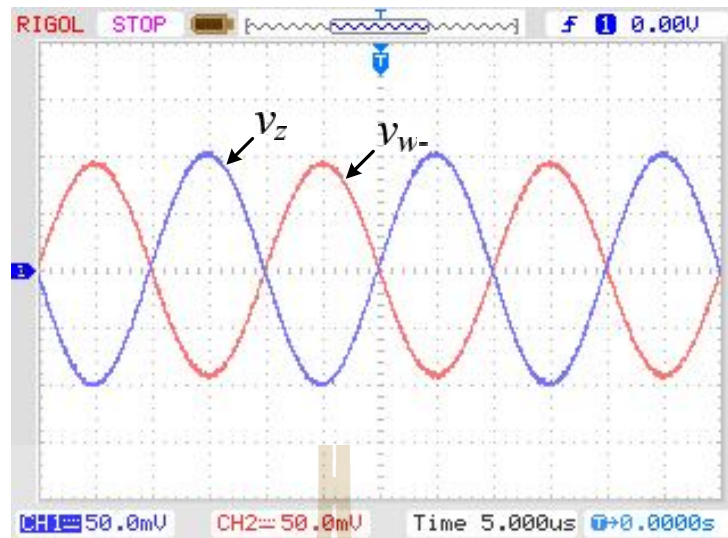
รูปที่ 5.7 ถึงรูปที่ 5.9 แสดงผลตอบสนองทางเวลาของการส่งผ่านแรงดันที่ขั้ว  $w^-$  ของวงจร VDIBA โดยการป้อนสัญญาณไซน์ขนาด  $300\text{ mV}_{pp}$  ความถี่มีค่าเท่ากับ  $50\text{ kHz}$  ซึ่งพบว่าขนาดของสัญญาณที่ขั้ว  $w^-(v_{w^-})$  และสัญญาณที่ขั้ว  $z(v_z)$  มีเฟสตรงข้ามกัน เมื่อแปรค่ากระแสไบอัส  $I_B$  เท่ากับ  $25\text{ }\mu\text{A}$   $50\text{ }\mu\text{A}$  และ  $75\text{ }\mu\text{A}$  ซึ่งมีความสอดคล้องกับคุณสมบัติของวงจร VDIBA ที่นำเสนอ



รูปที่ 5.7 ผลตอบสนองทางเวลาของ  $v_{w^-}$  และ  $v_z$  ที่  $I_B = 25\text{ }\mu\text{A}$



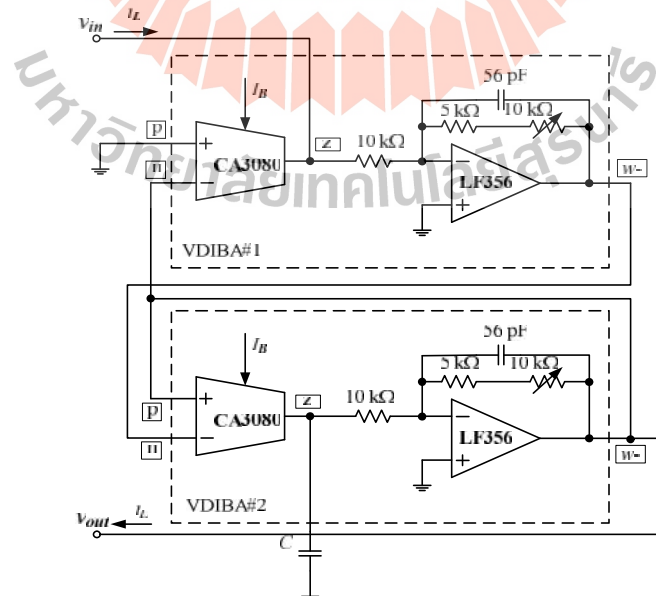
รูปที่ 5.8 ผลตอบสนองทางเวลาของ  $v_{w^-}$  และ  $v_z$  ที่  $I_B = 50\text{ }\mu\text{A}$



รูปที่ 5.9 ผลตอบสนองทางเวลาของ  $v_{w-}$  และ  $v_z$  ที่  $I_B = 75 \mu\text{A}$

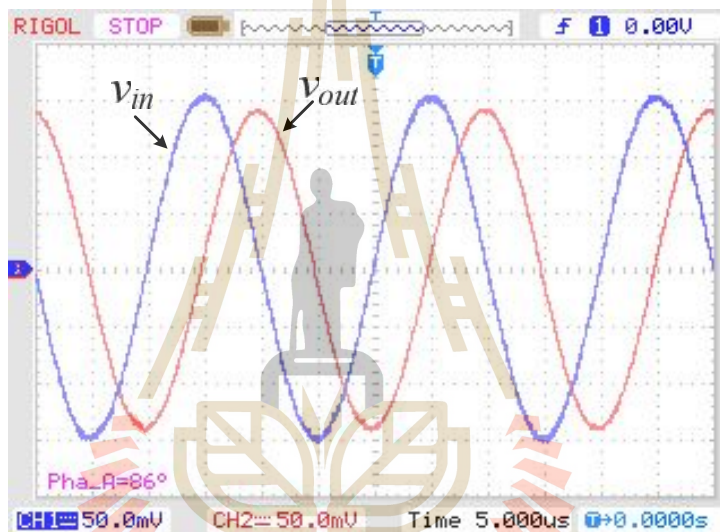
#### 5.4 การทดลองคุณสมบัติวงจรถ่ายแบบตัวเหนี่ยวนำแบบลอยตัว

ทำการทดลองวงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.7 (บทที่ 4) โดยการใช้โครงสร้างของวงจรวดิบาในรูปที่ 5.1 ซึ่งในการทดลองวงจรถ่ายแบบตัวเหนี่ยวนำ ได้นำบอร์ดของวงจรวดิบา ที่นำเสนอในรูปที่ 5.2 จำนวน 2 บอร์ด มาต่อรวมกันกับตัวเก็บประจุ จำนวน 1 ตัว ดังแสดงในรูปที่ 5.10

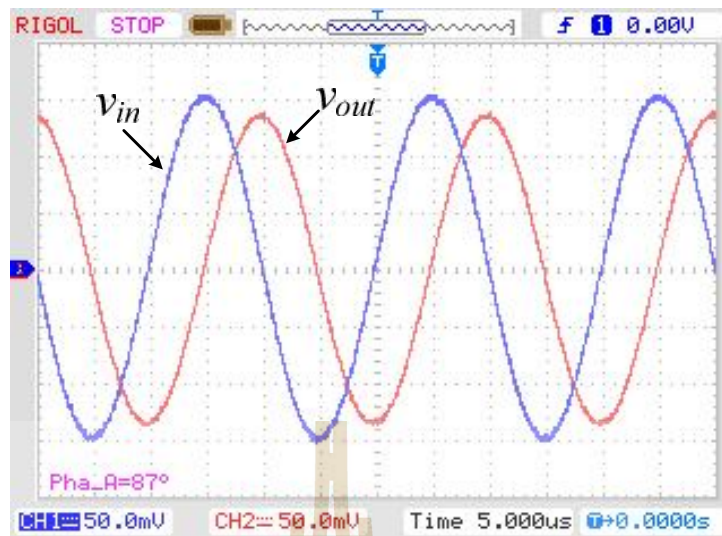


รูปที่ 5.10 โครงสร้างวงจรถ่ายแบบตัวเหนี่ยวนำแบบลอยตัวที่นำเสนอ

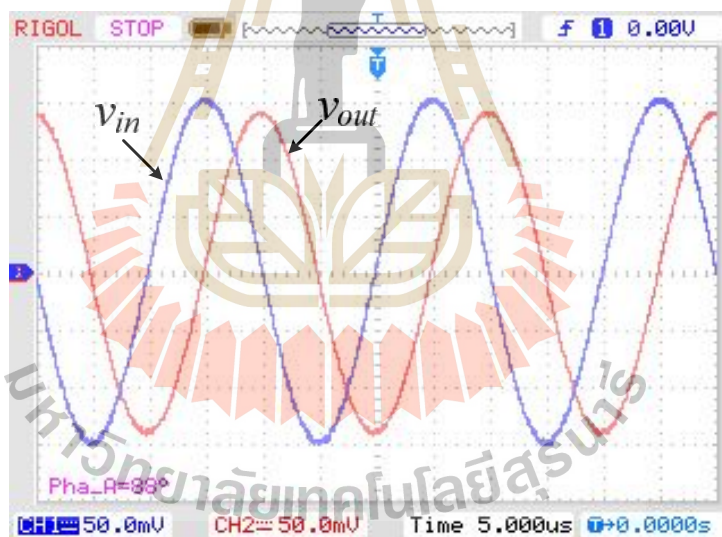
จากการทดลองวงจรเลียนแบบตัวเหนี่ยวนำโดยใช้โครงสร้างวงจรดังรูปที่ 5.10 สามารถแสดงผลการทดลองคุณสมบัติของวงจรที่นำเสนอ โดยนำผลการทดลองดังกล่าวมาทำการเปรียบเทียบกับผลที่ได้จากทางทฤษฎี เมื่อกำหนดให้แหล่งจ่ายที่ป้อนให้กับวงจรมีค่าเท่ากับ  $\pm 5$  V ตัวเก็บประจุ  $C$  ในวงจรที่นำเสนอในรูปที่ 5.10 มีค่าเท่ากับ 10 mF และกำหนดค่ากระแสไอศจากภายนอก  $I_B$  ให้มีค่าเท่ากับ 25 A, 50 A และ 75 A ซึ่งทำให้ค่าความเหนี่ยวนำ  $L_{eq}$  มีค่า 12.3 mH, 2.7 mH และ 1.2 mH ตามลำดับ นอกจากนี้ได้นำวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบมาทดสอบและเปรียบเทียบคุณสมบัติของแรงดันอินพุตและแรงดันเอาต์พุตของผลตอบสนองทางเวลาของตัวเหนี่ยวนำ ดังแสดงในรูปที่ 5.11 ถึงรูปที่ 5.13



รูปที่ 5.11 เปรียบเทียบสัญญาณมมต่างเฟสตัวเหนี่ยวนำ  $L_{eq} = 12.3$  mH



รูปที่ 5.12 เปรียบเทียบสัญญาณมุมต่างเฟสตัวเหนี่ยวนำ  $L_{eq} = 2.7 \text{ mH}$



รูปที่ 5.13 เปรียบเทียบสัญญาณมุมต่างเฟสตัวเหนี่ยวนำ  $L_{eq} = 1.2 \text{ mH}$

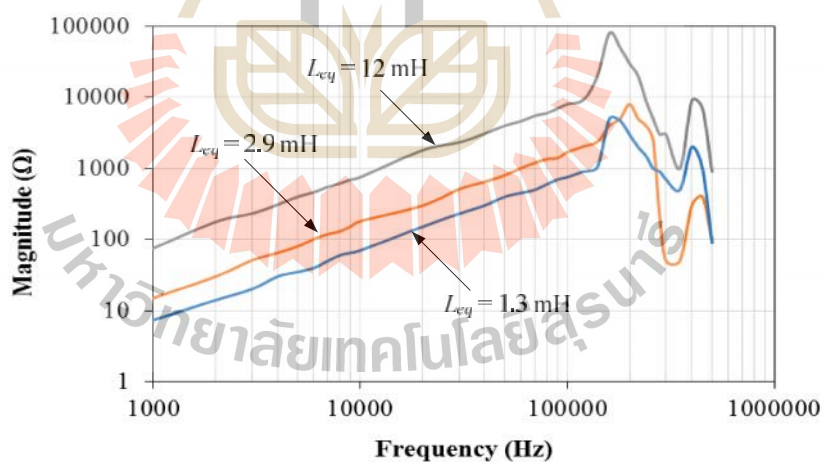
เมื่อทำการป้อนสัญญาณอินพุตรูปคลื่นไซน์ขนาด  $300 \text{ mV}_{pp}$  ที่มีความถี่ของสัญญาณ  $50 \text{ kHz}$  พบว่าผลตอบสนองทางเวลาของวงจรจริงที่น่าเสนอ โดยสัญญาณอินพุตและสัญญาณเอาพุตมีเฟสของวงจรมีค่าใกล้เคียงกับค่าทางทฤษฎีที่มุมเฟส  $90^\circ$  ดังรูปที่ 5.11 ถึงรูปที่ 5.13 และเมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำ ( $L_{eq}$ ) จากการปรับค่ากระแสไบอัส ( $I_B$ ) ให้มีค่าเป็น  $25 \text{ A}$ ,  $50 \text{ A}$  และ

75 A พบว่าค่าความต่างเฟสของตัวเหนี่ยวนำจะมีความสอดคล้องกับค่าที่ได้จากการจำลองในบทที่ 4 และเป็นไปตามตารางที่ 5.2

ตารางที่ 5.2 เปรียบเทียบค่าความต่างเฟสของ  $L_{eq}$  ที่ได้จากการออกแบบด้วยอุปกรณ์ไอซีสำเร็จรูป

$I_B$ ( $\mu\text{A}$ )	$g_m$ (mA/V)	$L_{eq}$ (mH)	ค่ามุมต่างเฟส (องศา)		ค่าความผิดพลาด (%)
			ผลจากการจำลอง	ผลจากการวัดจริง	
25	0.98	12.3	86	86	-
50	1.92	2.7	86	87	1.16
75	2.88	1.2	86	88	2.32

จากการออกแบบและวัดค่าคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 5.10 พบว่าค่าความเหนี่ยวนำ  $L_{eq}$  ที่ได้จากการออกแบบ เมื่อทำการปรับค่ากระแสไบอัส ( $I_B$ ) ดังตารางที่ 5.3 พบว่าผลที่ได้จากการทดลองมีค่าใกล้เคียงกับผลการจำลองวงจรที่นำเสนอในรูปที่ 4.7 (บทที่ 4) ด้วยโปรแกรม PSPICE โดยรายละเอียดแสดงในตารางที่ 5.3



รูปที่ 5.14 ผลการตอบสนองทางความถี่ของค่าอิมพีแดนซ์ของวงจรเมื่อปรับกระแสไบอัส

ทดสอบการเปลี่ยนค่าความนำของตัวเหนี่ยวนำที่ออกแบบด้วยกระแสไบอัสจากภายนอก โดยกำหนดให้มีเงื่อนไขตามข้างต้น เมื่อทำการปรับเปลี่ยนกระแสไบอัส  $I_B$  ให้มีค่าเท่ากับ  $I_B = 25 \mu\text{A}$ ,  $50 \mu\text{A}$  และ  $75 \mu\text{A}$  ตามลำดับ ทำให้ได้ค่าอัตราขยายความนำ  $g_{m1} = g_{m2}$  มีค่าเท่ากับ  $0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  และ  $2.88 \text{ mA/V}$  ตามลำดับ จากเงื่อนไขดังกล่าวที่กำหนดทำให้ค่าตัวเหนี่ยวนำ

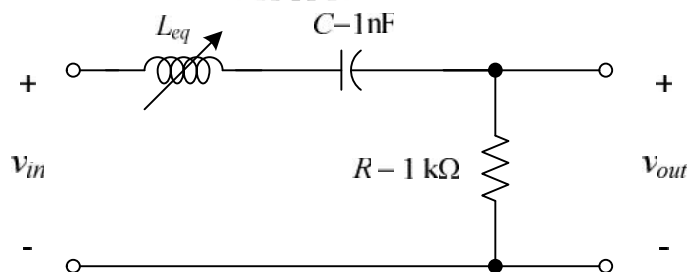
เป็นดังนี้  $L_{eq} = 12 \text{ mH}$ ,  $2.9 \text{ mH}$  และ  $1.3 \text{ mH}$  ตามลำดับ ซึ่งแสดงให้เห็นว่าการเปลี่ยนกระแสไบอัส  $I_B$  จากภายนอก สามารถปรับเปลี่ยนอัตราขยายค่าความนำของตัวเหนี่ยวนำที่ออกแบบได้ ดังแสดงในรูปที่ 5.14 และช่วงตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ อยู่ใน ช่วงที่สอดคล้องกับทฤษฎีที่ความถี่ประมาณ  $1 \text{ kHz}$  ถึงความถี่  $170 \text{ kHz}$  ดังแสดงในรูปที่ 5.14

ตารางที่ 5.3 การเปรียบเทียบค่าความเหนี่ยวนำของ  $L_{eq}$  ที่ได้จากการทดลองและการจำลองด้วยโปรแกรม PSPICE

$I_B$ ( $\mu\text{A}$ )	$g_m$ ( $\text{mA/V}$ )	ค่าความเหนี่ยวนำ $L_{eq}$ (mH)		ค่าความผิดพลาด (%)
		ผลจากการจำลอง	ผลจากการวัดจริง	
25	0.98	12.3	12	7.4
50	1.92	2.7	2.9	7.4
75	2.88	1.2	1.3	8.3

### 5.5 การทดลองวงจรกรองผ่านแถบความถี่ เมื่อนำวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวประยุกต์ใช้งาน

ในหัวข้อนี้ได้ นำวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ที่ทำการออกแบบ นำมาประยุกต์ใช้งานในวงจรกรองผ่านแถบความถี่ (bandpass filter) ดังรูปที่ 5.12 โดยกำหนดให้ค่าในวงจรกรองผ่านแถบความถี่มีค่าดังนี้  $C = 1 \text{ nF}$ ,  $R = 1 \text{ k}\Omega$  และทำการเปลี่ยนแปลงค่า  $L_{eq}$  ให้มีค่าเท่ากับ  $1 \text{ mH}$  และ  $1.2 \text{ mH}$  ตามลำดับ จากการกำหนดเงื่อนไขดังกล่าว ทำให้ค่าความถี่กลาง (center frequency,  $f_c$ ) ของวงจรดังแสดงในรูปที่ 5.13 และรูปที่ 5.14



รูปที่ 5.15 วงจรกรองสัญญาณแบบกรองผ่านแถบความถี่

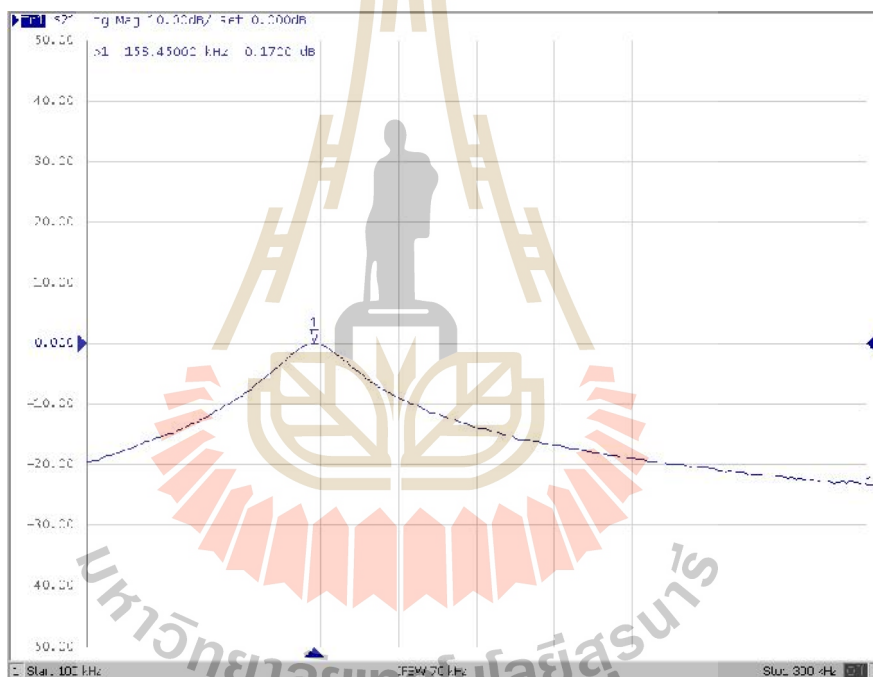
จากวงจรกรองสัญญาณแบบกรองผ่านแถบความถี่รูปที่ 5.15 สามารถหาค่าความถี่กลาง  $f_c$  ได้จากสมการ

$$f_c = \frac{1}{2f \sqrt{L_{eq} C}} \quad (5.1)$$

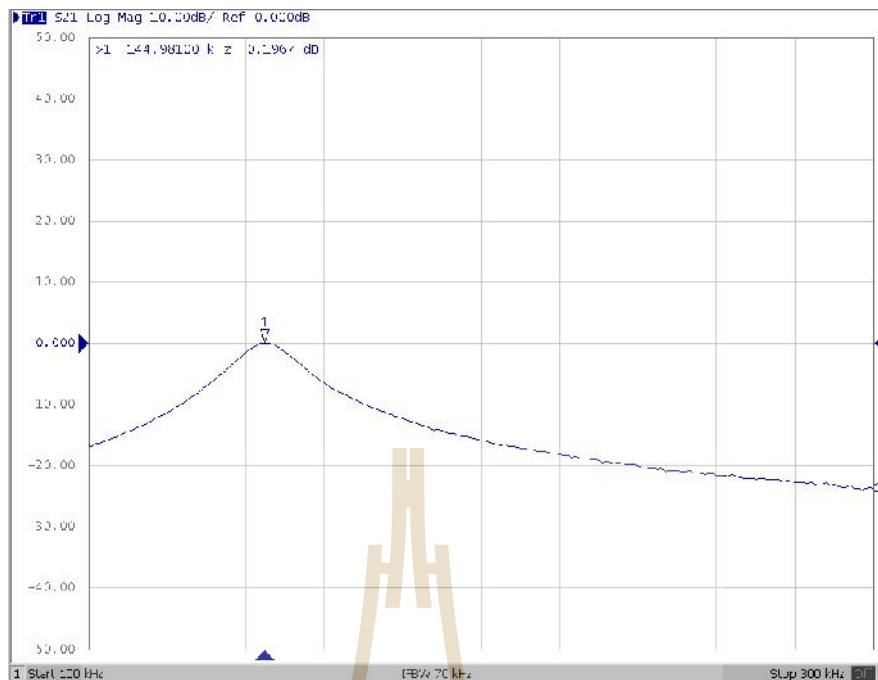
เมื่อกำหนดให้  $f_c$  คือ ความถี่กลาง

$L_{eq}$  คือ ค่าความเหนี่ยวนำสมมูล ในวงจรกรองผ่านแถบความถี่

$C$  คือ ค่าความจุของตัวเก็บประจุ ในวงจรกรองผ่านแถบความถี่



รูปที่ 5.16 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อ  $L_{eq} = 1 \text{ mH}$



รูปที่ 5.17 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อ  $L_{eq} = 1.2$  mH

ตารางที่ 5.4 เปรียบเทียบค่าความถี่กลาง  $f_c$  ของวงจรกรองผ่านแถบความถี่ที่ได้จากการทดลอง

$I_B$ ( $\mu A$ )	$g_m$ (mA/V)	$L_{eq}$ (mH)	$f_c$ (kHz)		ค่าความ ผิดพลาด (%)
			ผลจากการคำนวณ	ผลจากการวัดจริง	
80	3.06	1	159.3	158.4	0.56
75	2.88	1.2	145.3	144.9	0.27

ตารางที่ 5.4 แสดงผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ของวงจรในรูปที่ 5.15 เมื่อทำการปรับค่า  $L_{eq}$  ให้มีเท่ากับ 1 mH และ 1.2 mH โดยการปรับค่ากระแส  $I_{B1} = I_{B2}$  ให้มีค่าเท่ากับ  $80 \mu A$  และ  $75 \mu A$  ตามลำดับ  $g_{m1} = g_{m2} \cong 3.06$  mA/V และ  $2.88$  mA/V ตามลำดับ พบว่าเมื่อทำการปรับค่าความเหนี่ยวนำในวงจรกรองแถบความถี่ผ่าน จะส่งผลให้ความถี่กลางของวงจร  $f_c$  มีค่าเท่ากับ  $158.4$  kHz และ  $144.9$  kHz ผลที่ได้จากการทดลองดังกล่าวมีความสอดคล้องกับหลักการทฤษฎีที่น่าเสนอ



## 5.6 สรุปผลการทดลอง

ในบทนี้ได้ทำการตรวจสอบคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ที่ทำการทดลองด้วยไอซีสำเร็จรูปที่มีการใช้ทั่วไป มาต่อร่วมกันให้มีคุณสมบัติเทียบเคียงกับวงจร VDIBA ที่นำเสนอ จากการทดลองผลตอบแทนของเวลาของวงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบ พบว่าแรงดันที่ตกคร่อมวงจรดังกล่าวมีเฟสหน้าหน้า 88 องศา ซึ่งมีแนวโน้มน่าใกล้เคียงกับค่าทฤษฎีที่ 90 องศา วงจรเลียนแบบตัวเหนี่ยวนำที่ออกแบบสามารถปรับเปลี่ยนค่าความเหนี่ยวนำ ได้จากการปรับกระแสไบอัสจากภายนอก โดยวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอสามารถนำไปประยุกต์ใช้งานในวงจรกรองผ่านแถบความถี่ และพบว่าสามารถทำการเปลี่ยนแปลงค่าความถี่กลางจากการปรับค่าความเหนี่ยวนำในวงจร นอกจากนี้ยังสามารถยืนยันคุณสมบัติของวงจรที่นำเสนอที่ได้จากการทดลอง ว่ามีความกับค่าที่ได้จากการจำลองด้วยโปรแกรม PSPICE ซึ่งเป็นไปตามหลักการทางทฤษฎี

## บทที่ 6

### บทสรุปและข้อเสนอแนะ

#### 6.1 บทสรุปงานวิจัย

ในบทนี้เป็นการวิเคราะห์ผลการทดลองที่ได้จากวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยผลตอบสนองทางความถี่ของวงจรที่นำเสนอ เมื่อกำหนดให้  $C = 10 \text{ nF}$  โดยปรับค่ากระแสไบอัสในวงจร  $I_{B1} = I_{B2} \cong 25 \mu\text{A}, 50 \mu\text{A}$  และ  $75 \mu\text{A}$  ตามลำดับ จากเงื่อนไขดังกล่าวทำให้ได้ค่าความเหนี่ยวนำ  $L_{eq}$  เท่ากับ  $12.3 \text{ mH}, 2.70 \text{ mH}$  และ  $1.2 \text{ mH}$  ตามลำดับ ซึ่งพบว่าสามารถเปลี่ยนแปลงค่าความเหนี่ยวนำได้โดยการปรับค่ากระแสไบอัสจากภายนอก เมื่อพิจารณาความสัมพันธ์ของกระแสและแรงดันของวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว โดยการป้อนอินพุตเป็นสัญญาณไซน์ พบว่าแรงดันที่ตัวเหนี่ยวนำดังกล่าวจะนำหน้ากระแส 86 องศา และมีช่วงการทำงานอยู่ระหว่าง  $10 \text{ kHz} - 1 \text{ MHz}$  จากนั้นนำวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัวมาประยุกต์ใช้งานในวงจรกรองผ่านแถบความถี่ โดยปรับค่าความเหนี่ยวนำ  $L_{eq}$  ให้มีค่าเท่ากับ  $1 \text{ mH}$  และ  $1.2 \text{ mH}$  ซึ่งผลตอบสนองค่าความถี่กลาง ( $f_c$ ) ของวงจรมีค่า เท่ากับ  $158.4 \text{ kHz}$  และ  $144.9 \text{ kHz}$  ตามลำดับ จากผลการจำลองและผลการทดลองจากอุปกรณ์ที่มีการใช้งานอยู่ทั่วไปที่กล่าวมาข้างต้น พบว่าวงจรเลียนแบบตัวเหนี่ยวนำสามารถเปลี่ยนแปลงค่าตัวเหนี่ยวนำได้จากกระแสไบอัสภายนอก อีกทั้งยังมีคุณสมบัติที่สอดคล้องกับหลักการทางทฤษฎี นอกจากนี้ยังสามารถนำมาประยุกต์ใช้งานในวงจรกรองผ่านแถบความถี่ ซึ่งมีคุณสมบัติที่สอดคล้องกับค่าทางทฤษฎีที่ได้นำเสนอ

#### 6.2 ข้อเสนอแนะแนวทางการวิจัย

การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำแบบลอยตัว ที่ใช้วงจร VDIBA เป็นอุปกรณ์แอกทีฟหลัก สามารถปรับค่าความเหนี่ยวนำด้วยวิธีทางอิเล็กทรอนิกส์จากการปรับกระแสไบอัสจากภายนอกได้นั้น โดยโครงสร้างภายในใช้เทคโนโลยีแบบไบซึมอส มีข้อดีคือ ทำให้อัตราขยายค่าความนำมีความเป็นเชิงเส้น อย่างไรก็ตามโครงสร้างดังกล่าวเป็นการรวมทั้งสองเทคโนโลยีเข้าด้วยกัน จึงทำให้เกิดความซับซ้อนในการสร้างเป็นวงจรรวม ดังนั้นถ้าผู้วิจัยต้องการมุ่งเน้นไปที่การออกแบบและสร้างวงจรรวมอาจต้องออกแบบวงจรให้ใช้เทคโนโลยีเดียวกันที่ยังคงคุณสมบัติที่ดีเอาไว้ นอกจากนี้โครงสร้างของวงจรตัวเหนี่ยวนำที่นำเสนอยังคงที่ใช้อุปกรณ์แอกทีฟจำนวน 2 ตัว

ในการออกแบบและสังเคราะห์วงจร อาจเกิดความยุ่งยากในการปรับค่ากระแสไบอัสอีกทั้งยังเป็น การสิ้นเปลืองกำลังงานที่ใช้ในวงจร ดังนั้นในการออกแบบและสังเคราะห์วงจรถัดกล่าว จึงควร คำนึงถึงจำนวนอุปกรณ์แอกทีฟและพาสซีฟให้น้อยลง เพื่อสะดวกและลดความซับซ้อนในการ สร้างเป็นวงจรรวมอีกด้วย



## รายการอ้างอิง

- R. Schaumann, M. S. Ghauri and K. R. Laker, (1990). **Design of Analog Filters: Passive, Active RC, and Switched Capacitor**. London: Prentice-Hall International, Inc.
- J. W. Horng, (2002). **Current differencing buffered amplifiers based single resistance controlled quadrature oscillator employing grounded capacitors**. IEICE Trans. Fund., E85-A, pp. 1416–9.
- W. Kiranon and P. Pawarangkoon, (1997). **Floating inductance simulation based on current conveyors**. Electron. Lett. 33, pp. 1748-1749.
- P. V. Ananda Mohan, (1998). **Grounded capacitor based grounded and floating inductance simulation using current conveyors**. Electron. Lett. 34, 1037-1038.
- E. Yuce, (2007). **Inductor implementation using a canonical number of active and passive elements**. Int. J. Electron, 94. 317-326.
- C. Psychalinos and A. Spanidou, (2006). **Current amplifier-based grounded and floating inductance simulators**. Int. J. Electron. Commun. (AEU), 60 168-171.
- J. W. Horng, (2005). **Current conveyor based all-pass filters and quadrature oscillators employing grounded capacitors and resistors**. Comp. and Electri. Engi, vol. 31, pp. 81-92.
- M. Kumngern and K. Dejhan, (2009). **DDCC-based quadrature oscillator with grounded capacitors and resistors**. Active and Passive Elec. Comp, vol. 2009, pp. 1-4.
- W. Tangsrirat, T. Pukkalanun and W. Surakamponorn, (2008). **CDBA based universal biquad filter and quadrature oscillator**. Active and Passive Elec. Comp, Article ID 247171, 6 pages, doi: 10.1155/2008/247171,.
- A. M. Soliman, (2000). **Current-feedback operational amplifier based oscillators**. Analog Integr. Circ. Sig. Process, vol. 23, no. 1, pp. 45-55.
- W. Tangsrirat and S. Pisitchalermping, (2007). **CDBA-based quadrature sinusoidal oscillator**. Frequenz, vol. 61, no. 3-4, pp. 102– 104.

- D. Biolek, R. Senani, V. Biolkova, Z. Kolka, (2008). **Active elements for analog signal processing: classification, review, and new proposals**. Radio engineering, vol. 17 no. 4, pp. 15-32.
- V. Biolkova, Z. Kolka, D. Biolek, (2009). **Fully balanced voltage differencing buffered amplifier and its applications**. Proc. of The 52<sup>nd</sup> MWSCAS, pp. 45-48.
- J. Bajer, D. Biolek, V. Biolkova and Z. Kolka, (2010). **Voltage-mode balanced-outputs quadrature oscillator using FB-VDBAs**. Proc. of Int. Conf. on Microelectronics (ICM), pp. 491-494.
- F. Kacar, A. Yesil, A. Noori, (2012). **New CMOS realization of voltage differencing buffered amplifier and its biquad filter application**. Radio engineering., vol. 21, no.1, pp. 333-339.
- N. Khatib and D. Biolek, (2013). **New voltage mode universal filter based on promising structure of voltage differencing buffered amplifier**. Proc. of The 23<sup>th</sup> Radioelektronika, pp. 171-181.
- R. Sotner, J. Jerabek, N. Herencsar, (2013). **Voltage differencing buffered/inverted amplifiers and their applications for signal generation**. Radio engineering., vol.22, no.2, pp. 490-504.
- A. Gilney, E. Alaybeyoglu and H. Kuntman, (2013). **New CMOS realization of z copy voltage differencing buffered amplifier and its current-mode filter application**. Proc. of The 8<sup>th</sup> DTIS, pp. 68 – 71,
- E. Yuce, (2007). **On the implementation of the floating simulators employing a single active element**. Int. J. Electron. Commun. (AEU) 61, pp. 453-458.
- M. Sagbas, U. E. Ayten, H. Sedef and M. Koksall, (2009). **Electronically tunable floating inductance simulator**. Int. J. Electron. Commun. (AEU) 63, pp. 423-427.
- E. Yuce and S. Minaei, (2009). **Novel floating simulated inductors with wider operating frequency ranges**. Microelectron. J. 40, pp. 928-938.
- D. Prasad, D. R. Bhaskar and A. K. Singh, (2010). **New grounded and floating simulated inductance circuits using current differencing transconductance amplifiers**. Radio engineering 19, pp. 194-198.

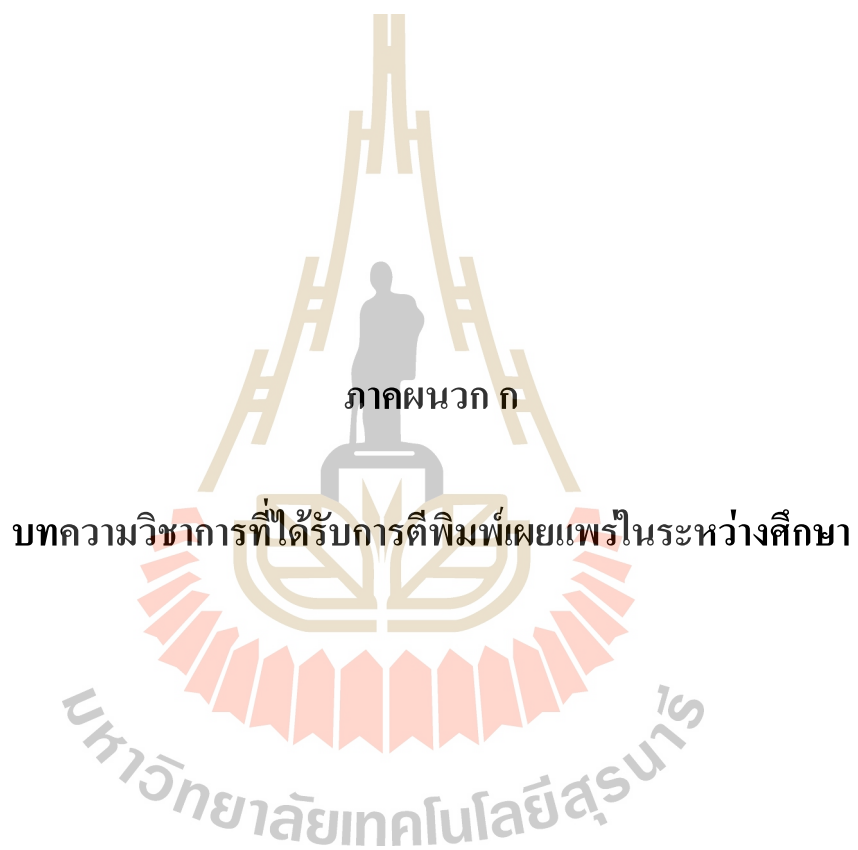
- E. Yuce, (2010). **A novel floating simulation topology composed of only grounded passive elements**. *Int. J. Electron.* 97, pp. 249-262.
- M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, (2012). **Lossy/lossless floating/grounded inductance simulation using one DDCC**. *Radio engineering* 21, pp. 3-10.
- U. E. Ayten, M. Sagbas, N. Herencsar and J. Koton, (2012). **Novel general element simulators using CBTA**. *Radio engineering* 21, pp. 11-19.
- W. Tangsrirat and W. Surakampontrorn, (2006). **Electronically Tunable Floating Inductance Simulation Based on Current-Controlled Current Differencing Buffered Amplifiers**. *Thammasat Int. J. Sc. Tech*, vol. 11 , No. 1.
- E. Yuce, O. Cicekoglu and S. Minaei, (2006). **Novel floating inductance and FDNR simulators employing ccii+s**. *Analog Integrated Circuits and Signal Processing*, 15, pp. 287–291.
- E. Yuce, (2006). **On the realization of the floating simulators using only grounded passive components**. *Analog Integrated Circuits and Signal Processing*, vol.49, pp.161–166.
- E. Yuce, (2006). **CCII-Based Grounded to Floating Immittance Converter and a Floating Inductance Simulator**. *Analog Integrated Circuits and Signal Processing*, vol.46, pp. 287-291,
- J. W. Horng, (2010). **Lossless inductance simulation and voltage-mode universal biquadratic filter with one input and five outputs using DVCCs**. *Analog Integr Circ Sig Process*, vol. 62, pp. 407–413.
- P. Prommee and M. Somdunyakanok, (2011). **CMOS-based current controlled DDCC and its applications to capacitance multiplier and universal filter**. *Int. J. Electron. Commun.(AEU)*, vol.65, pp. 1–8.
- U. Ayten, M. Sagbas, N. Herencsar, and J. Koton, (2012). **Novel Floating FDNR, Inductor and Capacitor Simulator Using CBTA**. *Radio engineering*, vol. 21, no. 1, pp. 11-19.
- E. Yuce, S. tokat, H. Alpaslan, (2013). **Grounded capacitor-based new floating inductor simulators and a stability test**. *Turkish Journal of Electrical Engineering & Computer Sciences*, vol.21, pp. 1-12.

- O.Channumsin, J. Pimpol, C.Thongsopa, W.Tangsrirat, (2015). **VDDBA-based Floating Inductance Simulator with a Grounded Capacitor**. Proceeding of International Conference on Information Technology and Electrical Engineering(ICITEE2015), 7th, pp. 114-117.
- W. Kiranon and P. Pawarangkoon, (1997). **Floating inductance simulation based on current conveyors**. Electron. Lett. 33, pp. 1748-1749.
- P. V. Ananda Mohan, (1998). **Grounded capacitor based grounded and floating inductance simulation using current conveyors**. Electron. Lett. 34, pp. 1037-1038.
- E. Yuce, (2007) **Inductor implementation using a canonical number of active and passive elements**. Int. J. Electron. 94, pp. 317-326.
- C. Psychalinos and A. Spanidou, (2006). **Current amplifier-based grounded and floating inductance simulators**. Int. J. Electron. Commun. (AEU) 60, pp. 168-171.
- E. Yuce, (2007). **On the implementation of the floating simulators employing a single active element**. Int. J. Electron. Commun. (AEU) 61, pp. 453-458.
- M. Sagbas, U. E. Ayten, H. Sedef and M. Koksall, (2009). **Electronically tunable floating inductance simulator**. Int. J. Electron. Commun. (AEU) 63, pp. 423-427.
- E. Yuce and S. Minaei, (2009). Novel floating simulated inductors with wider operating frequency ranges. Microelectron. J. 40, pp. 928-938.
- D. Prasad, D. R. Bhaskar and A. K. Singh, (2010). **New grounded and floating simulated inductance circuits using current differencing transconductance amplifiers**. Radio engineering 19, pp. 194-198.
- E. Yuce, (2010). **A novel floating simulation topology composed of only grounded passive elements**. Int. J. Electron. 97, pp. 249-262.
- M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, (2012). **Lossy/lossless floating/grounded inductance simulation using one DDCC**. Radio engineering 21, pp. 3-10.
- U. E. Ayten, M. Sagbas, N. Herencsar and J. Koton, (2012). **Novel general element simulators using CBTA**. Radio engineering 21, pp. 11-19.

- D. Biolek, R. Senani, V. Biolkova and Z. Kolka, (2008). **Active elements for analog signal processing: classification, review, and new proposals**. Radio engineering 17, pp. 15-32.
- A. Yesil, F. Kacar and K. Gurkan, (2014). **Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application**. Int. J. Electron. Commun. (AEU), vol.68, pp. 143-150.
- P. Whig and S. N. Ahmad, (2014). **CMOS integrated VDBA-ISFET device for water quality monitoring**. International Journal of Intelligent Engineering and Systems, vol. 7, no.1.
- W. Tangsrirat, O. Onjan, T. Pukkalanun, (2014) **BiCMOS Realization of Voltage Differencing Buffered Amplifier (VDBA) and Its Application**. Proc. of The 29<sup>th</sup> ITC-CSCC.
- R. Sotner, J. Jerabek and N. Herencsar, (2013). **Voltage differencing buffered/inverted amplifiers and their applications for signal generation**. Radio engineering 22, pp. 490-504.
- N. Herencsar, S. Minaei, J. Koton, E. Yuce and K. Vrba, (2013). **New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA**. Analog Integr. Circ. Signal Process. 74, pp. 141-154.
- N. Herencsar, O. Cicekoglu, R. Sotner, J. Koton and K. Vrba, (2013). **New resistorless tunable voltage-mode universal filter using single VDIBA**. Analog Integr. Circ. Signal Process. 76, pp. 251-260.
- K. L. Pushkar, D. R. Bhaskar and D. Prasad, (2014). **Voltage-mode new universal biquad filter configuration using a single VDIBA**. Circuits Syst. Signal Process. 33, pp. 275-285.
- T. Pukkalanun and W. Tangsrirat, (2014). **Simple BiCMOS voltage differencing inverting buffered amplifier (VDIBA) realization and application**. Proceedings of 2014 the 4th International Workshop on Computer Science and Engineering-Winter (WCSE-2014), pp. 58-63.
- W. Tangsrirat, (2015). **Simple BiCMOS realization of full balanced voltage differencing buffered amplifier**. Rev. Roum. Sci. Techn.-Électrotechn. et Énerg. 60, pp. 409-415.
- K. C. Smith and A. S. Sedra. (1968). **The current conveyor – A new circuit building block**. Proceedings of the IEEE, vol. 56, no. 8, pp. 1368-1369.



- A. S. Sedra, G. W. Roberts and F. Gohh, (1990). **The current conveyor: history, progress and new results**. Proceedings of the IEE, Part G, vol. 137, no. 2, pp. 78-84.
- A. Sedra and K. C. Smith. (1970). **A second generation current conveyor and its application**. IEEE Transactions on Circuit Theory, vol. CT-17, no. 1, pp. 132-134.
- A. Fabre, O. Saaid, F. Wiest and C. Boucheron, (1995). **Current controlled bandpass filter based on translinear conveyors**. Electronics Letters, vol. 31, no. 20, pp. 1727-1728.
- W. Chiu, S. I. Liu, H. W. Tsao and J. J. CHEN, (1996). **CMOS differential difference current conveyors and their applications**. IEE Proceedings-Circuits, Devices and Systems, vol. 143, no. 2, pp. 91-96.
- O. H. Elwan and A. M. Soliman, (1997). **Novel CMOS differential voltage current conveyor and its application**. IEE Proceedings-Circuits, Devices and Systems, vol. 144, no. 3, pp. 195-200.
- R. L. Geiger and E. Sanchez-Sinencio, (1985). **Active filter design using operational transconductance amplifiers : A tutorial**. IEEE Circuits and Devices Magazine, pp. 20-32.
- T. Deliyannis, Y. Sun and J. K. Fidler, (1999). **Continuous-Time Active Filter Design**. CRC Press LLC, Florida.
- J. Wu, (1994). **Current-mode high-order OTA-C filters**. International Journal of Electronics, vol. 76, no. 6, pp. 1115-1120.
- H. P. Chen, Y. Z. Liao and W. T. Lee, (2009). **Tunable mixed-mode OTA-C universal filter**. Analog Integrated Circuits and Signal Processing, vol. 58, no. 2, pp. 135-141.
- R. Nawrocki and U. Klein, (1998). **New OTA-C capacitor realization of a universal biquad**. Electronics Letters, vol. 85, no. 5, pp. 553-560.
- R. Senani, (1998). **New electronically tunable OTA-C sinusoidal oscillator**. Electronics Letters, vol. 25, no. 4, pp. 286-287.
- H. Kuntman and A. Ozpinar, (1989). **On the realization of DO-OTA-C oscillators**. Microelectronics Journal, vol. 29, no. 12, pp. 991-997.
- H. Alpaslan, E. Yuces (2015). **Inverting CFOA based lossless and lossy grounded inductor simulators**. Circuits Systems and Signal Processing, vol. 34, no.10, pp. 3081-3100.



ภาคผนวก ก

บทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างศึกษา

## รายชื่อบทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างศึกษา

### งานตีพิมพ์วารสารระดับนานาชาติ

Jirapun Pimpol, Orapin Channumsin, Chanchai Thongsopa, and Worapong Tangsrirat. “**VDIBA-based Floating Lossless Inductance Simulator Employing a Single grounded Capacitor**”, Far East Journal of Electronics and Communications, Volume16, Number3: Pages 615-627, India, 2016.

### งานประชุมวิชาการระดับนานาชาติ

Jirapun Pimpol, Orapin Channumsin, Chanchai Thongsopa, and Worapong Tangsrirat. “**MOSFET-C Realziation of Sinusoidal Quadrature Oscillator**”, 2015 International Symposium on Multimedia and Communication Technology (ISMAC), Thailand, 2015.

Jirapun Pimpol, Orapin Channumsin, Chanchai Thongsopa, and Worapong Tangsrirat. “**VDBA-based Floating Inductance Simulator with a Grounded Capacitor** ”, 2015 7th International Conference on Information Technology and Electrical Engineering (ICITEE), Thailand, 2015.



Far East Journal of Electronics and Communications

© 2016 Pushpa Publishing House, Allahabad, India

Published Online: August 2016

<http://dx.doi.org/10.17654/EC016030615>

Volume 16, Number 3, 2016, Pages 615-627

ISSN: 0973-7006

## VDIBA-BASED FLOATING LOSSLESS INDUCTANCE SIMULATOR EMPLOYING A SINGLE GROUNDED CAPACITOR

Jirapun Pimpol<sup>1</sup>, Orapin Channumsin<sup>2</sup>, Chanchai Thongsopa<sup>1</sup> and  
Worapong Tangsrirat<sup>3,\*</sup>

<sup>1</sup>School of Telecommunication Engineering  
Suranaree University of Technology  
111 University Avenue  
Muang District, Nakhonratchasima 30000, Thailand

<sup>2</sup>Faculty of Engineering  
Rajamangala University of Technology Isan  
Khon Kaen Campus  
Khon Kaen 40000, Thailand

<sup>3</sup>Faculty of Engineering  
King Mongkut's Institute of Technology Ladkrabang (KMUTL)  
Chalongkrung Road, Ladkrabang  
Bangkok 10520, Thailand  
e-mail: worapong.ta@kmitl.ac.th

### Abstract

This paper presents an actively floating lossless inductance simulator based on employing voltage differencing inverting buffered amplifiers (VDIBAs) as new active components. The proposed synthetic inductor

---

Received: January 28, 2016; Accepted: February 18, 2016

Keywords and phrases: voltage differencing inverting buffered amplifier (VDIBA), lossless inductance simulator, impedance function.

\*Corresponding author

employs only two VDIBAs and one grounded capacitor, which is resistorless structure and suitable for integrated circuit design. The realized equivalent inductance is electronically adjustable through the transconductance parameter of the VDIBA. An application example of the proposed tunable floating lossless inductor on the realization of the second-order RLC bandpass filter has been designed and simulated. PSPICE simulation results with standard 0.35  $\mu\text{m}$  BiCMOS process model are also included to demonstrate the utility as well as the workability of the proposed simulator.

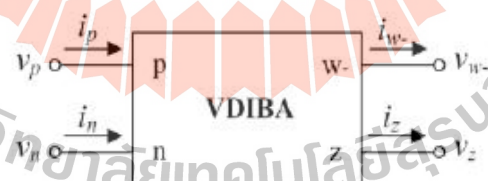
### 1. Introduction

It is well-known fact that the floating inductor is one of the important elements in electric circuit design and active network synthesis. However, it is impractical to fabricate a large-valued physical inductor in the integrated circuit technology because its characteristic is far from the ideal behavior, and it requires a large chip area. Although on chip inductors in spiral is a new research area, they still occupy a large chip area and have low quality factor ( $Q$ ), and their values are very small, usually in order of 1 nH. Therefore, there are several works on the realization of actively floating lossless inductance simulators circuits using various high-performance active building blocks, such as, second-generation current conveyors (CCII)s [1-3], current amplifiers (CAs) [4], modified current feedback operational amplifier (MCFOA) [5], dual-output current controlled current conveyors (DO-CCCIIs) [6], differential voltage current conveyors (DVCCs) [7, 9], current differencing transconductance amplifiers (CDTAs) [8], differential difference current conveyors (DDCCs) [10] and current backward transconductance amplifiers (CBTAs) [11]. However, the inductance simulator circuits in [1, 2, 7, 8] employ three or more active building blocks, which enlarge the chip area. In [1-3, 5, 7, 9-11], at least three passive components are required for floating inductance simulations. The simulators of [1-3, 5, 7, 10] are also realized with ungrounded passive components. The inductors in [6] and [7] use two kinds of active building blocks for their realizations. Moreover, the equivalent inductance values realized from [1-5, 7, 9, 10] cannot be tuned electronically.

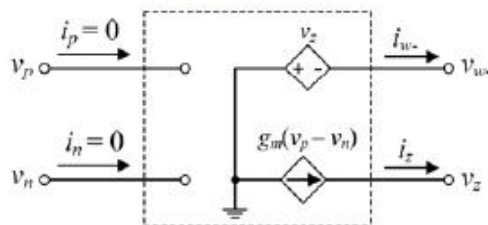
Recently, new circuit ideas of analog active building blocks for providing the potentiality in a class of analog signal processing are reviewed and introduced [12]. One of them is the newly defined active circuit building block, named voltage differencing inverting buffered amplifier (VDIBA) [13]. As a result, there are several attempts recently to design a class of analog signal processing and signal generations/solutions using VDIBAs as active elements [14-16]. This work proposes a synthetic floating lossless inductance simulator circuit using only two VDIBAs, and one grounded capacitor. The proposed floating simulator can be tuned electronically by the transconductance parameter of the VDIBA. The performance of the proposed floating simulator circuit has been further demonstrated on an illustrative example of the active RLC bandpass filter design. To demonstrate the circuit workability and its application, the performance verification through PSPICE program using standard 0.35- $\mu\text{m}$  BiCMOS technology has been provided.

## 2. Description of Voltage Differencing Inverting Buffered Amplifier (VDIBA)

The schematic symbol and the behavior model of the proposed VDIBA are shown in Figures 1(a) and 1(b), respectively:



(a) Circuit symbol



(b) Equivalent circuit

Figure 1. VDIBA.

Ideally, the VDIBA device has high-impedance voltage differencing input terminals labeled as  $p$  and  $n$ , high-impedance current output terminal  $z$ , and low-impedance output of inverting voltage terminal noted as  $w^-$ . The relationship between voltage and current terminals of the VDIBA can be expressed by the following matrix equation:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w^-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w^-} \end{bmatrix}. \quad (1)$$

In equation (1), the parameter  $g_m$  refers to the transconductance gain of the VDIBA, which normally is controlled by means of electronic.

The realization of the VDIBA device in BiCMOS technology is shown in Figure 2 [17].

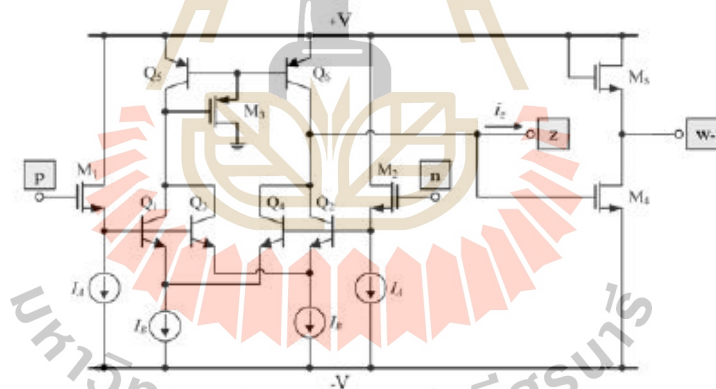


Figure 2. BiCMOS realization of the VDIBA.

The input stage consists of input transistors ( $M_1 - M_2, Q_1 - Q_4$ ), and current mirror transistors ( $M_3, Q_5 - Q_6$ ). Transistors  $M_4 - M_5$  represent the output stage, which provide the terminal  $w^-$ . The MOS input transistors  $M_1$  and  $M_2$  provide very high input impedance and very low bias currents. Because of their low transconductance, the bipolar input transistors  $Q_1 - Q_4$  are added to provide an extra gain stage. The current mirror  $M_3, Q_5 - Q_6$  is

an improved BiCMOS version of the mirror. The MOS transistor  $M_3$  reduces the effect of the base currents of the bipolar transistors in such a way that a very accurate current mirror is realized. The small-signal effective transconductance ( $g_m$ ) of the VDIBA derived from this stage can be given by:

$$g_m = \frac{I_B}{V_T}, \quad (2)$$

where  $V_T$  is the thermal voltage that approximately equal to 26 mV at 27°C. It is evident from equation (2) that the  $g_m$ -value can be tuned linearly and electronically by an external DC bias current  $I_B$ .

For the output stage, transistors  $M_4 - M_5$  form the common-source amplifier with diode connected load. The small-signal effective voltage gain ( $v_w/v_z$ ) can be determined by using hybrid- $\pi$  model in which both the body effect and the output resistance of the two transistors have been included. Assume that all transistors operate in the active region. Therefore, the resulting voltage gain in Figure 2 can be approximately found as:

$$\frac{v_w}{v_z} \cong -\frac{g_{m4}}{g_{m5}}, \quad (3)$$

where  $g_{mi}$  denotes the conductance of transistor  $M_i$ . Under the simplifying assumption that  $g_{m4} \cong g_{m5}$ , thus  $v_w \cong -v_z$  as expected.

### 3. Proposed Floating Lossless Inductance Simulator

Figure 2 shows the proposed floating lossless inductance simulator circuit. It consists of only two VDIBAs and one grounded capacitor without any external passive resistor; hence, the circuit is resistorless and canonical structure. Routine circuit analysis using equation (1) yields the following admittance parameter matrix:

$$[Y] = \left( \frac{g_{m1}g_{m2}}{sC} \right) \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix}. \quad (4)$$



Therefore, the simulator of Figure 3 realizes the floating inductor with the equivalent inductance value given by

$$L_{eq} = \frac{C}{g_{m1}g_{m2}}, \tag{5}$$

which can be adjusted electronically either by  $g_{m1}$  or  $g_{m2}$  over wide range. Since the circuit consists of only active VDIBA devices and a grounded capacitor, thereby easily implementing in monolithic form. In addition to this realization, an ideal floating inductor is realized without the need of any component matching constraints.

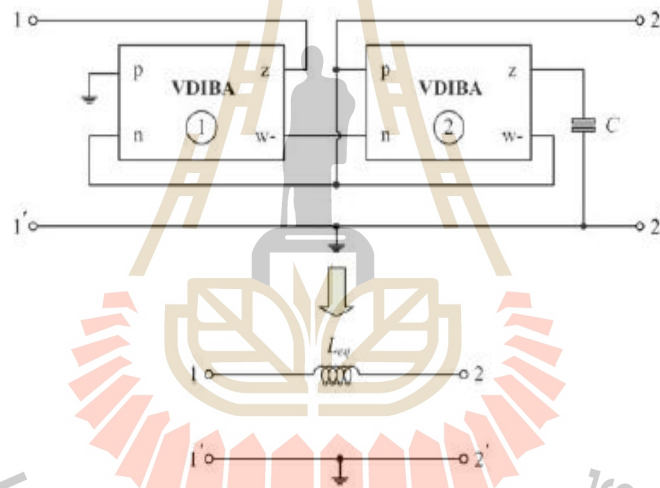


Figure 3. Proposed floating lossless inductance simulation circuit.

#### 4. Non-ideal Analysis

Considering the non-idealities of the VDIBA, the relationship of equation (1) turns to:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & \left( sC_z + \frac{1}{R_z} \right) & 0 \\ 0 & 0 & -\beta & R_w \end{bmatrix} \cdot \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix}, \tag{6}$$

where  $R_z$  and  $C_z$  are the parasitic resistance and capacitance at terminal  $z$ ,  $R_w$  is the parasitic resistance at the terminal  $w$  and  $\beta$  is the non-ideal voltage gain of the buffer of the VDIBA, respectively.

Considering the parasitic impedances of the VDIBA into account by assuming  $\beta \cong 1$ , the input admittance of the proposed lossless inductor in equation (4) can be modified as:

$$[Y] = \left[ \frac{g_{m1}g_{m2}R_z}{1 + sR_z(C + C_z)} \right] \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix}. \quad (7)$$

From the above expression, the effect of these parasitics on the synthetic inductor in Figure 3 can be practically alleviated by choosing

$$C \gg C_z \quad \text{and} \quad \frac{1}{sC} \gg R_z. \quad (8)$$

Considering the effect of the non-ideal gain  $\beta$  on the proposed inductance simulator by assuming  $R_z \cong \infty$  and  $C_z = R_w \cong 0$ , the equivalent inductance value in equation (5) converts to:

$$L_{eq} = \frac{C}{\beta g_{m1}g_{m2}}. \quad (9)$$

Sensitivities of the realized  $L_{eq}$  are evaluated with respect to active and passive components and are obtained as:

$$S_C^{L_{eq}} = 1, \quad S_\beta^{L_{eq}} = S_{g_{m1}}^{L_{eq}} = S_{g_{m2}}^{L_{eq}} = -1. \quad (10)$$

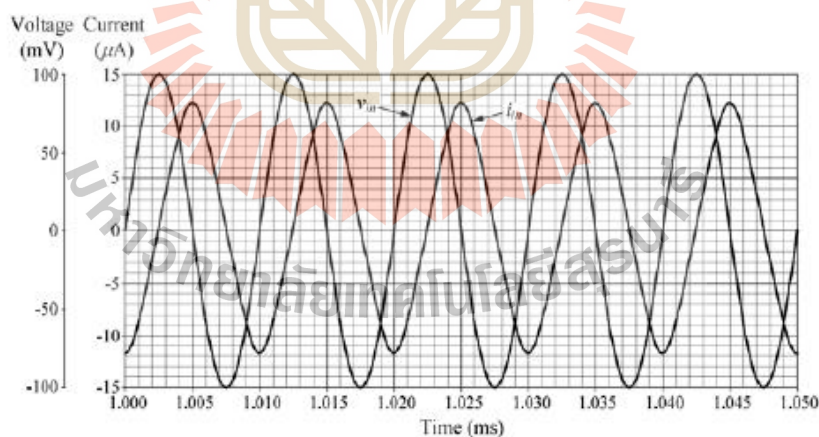
All sensitivity figures are found to be less than or equal to unity in magnitude, which exhibit attractive performance.

### 5. Performance Verification and Application

To verify the theoretical prediction, the proposed inductor circuit in Figure 3 has been simulated with PSPICE program. To implement the VDIBA device in simulations, the BiCMOS technology structure depicted in

Figure 2 has been employed using standard 0.35- $\mu\text{m}$  BiCMOS process parameters [18]. The transistor aspect ratios ( $W/L$  in  $\mu\text{m}/\mu\text{m}$ ) were set as: 14/0.7 and 28/0.7 for all the NMOS and PMOS transistors, respectively. The DC supply voltages and bias currents were, respectively, chosen as:  $+V = -V = 1\text{V}$  and  $I_A = 25\mu\text{A}$ . In the following simulation purpose, the proposed floating simulator circuit given in Figure 3 was simulated with  $C = 10\text{nF}$ .

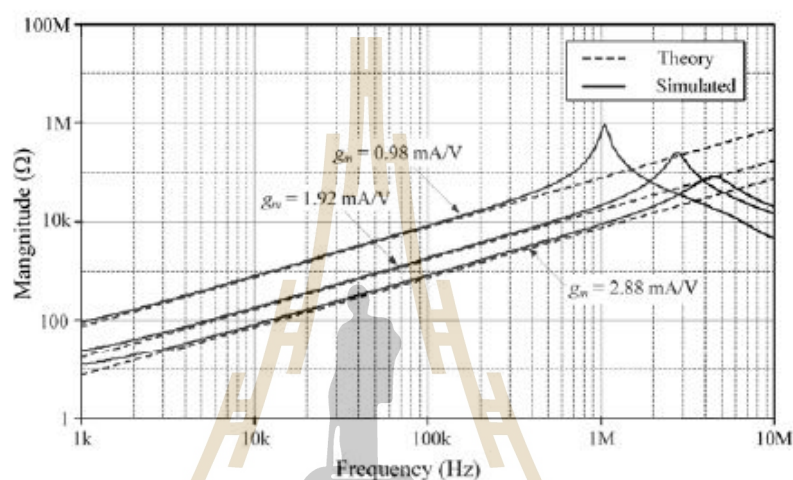
The simulated typical waveforms of input voltage ( $v_{in} = v_1 - v_2$ ) and input current ( $i_{in} = i_1 = -i_2$ ) through the proposed circuit are shown in Figure 4. In simulation, the input voltage  $v_{in}$  is a sinusoidal wave of 100 mV (peak) with frequency of 100 kHz, and the designed transconductance gains are taken as:  $g_{m1} = g_{m2} = 1.92\text{ mA/V}$  ( $I_{B1} = I_{B2} = 50\mu\text{A}$ ). With this component setting, the ideal value of the realized equivalent inductance is  $L_{eq} = 2.7\text{mH}$ . The results of Figure 3 indicate that the current  $i_{in}$  lags the voltage  $v_{in}$  by  $86^\circ$  approximately, which is very close to the ideal value of  $90^\circ$ .



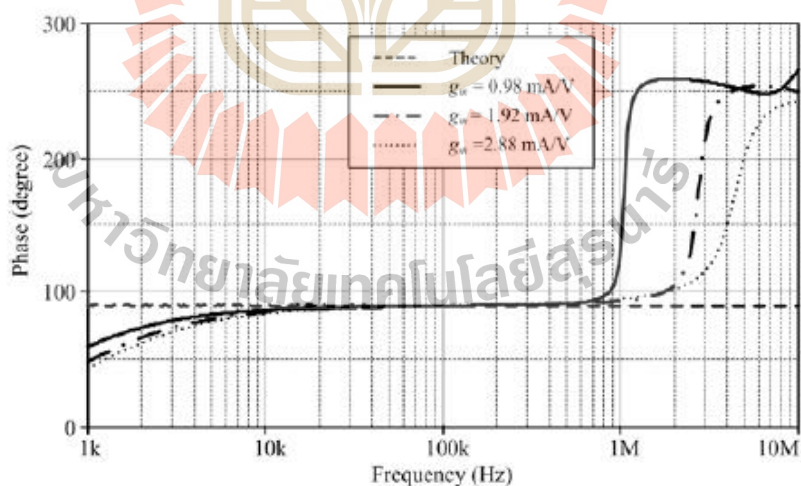
**Figure 4.** Typical time-domain waveforms for  $v_{in}$  and  $i_{in}$  of the proposed floating lossless inductor in Figure 3.

The impedances of the proposed floating inductor of Figure 3 relative to frequency for different transconductance values are plotted in Figure 5. The

transconductance values were selected as:  $g_m = g_{m1} = g_{m2} \cong 0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$  and  $2.88 \text{ mA/V}$  ( $I_B = I_{B1} = I_{B2} \cong 25 \mu\text{A}$ ,  $50 \mu\text{A}$  and  $75 \mu\text{A}$ ), which results in  $L_{eq} = 12.3 \text{ mH}$ ,  $2.7 \text{ mH}$  and  $1.2 \text{ mH}$ , respectively. As can be observed from Figure 5, the proposed circuit works pretty well between  $10 \text{ kHz}$  and  $1 \text{ MHz}$ .



(a) Magnitude responses



(b) Phase responses

**Figure 5.** Theoretical and simulated frequency characteristics of the impedance of the proposed floating lossless inductor in Figure 3.

As an application example, the proposed floating inductance simulator in Figure 3 is employed in the RLC bandpass filter shown in Figure 6. The floating inductor is simulated with  $g_m = g_{m1} = g_{m2} \cong 1.92 \text{ mA/V}$ , to obtain  $L_{eq} = 2.7 \text{ mH}$ . Figure 7 shows the frequency response of the bandpass filter of Figure 6, which appears that the simulation result obtained by using the real passive inductor and the proposed inductance simulator are in good agreement. Furthermore, in order to demonstrate the electronic controllability of the proposed floating inductor, the value of  $L_{eq}$  in Figure 6 was adjusted to 12.3mH, 2.7mH and 1.2mH, by changing  $g_m = 0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$ ,  $2.88 \text{ mA/V}$ , respectively. This tuning leads to obtain the center frequency  $f_c \cong 45.3 \text{ kHz}$ ,  $96.7 \text{ kHz}$  and  $145.1 \text{ kHz}$ , respectively. The simulated frequency characteristics of the bandpass filter of Figure 6 for three different values of  $L_{eq}$  compared with the theoretical responses are shown in Figure 8. It is also demonstrated that, by using the inductor of Figure 3, the  $f_c$  of the filter becomes an electronically tunable property.

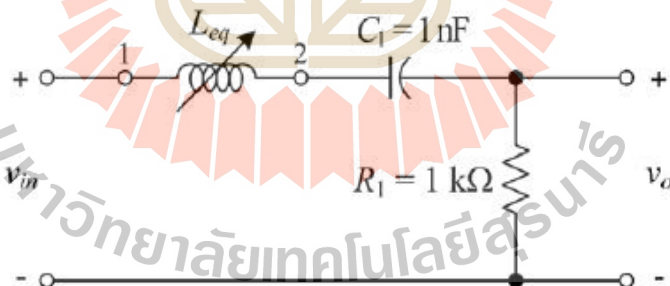
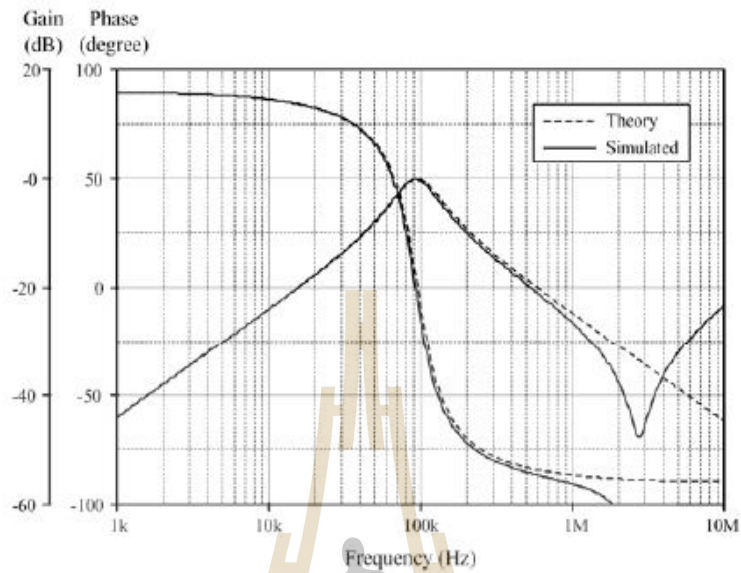
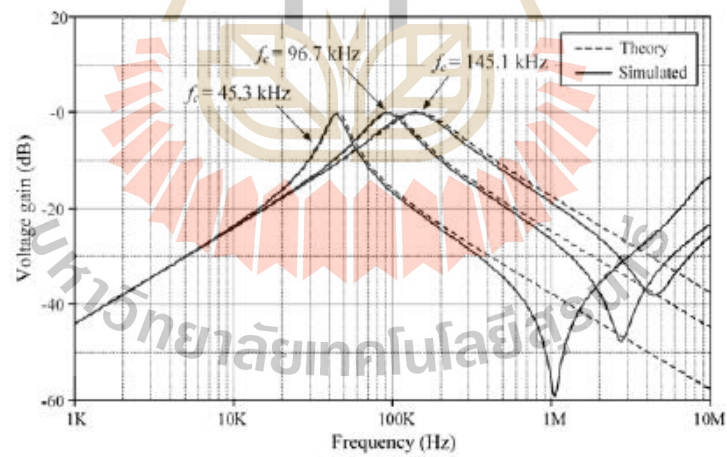


Figure 6. Second-order RLC bandpass filter.



**Figure 7.** Ideal and simulated frequency responses of the bandpass filter in Figure 6.



**Figure 8.** Gain-frequency responses of the bandpass filter in Figure 6 with electronically tunable  $L_{eq}$ .

## 6. Conclusions

The simple circuit configuration for the realization of an electronically tunable floating lossless inductance simulator based on VDIBA has been described. The inductor is realized with only two VDIBAs as active elements together with a single grounded capacitor, resulting in canonical structure and resistorless configuration. The value of the realized equivalent inductance can be tuned electronically through the transconductance gains of the VDIBAs. The proposed inductance simulator circuit has been shown to be useful in realizing of a second-order RLC bandpass active filter. The simulation results using real 0.35- $\mu\text{m}$  BiCMOS process parameters have also been given to confirm the theory, and to demonstrate the performances of the proposed circuit and its application.

## Acknowledgement

This work was supported by Faculty of Engineering, Rajamangala University of Technology Isan, Khon Kaen Campus. The support in part by School of Telecommunication Engineering, Suranaree University of Technology is also gratefully acknowledged.

## References

- [1] W. Kitanon and P. Pawarangkoon, Floating inductance simulation based on current conveyors, *Electron. Lett.* 33 (1997), 1748-1749.
- [2] P. V. Ananda Mohan, Grounded capacitor based grounded and floating inductance simulation using current conveyors, *Electron. Lett.* 34 (1998), 1037-1038.
- [3] E. Yuce, Inductor implementation using a canonical number of active and passive elements, *Int. J. Electron.* 94 (2007), 317-326.
- [4] C. Psychalinos and A. Spanidou, Current amplifier-based grounded and floating inductance simulators, *Int. J. Electron. Commun. (AEU)* 60 (2006), 168-171.
- [5] E. Yuce, On the implementation of the floating simulators employing a single active element, *Int. J. Electron. Commun. (AEU)* 61 (2007), 453-458.
- [6] M. Sagbas, U. E. Ayten, H. Sedef and M. Koksai, Electronically tunable floating inductance simulator, *Int. J. Electron. Commun. (AEU)* 63 (2009), 423-427.

- [7] E. Yuce and S. Minaei, Novel floating simulated inductors with wider operating-frequency ranges, *Microelectron. J.* 40 (2009), 928-938.
- [8] D. Prasad, D. R. Bhaskar and A. K. Singh, New grounded and floating simulated inductance circuits using current differencing transconductance amplifiers, *Radioengineering* 19 (2010), 194-198.
- [9] E. Yuce, A novel floating simulation topology composed of only grounded passive elements, *Int. J. Electron.* 97 (2010), 249-262.
- [10] M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, Lossy/lossless floating/grounded inductance simulation using one DDCC, *Radioengineering* 21 (2012), 3-10.
- [11] U. E. Ayten, M. Sagbas, N. Herencsar and J. Koton, Novel general element simulators using CBTA, *Radioengineering* 21 (2012), 11-19.
- [12] D. Biolek, R. Senani, V. Biolkova and Z. Kolka, Active elements for analog signal processing: classification, review, and new proposals, *Radioengineering* 17 (2008), 15-32.
- [13] R. Sotner, J. Jerabek and N. Herencsar, Voltage differencing buffered/inverted amplifiers and their applications for signal generation, *Radioengineering* 22 (2013), 490-504.
- [14] N. Herencsar, S. Minaei, J. Koton, E. Yuce and K. Vrba, New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA, *Analog Integr. Circ. Signal Process.* 74 (2013), 141-154.
- [15] N. Herencsar, O. Cicekoglu, R. Sotner, J. Koton and K. Vrba, New resistorless tunable voltage-mode universal filter using single VDIBA, *Analog Integr. Circ. Signal Process.* 76 (2013), 251-260.
- [16] K. L. Pushkar, D. R. Bhaskar and D. Prasad, Voltage-mode new universal biquad filter configuration using a single VDIBA, *Circuits Syst. Signal Process.* 33 (2014), 275-285.
- [17] T. Pukkalanun and W. Tangsrirat, Simple BiCMOS voltage differencing inverting buffered amplifier (VDIBA) realization and application, *Proceedings of 2014 the 4th International Workshop on Computer Science and Engineering-Winter (WCSE-2014)*, 26-28 Dec. 2014, pp. 58-63.
- [18] W. Tangsrirat, Simple BiCMOS realization of full balanced voltage differencing buffered amplifier, *Rev. Roum. Sci. Techn.-Électrotechn. et Énerg.* 60 (2015), 409-415.



# MOSFET-C Realization of Sinusoidal Quadrature Oscillator

Orapin Channumsin\*    Jirapun Pimpol\*\*    Chanchai Thongsopa\*\*    Worapong Tangsrirat\*\*\*

\*Faculty of Engineering, Rajamangala University of Technology Isan, Khon Kaen Campus,  
 Khon Kaen 40000, Thailand,  
 E-mail : pinmut@hotmail.com

\*\*School of Telecommunication Engineering, Suranaree University of Technology,  
 111 University Avenue, Muang District, Nakhonratchasima 30000, Thailand  
 E-mail : jppimpol@hotmail.com

\*\*\*Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),  
 Chalokkrung road, Ladkrabang, Bangkok 10520, Thailand.  
 E-mail : ktworapo@kmitl.ac.th

**Abstract**—This study presents the voltage-mode sinusoidal quadrature oscillator suitable for MOSFET-C realization. The presented quadrature oscillator employs the newly defined active element, named voltage differencing gain amplifier (VDGA) together with one electronic grounded resistor, and two grounded passive capacitors. The oscillator circuit provides the advantage features of independent electronic control of oscillation condition and oscillation frequency. The performance of the presented quadrature oscillator has been verified by the practical PSPICE model of the VDGA, and the obtained results show a sufficient agreement with the theoretical conclusions.

**Keywords**—Voltage Differencing Gain Amplifier (VDGA); Quadrature Oscillator (QO); voltage-mode circuit.

## I. INTRODUCTION

Recently, the newly defined active building block, namely the voltage differencing gain amplifier (VDGA), was first introduced in [1]. The VDGA device was developed as an adaptation of voltage differencing buffered amplifier (VDDBA) [2]-[3]. This is due to fact that the output stage of the VDDBA is mainly composed of the unity-gain voltage buffer, which does not provide an electronic adjustment characteristic. In order to obtain advanced electronic controllability, the new VDGA device has been developed such that its voltage output stage is realized by the variable gain voltage amplifier. As a result, the VDGA is especially suitable for electronically tunable voltage-mode circuits, since its conceptually a combination of the voltage differencing unit and the current-controlled voltage amplifier.

The sinusoidal quadrature oscillator has wide application in modern electronic or communication systems, instrumentation and measurements. The several sinusoidal quadrature oscillator schemes and applications based on using various high-performance active building blocks were developed in the literature [4]-[16]. Unfortunately, however, these oscillator circuits reported in [4]-[14] need a large

number of passive components. In [7]-[15], the structures require the floating passive components and some external passive resistors [4]-[14], which are not desirable from the point of view of integrated circuit implementation. Moreover, the works given in [14],[16] cannot produce quadrature output voltages with 90°-phase difference.

Considering these facts, this paper presents an alternative configuration for realizing the voltage-mode quadrature sinusoidal oscillator. The circuit contains only two VDGA's, one grounded electronic resistor and two grounded capacitors, which can be made fully integrated based on MOS-C realization. It also generates two sinusoidal output voltages with 90° phase shift, and exhibits an independent current controllability of the oscillation condition and the frequency of oscillation. The PSPICE simulation results using TSMC 0.35- $\mu\text{m}$  CMOS technology are given to confirm the theory.

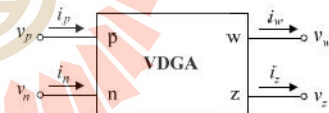


Fig. 1. Circuit representation of the VDGA.

## II. THE VDGA

The circuit symbol of the VDGA is shown in Fig. 1. The characteristic of the VDGA can be expressed by the following set of the circuit equations [1]:

$$i_p = i_n = 0, \quad i_z = g_m(v_p - v_n), \quad v_w = \beta v_z \quad (1)$$

where  $g_m$  and  $\beta$  are the transconductance and voltage gain of the VDGA, respectively. From eq.(1), the difference of the  $v_p$  and  $v_n$  voltages is transformed into the current through the terminal  $z$  by the transconductance  $g_m$ . The voltage  $v_z$  on this terminal is then amplified and also transferred into voltage  $v_w$  at the terminal  $w$  by the voltage gain  $\beta$ .

Fig. 2 shows the CMOS realization of the VDGA [1]. The internal structure of this circuit is composed of three Arbel-Goldminz transconductors [17]. In this case, the  $g_m$ -value of each transconductance cell can be determined by the output transistor transconductance, which can be expressed as:

$$g_{mk} = \left( \frac{g_{m1k}g_{m2k}}{g_{m1k} + g_{m2k}} \right) + \left( \frac{g_{m3k}g_{m4k}}{g_{m3k} + g_{m4k}} \right) \quad (2)$$

where  $g_{mi} = \sqrt{\mu C_{ox}(W_i/L_i)I_{B_i}}$  is the transconductance value of the  $i^{th}$  transistor ( $i = 1, 2, 3, 4$ ), respectively,  $I_{B_i}$  is the bias current of the  $i^{th}$  transistor,  $\mu$  is the carrier mobility,  $C_{ox}$  is the gate-oxide capacitance per unit area, and  $W$  and  $L$  are the effective channel width and length of the  $i^{th}$  transistor,  $g_{mk}$  ( $k = A, B, C$ ) is the small-signal transconductance gain of  $M_{k,}$ , respectively. The voltage gain  $\beta$  can be controlled electronically as the following relation:

$$\beta = \frac{v_w}{v_z} = \frac{g_{mB}}{g_{mC}} \quad (3)$$

where  $g_{mB}$  and  $g_{mC}$  are the  $g_m$ -value of the transconductance cell  $M_{1B}$ - $M_{4B}$  and  $M_{1C}$ - $M_{4C}$ , respectively. According to

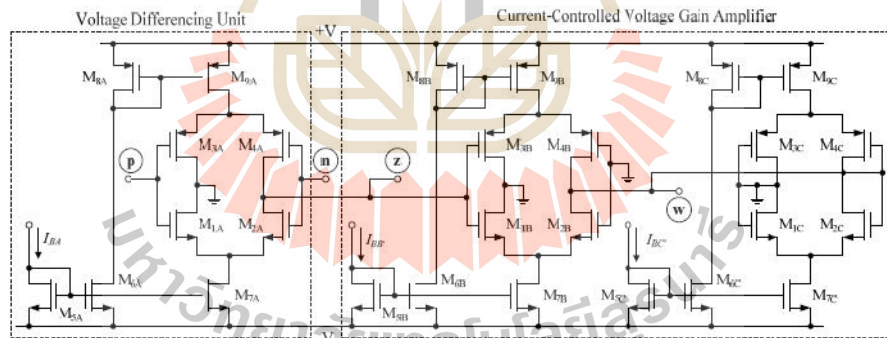


Fig. 2. CMOS implementation of the VDGA [1].

Eq.(2), the voltage gain  $\beta$  between  $v_w$  and  $v_z$  can be set by means of  $I_{B_A}$  and  $I_{B_C}$ .

### III. PROPOSED QUADRATURE OSCILLATOR IMPLEMENTED FROM VDGA'S

Fig. 3(a) shows the proposed quadrature sinusoidal oscillator, employing VDGA's, one electronic resistor and two grounded capacitors. In Fig. 3(a), the electronic grounded resistor  $R$  is realized by using parallel connection of two NMOS transistors ( $M_{R1}$  and  $M_{R2}$ ) operated in triode region, as shown in Fig.3(b). Therefore, the equivalent resistance is given by :

$$R = \frac{1}{K(V_C - 2V_T)} \quad (4)$$

which is the adjustable electronically by the external control voltage  $V_C$  [18].

The characteristic equation for the proposed oscillator in Fig. 3(a) can be written by:

$$s^2 + \frac{s}{C_1} \left[ \frac{1}{R} - \beta_1 g_{m1} \right] + \frac{\beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} = 0 \quad (5)$$

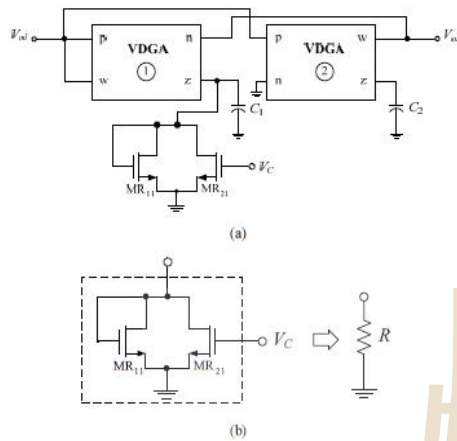


Fig. 3. (a) Proposed VDGA-based quadrature sinusoidal oscillator. (b) Electronic grounded resistor using two MOSs.

From eq.(5), the oscillation condition and the frequency of oscillation ( $\omega_o$ ) can also be obtained as:

$$\frac{1}{R} = \beta_1 g_{m1} \quad (6)$$

and

$$\omega_o = \sqrt{\frac{\beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (7)$$

Eq.(6) shows that the oscillation condition can be controlled independently by tuning  $R$ . Since the value of  $R$  depends on the control voltage  $V_C$ , the oscillation condition is electronically controllable. On the other hand, the  $\omega_o$  from eq.(7) is electronically adjusted through the  $g_m$ -value without affecting the condition of oscillation.

From Fig. 3(a), the relationship between two quadrature output voltages  $V_{o1}$  and  $V_{o2}$  can be expressed as

$$\frac{V_{o1}}{V_{o2}} = \frac{C_2}{\beta_2 g_{m2}} \quad (8)$$

where the phase shift is  $\phi = 90^\circ$ . This quadrature outputs  $V_{o1}$  and  $V_{o2}$ .

Taking into account the non-ideal VDGA's, the relationship of the terminal currents and voltages given in Eq.(1) can be written as

$$i_p = i_n = 0, \quad i_z = \alpha g_m (v_p - v_n), \quad v_w = \beta v_z \quad (9)$$

where  $\alpha$  and  $\beta$  are, respectively, the tracking errors of the VDGA. Reanalysis the VDGA-based oscillator configuration of the Fig. 3 with Eq.(5) yields the modified characteristic equation becomes

$$s^2 + \frac{s}{C_1} \left[ \frac{1}{R} - \alpha_1 \beta_1 g_{m1} \right] + \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} = 0 \quad (10)$$

In this case, the oscillation condition and the frequency of oscillation can be calculated as:

$$\frac{1}{R} = \alpha_1 \beta_1 g_{m1} \quad (11)$$

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (12)$$

#### IV. PSPICE VERIFICATION

To confirm the theoretical prediction, the proposed quadrature sinusoidal oscillator circuit in Fig. 3 was simulated with PSPICE program. The CMOS VDGA structure depicted in Fig. 2 has been performed using TSMC 0.35- $\mu\text{m}$  CMOS process parameters. The DC supply voltages were selected as:  $+V = -V = 1.5$  V.

To demonstrate the workability of the proposed VDGA-based quadrature oscillator circuit in Fig. 3, the following circuit component values were chosen as:  $I_{B1} = I_{B2} = I_{B3} = 10$   $\mu\text{A}$ ,  $V_C = 1.35$  V ( $R = 5.3$  k $\Omega$ ) and  $C_1 = C_2 = 22$  pF, resulting in  $g_m \cong 190$   $\mu\text{A/V}$  and  $f_o = \omega_o/2\pi \cong 1.37$  MHz, respectively. The simulated transient responses for the sinusoidal output signals  $V_{o1}$  and  $V_{o2}$  of the proposed oscillator circuit of Fig. 3 are depicted in Fig. 4. The simulated  $f_o$  was found to be approximated as:  $f_o \cong 1.34$  MHz. Fig. 5 also shows the simulated frequency spectrums for both outputs, giving the total harmonic distortion (THD) equal to 2.01%. It can be shown that the simulation results are in great agreement with the theoretical predictions. The total power consumption of the proposed circuit in Fig. 3 was mentioned to be approximately 0.546 mW.

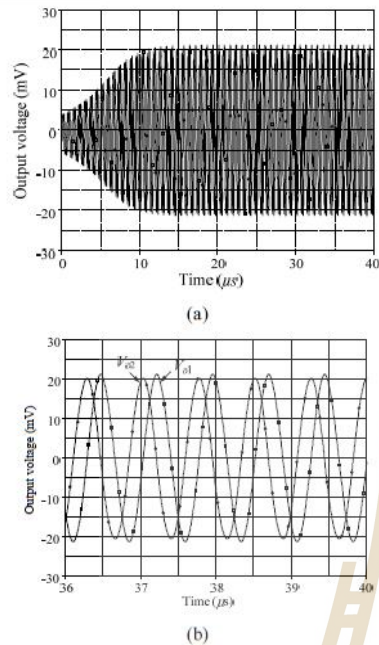


Fig. 4. Simulated output waveforms for  $V_{o1}$  and  $V_{o2}$  of the proposed oscillator circuit in Fig.3.  
 (a) during initial state (b) during steady-state

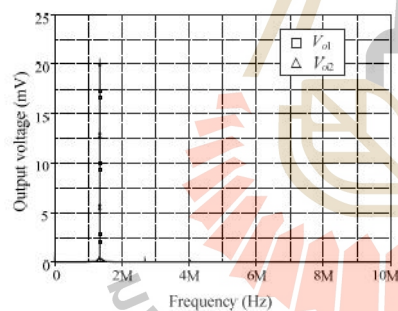


Fig. 5. Simulated frequency spectrums for  $V_{o1}$  and  $V_{o2}$  of Fig.3.

### V. CONCLUSIONS

This paper describes a sinusoidal quadrature oscillator employing two VDGA's, one electronic resistor and two grounded capacitors. The proposed oscillator circuit provides simultaneously two quadrature sinusoidal output waveforms of  $90^\circ$  phase shift, which can be used as a current-controlled variable frequency sinusoidal oscillator.

### ACKNOWLEDGMENT

This work was supported by Faculty of Engineering, Rajamangala University of Technology Isan, Khon Kaen Campus. The support in part by School of Telecommunication Engineering, Suranaree University of Technology is also gratefully acknowledged.

### REFERENCES

- [1] J. Satansup and W. Tangsrirat, "CMOS realization of voltage differencing gain amplifier (VDGA) and its application to biquad filter," *Indian J. Eng. Mater. Sci.*, vol. 20, pp. 457-464, December 2013.
- [2] V. Biolkova, Z. Kolka and D. Biolek, "Fully balanced voltage differencing buffered amplifier and its applications," *Proc. of The 52<sup>nd</sup> MWSCAS*, Cancun, Mexico, 2009.
- [3] F. Kacar, A. Yesil and A. Noori, "New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications," *Radioengineering*, vol. 21, no. 1, pp. 333-339, 2012.
- [4] J. W. Horng, "Current conveyor based all-pass filters and quadrature oscillators employing grounded capacitors and resistors," *Comp. and Electri. Eng.*, vol. 31, pp. 81-92, 2005.
- [5] M. Kungem and K. Dehjan, "DDCC-based quadrature oscillator with grounded capacitors and resistors," *Active and Passive Elec. Comp.*, vol. 2009, pp. 1-4, 2009.
- [6] A. M. Soliman, "Current-feedback operational amplifier based oscillators," *Analog Integr. Circ. Sig. Process.*, vol. 23, no. 1, pp. 45-55, 2000.
- [7] J. Bajer, D. Biolek, V. Biolkova and Z. Kolka "Voltage-mode balanced-outputs quadrature oscillator using FB-VDBAs," *Proc. of Int. Conf. on Microelectronics (ICM)*, p. 491-494, 2010.
- [8] F. Yucela and E. Yuca, "CCII based more tunable voltage-mode all-pass filters and their quadrature oscillator applications," *Int. J. Electron. Commun. (AEU)*, vol. 68, no. 1, pp. 1-9, 2014.
- [9] W. Tangsrirat, T. Pukkalanun and W. Surakamponorn, "CDBA based universal biquad filter and quadrature oscillator," *Active and Passive Elec. Comp.*, Article ID 247171, 6 pages, doi: 10.1155/2008/247171, 2008.
- [10] J. W. Horng, "Current differencing buffered amplifiers based single resistance controlled quadrature oscillator employing grounded capacitors," *IEICE Trans. Fund.*, E85-A:1416-9, 2002.
- [11] W. Tangsrirat and S. Pisitchalermpomg, "CDBA-based quadrature sinusoidal oscillator," *Frequenz*, vol. 61, no. 3-4, pp. 102-104, 2007.
- [12] A. M. Soliman, "Pathological realizations of the DCVC (CDBA) and applications to oscillators and filters," *Int. J. Electron. Commun. (AEU)*, vol. 65, no. 12, pp. 985-992, 2011.
- [13] A. M. Soliman, "Transformation of oscillators using Op Amps, unity gain cells and CFOA," *Analog Integr. Circ. Sig. Process.*, vol. 65, pp. 105-14, 2010.
- [14] D. R. Bhaskar, D. Prasad and K. L. Pushkar, "Fully uncoupled electronically controllable sinusoidal oscillator employing VD-DIBAs," *Circuits Syst.*, vol. 4, pp. 264-268, 2013.
- [15] R. Sotner, J. Jerabek and N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation," *Radioengineering*, vol. 2, no. 2, p. 490-504, 2013.
- [16] J. W. Horng, "A sinusoidal oscillator using current-controlled current conveyors," *Int. J. Electron.*, vol. 88, pp. 659-664, 2001.
- [17] A. F. Arbel and L. Goldminz, "Output stage for current-mode feedback amplifiers theory and applications," *Analog Integr. Circ. Sig. Process.*, vol. 2, no. 3, pp. 243-255, 1992.
- [18] W. Tangsrirat, O. Chanhumsin and T. Pukkalanun, "Universal voltage-mode SIFO-type biquad with fully MOS-C realization using DDCCTAs," *Indian J. Pure & Appl. Phys.*, vol. 51, pp. 516-522, 2013.

# VDBA-based Floating Inductance Simulator with a Grounded Capacitor

Orapin Channumsin\* Jirapun Pimpol\*\* Chanchai Thongsopa\*\* Worapong Tangsrirat\*\*\*

\*Faculty of Engineering, Rajamangala University of Technology Isan, Khon Kaen Campus,  
Khon Kaen 40000, Thailand,  
E-mail : orapin.ch@rmuti.ac.th

\*\*School of Telecommunication Engineering, Suranaree University of Technology,  
111 University Avenue, Muang District, Nakhonratchasima 30000, Thailand  
E-mail : jppimpol@hotmail.com

\*\*\*Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),  
Chalongkrung road, Ladkrabang, Bangkok 10520, Thailand.  
E-mail : ktworapo@kmitl.ac.th

**Abstract**— This study presents the resistorless floating inductance simulator circuit based on employing voltage differencing buffered amplifier (VDBA) as new active component. The proposed floating inductance simulator circuit uses two VDBAs and only one grounded capacitor, which is suitable for integrated circuit design. The resulting equivalent inductance value of the proposed simulator can be tuned electronically through the transconductance parameter of the VDBA. As application example, the second-order *RLC* bandpass filter has been simulated using the proposed tunable floating inductance simulator. The simulation results using standard 0.35  $\mu\text{m}$  BiCMOS process model are included to verify the theoretical analysis.

**Keywords**— voltage differencing buffered amplifier (VDBA); floating inductance simulator; BiCMOS technology

## I. INTRODUCTION

It is well-known fact that the floating inductor is one of the important elements in circuit design, such filters and oscillators. However, it is impractical to fabricate a large-valued inductor in the integrated circuit technology because its characteristic is far from the ideal behavior, and it requires a large chip area. Although on chip inductors in spiral is a new research area, they still occupy a large chip area and have low quality factor (Q), and their values are very small, usually in order of 1 nH. Therefore, to overcome this problem, several floating inductance simulator circuits using various high-performance active devices have been reported in literature [1]-[9]. Unfortunately, however, all of these reported circuit realizations use an excessive number of active and passive elements for floating inductance simulation.

In [10], the recently introduced active building block, the so-called voltage differencing buffered amplifier (VDBA), was introduced. Several applications based on using VDBAs

as active elements were developed [11]-[17]. This work presents a floating inductance simulator topology using two VDBAs and one grounded capacitor. The proposed floating simulator can be tuned electronically through the transconductance parameter of the VDBA. The VDBA was implemented in The performance of the proposed floating simulator circuit is demonstrated on an illustrative example of the active *RLC* bandpass filter design. Computer simulation results using PSPICE with standard 0.35- $\mu\text{m}$  BiCMOS process parameters are given to confirm the theory.

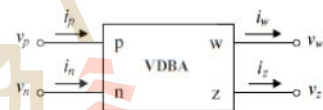


Fig.1. Circuit representation of the VDBA.

## II. THE VDBA CONCEPTION

The electrical symbol of the proposed VDBA is shown in Fig.1. Ideally, The VDBA device has high-impedance voltage differencing input terminals labeled as p and n, high-impedance current output terminal z, and low-impedance output of voltage buffer noted as w. The voltage and current characteristics can be expressed by the following matrix equation

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

The parameter  $g_m$  in eq.(1) refers to the transconductance gain of the VDBA, which normally is controlled by means of electronic.

### III. PROPOSED FLOATING INDUCTANCE SIMULATOR IMPLEMENTED FROM VDBAS

Fig.2 shows the proposed floating inductance simulator circuit. It consists of only two VDBA and one grounded capacitor with no external passive resistor requirement; hence, the circuit is simple and canonical structure and very suitable for integrated circuit implementation. Routine circuit analysis yields the input impedance of the proposed floating inductor in Fig.2 as the following expression:

$$Z_{in} = \frac{v_1 - v_2}{i_L} = -\frac{sC_1}{g_{m1}g_{m2}} \quad (2)$$

where  $g_{mi}$  is the transconductance value of  $i$ -th VDBA ( $i = 1, 2$ ), respectively. Thus, the circuit of Fig.2 can simulate a floating inductor with an equivalent inductance  $L_{eq}$ :

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (3)$$

Clearly, it is seen from eq.(3) that the value of  $L_{eq}$  can be tuned electronically through  $g_{mi}$  of the  $i$ -th VDBA.

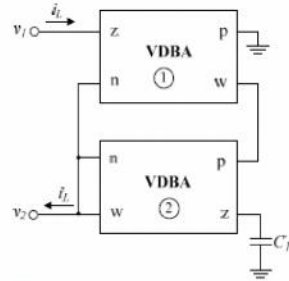


Fig. 2. Proposed floating inductance simulator circuit.

### IV. PERFORMANCE SIMULATIONS

To confirm the theoretical prediction, the proposed circuit in Fig.2 was simulated with PSPICE program. To implement the VDBA device in simulations, the BiCMOS technology structure depicted in Fig.3 has been employed using  $0.35\text{-}\mu\text{m}$  BiCMOS technology [18]. The input stage consists of input transistors  $M_1$ - $M_2$ ,  $Q_1$ - $Q_4$ , and current mirror transistors  $Q_5$ - $Q_6$ ,  $M_3$ . Transistors  $M_4$ - $M_5$  and  $M_6$ - $M_7$  represents the output stage, which constitute the terminal w. The effective small-signal transconductance ( $g_m$ ) of the VDBA can be derived as:

$$g_m = \frac{I_B}{2V_T} \quad (4)$$

where  $V_T \cong 26\text{ mV}$  at  $27^\circ\text{C}$  is the thermal voltage. In this structure, the  $g_m$ -value of the VDBA in Fig.3 is tunable linearly and electronically by an external DC bias current  $I_B$ .

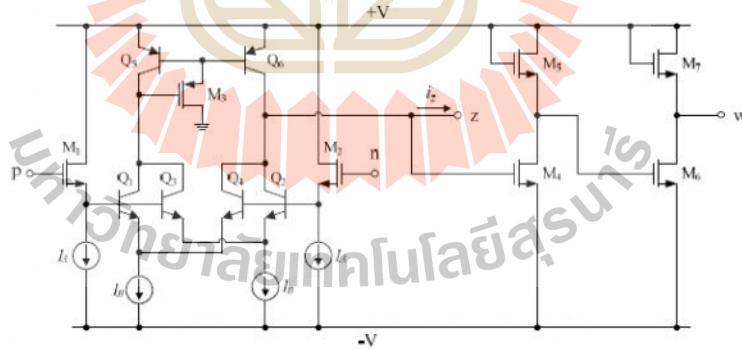


Fig.3 BiCMOS implementation of the VDBA [18].

Moreover, if we assume that the transistors  $M_4$ - $M_7$  are biased to operate in the active region. As a result, the small-signal voltage gain between  $v_w$  and  $v_z$  is approximated to :

$$\frac{v_w}{v_z} \approx \frac{g_4 g_6}{g_5 g_7} \quad (3)$$

where  $g_i$  denotes the conductance of transistor  $M_i$  ( $i = 4, 5, 6, 7$ ). Also assume that  $g_4 \approx g_5$  and  $g_6 \approx g_7$ , thus  $v_w \approx v_z$  as expected.

In the following simulation purpose, the transistor aspect ratios (W/L in  $\mu\text{m}/\mu\text{m}$ ) were set as : 14/0.7 and 28/0.7 for all the NMOS and PMOS transistors respectively. The DC supply voltages and bias currents were respectively chosen as :  $+V = -V = 1 \text{ V}$  and  $I_A = 25 \mu\text{A}$ . The proposed floating simulator circuit given in Fig.2 was simulated with  $C_1 = 10 \text{ nF}$ . The transconductance values were selected as :  $g_{m1} = g_{m2} = g_m \approx 0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$ ,  $2.88 \text{ mA/V}$ , respectively ( $I_{B1} = I_{B2} \approx 25 \mu\text{A}$ ,  $50 \mu\text{A}$  and  $75 \mu\text{A}$ , respectively), which results in :  $L_{eq} = 12.3 \text{ mH}$ ,  $2.7 \text{ mH}$  and  $1.2 \text{ mH}$ , respectively. The impedances of the proposed simulator circuit of Fig.2 relative to frequency is shown in Fig.4.

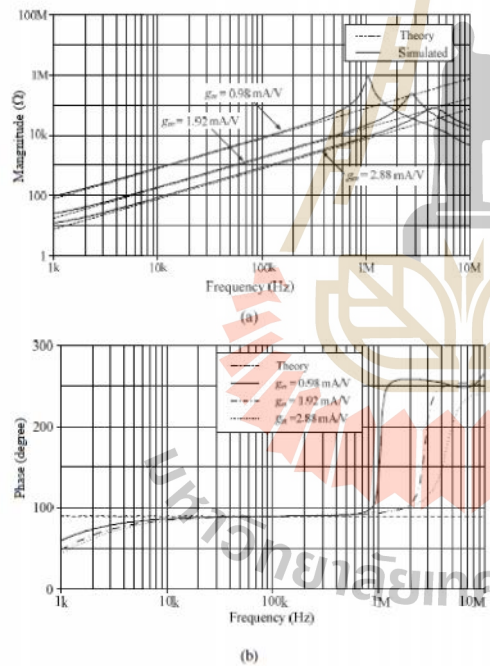


Fig. 4. Ideal and simulated frequency responses of the proposed floating inductor circuit in Fig.3. (a) magnitude response (b) phase responses

V. APPLICATION EXAMPLE

The proposed floating inductance simulator in Fig.2 is employed in the RLC bandpass filter as shown in Fig.5. The floating inductor circuit is simulated with the following component values:  $C_1 = 10 \text{ nF}$  and  $g_{m1} = g_{m2} = g_m \approx 1.92 \text{ mA/V}$  ( $I_{B1} = I_{B2} = I_B \approx 50 \mu\text{A}$ ) which results in  $L_{eq} = 2.7 \text{ mH}$ . Fig.6 shows the frequency response of the bandpass filter of Fig.5, which appears that the ideal and simulated magnitude and phase responses are in good agreement for a set of selected values over several decades. Moreover, in order to demonstrate the electronic controllability of the proposed floating inductor, the value of  $L_{eq}$  in Fig.5 was adjusted to 12.3 mH, 2.7 mH and 1.2 mH, by changing  $g_{m1} = g_{m2} = g_m \approx 0.98 \text{ mA/V}$ ,  $1.92 \text{ mA/V}$ ,  $2.88 \text{ mA/V}$ , respectively ( $I_{B1} = I_{B2} = I_B \approx 25 \mu\text{A}$ ,  $50 \mu\text{A}$  and  $75 \mu\text{A}$ , respectively). This tuning leads to obtain the center frequency  $f_c \approx 45.3 \text{ kHz}$ ,  $96.7 \text{ kHz}$  and  $145.1 \text{ kHz}$ , respectively.

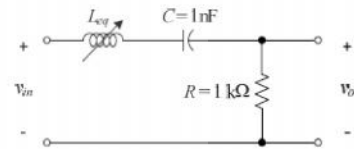


Fig. 5. RLC bandpass filter.

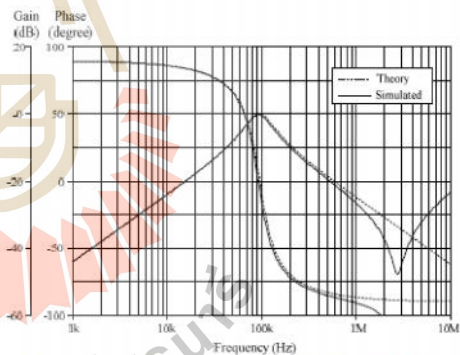


Fig. 6. Ideal and simulated frequency responses of Fig.5 at  $f_c \approx 96.7 \text{ kHz}$ .

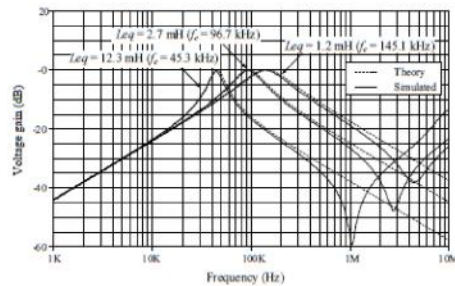


Fig. 7. Gain responses of Fig.5 with electronically variable  $L_{eq}$ .

## VI. CONCLUSION

This paper presents a floating inductance simulator circuit with two VDDBAs and one grounded capacitor, which is suitable for integrated circuit implementation. The proposed floating simulator can be tuned electronically through the  $g_m$  value of the VDDBA. The usefulness of the proposed circuit is demonstrated on the RLC bandpass filter design example.

## ACKNOWLEDGMENTS

This work was supported by Faculty of Engineering, Rajamangala University of Technology Isan, Khon Kaen Campus. The support in part by School of Telecommunication Engineering, Suranaree University of Technology is also gratefully acknowledged.

## REFERENCES

- [1] C. Psychalinos and A. Spanidou, "Current amplifier-based grounded and floating inductance simulators", *Int. J. Electron. Commun. (AEU)*, vol. 60, pp. 168-171, 2006.
- [2] E. Yuces, "Inductor implementation using a canonical number of active and passive elements", *Int. J. Electron.*, vol.94, no.4, pp.317-326, 2007.
- [3] E. Yuces, "On the implementation of the floating simulators employing a single active element", *Int. J. Electron. Commun. (AEU)*, vol.61, no.7, pp.453-458, 2007.
- [4] M. Sagbas, U. E. Ayten, H. Sedef and M. Koksul, "Electronically tunable floating inductance simulator", *Int. J. Electron. Commun. (AEU)*, vol.63, pp.423-427, 2009.
- [5] E. Yuces, S. Minaei, "Novel floating simulated inductors with wider operating-frequency ranges", *Aeroelectron. J.*, vol.40, pp.928-938, 2009.
- [6] D. Prasad, D. R. Bhaskar, and A. K. Singh, "New grounded and floating simulated inductance circuits using current differencing transconductance amplifiers", *Radioengineering*, vol.19, no.1, pp.194-198, 2010.
- [7] E. Yuces, "A novel floating simulation topology composed of only grounded passive elements", *Int. J. Electron.*, vol.97, no.3, pp.249-262, 2010.
- [8] M. A. Ibrahim, S. Minaei, E. Yuces, N. Herencsar and J. Koton, "Lossy/lossless floating/grounded inductance simulation using one DDCC", *Radioengineering*, vol.21, no.1, pp.3-10, 2012.
- [9] U. E. Ayten, M. Sagbas, N. Herencsar and J. Koton, "Novel general element simulators using CBTA", *Radioengineering*, vol.21, no.1, pp.11-19, 2012.
- [10] D. Biolek, R. Senani, V. Biolkova, Z. Kolka, "Active elements for analog signal processing: classification, review, and new proposals", *Radioengineering*, vol. 17 no. 4, pp.15-32, 2008.
- [11] V. Biolkova, Z. Kolka, D. Biolek, "Fully balanced voltage differencing buffered amplifier and its applications", *Proc. of The 52nd MWSCAS*, Aug.2-5, Cancun, Mexico, pp.45-48, 2009.
- [12] A. Yesil, F. Kacar and K. Gurkan, "Lossless grounded inductance simulator employing single VDDBA and its experimental band-pass filter application", *Int. J. Electron. Commun. (AEU)*, vol.68, pp.143-150, 2014.
- [13] F. Kacar, A. Yesil, A. Noori, "New CMOS realization of voltage differencing buffered amplifier and its biquad filter application", *Radioengineering*, vol. 21, no.1, pp. 333-339, 2012.
- [14] N. Khatib and D. Biolek, "New voltage mode universal filter based on promising structure of voltage differencing buffered amplifier", *Proc. of The 23rd Radioelektronika*, April 16-17, Pardubice, Czech Republic, pp. 171-181, 2013.
- [15] R. Sotner, J. Jerabek, N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol.22, no.2, pp.490-504, 2013.
- [16] A. Gilney, E. Alaybeyoglu and H. Kuntman, "New CMOS realization of z copy voltage differencing buffered amplifier and its current-mode filter application", *Proc. of The 8th DTIS*, March 26-28, Abu Dhabi, United Arab Emirates, pp. 68 - 71, 2013.
- [17] P. Whig and S. N. Ahmad, "CMOS integrated VDDBA-ISFET device for water quality monitoring", *International Journal of Intelligent Engineering and Systems*, vol. 7, no.1, 2014.
- [18] W. Tangsrirat, O. Onjan, T. Pukkalanun, "BiCMOS Realization of Voltage Differencing Buffered Amplifier (VDDBA) and Its Application", *Proc. of The 29th TTC-CSCC*, July 1-4, Phuket, Thailand, 2014.



## ประวัติผู้เขียน

นายจิรพันธ์ พิมพล เกิดเมื่อวันที่ 8 พฤษภาคม พ.ศ. 2522 ที่อำเภอภูเวียง จังหวัดขอนแก่น สำเร็จการศึกษาระดับประกาศนียบัตรวิชาชีพ (ปวช.) สาขาวิชาช่างอิเล็กทรอนิกส์ จากสถาบันเทคโนโลยีราชมงคลอีสาน วิทยาเขตขอนแก่น สำเร็จการศึกษาระดับปริญญาตรี วิศวกรรมศาสตรบัณฑิต (วศ.บ.) คณะวิศวกรรมศาสตร์ สาขาวิศวกรรมไฟฟ้า-โทรคมนาคม จากศูนย์กลางสถาบันเทคโนโลยีราชมงคล (อ. ชัยบุรี จ. ปทุมธานี) เมื่อปี พ.ศ. 2546 สำเร็จการศึกษาระดับปริญญาโท วิศวกรรมศาสตรมหาบัณฑิต (วศ.ม.) สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เมื่อปีการศึกษา 2553 และในปีการศึกษา 2556 ได้เข้าศึกษาต่อในระดับปริญญาเอก วิศวกรรมศาสตรดุษฎีบัณฑิต (วศ.ด.) สาขาวิชาวิศวกรรมโทรคมนาคม สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี จังหวัดนครราชสีมา ปัจจุบันเป็นอาจารย์ประจำสาขาวิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม มหาวิทยาลัยเทคโนโลยีราชมงคลอีสาน วิทยาเขตขอนแก่น จังหวัดขอนแก่น

ในขณะศึกษาระดับปริญญาดุษฎีบัณฑิต ได้มีผลงานวิชาการที่ได้รับการตีพิมพ์ในการประชุมวิชาการและวารสารวิชาการระดับนานาชาติ ดังนี้

1. งานวิจัยหัวข้อ “VDIBA-based Floating Lossless Inductance Simulator Employing a Single grounded Capacitor”, ตีพิมพ์ในวารสารวิชาการระดับนานาชาติ Far East Journal of Electronics and Communications, Volume16, Number3: Pages 615-627, India, 2016.
2. งานวิจัยหัวข้อ “MOSFET-C Realization of Sinusoidal Quadrature Oscillator”, ตีพิมพ์ในงานประชุมวิชาการ 2015 International Symposium on Multimedia and Communication Technology (ISMAT), Thailand, 2015.
3. งานวิจัยหัวข้อ “VDBA-based Floating Inductance Simulator with a Grounded Capacitor”, ตีพิมพ์ในงานประชุมวิชาการ 2015 7th International Conference on Information Technology and Electrical Engineering (ICITEE), Thailand, 2015.