การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

นายธวิน อุดมกิจปัญญา

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
มหาวิทยาลัยเทคโนโลยีสุรนารี
ปีการศึกษา 2567

DESIGN OF FUZZY LOGIC CONTROLLER FOR SHUNT ACTIVE POWER FILTER IN AC CO-PHASE RAILWAY SYSTEMS

TWIN UDOMKITPANYA

A Thesis Submitted in Partial Fulfillment of the Requirements for the
Degree of Master of Engineering in Electrical Engineering
Suranaree University of Technology
Academic Year 2024

การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับวงจรกรองกำลังแอกทีฟแบบขนาน
ในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

มหาวิทยาลัยเทคโนโลยีสุรนารี อนุมัติให้นับวิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต

คณะกรรมการสอบวิทยานิพนธ์

.....

(รศ. ดร.กองพล อารีรักษ์)
ประธานกรรมการ

.....

(ผศ. ดร.ทศพร ณรงค์ฤทธิ์)
กรรมการ (อาจารย์ที่ปรึกษาวิทยานิพนธ์)

.....

(ผศ. ดร.พลสิทธิ์ ศานติประพันธ์)
กรรมการ

.....

(รศ. ดร.ยุพาพร รักสกุลพิวัฒน์)
รองอธิการบดีฝ่ายวิชาการและประกันคุณภาพ

.....

(รศ. ดร.พรศิริ จงกล)
คณบดีสำนักวิชาวิศวกรรมศาสตร์

ธวิน อุดมกิจปัญญา : การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม (DESIGN OF FUZZY LOGIC CONTROLLER FOR SHUNT ACTIVE POWER FILTER IN AC CO-PHASE RAILWAY SYSTEMS)
อาจารย์ที่ปรึกษา : ผู้ช่วยศาสตราจารย์ ดร.ทศพร ณรงค์ฤทธิ์, 278 หน้า

คำสำคัญ : วงจรกรองกำลังแอกทีฟแบบขนาน/ตัวควบคุมฟัซซีลอจิก/ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม/การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังแอกทีฟขณะหนึ่ง/ตัวควบคุมพีไอ

งานวิจัยวิทยานิพนธ์นี้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter: SAPF) เพื่อกำจัดกระแสฮาร์มอนิกที่เกิดขึ้นในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม การตรวจจับฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานเลือกใช้วิธีพีคิวเอฟ (PQF) ซึ่งเป็นการประยุกต์ใช้วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (instantaneous reactive power theory : PQ) ร่วมกับเทคนิคการกรองปริมาณฮาร์มอนิกด้วยวิธีฟูริเยร์แบบวินโดว์เลื่อน (Sliding Window Fourier Analysis : SWFA) การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานใช้วิธีการคำนวณแบบดั้งเดิม ส่วนการควบคุมแรงดันบัสไฟตรงเลือกใช้ตัวควบคุมพีไอที่ออกแบบด้วยวิธีการประมาณค่าด้วยการเปรียบเทียบสัมประสิทธิ์กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตราฐาน และการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอการประยุกต์ใช้ตัวควบคุมฟัซซีลอจิกที่ออกแบบด้วยวิธีที่พัฒนาขึ้นใหม่ โดยอาศัยการคำนวณที่เรียบง่ายและไม่ซับซ้อน สำหรับการออกแบบตัวควบคุมฟัซซีลอจิกดังกล่าวจะแบ่งออกเป็น 3 ส่วน ในส่วนแรกเป็นการออกแบบโครงสร้างของฟัซซีลอจิก ได้แก่ รูปร่างฟังก์ชันสมาชิก จำนวนค่าเชิงภาษา วิธีการอนุมานฟัซซี กฎฟัซซี ตัวแปรภาษา และค่าเชิงภาษาของตัวควบคุมฟัซซีลอจิก ในส่วนที่สองเป็นการออกแบบอินพุตของตัวควบคุมฟัซซีลอจิก ซึ่งแบ่งเป็น 3 กรณี คือ กรณีใช้เฉพาะอินพุต error กรณีใช้ทั้งอินพุต error และ error rate และกรณีใช้ทั้งอินพุต error และ sum error ในส่วนสุดท้ายจะนำเสนอการออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกด้วยวิธีการคำนวณที่ พัฒนาขึ้นใหม่ โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิก ในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยโปรแกรม MATLAB/Simulink พบว่า กรณีที่ใช้ทั้งอินพุต error และ sum error ให้สมรรถนะในการควบคุมกระแสชดเชยที่ดีที่สุด โดยค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากันเท่ากับ 1.40% ในขณะที่ก่อนการชดเชยมีค่าเท่ากับ 22.16% และ 22.14% ตามลำดับ จากนั้นเพื่อยืนยันสมรรถนะในการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอ จึงนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป (Hardware In the Loop : HIL) ที่ใช้โปรแกรม Matlab/Simulink ร่วมกับบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit โดยการจำลองสถานการณ์ดังกล่าวได้กำหนดการทดสอบเปลี่ยนแปลงโหลดของระบบรางไฟฟ้าทั้งหมด 4 กรณีโหลด ประกอบด้วย โหลดปกติ โหลด

เปลี่ยนแปลงลดขนาด โหลดเปลี่ยนแปลงเพิ่มขนาด และโหลดเปลี่ยนแปลงรูปร่าง ซึ่งผลจากการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป พบว่า ตัวควบคุมฟัซซีลอจิกที่ออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะการควบคุมกระแสชดเชยที่ดีแม้โหลดของระบบรางไฟฟ้ามีการเปลี่ยนแปลง ส่งผลให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสมีค่าลดลงเหลือ 1.47% 2.64% 2.82% และ 2.35% และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าลดลงเหลือ 1.46% 2.65% 2.83% และ 2.35% ตามลำดับกรณีโหลด

นอกจากนี้ในงานวิจัยวิทยานิพนธ์ยังได้นำเสนอการกำจัดฮาร์มอนิกในทางปฏิบัติ โดยใช้ระบบฮาร์ดแวร์สำหรับทดลองกำจัดฮาร์มอนิกในระบบรางไฟฟ้าภายในห้องปฏิบัติการ โดยผลการทดลอง พบว่า ตัวควบคุมฟัซซีลอจิกที่ออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะการควบคุมกระแสชดเชยที่ดี และวงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล โดยค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสมีค่าลดลงจาก 23.50% เหลือ 4.85% และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าลดลงจาก 19.47% เหลือ 4.47% ซึ่งอยู่ภายใต้มาตราฐาน IEEE Std. 519-2022

สาขาวิชา วิศวกรรมไฟฟ้า ลายมือชื่อนักศึกษา ธวัน ฤดมกิจปัญญา

ปีการศึกษา 2567 ลายมือชื่ออาจารย์ที่ปรึกษา .....

TWIN UDOMKITPANYA : DESIGN OF FUZZY LOGIC CONTROLLER FOR SHUNT ACTIVE POWER FILTER IN AC CO-PHASE RAILWAY SYSTEMS
THESIS ADVISOR : ASST. PROF. TOSAPORN NARONGRIT, 278 PP.

Keywords : SHUNT ACTIVE POWER FILTER/ FUZZY LOGIC CONTROLLER/ CO-PHASE AC RAILWAY SYSTEMS/ INSTANTANEOUS REACTIVE POWER THEORY HARMONIC DETECTION/ PI CONTROLLER

This thesis presents the design of a fuzzy logic controller for the compensating current control of the Shunt Active Power Filter (SAPF) to eliminate harmonic currents in the AC co-phase railway system. The harmonic detection to calculate the reference current for the shunt active power filter uses the PQF method, which applies the instantaneous reactive power theory (PQ) combined with the harmonic filtering technique using Sliding Window Fourier Analysis (SWFA). The design of the shunt active power filter parameters uses the conventional method. At the same time, the DC bus voltage control employs a PI controller designed using an approximation method by comparing the coefficients with the characteristic polynomial terms of a standard second-order transfer function, and the compensating current control of the shunt active power filter will present the application of a fuzzy logic controller designed using a newly developed method based on simple calculations. The design of the fuzzy logic controller is divided into three parts. The first part involves designing the structure of the fuzzy logic, which includes the shape of the membership functions, the number of linguistic values, the fuzzy inference method, fuzzy rules, linguistic variables, and the linguistic values of the fuzzy logic controller. The second part focuses on designing the inputs of the fuzzy logic controller, which are divided into three cases: the case using only the error input, the case using both error and error rate inputs, and the case using both error and sum error inputs. The final part presents the design of the membership function positions for the fuzzy logic controller using the newly developed calculation method. The simulation results of the harmonic elimination in the AC co-phase railway system using MATLAB/Simulink program show that the case using both error and sum error inputs provides the best performance in compensating current control. The average %THD of the source current after compensation is 1.40% for both the two-phase and three-phase power systems, whereas before compensation, the %THD values were 22.16% and 22.14%, respectively. To validate the performance of the compensating current control of the fuzzy logic controller designed using the proposed method, the harmonic elimination simulation in the AC co-phase railway system was conducted using Hardware In the Loop (HIL) techniques by MATLAB/Simulink in combination with the TMS320C2000TM Experimenter Kit DSP board. This simulation involved testing with four different load cases for the railway

system, including normal load, reduced amplitude load, increased amplitude load, and load with shape variation. The HIL simulation results showed that the fuzzy logic controller designed using the proposed method demonstrated good performance in compensating current control, even when the load of the railway system changed. As a result, the average %THD of the source current after compensation decreased to 1.47%, 2.64%, 2.82%, and 2.35% for the two-phase power system, and 1.46%, 2.65%, 2.83%, and 2.35% for the three-phase power system, corresponding to the four load cases, respectively.

In addition, the thesis also presents practical harmonic elimination using the hardware system to test harmonic elimination for the railway system in the laboratory. The experimental results show that the fuzzy logic controller designed with the proposed method performs well in compensating current control, and the shunt active power filter can effectively eliminate harmonics. The average %THD of the source current after compensation decreased from 23.50% to 4.85% for the two-phase power system and from 19.47% to 4.47% for the three-phase power system, which is under the standard of IEEE Std. 519-2022.

School of Electrical Engineering

Academic year 2024

Student's Signature ....ธวัน อุดมกิจปัญญา

Advisor's Signature .....

กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จลุล่วงด้วยดี ผู้วิจัยขอขอบพระคุณ บุคคล และกลุ่มบุคคลต่าง ๆ ที่ให้ความช่วยเหลืออย่างดียิ่ง ทั้งในด้านวิชาการ และด้านการดำเนินงานวิจัย ดังต่อไปนี้

ผู้ช่วยศาสตราจารย์ ดร.ทศพร ณรงค์ฤทธิ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ให้คำปรึกษา คำแนะนำ และแนะแนวทางอันเป็นประโยชน์ อย่างยิ่งต่องานวิจัยวิทยานิพนธ์

ผู้ช่วยศาสตราจารย์ ดร.ชาคริต ปานแป้น ที่ความรู้ และคำแนะนำในการใช้งานระบบฮาร์ดแวร์สำหรับทดสอบการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าในห้องปฏิบัติการ

อาจารย์ประจำสาขาวิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีสุรนารี ทุกท่านที่ให้กำลังใจมาโดยตลอด

ขอขอบคุณวิศวกรและเจ้าหน้าที่ศูนย์เครื่องมือวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยเทคโนโลยีสุรนารีทุกท่านที่ช่วยอำนวยความสะดวกทางด้านเครื่องมือที่ใช้ในงายวิจัย

สุดท้ายนี้ ผู้วิจัยขอกราบขอบพระคุณ ครู อาจารย์ ทุกท่านที่ให้ความรู้ทางด้านต่าง ๆ ตั้งแต่ในอดีตจนถึงปัจจุบัน และบุคคลที่สำคัญอย่างยิ่ง ผู้วิจัยขอกราบขอบพระคุณ บิดา มารดา รวมถึงครอบครัวทุก ๆ ท่านที่ให้ความรัก กำลังใจ การอบรมเลี้ยงดู และการดูแลส่งเสริมทางด้านการศึกษาอย่างดีมาโดยตลอดจนทำให้ผู้วิจัยประสบความสำเร็จในชีวิตเสมอมา

ธวิน อุดมกิจปัญญา

สารบัญ

หน้า

สารบัญ (ต่อ)

หน้า

สารบัญ (ต่อ)

หน้า

สารบัญ (ต่อ)

หน้า

สารบัญ (ต่อ)

หน้า

สารบัญตาราง

ตารางที่ **หน้า**

สารบัญตาราง (ต่อ)

ตารางที่ **หน้า**

สารบัญรูป

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

รูปที่ **หน้า**

สารบัญรูป (ต่อ)

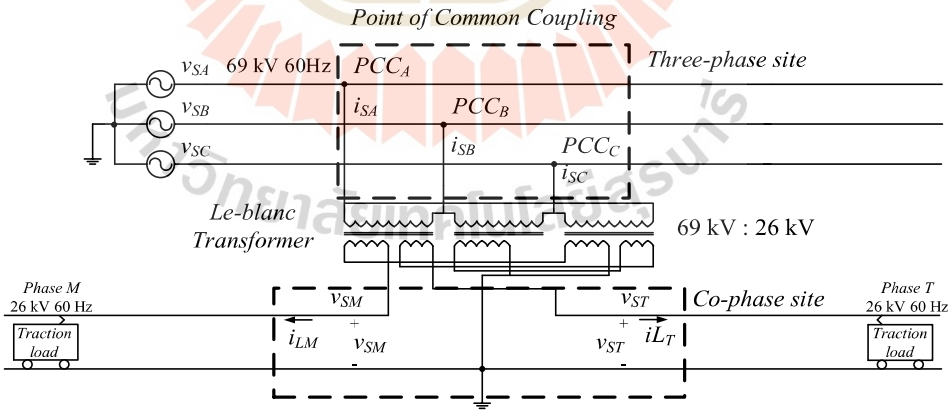
รูปที่ **หน้า**

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

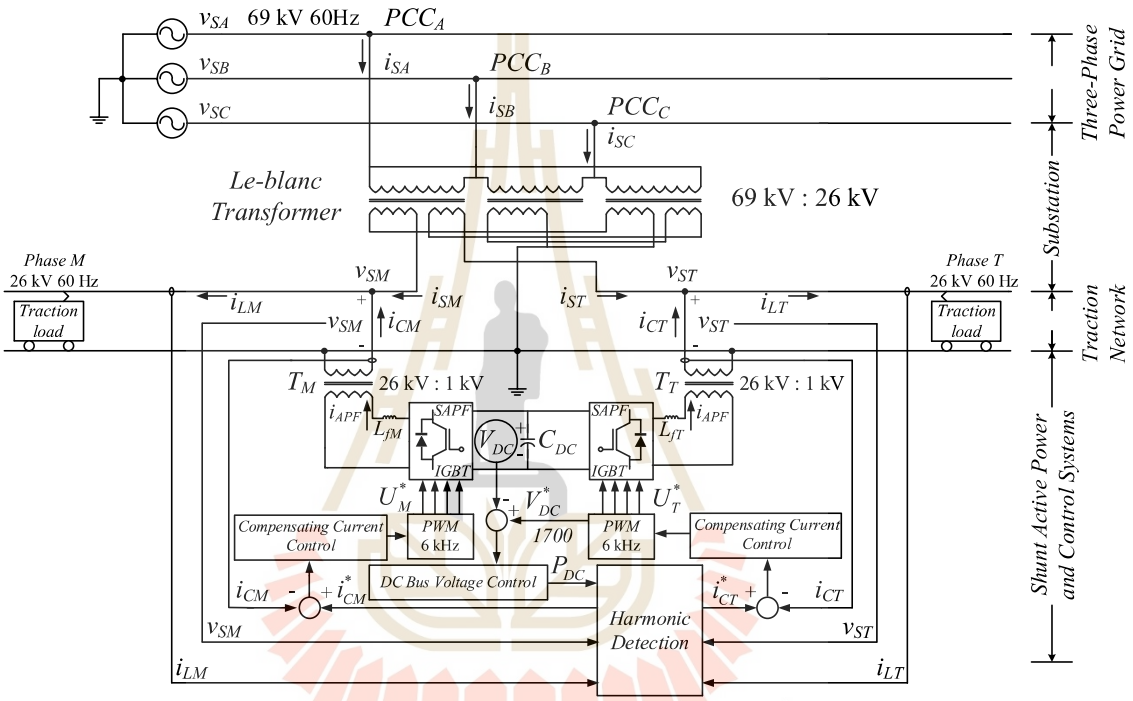
ปัจจุบันทั้งในประเทศไทยและต่างประเทศมีการใช้งานระบบรางไฟฟ้าอย่างแพร่หลายไม่ว่าจะเป็นประเภทความเร็วปานกลาง (Medium-Speed Rail : MSR) หรือประเภทความเร็วสูง (High-Speed Rail : HSR) ทั้งเพื่อการขนส่งสินค้าและการขนส่งมวลชน เนื่องจากเป็นระบบขนส่งที่มีประสิทธิภาพและความปลอดภัยสูงเมื่อเทียบกับการขนส่งประเภทอื่น ๆ ระบบรางไฟฟ้าสามารถแบ่งได้ 2 ประเภทหลัก คือ ระบบรางไฟฟ้ากระแสตรง (DC electric railway systems) และระบบรางไฟฟ้ากระแสสลับ (AC electric railway systems) โดยในระบบรางไฟฟ้ากระแสสลับจะแบ่งย่อยเป็นประเภทระบบหนึ่งเฟส (single-phase power supply systems) และระบบสองเฟส หรือที่เรียกว่าระบบเฟสร่วม (co-phase power supply systems) (Z. Shu and et al ., 2011) ในส่วนของระบบส่งจ่ายกำลังไฟฟ้าให้กับรถไฟฟ้าสามารถแบ่งออกได้เป็น 3 รูปแบบ ได้แก่ ระบบสายส่งเหนือศีรษะ (overhead catenary) ระบบรางที่สาม (third rail) และระบบรางที่สี่ (fourth rail) โดยในงานวิจัยวิทยานิพนธ์นี้จะพิจารณาระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่มีการส่งจ่ายกำลังไฟฟ้าด้วยระบบสายส่งเหนือศีรษะเนื่องจากมีสัดส่วนในการใช้งานเป็นจำนวนมาก ในการขับเคลื่อนรถไฟฟ้าจำเป็นจะต้องมีการส่งจ่ายกำลังไฟฟ้าให้กับระบบรางเพื่อจ่ายให้กับโหลดที่สำคัญ ได้แก่ มอเตอร์ขับเคลื่อนรถไฟฟ้า วงจรแปลงผันกำลังไฟฟ้า ชุดควบคุมความเร็วมอเตอร์เพื่อควบคุมความเร็วของรถไฟ นอกจากนี้ยังมีโหลดเสริมสำหรับอำนวยความสะดวกประเภทอื่น ๆ ที่ใช้ภายในรถไฟฟ้า ได้แก่ อุปกรณ์แสงสว่าง และเครื่องปรับอากาศ เป็นต้น ซึ่งโหลดทั้งหมดที่กล่าวมามีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้น (non-linear load) ส่งผลทำให้เกิดฮาร์มอนิกขึ้นในระบบรางไฟฟ้า และก่อให้เกิดผลเสียต่าง ๆ ตามมา ได้แก่ การเกิดสัญญาณรบกวนในระบบการสื่อสาร ระบบอาณัติสัญญาณ และวงจรอิเล็กทรอนิกส์ต่าง ๆ การเกิดกำลังสูญเสียที่สายส่ง ความสามารถในการจ่ายกำลังไฟฟ้าของหม้อแปลงไฟฟ้ามีค่าลดลง (A. Luo and et al., 2011) ทำให้เกิดการทำงานผิดพลาดของอุปกรณ์ป้องกันและรีเลย์ (Z. He, Z. Zheng and H. Hu., 2016) ตัวเก็บประจุและอุปกรณ์แสงสว่างมีอายุการใช้งานสั้นลง เกิดกำลังสูญเสียและความร้อนขึ้นที่มอเตอร์ เกิดกำลังสูญเสียและความร้อนที่หม้อแปลงไฟฟ้า นอกจากนี้ยังส่งผลเสียถึงคุณภาพกำลังไฟฟ้าในภาพรวมอีกด้วย

จากผลเสียทั้งหมดที่กล่าวมาทำให้การกำจัดฮาร์มอนิกที่เกิดขึ้นในระบบรางไฟฟ้าเป็นเรื่องที่สำคัญอย่างมาก ในปัจจุบันมีวิธีการกำจัดฮาร์มอนิกที่นิยมใช้อยู่ 3 วิธี คือ การใช้วงจรกรองกำลังพาสซีฟ (passive power filter) (H. Hu, Z. He and S. Gao., 2015) การใช้วงจรกรองกำลังแอกทีฟ (active power filter) (L. Wu and W. Mingli., 2017) และการใช้วงจรกรองกำลังแบบไฮบริดจ์ (hybrid power filter) (S. Senini and P. J. Wolfs., 2000) ซึ่งในแต่ละวิธีจะมีข้อดีข้อเสียที่แตกต่างกันไป โดยในงานวิจัยวิทยานิพนธ์นี้จะมุ่งเน้นการกำจัดกระแสฮาร์มอนิกโดยใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) เนื่องจากวิธีดังกล่าวสามารถให้ประสิทธิผลในการกำจัดกระแสฮาร์มอนิกที่ดี มีความยืดหยุ่นในการทำงานเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบ และไม่ประสบปัญหาเรโซแนนซ์ (M. Izhar and et al., 2004) การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับด้วยวงจรกรองกำลังแอกทีฟแบบขนานสามารถเลือกจุดพิจารณาในการกำจัดฮาร์มอนิกได้ 2 ตำแหน่ง คือ ที่ระบบไฟฟ้ากำลังสามเฟส (three-phase side) ที่ฝั่งแรงสูงของหม้อแปลงระบบรางไฟฟ้า (traction transformer) ซึ่งเป็นตำแหน่งจุดต่อร่วม (Point of Common Coupling : PCC) และระบบไฟฟ้ากำลังสองเฟสที่ฝั่งแรงต่ำของหม้อแปลงซึ่งเป็นระบบเฟสร่วม (co-phase side) ดังแสดงในรูปที่ 1.1 โดยในงานวิจัยวิทยานิพนธ์นี้เลือกพิจารณากำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสฝั่งแรงต่ำของหม้อแปลงเนื่องจากการกำจัดฮาร์มอนิกที่ฝั่งแรงต่ำจะส่งผลให้สามารถกำจัดฮาร์มอนิกที่ฝั่งแรงสูงได้ด้วยและสามารถลดการเกิดกำลังสูญเสียที่หม้อแปลงเลอบลองค์ นอกจากนี้อุปกรณ์ที่เป็นส่วนประกอบของวงจรกรองกำลังแอกทีฟแบบขนานจะมีขนาดพิกัดที่น้อยกว่าเมื่อเปรียบเทียบกับการพิจารณากำจัดฮาร์มอนิกที่ฝั่งแรงสูงซึ่งเป็นการลดต้นทุนค่าอุปกรณ์ได้ (ฐานันดร์ ตรงใจ, 2564)



รูปที่ 1.1 จุดพิจารณาในการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับด้วยวงจรกรองกำลังแอกทีฟแบบขนาน สามารถแสดงได้ดังรูปที่ 1.2 ซึ่งประกอบด้วย 5 ส่วนที่สำคัญได้แก่ ระบบส่งจ่ายกำลังไฟฟ้าของระบบรางไฟฟ้า การตรวจจับฮาร์มอนิก (harmonic detection) วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) ระบบควบคุมกระแสชดเชย (compensating current control) และระบบควบคุมแรงดันบัสไฟตรง (DC bus voltage control) โดยรายละเอียดของแต่ละส่วนสามารถอธิบายรายละเอียดได้ดังนี้



รูปที่ 1.2 การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

ส่วนที่ 1 ระบบส่งจ่ายกำลังไฟฟ้าของระบบรางไฟฟ้า ในงานวิจัยวิทยานิพนธ์นี้จะเลือกพิจารณาระบบส่งจ่ายกำลังไฟฟ้าของระบบรางไฟฟ้าของประเทศไต้หวัน (S-R. Huang and B-N. Chen., 2002) ซึ่งประกอบด้วยกริดส่งจ่ายกำลังไฟฟ้าสามเฟสจากผู้ผลิต (transportation system) พิกัดแรงดันไฟฟ้า 69 kV 60 Hz เชื่อมต่อกับหม้อแปลงไฟฟ้าแบบเลอบลองค์ (Le-blanc transformer) เพื่อแปลงจากระบบส่งจ่ายกำลังไฟฟ้าสามเฟสเป็นระบบส่งจ่ายกำลังไฟฟ้าแบบเฟสร่วม (เฟส M และ T) และลดระดับแรงดันให้อยู่ในช่วง 26 kV 60 Hz สำหรับส่งจ่ายให้กับโหลดรถไฟฟ้า (traction load) ผ่านสถานีของระบบรางไฟฟ้า ซึ่งการใช้หม้อแปลงไฟฟ้าแบบเลอบลองค์จะช่วยลดต้นทุนเนื่องจากหม้อแปลงไฟฟ้าดังกล่าวมีราคาถูกเมื่อเปรียบเทียบกับหม้อแปลง

ชนิดอื่น ๆ ที่มีการใช้งานในระบบรางไฟฟ้า (Ch.-P. Huang and et al., 2006) และยังสามารถลดปัญหาเฟสไม่สมดุลที่แหล่งจ่ายฝั่งปฐมภูมิของหม้อแปลงได้อีกด้วย (T.-H. Chen., 1994)

ส่วนที่ 2 การตรวจจับฮาร์มอนิก เป็นส่วนที่ใช้คำนวณหาค่ากระแสอ้างอิงสำหรับการชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งปัจจุบันการตรวจจับฮาร์มอนิกมีอยู่หลายวิธี เช่น วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (Instantaneous reactive power theory : PQ) (Akagi H. and et al., 1984) วิธีกรอบอ้างอิงซิงโครนัส (Synchronous Reference Frame : SRF) (Takeda M. and et al., 1988) วิธีการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (Sliding Window Fourier Analysis : SWFA) (M. El-Habrouk and M. K. Darwish, 2001) วิธีการตรวจจับซิงโครนัส (Synchronous Detection : SD) (V. Khadkikar, M.Singh, A. Chandra and B. Singh, 2010) และวิธีโครงข่ายประสาทเทียม (Neuron Network : NN) (M. Cirrincione and et al.,2009) เป็นต้น โดยแต่ละวิธีจะมีข้อดีและข้อเสียที่แตกต่างกันขึ้นอยู่กับวัตถุประสงค์ที่นำไปใช้ โดยงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งหรือวิธี PQ เนื่องจากวิธีดังกล่าวมีขั้นตอนการคำนวณที่ไม่ซับซ้อน มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดี และสามารถเลือกรูปแบบการชดเชยได้หลากหลาย เช่น การชดเชยฮาร์มอนิก การชดเชยค่ากำลังแอกทีฟ (active power : P) และการชดเชยค่ากำลังรีแอกทีฟ (reactive power : Q) เพื่อปรับปรุงค่าตัวประกอบกำลัง (power factor : pf) นอกจากนี้ยังสามารถนำมาประยุกต์ใช้กับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมเพื่อลดความซับซ้อนในการคำนวณตรวจจับฮาร์มอนิกได้อีกด้วย

ส่วนที่ 3 วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) ที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน (Voltage Source Inverter : VSI) (C.-Y Hsu and H.-Y Wu., 1995) ซึ่งมีหน้าที่ในการฉีดกระแสชดเชยเพื่อกำจัดฮาร์มอนิกในระบบรางไฟฟ้า โดยวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันมีข้อดี คือ ให้ประสิทธิผลในการกำจัดฮาร์มอนิกที่ดี มีการควบคุมที่ง่ายไม่ซับซ้อน มีความยืดหยุ่นในการทำงานเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบ และมีราคาต้นทุนที่ต่ำกว่าเมื่อเปรียบเทียบกับวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส (A. Zouidi and et al., 2006)

ส่วนที่ 4 ระบบควบคุมกระแสชดเชย (compensating current control) ทำหน้าที่ควบคุมการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานให้มีลักษณะคล้อยตามกระแสอ้างอิงที่ได้จากการคำนวณตรวจจับฮาร์มอนิก โดยงานวิจัยวิทยานิพนธ์นี้จะนำเสนอวิธีการออกแบบ และการประยุกต์ใช้ตัวควบคุมฟัซซีลอจิก (fuzzy logic controller) ร่วมกับเทคนิคการสวิตช์แบบพีดับเบิลยูเอ็ม (Pulse Width Modulation : PWM) (S. Fukuda and T. Yoda, 2001) ในการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน เนื่องจากตัวควบคุมดังกล่าวสามารถให้สมรรถนะในการควบคุมที่ดี มีความเหมาะสมในการใช้งานในระบบที่มีความคลุมเครือ มีหลายอินพุต และในการออกแบบไม่จำเป็นต้องอาศัยแบบจำลองทางคณิตศาสตร์ของระบบ ซึ่งมีความเหมาะสมกับการนำมาใช้ในควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

ส่วนที่ 5 ระบบควบคุมแรงดันบัสไฟตรง (DC bus voltage control) ทำหน้าที่ในการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานให้มีค่าเท่ากับแรงดันอ้างอิงที่ได้ออกแบบไว้ โดยในงานวิจัยวิทยานิพนธ์นี้เลือกใช้ตัวควบคุมแบบพีไอ (PI controller) (H.-L. Jou., 1994) ในการควบคุมแรงดันบัสไฟตรงเนื่องจากตัวควบคุมดังกล่าวมีการออกแบบที่เรียบง่าย ไม่ซับซ้อน และมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่มีค่าคงที่ได้ดีเพียงพอ

1.2 วัตถุประสงค์ของงานวิจัยวิทยานิพนธ์

1.2.1 เพื่อศึกษาองค์ความรู้เกี่ยวกับการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

1.2.2 เพื่อศึกษาและพัฒนาการตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.2.3 เพื่อศึกษาและออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.2.4 เพื่อศึกษาและออกแบบระบบควบคุมกระแสชดเชยและระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.2.5 เพื่อศึกษาและคิดค้นวิธีการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.2.6 เพื่อศึกษาและสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป (hardware in the loop)

1.2.7 เพื่อสร้างฮาร์ดแวร์ระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับการทดสอบสมรรถนะการกำจัดฮาร์มอนิกในทางปฏิบัติ

1.3 ข้อตกลงเบื้องต้น

1.3.1 ระบบรางไฟฟ้าอ้างอิงที่ใช้พิจารณากำจัดฮาร์มอนิกเป็นระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมของประเทศไต้หวัน (Sy-Ruen H. and Bing-Nan C., 2002) ซึ่งมีพิกัดแรงดันไฟฟ้า 26 kV 60 Hz

1.3.2 โหลดรถไฟฟ้าในระบบรางไฟฟ้าที่พิจารณากำจัดฮาร์มอนิกจะแทนด้วยแหล่งจ่ายกระแสในอุดมคติซึ่งประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้าของประเทศไต้หวัน (Sy-Ruen H. and Bing-Nan C., 2002)

1.3.3 การจำลองสถานการณ์ใช้โปรแกรม Simulink ใน MATLAB

1.3.4 การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป (hardware in the loop) จะใช้โปรแกรม Simulink ร่วมกับบอร์ด DSP รุ่น TMS320C2000™

1.3.5 โครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน

1.3.6 การทดสอบในทางปฏิบัติจะกำหนดให้ระบบรางไฟฟ้ากระแสสลับแทนด้วยแหล่งจ่ายไฟฟ้าสามเฟสที่เชื่อมต่อกับหม้อแปลงเลอบลองค์ และโหลดของระบบรางไฟฟ้าจะแทนด้วยวงจรเรียงกระแส (rectifier circuit) ที่มีโหลดความต้านทาน (resistor) อนุกรมกับตัวเหนี่ยวนำ (inductor)

1.3.7 การวัดประสิทธิผลการกำจัดฮาร์มอนิกจะใช้ค่า %THD เป็นตัวชี้วัด ซึ่งต้องมีค่าลดลงภายหลังการชดเชย

1.4 ขอบเขตงานวิจัย

1.4.1 งานวิจัยวิทยานิพนธ์นี้พิจารณากำจัดกระแสฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมเท่านั้น

1.4.2 งานวิจัยวิทยานิพนธ์นี้จะใช้โหลดค่าเฉลี่ยที่ได้จากการตรวจวัดฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้าของประเทศไต้หวัน (Sy-Ruen H. and Bing-Nan C., 2002) โดยกำหนดให้ทั้งสองเฟส (เฟส M และ T) มีปริมาณฮาร์มอนิกที่เท่ากัน

1.4.3 งานวิจัยวิทยานิพนธ์นี้จะพิจารณาการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสซึ่งเป็นระบบเฟสร่วมฝั่งแรงต่ำของหม้อแปลงระบบรางไฟฟ้า

1.4.4 ในการทดสอบสมรรถนะการตรวจจับฮาร์มอนิกด้วยวิธี PQ แรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) จะพิจารณาทั้งในกรณีแรงดันไฟฟ้าที่แหล่งจ่ายเป็นรูปคลื่นไซน์บริสุทธิ์และกรณีที่แรงดันไฟฟ้าที่แหล่งจ่ายมีฮาร์มอนิกปะปน

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1.5.1 ได้องค์ความรู้เกี่ยวกับการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

1.5.2 ได้วิธีการตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.5.3 สามารถออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานที่เหมาะสมกับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.5.4 ได้ระบบควบคุมกระแสชดเชยและระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.5.5 ได้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

1.5.6 ได้ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป (hardware in the loop)

1.5.7 ได้ฮาร์ดแวร์สำหรับทดสอบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับการทดสอบสมรรถนะการกำจัดฮาร์มอนิกในทางปฏิบัติ

1.5.8 ได้ตีพิมพ์บทความวิจัยสำหรับเผยแพร่ในระดับชาติและนานาชาติ

1.6 การจัดรูปเล่มรายงาน

วิจัยวิทยานิพนธ์ฉบับนี้ประกอบด้วย 9 บท โดยมีการนำเสนอเนื้อหาในแต่ละบทดังต่อไปนี้

บทที่ 1 บทนำ กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ ข้อตกลงเบื้องต้น ขอบเขตการวิจัยรวมถึงประโยชน์ที่คาดว่าจะได้รับของงานวิจัยวิทยานิพนธ์

บทที่ 2 กล่าวถึงปริทัศน์วรรณกรรม และงานวิจัยที่เกี่ยวข้องกับระบบรางไฟฟ้ากระแสสลับและการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

บทที่ 3 นำเสนอเกี่ยวกับการประยุกต์ใช้การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งหรือวิธี PQ ให้สามารถคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมได้พร้อมกันทั้งสองเฟส (เฟส M และ T) การตรวจจับฮาร์มอนิกด้วยวิธีพีคิวเอฟ (PQF) และการนำวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (Positive Sequence Voltage Detection : PSVD) มาใช้งานร่วมกับการคำนวณตรวจจับฮาร์มอนิกในกรณีที่แรงดันไฟฟ้าที่แหล่งจ่ายมีฮาร์มอนิกปะปน รวมถึงนำเสนอการทดสอบสมรรถนะการตรวจจับฮาร์มอนิกทั้งในกรณีที่แหล่งจ่ายเป็นรูปคลื่นไซน์บริสุทธิ์ และกรณีที่แรงดันไฟฟ้าที่แหล่งจ่ายมีฮาร์มอนิกปะปนด้วยโปรแกรม Simulink/MATLAB

บทที่ 4 นำเสนอเกี่ยวกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างแบบตัวเก็บประจุร่วม การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบค่าพารามิเตอร์ของระบบควบคุมกระแสชดเชยและระบบควบคุมแรงดันบัสไฟตรงที่ใช้ตัวควบคุมพีไอรวมไปถึงนำเสนอการทดสอบสมรรถนะการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้นำเสนอการออกแบบโดยการจำลองสถานการณ์ด้วยโปรแกรม Simulink/MATLAB

บทที่ 5 นำเสนอพื้นฐานทฤษฎีเกี่ยวกับฟัซซีลอจิกสำหรับนำมาประยุกต์ใช้เป็นตัวควบคุมกระแสชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนาน โดยจะนำเสนอความรู้พื้นฐานเกี่ยวกับฟัซซีลอจิกประกอบไปด้วย ฟัซซีเซต (fuzzy set) การดำเนินการทางฟัซซีเซต (fuzzy set operations) รูปร่างฟังก์ชันสมาชิก (fuzzy shape) ค่าเชิงภาษา (linguistic value) และตัวแปรเชิงภาษา (Linguistic Variable) กฎฟัซซี (fuzzy rules) และในส่วนสุดท้ายจะนำเสนอเกี่ยวกับการอนุมานฟัซซี (fuzzy inference)

บทที่ 6 นำเสนอเกี่ยวกับการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกซึ่งประกอบไปด้วย การออกแบบค่าเชิงภาษาและตัวแปรเชิงภาษา การเปรียบเทียบการใช้รูปร่างฟังก์ชันสมาชิกได้แก่ รูปสามเหลี่ยม (triangular membership function : trimf) รูปสี่เหลี่ยมคางหมู (trapezoidal membership function : trapmf) รูปเกาส์เซียน (gaussian membership function : gussmf) และรูประฆังคว่ำ (generalized bell membership function : gbellmf) การออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชย การเปรียบเทียบวิธีการอนุมานฟัซซีทั้งวิธี Mamdani และวิธี Takagi-Sugeno การเปรียบเทียบการออกแบบเลือกใช้อินพุตฟัซซี 3 กรณี ได้แก่ กรณีพิจารณาเฉพาะค่าความผิดพลาด (error) กรณีพิจารณาค่าความผิดพลาดร่วมกับค่าอัตราการเปลี่ยนแปลงของค่าความผิดพลาด (error rate) และกรณีพิจารณาค่าความผิดพลาดร่วมกับค่าผลรวมของค่าความผิดพลาด (sum error) การออกแบบตำแหน่งของฟังก์ชันสมาชิกอินพุตและเอาต์พุต ในส่วนสุดท้ายจะนำเสนอการทดสอบสมรรถนะการควบคุมกระแสชดเชยโดยการจำลองสถานการณ์ด้วยโปรแกรม Simulink/MATLAB

บทที่ 7 นำเสนอเกี่ยวกับโครงสร้างและกระบวนการทำงานของการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป (hardware in the loop) สำหรับนำไปสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป รวมถึงผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยมีการพิจารณาโหลดของระบบรางไฟฟ้าทั้งในกรณีโหลดปกติ และโหลดมีการเปลี่ยนแปลง เพื่อเป็นการยืนยันสมรรถนะของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ออกแบบด้วยวิธีที่นำเสนอในบทที่ 6

บทที่ 8 นำเสนอเกี่ยวกับรายละเอียดโครงสร้างของระบบฮาร์ดแวร์สำหรับทดสอบการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าในห้องปฏิบัติการ ซึ่งประกอบไปด้วย 3 ส่วน ส่วนแรก คือ ระบบรางไฟฟ้าจำลองที่พิจารณา ส่วนที่ 2 คือ วงจรกรองกำลังแอกทีฟแบบขนาน และส่วนสุดท้าย คือ การตรวจจับฮาร์มอนิกและระบบควบคุม การออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกสำหรับระบบรางไฟฟ้าจำลองในห้องปฏิบัติการ การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าจำลองในห้องปฏิบัติการด้วยเทคนิคฮาร์ดแวร์ในลูป รวมไปถึงการทดสอบการกำจัดฮาร์มอนิกจริงในห้องปฏิบัติการ

บทที่ 9 สรุปและข้อเสนอแนะ

บทที่ 2
ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง

2.1 กล่าวนำ

งานวิจัยวิทยานิพนธ์นี้มุ่งเน้นการกำจัดกระแสฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก ซึ่งตั้งแต่อดีตจนถึงปัจจุบันได้มีผู้วิจัยพัฒนางานวิจัยมาอย่างต่อเนื่อง ในบทนี้จึงเป็นการนำเสนอการสำรวจปริทัศน์วรรณกรรมงานวิจัยที่เกี่ยวข้องกับการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน เพื่อศึกษาความเป็นมาของระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน รวมถึงค้นคว้าองค์ความรู้ที่เป็นประโยชน์ในการทำงานวิจัยวิทยานิพนธ์ โดยมีหัวข้อการนำเสนอดังนี้ งานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 2.2 งานวิจัยที่เกี่ยวข้องกับการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 2.3 งานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิกจะนำเสนอในหัวข้อที่ 2.4 งานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 2.5 และงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 2.6

2.2 งานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน

จากข้อมูลงานวิจัยที่เกี่ยวข้องกับวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) ตั้งแต่ในอดีต พบว่า โครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานมีอยู่ 2 รูปแบบ คือ วงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส (Current Source Inverter : CSI) และวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน (Voltage Source Inverter : VSI) โดยวงจรกรองกำลังแอกทีฟแบบขนานทั้ง 2 รูปแบบมีลักษณะโครงสร้าง รวมไปถึงมีคุณสมบัติในการใช้งานที่แตกต่างกัน ในหัวข้อนี้จึงนำเสนองานวิจัยที่เกี่ยวข้องกับการศึกษาโครงสร้างของวงจรกรองกำลังแอกทีฟแบบนานทั้ง 2 รูปแบบ ดังแสดงในตารางที่ 2.1 รวมไปถึงนำเสนอการสรุปเปรียบเทียบคุณสมบัติของวงจรกรองกำลังแอกทีฟแบบขนานทั้ง 2 รูปแบบดังตารางที่ 2.2

ตารางที่ 2.1 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
1999	L. Benchaita, S. Saadate, and A. Salem nia	นำเสนอเกี่ยวกับการเปรียบเทียบโครงสร้างและคุณสมบัติระหว่างวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแส และชนิดแหล่งจ่ายแรงดัน จากผลการเปรียบเทียบ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันมีการทำงานที่ยืดหยุ่นกว่าวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแส นอกจากนี้วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันยังใช้แหล่งสะสมพลังงานเป็นตัวเก็บประจุซึ่งมีขนาดเล็กและมีราคาที่ถูกกว่าตัวเหนี่ยวนำซึ่งเป็นแหล่งสะสมพลังงานของวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแส
2006	Abdelaziz Zouidi, Farhat Fnaiech, and Kamal AL-Haddad	นำเสนอเกี่ยวกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดัน และชนิดแหล่งจ่ายกระแสในระบบไฟฟ้ากำลังสามเฟส การวิเคราะห์วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันในระบบไฟฟ้ากำลังสามเฟส รวมถึงการเปรียบเทียบสมรรถนะในการทำงานของวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแสและชนิดแหล่งจ่ายแรงดัน จากผลการเปรียบเทียบ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันมีคุณสมบัติในเรื่องความไวในการตอบสนอง กำลังงานสูญเสีย ราคา และความยืดหยุ่นในการทำงานที่ดีกว่า

ตารางที่ 2.1 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2009	Diyun WU, Yanbo CHE, and K.W.E CHENG	นำเสนอเกี่ยวกับโครงสร้างและการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันสำหรับกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังสามเฟสแบบสี่สาย รวมถึงนำเสนอผลการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟดังกล่าว จากผลการจำลองสถานการณ์ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานที่ออกแบบด้วยวิธีการที่นำเสนอสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล
2012	J. G. Pinto, Portugal, Bruno Exposto, Vitor Monteiro, L. F. C. Monteiro, Carlos Couto, and L. Afonso	นำเสนอการเปรียบเทียบการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังสามเฟสระหว่างการใช้วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันและชนิดแหล่งจ่ายกระแส โดยในการทดสอบเปรียบเทียบจะแบ่งการทดสอบออกเป็น 3 กรณีตามชนิดโหลดของระบบไฟฟ้ากำลังสามเฟสที่ใช้ทดสอบ ได้แก่ โหลดตัวต้านทานอนุกรมกับตัวเหนี่ยวนำ โหลดวงจรเรียงกระแสเต็มคลื่นแบบบริดจ์ที่มีโหลดตัวต้านทานอนุกรมกับตัวเหนี่ยวนำ และโหลดวงจรเรียงกระแสเต็มคลื่นแบบบริดจ์ที่มีโหลดตัวต้านทานอนุกรมกับตัวเก็บประจุ ซึ่งผลการทดสอบทั้ง 3 กรณีโหลด พบว่า วงจรกรองกำลังแอกทีฟแบบขนานทั้ง 2 ชนิดมีสมรรถนะการกำจัดฮาร์มอนิกที่ดีใกล้เคียงกัน
2017	Mohamed J. M. A. Rasul, H.V.Khang, and Mohan Kolhe	นำเสนอระบบกำจัดฮาร์มอนิกที่กริดส่งจ่ายกำลังไฟฟ้าของเซลล์แสงอาทิตย์ด้วยวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดัน รวมถึงนำเสนอผลการกำจัดฮาร์มอนิกที่กริดส่งจ่ายกำลังไฟฟ้าของเซลล์แสงอาทิตย์ ผลการจำลองสถานการณ์ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานที่ได้นำเสนอสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล

ตารางที่ 2.1 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2021	T. Trongjai, T. Narongrit, and K-L. Areerak	นำเสนอการเปรียบเทียบระหว่างการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสและระบบไฟฟ้ากำลังสามเฟสด้วยวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม จากผลการจำลองสถานการณ์ พบว่า การกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟสมีประสิทธิผลในการกำจัดฮาร์มอนิกที่ดีแต่จะกำจัดฮาร์มอนิกเฉพาะที่ระบบไฟฟ้ากำลังสามเฟสเท่านั้น ส่วนการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสมีประสิทธิผลการกำจัดฮาร์มอนิกที่ดีเช่นกันแต่สามารถกำจัดฮาร์มอนิกได้ทั้งที่ระบบไฟฟ้ากำลังสองเฟสและระบบไฟฟ้ากำลังสามเฟส โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014.
2021	S. Choudhury, D. P. Acharya and N. Nayak	นำเสนอเกี่ยวกับโครงสร้างและการเปรียบเทียบคุณสมบัติของวงจรกรองกำลังแอกทีฟชนิดแหล่งจ่ายแรงดัน และชนิดแหล่งจ่ายกระแส นอกจากนี้ยังนำเสนอเกี่ยวกับข้อดี ข้อเสีย และรูปแบบการนำไปใช้งานของวงจรกรองกำลังแอกทีฟ ประกอบไปด้วยวงจรกรองกำลังแอกทีฟแบบขนาน วงจรกรองกำลังแอกทีฟแบบอนุกรม วงจรกรองกำลังแบบไฮบริดจ์ และวงจรปรับปรุงคุณภาพกำลังไฟฟ้ารวม (UPQC) รวมถึงสรุปข้อเสียและปัญหาต่าง ๆ ที่เกิดขึ้นในการใช้งานวงจรกรองกำลังแอกทีฟ แนวทางแก้ปัญหา และการพัฒนาในอนาคต

ตารางที่ 2.1 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2021	N. Keerthi, A. Pandian and R. Dhanasekaran	นำเสนอเกี่ยวการจำแนกประเภทของวงจรกรองกำลังแอกทีฟ โครงสร้างของวงจรกรองกำลังแอกทีฟทั้งในระบบไฟฟ้ากำลังหนึ่งเฟส และระบบไฟฟ้ากำลังสามเฟสรูปแบบต่าง ๆ รวมไปถึงการเปรียบเทียบคุณสมบัติวงจรกรองกำลังแอกทีฟ ซึ่งมีการนำเสนอเนื้อหาของวงจรกรองกำลังแอกทีฟแบบขนานทั้งชนิดแหล่งจ่ายกระแส และชนิดแหล่งจ่ายแรงดัน
2023	F. Zaro	นำเสนอเกี่ยวกับการปรับปรุงคุณภาพกำลังไฟฟ้าของกริดส่งจ่ายกำลังไฟฟ้าสามเฟส (11 kV, 50 Hz) ด้วยวงจรกรองกำลังแอกทีฟแบบขนาน โดยเลือกใช้วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดัน เนื่องจากวงจรดังกล่าวสามารถใช้งานได้ดีในระบบที่มีกำลังไฟฟ้าสูง ไม่จำเป็นต้องมีการป้องกันแรงดันเกิน รวมถึงมีกำลังสูญเสียที่น้อยเมื่อเปรียบเทียบกับวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแส จากผลการทดสอบพบว่า วงจรกรองกำลังแอกทีฟแบบขนานสามารถช่วยลดค่า %THD ของกระแสที่แหล่งจ่ายรวมถึงช่วยปรับปรุงค่าตัวประกอบกำลังให้ดียิ่งขึ้น

ตารางที่ 2.2 การเปรียบเทียบคุณสมบัติวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแส และชนิดแหล่งจ่ายแรงดัน

คุณสมบัติ	ชนิดของวงจรกรองกำลังแอกทีฟแบบขนาน	
	ชนิดแหล่งจ่ายกระแส (CSI)	ชนิดแหล่งจ่ายแรงดัน (VSI)
1. ระบบไฟฟ้ากำลัง	1 เฟส, 3 เฟส	1 เฟส, 3 เฟส
2. หลักการทำงาน	ฉีดกระแสชดเชยเข้าจุดต่อร่วม (Point of Common Coupling : PCC) ของระบบไฟฟ้ากำลัง	จ่ายแรงดันผ่านตัวเหนี่ยวนำเพื่อสร้างกระแสชดเชยฉีดเข้าจุดต่อร่วม (Point of Common Coupling : PCC) ของระบบไฟฟ้ากำลัง
3. อุปกรณ์ที่ใช้งาน	1 เฟส: 4 สวิตช์ / 4 ไดโอด 3 เฟส: 6 สวิตช์ / 6 ไดโอด	1 เฟส: 4 สวิตช์ / 4 ไดโอด 3 เฟส: 6 สวิตช์ / 6 ไดโอด
4. แหล่งสะสมพลังงาน	ตัวเหนี่ยวนำ	ตัวเก็บประจุ
5. ความเร็วในการตอบสนอง	ปานกลาง	เร็ว
6. ความซับซ้อนในการควบคุม	ซับซ้อนมาก	ซับซ้อนน้อย
7. กำลังสูญเสีย	มาก	น้อย
8. ราคาต้นทุน	สูง	ปานกลาง

จากผลการเปรียบเทียบคุณสมบัติวงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายกระแสและชนิดแหล่งจ่ายแรงดันดังตารางที่ 2.2 งานวิจัยวิทยานิพนธ์นี้จะเลือกใช้วงจรกรองกำลังแอกทีฟแบบขนานชนิดแหล่งจ่ายแรงดันเนื่องจากมีความยืดหยุ่นต่อการใช้งาน มีความไวในการตอบสนองที่ดี มีความซับซ้อนในการควบคุมที่น้อยกว่า และมีราคาต้นทุนที่ต่ำกว่า นอกจากนี้ยังมีความเหมาะสมในการใช้งานกับระบบไฟฟ้ากำลังหนึ่งเฟสซึ่งสอดคล้องกับระบบรางไฟฟ้าที่พิจารณาซึ่งเป็นระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่มีลักษณะเป็นระบบไฟฟ้ากำลังหนึ่งเฟส 2 ฝั่งเชื่อมต่อกันผ่านหม้อแปลงเลอบลองค์ (le-blanc transformer)

2.3 งานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน

วงจรกรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันมีค่าพารามิเตอร์ของวงจรที่จำเป็นต้องมีการออกแบบประกอบไปด้วย ค่าตัวเหนี่ยวนำ (L_f) ค่าตัวเก็บประจุ (C_{DC}) และค่าแรงดันบัสไฟตรง (V_{DC}) โดยค่าพารามิเตอร์ดังกล่าวทั้งหมดจำเป็นจะต้องมีค่าที่เหมาะสมกับระบบที่พิจารณากำจัดฮาร์มอนิก เนื่องจากการใช้ค่าพารามิเตอร์ที่ไม่เหมาะสมจะส่งผลเสียถึงสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนาน ในหัวข้อนี้จึง

นำเสนอผลงานวิจัยที่เกี่ยวข้องกับวิธีการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานดังแสดงในตารางที่ 2.3

ตารางที่ 2.3 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
1997	D.M.E.Ingram, S.D. Round	นำเสนอการออกแบบวงจรกรองกำลังแอกทีฟที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอรีซีส โดยอาศัยค่าความชันของกระแสชดเชยในการออกแบบขอบเขตสูงสุดของค่าตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟ จากนั้นนำค่าตัวเหนี่ยวนำที่ออกแบบร่วมกับแรงดันบัสไฟตรง และค่าความถี่สวิตช์ในการคำนวณค่าแถบฮีสเตอรีซีส
1998	T. Thomas, K. Haddad, G. Joos, and A. Jaafari	นำเสนอการออกแบบค่าตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน รวมถึงขอบเขตของค่าแรงดันกระเพื่อมในระบบไฟฟ้ากำลังหนึ่งเฟส และระบบไฟฟ้ากำลังสามเฟสสมดุลและไม่สมดุล โดยในระบบไฟฟ้ากำลังหนึ่งเฟสควรมีค่าไม่เกิน 2% ของค่าแรงดันบัสไฟตรง
2010	T. Narongrit, K-L. Areerak, and K-N. Areerak	นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอรีซีสด้วยวิธีเจเนติกอัลกอริทึม (Genetic Algorithm : GA) ซึ่งเป็นวิธีทางปัญญาประดิษฐ์ ประกอบไปด้วย ค่าตัวเหนี่ยวนำ ค่าแรงดันบัสไฟตรง และค่าแถบฮีสเตอรีซีส โดยวิธีดังกล่าวอาศัยวิธีเชิงพันธุกรรมในการหาค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมกระแสชดเชยที่เหมาะสม ผลจากการทดสอบ พบว่า ค่าพารามิเตอร์ที่ออกแบบด้วยวิธี GA สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล ส่งผลให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยลดลงอยู่ภายใต้มาตราฐาน IEEE Std. 519-1992.

ตารางที่ 2.3 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2018	A.H. Budhrani, K.J. Bhayani, A.R. Pathak	ส่วนหนึ่งของงานวิจัยนำเสนอการออกแบบค่าตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนานทั้งหมด 4 วิธี และการออกแบบตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนานทั้งหมด 4 วิธี โดยแต่ละวิธีการออกแบบจะพิจารณาจากค่าพารามิเตอร์อื่น ๆ ในระบบที่พิจารณาที่แตกต่างกัน เช่น ค่ากำลังรีแอกทีฟที่โหลด ค่าพลังงานสูงสุดของตัวเก็บประจุ ค่ากระแสพลิ้ว ค่าแรงดันบัสไฟตรง และค่าความถี่สวิตช์ เป็นต้น
2020	T. Trongjai, T. Narongrit, and K-L. Areerak	นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมสำหรับกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม ซึ่งประกอบด้วย ค่าตัวเหนี่ยวนำจะออกแบบโดยใช้วิธีของ D. M. E. Ingram and S. D. Round ค่าตัวเก็บประจุ และค่าแรงดันบัสไฟตรงจะออกแบบโดยใช้วิธีของ T. Thomas และ การออกแบบระบบควบคุมจะออกแบบร่วมกับตัวควบคุมพีไอ ผลจากการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป พบว่า ค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟและระบบควบคุมมีความเหมาะสม ส่งผลให้วงจรกรองกำลังแอกทีฟร่วมกับระบบควบคุมสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล และมีค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014.

ตารางที่ 2.3 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2021	S. Waosungnern T. Narongrit, and K-L. Areerak	นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส โดยการออกแบบค่าตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนานจะออกแบบโดยใช้วิธีของ D. M. E. Ingram and S. D. Round สำหรับตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนานรวมถึงค่าแรงดันบัสไฟตรงจะออกแบบด้วยวิธีของ T. Thomas โดยผลของการจำลองสถานการณ์การกำจัดฮาร์มอนิก พบว่า วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล และมีค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014.
2023	A. Umadevi, L. Lakshminarasimman, and A. Sakthivel	นำเสนอการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานเพื่อกำจัดอินเตอร์ฮาร์มอนิก (interharmonic) ที่เกิดขึ้นในระบบผลิตไฟฟ้าด้วยเซลล์แสงอาทิตย์ โดยส่วนหนึ่งของงานวิจัยนำเสนอการออกแบบค่าตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนานโดยอาศัยการพิจารณาทฤษฎีการไหลของกำลังขณะหนึ่ง

จากการศึกษาค้นคว้างานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานดังแสดงในตารางที่ 2.3 พบว่า การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานเป็นการออกแบบโดยอาศัยการคำนวณจากค่าพารามิเตอร์ของระบบที่พิจารณา เช่น วิธีของ D.M.E. Ingram and S.D. Round และวิธีของ T. Thomas นอกจากนี้ยังมีการออกแบบที่อาศัยการนำวิธีทางปัญญาประดิษฐ์มาใช้ในการค้นหาค่าพารามิเตอร์ที่เหมาะสมกับระบบที่พิจารณาด้วยเช่นกัน โดยในงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้วิธีการออกแบบค่า L_f ด้วยวิธีของ D.M.E. Ingram and S.D. Round สำหรับค่า C_{DC} และ V_{DC} จะเลือกออกแบบด้วยวิธีของ T. Thomas เนื่องจากทั้งสามวิธีดังกล่าวมีขั้นตอนการคำนวณในการออกแบบที่ง่ายไม่ซับซ้อนและมีความยืดหยุ่นในการออกแบบ

2.4 งานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิกสำหรับใช้งานร่วมกับวงจรกรองกำลังแอกทีฟ

การคำนวณตรวจจับฮาร์มอนิกเป็นหนึ่งในกระบวนการที่สำคัญในระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน โดยมีหน้าที่ในการคำนวณตรวจจับกระแสฮาร์มอนิกเพื่อใช้เป็นกระแสอ้างอิงสำหรับการชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งความถูกต้องของการคำนวณตรวจจับจะส่งผลต่อสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานโดยตรง ในหัวข้อนี้จึงนำเสนอผลการสำรวจงานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธีต่าง ๆ ตั้งแต่ในอดีตจนถึงปัจจุบันดังแสดงในตารางที่ 2.4

ตารางที่ 2.4 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิก

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
1984	H. Akagi, Y. Kanazawa, and A. Nabae	นำเสนอการคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (instantaneous reactive power theory) หรือวิธี PQ สำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟเพื่อปรับปรุงค่าตัวประกอบกำลังในระบบไฟฟ้ากำลังสามเฟสแบบสมดุล
1988	Takeda, Ikeda, Teramoto, and Aritsuka	นำเสนอการคำนวณตรวจจับฮาร์มอนิกด้วยวิธีแกนหมุนดีคิว (DQ axis) หรือวิธี DQ สำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานเพื่อกำจัดกระแสฮาร์มอนิก ปรับปรุงค่าตัวประกอบกำลัง และชดเชยกระแสโหลดให้มีลักษณะสมดุล
2003	J. Barros and E. Perez	นำเสนอการคำนวณตรวจจับฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวิธีตัวกรองคาลมาน (kalman filter) หรือวิธี KF จากผลการจำลองสถานการณ์ พบว่า วิธีดังกล่าวช่วยเพิ่มสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกให้กับวงจรกรองกำลังแอกทีฟ นอกจากนี้ยังช่วยชดเชยค่าความคลาดเคลื่อนเฟสขององค์ประกอบฮาร์มอนิกอีกด้วย
2009	B. Han	นำเสนอเกี่ยวกับตัวควบคุมดิจิตอลที่พัฒนาขึ้นใหม่บนบอร์ด DSP รุ่น TMS320vc33 โดยใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธีการแปลงฟูริเยร์แบบเร็ว (fast fourier transform) หรือวิธี FFT ซึ่งมีการพิจารณาค่าความคลาดเคลื่อนของฮาร์มอนิกในแต่ละอันดับ จากผลการทดสอบการกำจัดฮาร์มอนิก พบว่า ตัวควบคุมดิจิตอลที่พัฒนาขึ้นร่วมกับวงจรกรองกำลังแอกทีฟสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล

ตารางที่ 2.4 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2010	P. Santiprapan, K-L. Areerak	นำเสนอเกี่ยวกับการพัฒนาสมรรถนะในการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธีกรอบอ้างอิงซิงโครนัส (synchronous reference frame) หรือวิธี SRF โดยพิจารณาระบบไฟฟ้ากำลังสามเฟส จากการจำลองสถานการณ์การกำจัดฮาร์มอนิก พบว่าการใช้วงจรกรองแบบความถี่ต่ำผ่าน (Low Pass Filter : LPF) ที่พิจารณา (อันดับ 3, ความถี่ตัดเท่ากับ 56 Hz) ให้ประสิทธิผลในการกำจัดฮาร์มอนิกที่ดีโดยที่กระแสที่แหล่งจ่ายภายหลังการชดเชยอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-1992.
2014	S.Tiyarachakun, K-L. Areerak, and K-N. Areerak	นำเสนอการคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งร่วมกับการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (instantaneous power theory with sliding window with fourier analysis) หรือวิธี PQF โดยพิจารณาในระบบไฟฟ้ากำลังสามเฟสสมดุลและสามเฟสไม่สมดุล จากผลการทดสอบ พบว่าวิธี PQF สามารถคำนวณตรวจจับฮาร์มอนิกได้ดีกว่าวิธี PQ ทั้งในระบบไฟฟ้ากำลังสามเฟสสมดุลและระบบไฟฟ้ากำลังสามเฟสไม่สมดุล
2016	Mouna Tail, Ahmed Essadki, and Tamou Nasser	นำเสนอการกำจัดฮาร์มอนิกในสภาวะโหลดไม่สมดุลด้วยวงจรกรองกำลังแอกทีฟแบบขนาน โดยเปรียบเทียบการคำนวณตรวจจับฮาร์มอนิกระหว่างวิธี PQ และวิธีการคำนวณตรวจจับซิงโครนัส (synchronous detection) หรือวิธี SD จากผลการจำลองสถานการณ์ เปรียบเทียบการกำจัดฮาร์มอนิก พบว่าที่สภาวะโหลดไม่สมดุลวิธี SD มีสมรรถนะการคำนวณตรวจจับฮาร์มอนิกที่ดีกว่าวิธี PQ

ตารางที่ 2.4 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2017	Anand Panchbhai, Nikunj Prajapati, and Shreya Parmar	นำเสนอการเปรียบเทียบการคำนวณตรวจจับฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงของวงจรกรองกำลังแอกทีฟแบบขนาน ระหว่างการใช้วิธี PQ และวิธี DQ จากผลการทดสอบ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ทั้ง 2 วิธีการคำนวณตรวจจับฮาร์มอนิกสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล นอกจากนี้ยังสามารถปรับปรุงค่าตัวประกอบกำลังรวมไปถึงการชดเชยกำลังรีแอกทีฟได้อีกด้วย โดยกรณีที่ใช้วิธี DQ จะให้ผลที่ดีกว่ากรณีที่ใช้วิธี PQ
2018	M. Padungsin, T. Narongrit, and K-L. Areerak	นำเสนอการเปรียบเทียบการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ วิธี SRF และวิธีการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (sliding window with fourier analysis) หรือวิธี SWFA โดยผลการจำลองสถานการณ์การคำนวณตรวจจับฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่มีโหลดตัวต้านทานอนุกรมกับตัวเหนี่ยวนำ ผลจากการจำลองสถานการณ์ พบว่า วิธี SWFA มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกดีที่สุด อย่างไรก็ตามวิธี PQ และวิธี SRF ก็ยังมีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดีเช่นกัน
2018	T. Narongrit, P. Santiprapan, and S. Janpong	นำเสนอการคำนวณตรววจับฮาร์มอนิกด้วยวิธี SD ร่วมกับการวิเคราะห์ฟูริเยร์วินโดว์เลื่อน หรือวิธี SDFA สำหรับระบบไฟฟ้ากำลังหนึ่งเฟสสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานโดยในการทดสอบการกำจัดฮาร์มอนิกจะแบ่งออกเป็น 2 กรณีโหลด คือ วงจรเรียงกระแสที่มีโหลดตัวต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และวงจรเรียงกระแสที่มีโหลดตัวต้านทานต่ออนุกรมกับตัวเหนี่ยวนำที่ขนานกับตัวต้านทานต่ออนุกรมกับตัวเก็บประจุ โดยผลจากการทดสอบ พบว่า วิธี SDFA มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดีกว่าวิธี SD

ตารางที่ 2.4 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2019	C. panpean, K-L. Areerak, K-N. Areerak, S. Udomsuk, and P. Santiprapan	นำเสนอการคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมกรณีที่แหล่งจ่ายแรงดันมีฮาร์มอนิกปะปนด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งร่วมกับวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (วิธี PQ และ PSVD) ผลจากการจำลองสถานการณ์ พบว่า เมื่อเกิดฮาร์มอนิกปะปนที่แหล่งจ่ายแรงดันวิธี PQ แบบดั้งเดิมจะเกิดการคำนวณตรวจจับฮาร์มอนิกที่ผิดพลาดแต่วิธี PQ และ PSVD ยังสามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างถูกต้อง ส่งผลให้วงจรกรองกำลังแอกทีฟสามารถกำจัดฮาร์มอนิก ได้อย่างมีประสิทธิผล และมีค่า %THD ภายหลังการชดเชยของกระแสที่แหล่งจ่ายมีค่าลดลงอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014.
2022	M. Jyothi Kumar and K. Varalakshmi	นำเสนอเกี่ยวกับการปรับปรุงคุณภาพกำลังไฟฟ้าด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังสามเฟส โดยพิจารณาใช้วงจรกรองกำลังแอกทีฟแบบขนานที่มีการควบคุมแรงดันบัสไฟตรงด้วยระบบเซลล์แสงอาทิตย์ (Photovoltaic : PV) ซึ่งมีการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิก พบว่า วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล โดยสามารถลดค่า %THD ของกระแสที่แหล่งจ่ายจาก 15.82% เหลือ 1.73%

จากการศึกษาค้นคว้างานวิจัยที่เกี่ยวข้องกับการคำนวณตรวจจับฮาร์มอนิกดังตารางที่ 2.4 พบว่า ปัจจุบันมีวิธีการคำนวณตรวจจับฮาร์มอนิกอยู่หลายวิธีที่นิยมใช้ ได้แก่ วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (PQ) วิธีกรอบอ้างอิงซิงโครนัส (SRF) วิธีตรวจจับซิงโครนัส (SD) วิธีแกนหมุนดีคิว (DQ) วิธีตัวกรองคาลมาน (KF) และวิธีการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (SWFA) นอกจากนี้บางวิธีที่กล่าวมายังมีการปรับปรุงพัฒนาให้มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิที่ดียิ่งขึ้น เช่น วิธี PQF วิธี DQF และวิธี SDFA โดยในงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง หรือวิธี PQF เนื่องจากวิธีดังกล่าวมีการคำนวณที่ง่ายไม่ซับซ้อน และมีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดีเพียงพอ นอกจากนี้วิธีดังกล่าวยังสามารถนำมาประยุกต์ใช้ในการคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมให้สามารถคำนวณตรวจจับ

ฮาร์มอนิกได้พร้อมกันทั้ง 2 เฟส (เฟส M และเฟส T) ด้วยบล็อกการคำนวณเพียงบล็อกเดียวได้อีกด้วย

2.5 งานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

เพื่อให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล จำเป็นจะต้องมีการควบคุมกระแสชดเชยที่ดีเพื่อควบคุมการฉีดกระแสชดเชยให้มีลักษณะคล้อยตามกับกระแสอ้างอิงที่ได้จากการคำนวณตรวจจับฮาร์มอนิก โดยตั้งแต่อดีตจนถึงปัจจุบันได้มีการนำเสนอวิธีการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานเป็นจำนวนมาก ซึ่งการควบคุมกระแสชดเชยแต่ละแบบจะมีข้อดีและข้อเสียที่แตกต่างกันไป ในหัวข้อนี้จึงนำเสนอผลการสำรวจงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟด้วยวิธีต่าง ๆ ดังแสดงในตารางที่ 2.5

ตารางที่ 2.5 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
1998	Simone Buso, Luigi Malesani, and Paolo Mattavelli,	นำเสนอการทดสอบเปรียบเทียบการควบคุมกระแสชดเชย 2 วิธี คือ วิธีเดดบีต (deadbeat) และวิธีฮีสเตอรีซีส (hysteresis) โดยผลจากการทดสอบ พบว่า วิธีฮีสเตอรีซีสมีสมรรถนะในการควบคุมกระแสชดเชยได้ดีที่สุด
2004	A. Hamadi, K. Al-Haddad, P.J. Lagace, and A. Chandra	นำเสนอการทดสอบเปรียบเทียบตัวควบคุมกระแสชดเชย 2 ชนิด ได้แก่ ตัวควบคุมพีไอ (PI controller) และตัวควบคุมฟัซซีลอจิก (fuzzy logic controller) โดยผลจากการทดสอบเปรียบเทียบพบว่า ตัวควบคุมฟัซซีลอจิกมีสมรรถนะที่ดีกว่าตัวควบคุมพีไอ โดยให้ค่า %THD ภายหลังการชดเชยที่ต่ำกว่า นอกจากนี้ยังมีการควบคุมแรงดันบัสไฟตรงที่ดีกว่าและการตอบสนองต่อการเปลี่ยนแปลงโหลดที่ไวกว่าตัวควบคุมพีไออีกด้วย

ตารางที่ 2.5 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2009	L. Limongi, M. Signh, A. Chandra, And B. Singh	นำเสนอเกี่ยวกับการเปรียบเทียบสมรรถนะในการควบคุมกระแสชดเชยของตัวควบคุม 4 วิธี ได้แก่ ตัวควบคุมพีไอ ตัวควบคุมสัดส่วนร่วมกับเรโซแนนซ์ (resonance) ตัวควบคุมเดดบีต และตัวควบคุมทำซ้ำ (repetitive controller) โดยผลการทดสอบด้วยวิธีทางดิจิตอล พบว่า ตัวควบคุมทั้ง 4 วิธีให้สมรรถนะการควบคุมกระแสชดเชยที่ใกล้เคียงกัน
2009	Hong Qiu, Yin Zhongdong, Liu Qiao, and Shan Renzhong	นำเสนอการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังสามเฟสด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอรีซีส โดยผลการจำลองสถานการณ์บนโปรแกรม PSCAD/EMTDC พบว่า วงจรกรองกำลังแอกทีฟแบบขนานที่นำเสนอมีสมรรถนะในการกำจัดฮาร์มอนิกที่ดี
2011	Nitin Gupta, S. P. Singh, and S. P. Dubey	นำเสนอการเปรียบเทียบสมรรถนะของตัวควบคุมฟัซซีลอจิกและตัวควบคุมพีไอของวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งผลจากการทดสอบเปรียบเทียบ พบว่า ตัวควบคุมฟัซซีลอจิกมีการตอบสนองในสภาวะชั่วครู่และสมรรถนะในการกำจัดฮาร์มอนิกที่ดีกว่าตัวควบคุมพีไอ โดยสามารถลดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยให้อยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014.
2011	Wada Hosny, Han-Eol Park, and Joong-Ho Song	นำเสนอการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่มีการควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอรีซีส และควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ ผลจากการจำลองสถานการณ์ พบว่า วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิก ได้อย่างมีประสิทธิผลส่งผลให้ค่า %THD ของกระแสที่แหล่งจ่ายลดลงจาก 21.00% เหลือเพียง 3.40% นอกจากนี้ยังช่วยเรื่องการปรับปรุงค่าตัวประกอบกำลังให้ดีขึ้นอีกด้วย

ตารางที่ 2.5 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2015	T. Narongrit, K-L. Areerak, and K-N. Areerak	นำเสนอการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟด้วยตัวควบคุมฟัซซีลอจิก โดยมีการออกแบบตำแหน่งฟังก์ชันสมาชิกด้วยวิธีการใหม่ โดยพิจารณาจากค่าความผิดพลาดสูงสุดที่เกิดขึ้น ผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป พบว่า ตัวควบคุมฟัซซีลอจิกที่นำเสนอมีสมรรถนะในการกำจัดฮาร์มอนิกที่ดีรวมถึงสามารถปรับปรุงค่าตัวประกอบกำลังของระบบไฟฟ้ากำลังสามเฟสสมดุลให้ดีขึ้น
2020	M. Padungsin, T. Narongrit, and K-L. Areerak	นำเสนอการเปรียบเทียบตัวควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส โดยเปรียบเทียบตัวควบคุมกระแสชดเชย 3 ชนิด ได้แก่ ตัวควบคุมพีไอ ตัวควบคุมฮีสเตอรีซีส และตัวควบคุมทำนาย (predictive controller) โดยผลจากการทดสอบเปรียบเทียบด้วยเทคนิคฮาร์ดแวร์ในลูป พบว่า ตัวควบคุมทั้ง 3 ชนิดมีสมรรถนะในการควบคุมกระแสชดเชยที่ดีทั้งช่วงก่อนเปลี่ยนแปลงโหลดและภายหลังการเปลี่ยนแปลงโหลด ส่งผลให้ %THD ของกระแสที่แหล่งภายหลังการชดเชยลดลงอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014. โดยตัวควบคุมทำนายจะให้ค่าที่น้อยที่สุด
2022	M. Pichan, M. Seyyedhosseini, and H. Hafezi	นำเสนอระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมเดดบีตแบบใหม่ที่มีการควบคุมกำลังโดยตรง (Direct Power Control : DPC) โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าสามเฟส พบว่า ตัวควบคุมที่นำเสนอมีสมรรถนะในการควบคุมกระแสชดเชยที่ดีส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิก ได้อย่างมีประสิทธิผล โดยค่า %THD ของกระแสที่แหล่งภายหลังการชดเชยลดลงจาก 22.00% ลดลงเหลือ 3.00%

ตารางที่ 2.5 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2022	M. Pichan, M. Seyyedhosseini, and H. Hafezi	นำเสนอระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมเดดบีตแบบใหม่ที่มีการควบคุมกำลังโดยตรง (Direct Power Control : DPC) โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าสามเฟส พบว่าตัวควบคุมที่นำเสนอมีสมรรถนะในการควบคุมกระแสชดเชยที่ดีส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิก ได้อย่างมีประสิทธิผล โดยค่า %THD ของกระแสที่แหล่งภายหลังการชดเชยลดลงจาก 22.00% ลดลงเหลือ 3.00%

จากผลสำรวจข้อมูลงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสชดเชยดังตารางที่ 2.5 พบว่าตัวควบคุมกระแสชดเชยสามารถแบ่งออกได้เป็น 2 แบบ คือ ตัวควบคุมกระแสแบบเชิงเส้น (linear control) ได้แก่ ตัวควบคุมพีไอ ตัวควบคุมเดดบีต ตัวควบคุมทำซ้ำ และตัวควบคุมแบบทำนาย เป็นต้น และตัวควบควบคุมกระแสแบบไม่เป็นเชิงเส้น (nonlinear control) ได้แก่ ตัวควบคุมฟัซซีลอจิก และตัวควบคุมฮีสเตอรีซีส เป็นต้น โดยในงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้ตัวควบคุมพีไอในการศึกษากระบวนการทำงานของระบบกำจัดฮาร์มอนิกก่อนในเบื้องต้น เนื่องจากตัวควบคุมดังกล่าวมีขั้นตอนการออกแบบที่ง่ายไม่ซับซ้อน จากนั้นจะเลือกใช้ตัวควบคุมฟัซซีลอจิกในการพัฒนาสมรรถนะการควบคุมของระบบควบคุมกระแสชดเชยต่อไป เนื่องจากตัวควบคุมดังกล่าวมีจุดเด่นในการใช้งานในระบบที่ไม่เป็นเชิงเส้น ไม่จำเป็นต้องอาศัยแบบจำลองทางคณิตศาสตร์ของระบบที่พิจารณา นอกจากนี้ยังสามารถรองรับระบบที่มีหลายอินพุตได้ซึ่งมีความเหมาะสมในการนำมาประยุกต์ใช้ในระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

2.6 งานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนาน

ในระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานจำเป็นจะต้องมีการรักษาระดับแรงดันบัสไฟตรง (V_{DC}) ที่ตกคร่อมตัวเก็บประจุซึ่งเป็นแหล่งสะสมพลังงานของวงจรกรองกำลังแอกทีฟแบบขนานให้มีระดับแรงดันที่เหมาะสมตามที่ได้ออกแบบไว้ตลอดระยะเวลาที่ทำงานเนื่องจากระดับแรงดันบัสไฟตรงที่ไม่เหมาะสมจะส่งผลเสียถึงสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนาน โดยตั้งแต่อดีตจนถึงปัจจุบันได้มีการนำเสนอการควบคุมแรงดันบัสไฟตรงเป็นจำนวนมากโดยผลการสำรวจงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานสามารถแสดงได้ดังตารางที่ 2.6

ตารางที่ 2.6 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรง

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
1998	B. Singh, Anuradha, D.P. Kothari, and A. Chandra A. CHAOUI	นำเสนอการเปรียบเทียบการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟากำลังหนึ่งเฟส โดยมีการทดสอบเปรียบเทียบการควบคุม 3 วิธี ได้แก่ วิธีพีไอ (PI) วิธีโครงสร้างตัวแปรแรงดันไฟฟ้า (VSC) และวิธีการควบคุมแบบสมดุลพลังงาน จากผลการทดสอบ พบว่า ทั้ง 3 วิธีมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดีทั้งช่วงก่อนมีการเปลี่ยนแปลงโหลดและภายหลังการเปลี่ยนแปลงโหลด
2007	A. Chaoui, J. P. Gaubert, F. Krim, and G. Champenois	ส่วนหนึ่งของบทความกล่าวถึงระบบควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมพีไอ (PI controller) โดยนำเสนอบล็อกไดอะแกรมของระบบควบคุมแรงดันบัสไฟตรง รวมไปถึงการหาค่าพารามิเตอร์ของระบบควบคุมพีไอด้วยวิธีประมาณด้วยการเปรียบเทียบสัมประสิทธิ์
2010	Ilhami Colak, Ramazan Bayindir, Orhan Kaplan, And Ferhat Tas	นำเสนอการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟสด้วยตัวควบคุมฟัซซีลอจิก โดยผลจากการทดสอบ พบว่า ตัวควบคุมฟัซซีลอจิกมีสมรรถนะในการควบคุมแรงบัสไฟตรงที่ดีเพียงพอ นอกจากนี้ตัวควบคุมดังกล่าวยังมีการออกแบบที่เรียบง่ายไม่ซับซ้อน

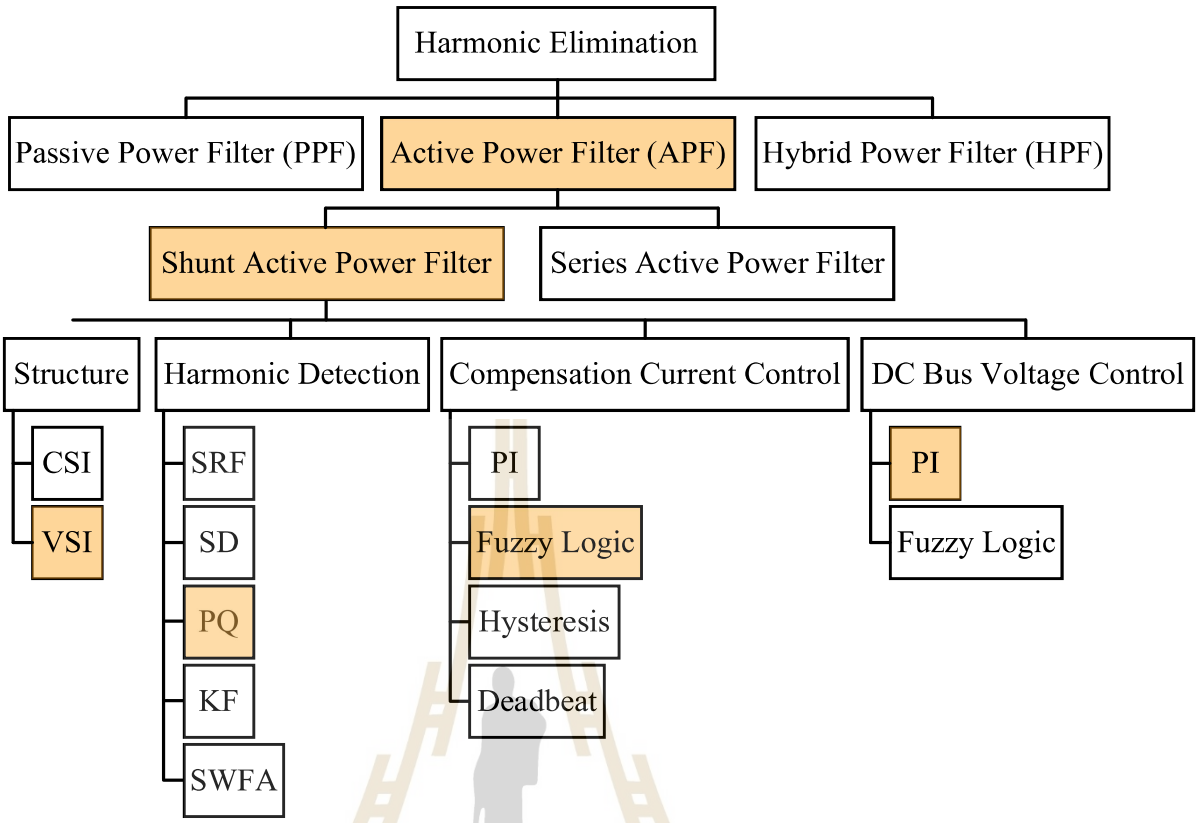
ตารางที่ 2.6 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรง (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย
2010	Z. Shu, S. Xie, and Q. Li	ส่วนหนึ่งของบทความนำเสนอการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอของวงจรกรองกำลังแอกทีฟแบบขนานแบบแบ็คทูแบ็คที่มีตัวเก็บประจุเป็นแหล่งสะสมพลังงานร่วมกันในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม (1 เฟสจำนวน 2 ชุด) โดยใช้ตัวควบคุมเพียงตัวเดียว
2016	Atiqi Mohd Zainuri, Mohd Radzi, and al.	นำเสนอการเปรียบเทียบการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานระหว่างตัวควบคุมพีไอ และตัวควบคุมฟัซซีลอจิกจากผลการทดสอบเปรียบเทียบ พบว่าตัวควบคุมทั้งสองสามารถควบคุมแรงดันบัสไฟตรงให้มีค่าเท่ากับค่าแรงดันบัสไฟตรงที่กำหนดไว้ โดยตัวควบคุมฟัซซีลอจิกจะเกิดการพุ่งเกิน (overshoot) ที่น้อยกว่าตัวควบคุมพีไอ
2019	S. Janpong, T. Narongrit, M. Puangpool, And N. Suthikarnnarunai	นำเสนอการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมโครงข่ายประสาทเชิงเส้นแบบปรับตัว (adaptive linear neural network : ADALINE) โดยผลจากการจำลองสถานการณ์ พบว่า ตัวควบคุมดังกล่าวมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดี สามารถควบคุมแรงดันบัสไฟตรงให้มีค่าเท่ากับค่าแรงดันบัสไฟตรงอ้างอิง ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล ทำให้ค่า %THD ของกระแสที่แหล่งจ่ายมีค่าลดลงรวมไปถึงสามารถปรับปรุงค่าตัวประกอบกำลังให้ดียิ่งขึ้น
2024	A. Annamalaichamy, P. W. David, P. K. Balachandran and I. Colak	นำเสนอการเปรียบเทียบระหว่างการใช้ตัวควบคุมพีไอ และตัวควบคุมฟัซซีลอจิกในการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนาน สำหรับการทดสอบเปรียบเทียบจะพิจารณา 2 กรณี คือ กรณีที่ใช้โหลดวงจรเรียงกระแสที่มีโหลดตัวต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และกรณีที่ใช้โหลดวงจรเรียงกระแสที่มีโหลดตัวต้านทานต่ออนุกรมกับตัวเก็บประจุ โดยผลจากการทดสอบ พบว่า ตัวควบคุมทั้ง 2 ชนิดให้ผลการควบคุมแรงดันบัสฟตรงที่ดี แต่ตัวควบคุมฟัซซีลอจิกจะมีการตอบสนองที่ไวกว่า เกิดการพุ่งเกินที่น้อยกว่า รวมไปถึงให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่น้อยกว่าตัวควบคุมพีไอ

จากการค้นคว้าข้อมูลงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรงดังตารางที่ 2.6 พบว่า ตัวควบคุมแรงดันบัสไฟตรงที่นิยมใช้ คือ ตัวควบคุมพีไอ และตัวควบคุมฟัซซีลอจิก อย่างไรก็ตามในงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้ตัวควบคุมพีไอในการควบคุมแรงดันบัสไฟตรง เนื่องจากค่าแรงดันบัสไฟตรงมีลักษณะเป็นแรงดันไฟฟ้ากระแสตรงที่มีค่าคงที่ ซึ่งตัวควบคุมพีไอมีสมรรถนะในการควบคุมค่าแรงดันในลักษณะดังกล่าวได้ดีเพียงพอ นอกจากนี้ตัวควบคุมพีไอยังมีโครงสร้างที่ไม่ซับซ้อนทำให้ง่ายต่อการออกแบบ

2.7 สรุป

ในบทนี้ได้นำเสนอปริทัศน์วรรณกรรมงานวิจัยที่มีเนื้อหาเกี่ยวข้องกับการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งประกอบด้วยโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน การคำนวณตรวจจับฮาร์มอนิก ระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน และระบบควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งปริทัศน์วรรณกรรมงานวิจัยต่าง ๆ ที่ได้นำเสนอในแต่ละหัวข้อที่เกี่ยวข้องจะเป็นความรู้พื้นฐานที่สำคัญสำหรับผู้วิจัยในการทำงานวิทยานิพนธ์ รวมถึงการวิจัยและพัฒนาการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมให้ดียิ่งขึ้น โดยผลการสำรวจงานวิจัยดังกล่าวสามารถสรุปแผนภาพได้ดังรูปที่ 2.1 โดยในส่วนที่ไฮไลต์ คือ วิธีการที่ได้เลือกใช้สำหรับงานวิจัยวิทยานิพนธ์นี้



VSI : Voltage Source Inverter
CSI : Current Source Inverter
SRF : Synchronous Reference Frame
SWFA : Sliding Window with Fourier Analysis
SD : Synchronous Detection
PQ : Instantaneous Reactive Power
KF : Kalman Filter
PI :Proportional Integral

รูปที่ 2.1 แผนภาพสรุปผลการสำรวจปริทัศน์วรรณกรรม

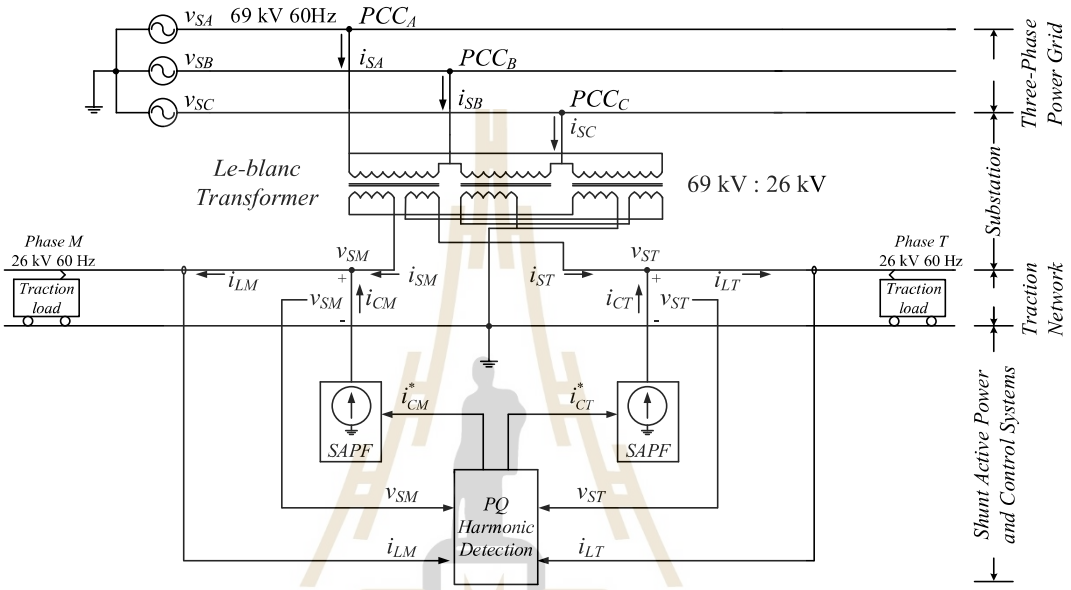
บทที่ 3
การคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

3.1 กล่าวนำ

วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (instantaneous reactive power theory : PQ) ถูกนำเสนอครั้งแรกในปี 1984 โดย Akagi (Akagi H. and et al., 1984) วิธีดังกล่าวมีขั้นตอนการคำนวณที่เรียบง่ายไม่ซับซ้อน มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดี นอกจากนี้ยังมีรูปแบบการชดเชยที่หลากหลาย เช่น การชดเชยฮาร์มอนิก การชดเชยค่ากำลังแอกทีฟ (active power : P) รวมไปถึงการชดเชยค่ากำลังรีแอกทีฟ (reactive power : Q) เพื่อปรับปรุงค่าตัวประกอบกำลัง (power factor : pf) ซึ่งมีความเหมาะสมในการนำมาใช้คำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยในบทนี้จะนำเสนอการประยุกต์ใช้วิธี PQ แบบดั้งเดิมให้สามารถคำนวณตรวจจับฮาร์มอนิกของระบบรางไฟฟ้าได้พร้อมกันทั้งสองเฟส (เฟส M และ T) ในหนึ่งบล็อกการคำนวณรวมไปถึงการนำวิธีวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (Sliding Window Fourier Analysis : SWFA) มาประยุกต์ใช้ร่วมกับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ นอกจากนี้ยังนำเสนอการใช้วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (Positive Sequence Voltage Detector : PSVD) ร่วมกับการคำนวณตรวจจับฮาร์มอนิกเพื่อลดความผิดพลาดในการคำนวณตรวจจับฮาร์มอนิกในกรณีที่แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปน โดยรายละเอียดของระบบรางไฟฟ้าที่พิจารณาจำลองสถานการณ์ทดสอบการคำนวณตรวจจับฮาร์มอนิกจะนำเสนอในหัวข้อที่ 3.2 การคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมจะนำเสนอในหัวข้อที่ 3.3 การประยุกต์ใช้วิธีวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อนร่วมกับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ จะนำเสนอในหัวข้อที่ 3.4 การตรวจจับแรงดันลำดับเฟสบวกมูลฐานจะนำเสนอในหัวข้อที่ 3.5 และการทดสอบเปรียบเทียบสมรรถนะการคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมจะนำเสนอในหัวข้อที่ 3.6

3.2 ระบบรางไฟฟ้าที่พิจารณาจำลองสถานการณ์การคำนวณตรวจจับฮาร์มอนิก

ระบบรางไฟฟ้าที่พิจารณาทดสอบการคำนวณตรวจจับฮาร์มอนิกจะเลือกใช้ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่มีการส่งจ่ายกำลังไฟฟ้าด้วยระบบสายส่งเหนือศีรษะ (overhead catenary) โดยระบบดังกล่าวสามารถแสดงได้ดังรูปที่ 3.1



รูปที่ 3.1 ระบบรางไฟฟ้าที่พิจารณาจำลองสถานการณ์ทดสอบการคำนวณตรวจจับฮาร์มอนิก

จากรูปที่ 3.1 ระบบรางไฟฟ้าที่พิจารณาจะประกอบไปด้วย 3 ส่วน คือ ระบบส่งจ่ายกำลังไฟฟ้าของระบบรางไฟฟ้า บล็อกการคำนวณตรวจจับฮาร์มอนิก และวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) โดยสามารถแสดงรายละเอียดของแต่ละส่วนได้ดังนี้

ส่วนที่ 1 ระบบส่งจ่ายกำลังไฟฟ้าให้กับระบบรางไฟฟ้า ประกอบด้วย กริดส่งจ่ายกำลังไฟฟ้าสามเฟส (three-phase power grid) ที่พิกัดแรงดัน 69 kV ความถี่ 60 Hz สถานีส่งจ่ายกำลังไฟฟ้า (substation) ให้กับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่ใช้หม้อแปลงชนิดเลอบลองค์ (le-blanc transformer) เพื่อแปลงจากระบบไฟฟ้ากำลังสามเฟสเป็นระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) ที่พิกัดแรงดัน 26 kV ความถี่ 60 Hz โดยทั้งสองเฟสจะเชื่อมต่อกับโหลดรถไฟฟ้า (traction load) โดยโหลดรถไฟฟ้าดังกล่าวจะถูกแทนด้วยแหล่งจ่ายกระแสอุดมคติ (ideal current source) ที่ประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้าของประเทศไต้หวัน (Sy-Ruen and Bing-Nan, 2002) ดังแสดงในตารางที่ 3.1

ส่วนที่ 2 บล็อกการคำนวณตรวจจับฮาร์มอนิก เป็นส่วนที่ใช้ในการคำนวณตรวจจับกระแสฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานในการฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณา โดยในงานวิจัยวิทยานิพนธ์นี้จะนำเสนอการประยุกต์วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง หรือวิธี PQ สำหรับคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

ส่วนที่ 3 วงจรกรองกำลังแอกทีฟแบบขนาน ในการทดสอบการคำนวณตรวจจับฮาร์มอนิกจะแทนที่วงจรกรองกำลังแอกทีฟแบบขนานด้วยแหล่งจ่ายกระแสอุดมคติ สำหรับฉีดกระแสชดเชยกำจัดฮาร์มอนิกเพื่อพิจารณาเฉพาะผลของการคำนวณตรวจจับฮาร์มอนิก โดยไม่พิจารณาถึงผลจากโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานรวมถึงผลของระบบควบคุม ส่งผลให้กระแสชดเชย (i_{CM}, i_{CT}) ของทั้งสองเฟสจะมีลักษณะสัญญาณเช่นเดียวกับกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากบล็อกการคำนวณตรวจจับฮาร์มอนิกทุกประการ

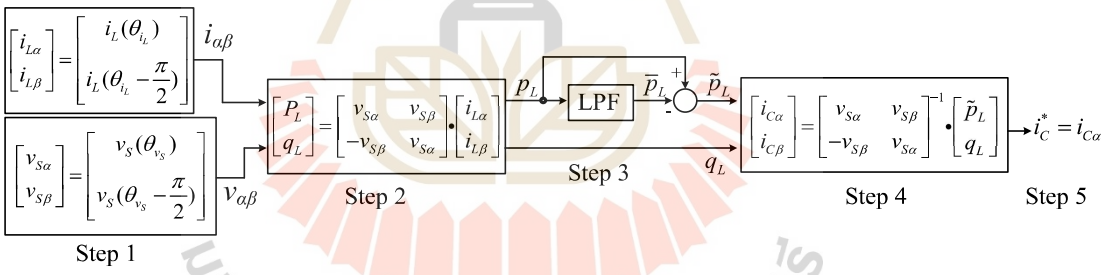
ตารางที่ 3.1 องค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกในระบบรางไฟฟ้าของประเทศไต้หวัน

อันดับฮาร์มอนิก (h)	กระแสโหลด (A)	ร้อยละ (%)
1	221.000	100.000
3	39.900	18.100
5	26.110	11.820
7	5.760	2.610
11	4.224	1.910
13	2.880	1.303
17	4.224	1.911
19	4.992	2.260
23	2.230	1.010
25	1.250	0.566
29	1.630	0.740
31	2.496	1.130
35	1.152	0.521
37	1.152	0.521
41	1.050	0.475
43	0.860	0.390
47	1.050	0.475
49	1.250	0.566

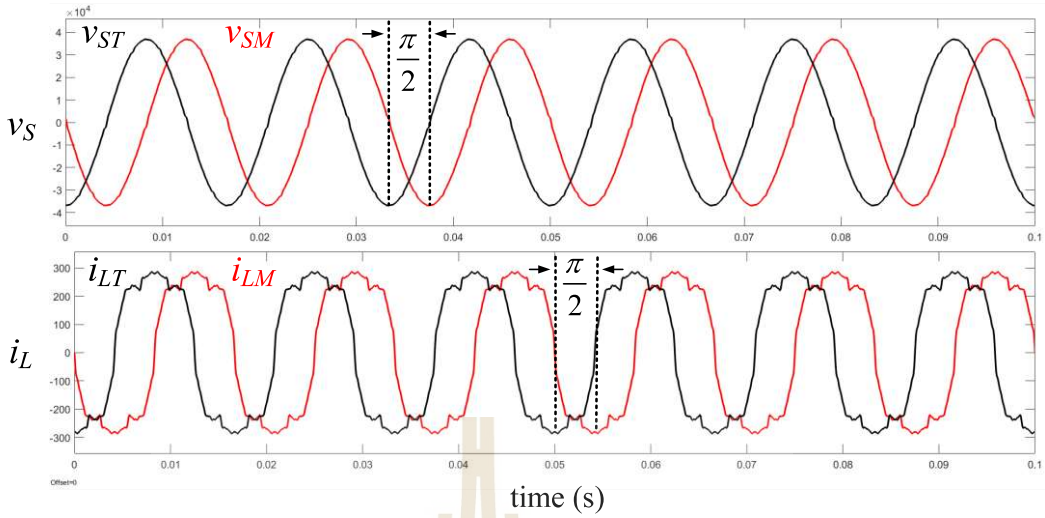
3.3 การคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การคำนวณตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง หรือวิธี PQ แบบดั้งเดิมสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส (Akagi H. and et al., 1984) สามารถแสดงแผนภาพขั้นตอนการคำนวณตรวจจับฮาร์มอนิกได้ดังรูปที่ 3.2 เนื่องจากวิธีดังกล่าวเป็นการคำนวณตรวจจับฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส การนำมาใช้งานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมจึงจำเป็นจะต้องใช้บล็อกการคำนวณตรวจจับฮาร์มอนิกทั้งหมดจำนวน 2 บล็อกเพื่อคำนวณตรวจจับฮาร์มอนิกแยกในแต่ละเฟสของระบบรางไฟฟ้า (เฟส M และ T) จากแผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ แบบดั้งเดิมดังแสดงในรูปที่ 3.2 พบว่า ในขั้นตอนแรกของการคำนวณ (step 1) มีการกำหนดให้แรงดันไฟฟ้าที่แหล่งจ่าย (v_S) และกระแสโหลด (i_L) ของระบบที่พิจารณาเป็นปริมาณแรงดันไฟฟ้าบนแกน $\alpha\beta$ ($v_{S\alpha}, v_{S\beta}$) และกระแสไฟฟ้าบนแกน $\alpha\beta$ ($i_{L\alpha}, i_{L\beta}$) โดยที่ $v_{S\alpha}$ และ $i_{L\alpha}$ จะมีขนาดและมุมเฟสเท่ากับ v_S และ i_L ตามลำดับ ในขณะที่ $v_{S\beta}$ และ $i_{L\beta}$ จะมีขนาดเท่ากับ v_S

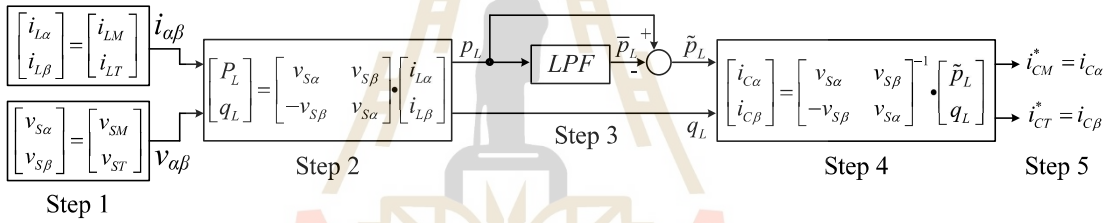
และ i_L แต่จะมีมุมเฟสเลื่อนไปเท่ากับ $\frac{\pi}{2}$ ตามลำดับ จากขั้นตอนดังกล่าวเมื่อพิจารณาร่วมกับลักษณะของกระแสโหลด (i_L) และแรงดันไฟฟ้าที่แหล่งจ่าย (v_S) ที่ระบบไฟฟ้ากำลังสองเฟสของระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม พบว่า แรงดันไฟฟ้าที่แหล่งจ่าย และกระแสโหลดของเฟส M และ T มีขนาดเท่ากันแต่จะมีมุมเฟสต่างกันอยู่ $\frac{\pi}{2}$ ดังแสดงในรูปที่ 3.3 ซึ่งมีความสอดคล้องกับการกำหนดค่ากระแสโหลด และแรงดันไฟฟ้าบนแกน $\alpha\beta$ ในขั้นตอนแรกของการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ แบบดั้งเดิม ด้วยเหตุนี้ในงานวิจัยวิทยานิพนธ์นี้จึงประยุกต์ใช้วิธี PQ แบบดั้งเดิมให้สามารถคำนวณตรวจจับฮาร์มอนิกได้พร้อมกันทั้งสองเฟสด้วยการใช้บล็อกการคำนวณตรวจจับฮาร์มอนิกเพียงบล็อกเดียว โดยจะกำหนดให้แรงดันไฟฟ้าที่แหล่งจ่ายของเฟส M มีค่าเท่ากับแรงดันไฟฟ้าบนแกน α แรงดันไฟฟ้าที่แหล่งจ่ายของเฟส T มีค่าเท่ากับแรงดันไฟฟ้าบนแกน β และกระแสโหลดของเฟส M มีค่าเท่ากับกระแสไฟฟ้าบนแกน α กระแสโหลดของเฟส T มีค่าเท่ากับกระแสไฟฟ้าบนแกน β แทนในขั้นตอนแรกของการคำนวณ สำหรับขั้นตอนที่เหลือ (step 2 - 5) จะดำเนินการคำนวณตามขั้นตอนของวิธี PQ แบบดั้งเดิมดัง วิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมสามารถแสดงแผนภาพขั้นตอนการคำนวณตรวจจับฮาร์มอนิกได้ดังรูปที่ 3.4 โดยสามารถแสดงรายละเอียดการคำนวณในแต่ละขั้นตอนได้ดังนี้



รูปที่ 3.2 แผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ แบบดั้งเดิม



รูปที่ 3.3 แรงดันไฟฟ้าที่แหล่งจ่าย และกระแสโหลดของเฟส M และ T



รูปที่ 3.4 แผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

จากรูปที่ 3.4 สามารถอธิบายขั้นตอนการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมได้ดังนี้

ขั้นตอนที่ 1 ทำการกำหนดแรงดันไฟฟ้าที่แหล่งจ่าย (v_{SM}, v_{ST}) และกระแสโหลดของระบบรางไฟฟ้า (i_{LM}, i_{LT}) เป็นปริมาณแรงดันไฟฟ้าบนแกน $\alpha\beta$ ($v_{S\alpha}, v_{S\beta}$) และกระแสไฟฟ้าบนแกน $\alpha\beta$ ($i_{L\alpha}, i_{L\beta}$) ดังสมการที่ (3.1) และ (3.2) ตามลำดับ

$$\begin{bmatrix} v_{S\alpha} \\ v_{S\beta} \end{bmatrix} = \begin{bmatrix} v_{SM} \\ v_{ST} \end{bmatrix} \tag{3.1}$$

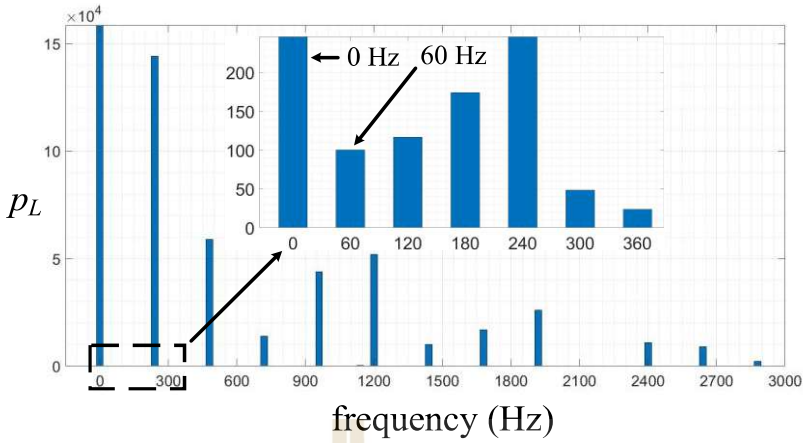
$$\begin{bmatrix} i_{L\alpha} \\ i_{L\beta} \end{bmatrix} = \begin{bmatrix} i_{LM} \\ i_{LT} \end{bmatrix} \tag{3.2}$$

ขั้นตอนที่ 2 คำนวณค่ากำลังแอกทีฟขณะหนึ่งที่โหลด (p_L) และกำลังรีแอกทีฟขณะหนึ่งที่โหลด (q_L) โดยใช้ค่าแรงดันไฟฟ้าและกระแสไฟฟ้าบนแกน $\alpha\beta$ ดังสมการที่ (3.3)

$$\begin{bmatrix} p_L \\ q_L \end{bmatrix} = \begin{bmatrix} v_{S\alpha} & v_{S\beta} \\ -v_{S\beta} & v_{S\alpha} \end{bmatrix} \bullet \begin{bmatrix} i_{L\alpha} \\ i_{L\beta} \end{bmatrix} \tag{3.3}$$

ขั้นตอนที่ 3 แยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ ($\tilde{p}_L$) ออกจากกำลังแอกทีฟ (p_L) โดยใช้วงจรกรองแบบความถี่ต่ำผ่าน (Low Pass Filter : LPF) ดังแสดงในรูปที่ 3.5 เมื่อพิจารณากราฟสเปกตรัมของกำลังแอกทีฟ (p_L) ดังรูปที่ 3.6 พบว่า กำลังแอกทีฟมูลฐาน ($\overline{p}_L$) (อันดับ 0) มีค่าความถี่เท่ากับ 0 Hz และปรากฏกำลังแอกทีฟฮาร์มอนิก ($\tilde{p}_L$) อันดับแรกมีความถี่เท่ากับ 60 Hz จึงกำหนดใช้วงจร LPF อันดับที่ 2 ที่มีค่าความถี่ตัดเท่ากับ 30 Hz ซึ่งเป็นค่ากึ่งกลางระหว่างค่ามูลฐานและฮาร์มอนิกอันดับแรก

รูปที่ 3.5 การใช้วงจร LPF ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ



รูปที่ 3.6 สเปกตรัมของกำลังไฟฟ้าแอกทีฟในระบบรางไฟฟ้าที่พิจารณากำจัดฮาร์มอนิก

ขั้นตอนที่ 4 คำนวณกระแสไฟฟ้าสำหรับการชดเชยบนแกน $\alpha\beta$ ($i_{C\alpha}, i_{C\beta}$) ดังสมการที่ (3.4)

$$\begin{bmatrix} i_{C\alpha} \\ i_{C\beta} \end{bmatrix} = \begin{bmatrix} v_{S\alpha} & v_{S\beta} \\ -v_{S\beta} & v_{S\alpha} \end{bmatrix}^{-1} \bullet \begin{bmatrix} \tilde{p}_L \\ q_L \end{bmatrix} \tag{3.4}$$

ขั้นตอนที่ 5 กำหนดให้กระแสชดเชยของเฟส M (i_{CM}^*) มีค่าเท่ากับกระแสชดเชยบนแกน α ($i_{C\alpha}$) และกระแสชดเชยของเฟส T (i_{CT}^*) มีค่าเท่ากับกระแสชดเชยบนแกน β ($i_{C\beta}$) ดังสมการที่ (3.5) โดยกระแสดังกล่าวจะถูกนำไปใช้เป็นกระแสอ้างอิงสำหรับการชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในการฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมต่อไป

$$\begin{bmatrix} i_{C\alpha} \\ i_{C\beta} \end{bmatrix} = \begin{bmatrix} i_{CM}^* \\ i_{CT}^* \end{bmatrix} \tag{3.5}$$

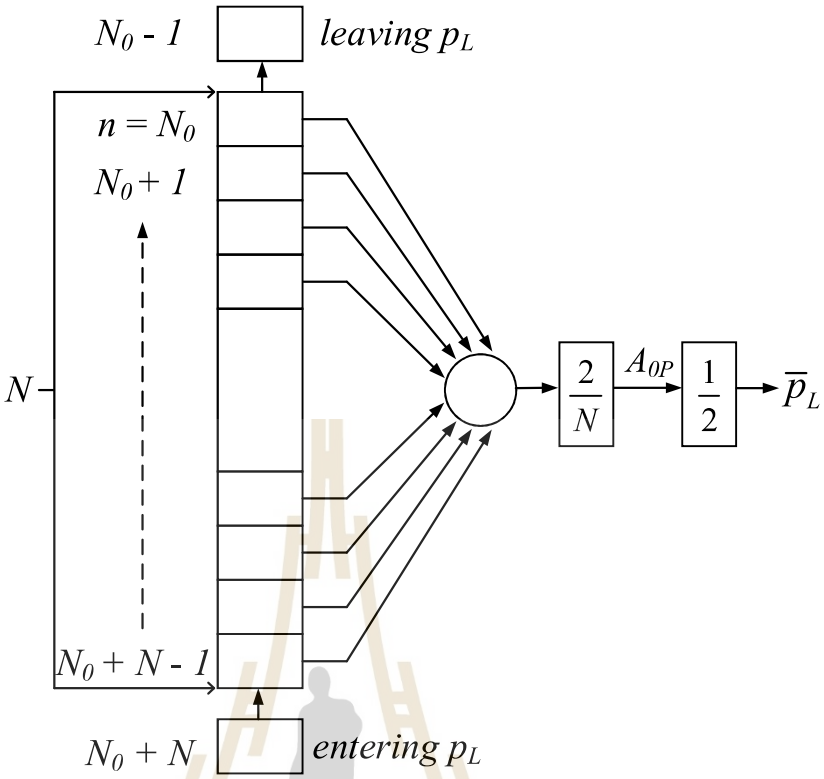
3.4 การประยุกต์ใช้วิธีวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อนในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

ในหัวข้อนี้จะนำเสนอการประยุกต์ใช้การวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (Sliding Window Fourier Analysis : SWFA) ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ ($\tilde{p}_L$) แทนการใช้วงจร LPF ซึ่งเป็นหนึ่งในขั้นตอนสำคัญในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ (ขั้นตอนที่ 3) ดังแสดงในรูปที่ 3.7 โดยวิธี PQ ร่วมกับวิธี SWFA ดังกล่าวจะเรียกว่าวิธีพีคิวเอฟ (PQF)

รูปที่ 3.7 การใช้วิธี SWFA ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ

ค่ากำลังแอกทีฟจะประกอบไปด้วยเทอมกำลังไฟฟ้ากระแสตรง (DC component) และเทอมกำลังไฟฟ้ากระแสสลับ (AC component) ดังแสดงในสมการที่ (3.6) การใช้วิธี SWFA ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟจะเริ่มจากการคำนวณค่ากำลังไฟฟ้ากระแสตรงซึ่งเป็นปริมาณมูลฐานของกำลังแอกทีฟ ($\bar{p}_L$) จากนั้นจะนำ $\bar{p}_L$ ที่ได้จากการคำนวณมาหักลบกับค่ากำลังแอกทีฟ (p_L) เพื่อคำนวณค่า $\tilde{p}_L$ โดยขั้นตอนในการคำนวณค่า $\bar{p}_L$ สามารถแสดงแผนภาพได้ดังรูปที่ 3.8

$$P_L(kT_s) = \overbrace{\frac{A_{0p}}{2}}^{DC\,component} + \overbrace{\sum_{h=1}^{\infty}[A_{hp}\cos(h\omega kT_s) + B_{hp}\sin(h\omega kT_s)]}^{AC\,components} \tag{3.6}$$



รูปที่ 3.8 การคำนวณหาค่า A_{0p} และค่า $\overline{p}_L$

จากรูปที่ 3.8 การคำนวณค่า $\overline{p}_L$ จะเริ่มต้นจากการเก็บข้อมูลของกำลังแอกทีฟ (p_L) มาจำนวนหนึ่งคาบของความถี่มูลฐาน โดยกำหนดให้มีจำนวน N ข้อมูล เพื่อใช้สำหรับคำนวณค่าสัมประสิทธิ์ A_{0p} ดังสมการที่ (3.7) จากนั้นจึงนำค่า A_{0p} ไปใช้คำนวณค่า $\overline{p}_L$ ตามสมการที่ (3.8)

$$A_{0p} = \frac{2}{N} \sum_{n=N_0}^{N_0+N-1} p_L(nT_s) \tag{3.7}$$

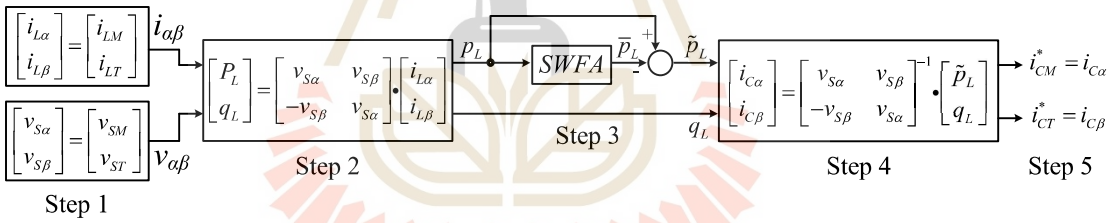
$$\overline{p}_L = \frac{A_{0p}}{2} \tag{3.8}$$

หลังจากเก็บค่าครบ N ข้อมูล หรือครบ 1 คาบจะนำ $\bar{p}_L$ ที่ได้มาหักลบออกกับค่า p_L เพื่อคำนวณค่า $\tilde{p}_L$ ดังสมการที่ (3.9)

$$\tilde{p}_L = p_L - \bar{p}_L \tag{3.9}$$

ในการคำนวณรอบถัดไปจะทำการดึงค่า p_L ที่ตำแหน่ง N_0 ออกจากชุดข้อมูล N โดยกำหนดให้เป็น $N_0 - 1$ ในขณะเดียวกันก็จะรับข้อมูลค่าใหม่จาก p_L ที่ตำแหน่ง $N_0 + N$ มาเก็บไว้ในชุดข้อมูล N โดยกำหนดเป็น $N_0 + N - 1$ และคำนวณค่า A_{0p} $\bar{p}_L$ และ $\tilde{p}_L$ ค่าใหม่ดังสมการที่ (3.7) (3.8) และ (3.9) ตามลำดับ

สำหรับค่า $\tilde{p}_L$ ที่คำนวณได้จะถูกใช้ในการคำนวณตรวจจับฮาร์มอนิกในขั้นตอนที่ 4 และ 5 ของวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมต่อไป โดยแผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF สามารถแสดงได้ดังรูปที่ 3.9

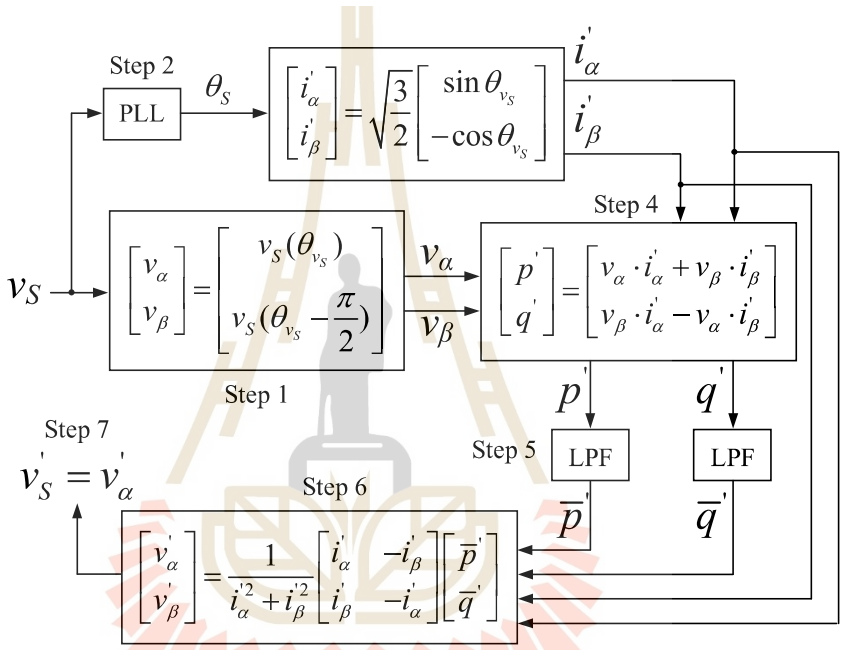


รูปที่ 3.9 แผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

3.5 การตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF จะสามารถคำนวณค่ากระแสอ้างอิงได้อย่างถูกต้องก็ต่อเมื่อแรงดันไฟฟ้าที่แหล่งจ่ายของระบบไฟฟ้ากำลังมีลักษณะเป็นรูปไซน์บริสุทธิ์ แต่ในกรณีที่เกิดฮาร์มอนิกปะปนที่แรงดันไฟฟ้าที่แหล่งจ่ายซึ่งเกิดการใช้งานโหลดที่ไม่เป็นเชิงเส้น (non-linear load) เช่น วงจรแปลงผันกำลังไฟฟ้า อุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ เป็นต้น (George J. Wakileh, Power System Harmonics: Fundamentals, Analysis, and Filter Design, 2001) จะทำให้การคำนวณตรวจจับฮาร์มอนิกเกิดความผิดพลาดได้ ซึ่งส่งผลเสียต่อประสิทธิผลการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนาน ในหัวข้อนี้จึงนำเสนอการใช้วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (Positive Sequence Voltage Detector : PSVD) ซึ่งถูกนำเสนอโดย M. Aredes และคณะ

ในปี 1997 (M. Aredes and et al., 1997) เพื่อนำมาใช้ร่วมกับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF เพื่อให้สามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างถูกต้องแม่นยำในกรณีที่มีฮาร์มอนิกปะปนที่แรงดันไฟฟ้าที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟส หรือที่ระบบไฟฟ้ากำลังสองเฟสของระบบรางไฟฟ้า โดยในงานวิจัยวิทยานิพนธ์นี้จะใช้บล็อกการคำนวณ PSVD จำนวนทั้งหมด 2 บล็อกเพื่อคำนวณแรงดันลำดับเฟสบวกมูลฐานแยกในแต่ละเฟสของระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) สำหรับแผนภาพขั้นตอนการคำนวณของวิธี PSVD สามารถแสดงได้ดังรูปที่ 3.10 โดยสามารถแสดงรายละเอียดการคำนวณในแต่ละขั้นตอนได้ดังนี้



รูปที่ 3.10 แผนภาพการคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐานด้วยวิธี PSVD

ขั้นตอนที่ 1 ทำการแปลงแรงดันไฟฟ้าที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟส (v_S) เป็นแรงดันไฟฟ้าบนแกน $\alpha\beta$ (v_α, v_β) ดังสมการที่ (3.10)

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} v_S\left(\theta_{v_S}\right) \\ v_S\left(\theta_{v_S} - \frac{\pi}{2}\right) \end{bmatrix} \tag{3.10}$$

ขั้นตอนที่ 2 คำนวณค่ามุมของแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (θ_{v_S}) ด้วยวงจรเฟสล็อกลูป (Phase Lock Loop : PLL) โดยในที่นี้จะใช้บล็อก PLL ที่มีอยู่ในโปรแกรม Simulink/MATLAB เพื่อนำไปคำนวณหาค่ากระแสบนแกน $\alpha\beta$ ($i_\alpha^{'}, i_\beta^{'}$) ดังสมการที่ (3.11)

$$\begin{bmatrix} i_\alpha^{'} \\ i_\beta^{'} \end{bmatrix} = \sqrt{\frac{3}{2}} \begin{bmatrix} \sin\theta_{v_S} \\ -\cos\theta_{v_S} \end{bmatrix} \tag{3.11}$$

ขั้นตอนที่ 3 ทำการคำนวณค่ากำลังไฟฟ้าสนับสนุน (auxiliary instantaneous power) ($p^{'}, q^{'}$) ดังสมการที่ (3.12)

$$\begin{bmatrix} p^{'} \\ q^{'} \end{bmatrix} = \begin{bmatrix} v_\alpha \cdot i_\alpha^{'} & v_\beta \cdot i_\beta^{'} \\ v_\beta \cdot i_\alpha^{'} & v_\alpha \cdot i_\beta^{'} \end{bmatrix} \tag{3.12}$$

ขั้นตอนที่ 4 แยกองค์ประกอบของ $p^{'}$ และ $q^{'}$ โดยแยกองค์ประกอบมูลฐาน ($\bar{p}^{'}, \bar{q}^{'}$) ออกจากองค์ประกอบฮาร์มอนิก ($\tilde{p}^{'}, \tilde{q}^{'}$) โดยใช้วงจร LPF ดังแสดงในรูปที่ 3.11

รูปที่ 3.11 การใช้วงจร LPF ในการแยกองค์ประกอบฮาร์มอนิกของกำลังไฟฟ้าสนับสนุน ($p^{'}, q^{'}$)

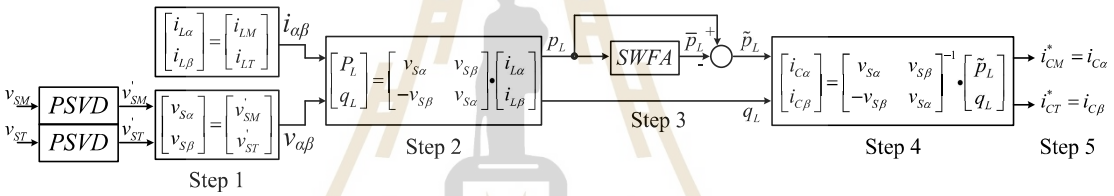
ขั้นตอนที่ 5 คำนวณค่าแรงดันไฟฟ้าอ้างอิงบนแกน $\alpha\beta$ ($v_\alpha^{'}, v_\beta^{'}$) ดังสมการที่ (3.13)

$$\begin{bmatrix} v_\alpha^{'} \\ v_\beta^{'} \end{bmatrix} = \frac{1}{i_\alpha^{'2} + i_\beta^{'2}} \begin{bmatrix} i_\alpha^{'} & -i_\beta^{'} \\ i_\beta^{'} & -i_\alpha^{'} \end{bmatrix} \begin{bmatrix} \bar{p}^{'} \\ \bar{q}^{'} \end{bmatrix} \tag{3.13}$$

ขั้นตอนที่ 6 กำหนดให้ค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟสลำดับเฟสบวก ($v_S^{'}$) มีค่าเท่ากับค่าแรงดันไฟฟ้าอ้างอิงบนแกน α ($v_\alpha^{'}$) ดังสมการที่ (3.14) โดยแรงดันไฟฟ้าดังกล่าวจะถูกนำไปใช้ในการคำนวณตรวจจับฮาร์มอนิกต่อไป

$$\left[v_S^{'}\right]=\left[v_\alpha^{'}\right] \tag{3.14}$$

สำหรับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับวิธี PSVD (วิธี PQF ร่วมกับ PSVD) สามารถแสดงแผนภาพขั้นตอนการคำนวณตรวจจับฮาร์มอนิกได้ดังรูปที่ 3.12 จากแผนภาพดังกล่าวจะเห็นว่าบล็อกการคำนวณ PSVD ทั้ง 2 บล็อกจะคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐานของเฟส M และ T ก่อนนำค่าแรงดังดังกล่าวไปใช้ในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ต่อไป



รูปที่ 3.12 การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับวิธี PSVD

3.6 การทดสอบเปรียบเทียบการคำนวณตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

ในหัวข้อนี้จะนำเสนอการทดสอบเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวิธี PQ และวิธี PQF โดยการทดสอบจะใช้ระบบรางไฟฟ้าที่พิจารณาดังแสดงในรูปที่ 3.1 และจะใช้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยเป็นตัวชี้วัดประสิทธิผล ซึ่งค่า %THD สามารถคำนวณได้จากสมการที่ (3.15) สำหรับการทดสอบสมรรถนะการตรวจจับฮาร์มอนิกจะแบ่งออกเป็น 2 กรณี คือ กรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์ และกรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปน โดยสามารถแสดงรายละเอียดการทดสอบในแต่ละกรณีได้ดังนี้

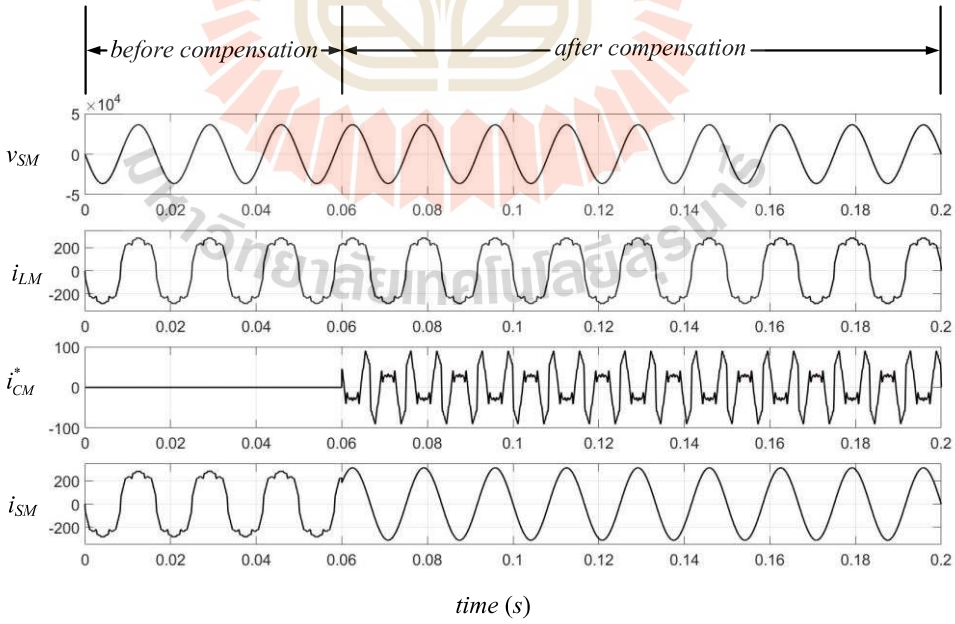
$$\%THD_i = \frac{\sqrt{\sum_{h=2}^{50} I_h^2}}{I_1} \times 100\% \tag{3.15}$$

โดยที่ I_1 คือ ค่ากระแสที่ความถี่มูลฐาน 60 Hz

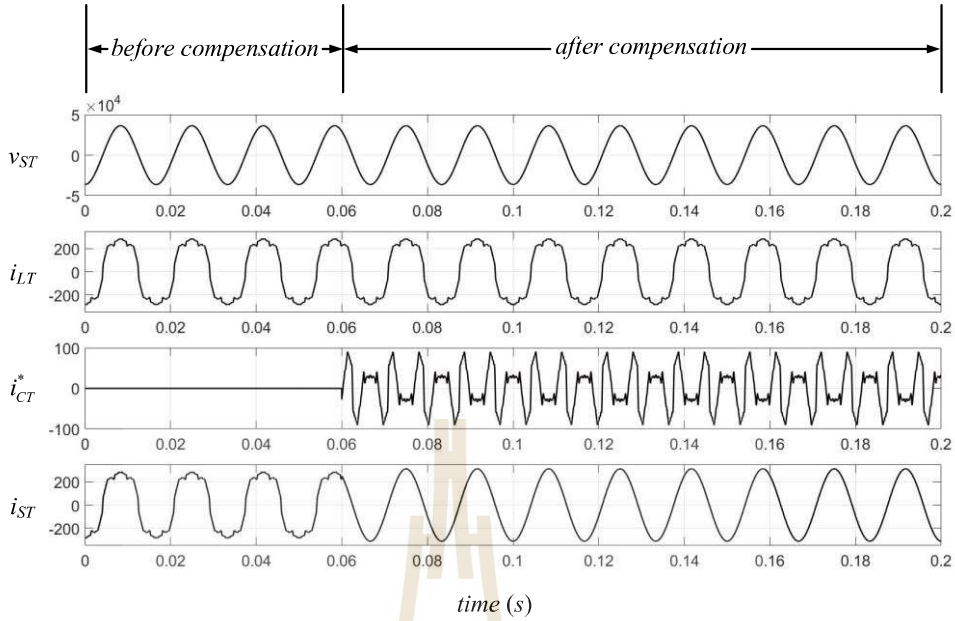
I_h คือ ค่ากระแสที่ความถี่ฮาร์มอนิกอันดับ 2 ถึง 50

3.6.1 การทดสอบกรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์

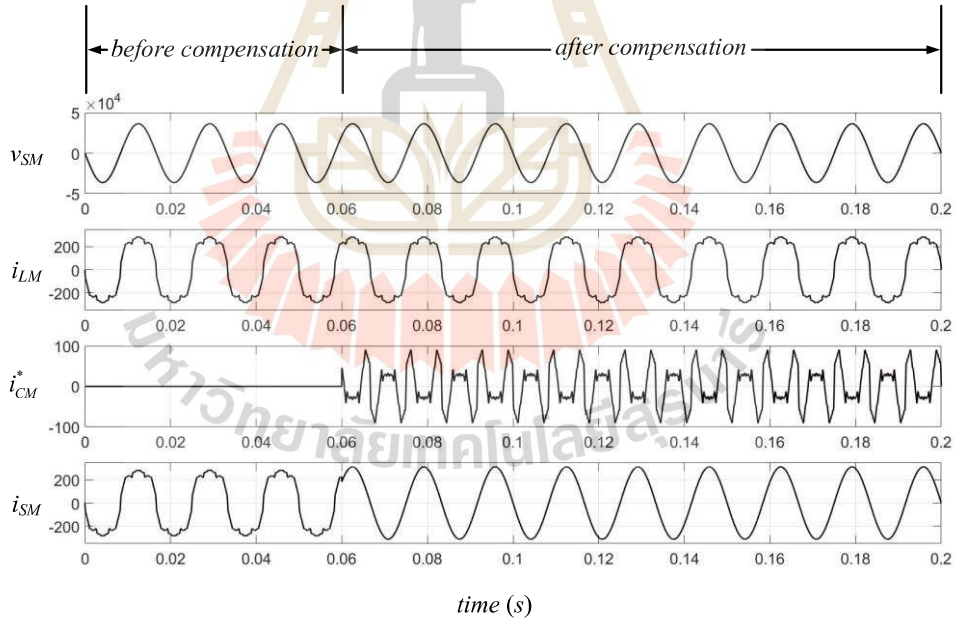
การทดสอบสมรรถนะการคำนวณตรวจจับฮาร์มอนิกในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางไฟฟ้าที่พิจารณาเป็นรูปไซน์บริสุทธ์จะทำการเปรียบเทียบระหว่างการใช้ วิธี PQ ที่ใช้วงจร LPF และวิธี PQF ที่ประยุกต์ใช้วิธี SWFA ในการกรององค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ เพื่อเปรียบเทียบสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกของวิธี PQ และวิธี PQF โดยผลการจำลองสถานการณ์กรณีใช้วิธี PQ ของเฟส M และ T สามารถแสดงได้ดังรูปที่ 3.13 และ 3.14 ตามลำดับเฟส และสำหรับผลการจำลองสถานการณ์กรณีใช้วิธี PQF ของเฟส M และ T สามารถแสดงได้ดังรูปที่ 3.15 และ 3.16 ตามลำดับเฟส



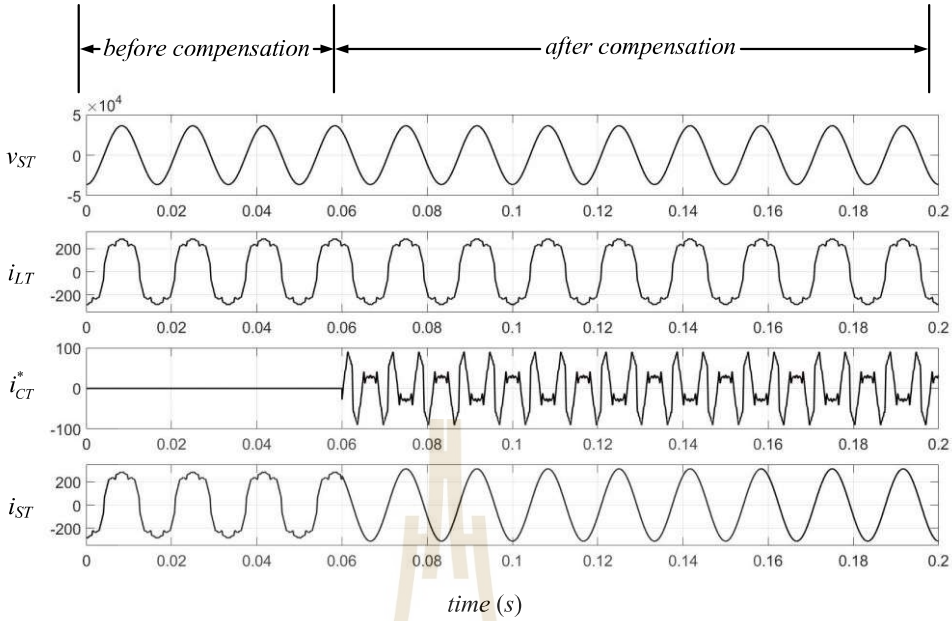
รูปที่ 3.13 ผลการตรวจจับฮาร์มอนิกของเฟส M ด้วยวิธี PQ กรณีแหล่งจ่ายแรงดันเป็นรูปไซน์



รูปที่ 3.14 ผลการตรวจจับฮาร์มอนิกของเฟส T ด้วยวิธี PQ กรณีแหล่งจ่ายแรงดันเป็นรูปไซน์



รูปที่ 3.15 ผลการตรวจจับฮาร์มอนิกของเฟส M ด้วยวิธี PQF กรณีแหล่งจ่ายแรงดันเป็นรูปไซน์



รูปที่ 3.16 ผลการตรวจจับฮาร์มอนิกของเฟส T ด้วยวิธี PQF กรณีแหล่งจ่ายแรงดันเป็นรูปไซน์

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่เฟส M และ T ดังรูปที่ 3.13 ถึง 3.16 พบว่า ผลการทดสอบทั้งวิธี PQ ที่ใช้วงจร LPF และวิธี PQF ที่ใช้วิธี SWFA มีลักษณะเช่นเดียวกัน คือ ในช่วงเวลาที่ 0 ถึง 0.06 วินาทีกระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกระแสโหลด (i_{LM}, i_{LT}) ซึ่งสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาตั้งแต่ช่วงเวลา 0.06 วินาทีเป็นต้นไป แหล่งจ่ายกระแสในอุมคติจะทำการฉีดกระแสที่มีลักษณะเช่นเดียวกันกับกระแสอ้างอิง (i_C^*) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ และวิธี PQF ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น และมีค่า %THD ของกระแสที่แหล่งจ่ายลดลง โดยวิธี PQ ให้ค่า %THD ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T เท่ากับ 0.0703% เท่ากันทั้งสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C เท่ากับ 0.0703% เท่ากันทั้งสามเฟส และวิธี PQF ให้ค่า %THD ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T เท่ากับ 0.0015% เท่ากันทั้งสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C เท่ากับ 0.0015% 0.0011% และ 0.001 % ตามลำดับเฟส ซึ่งสามารถดูสรุปผลค่า %THD ดังกล่าวได้จากตารางที่ 3.2

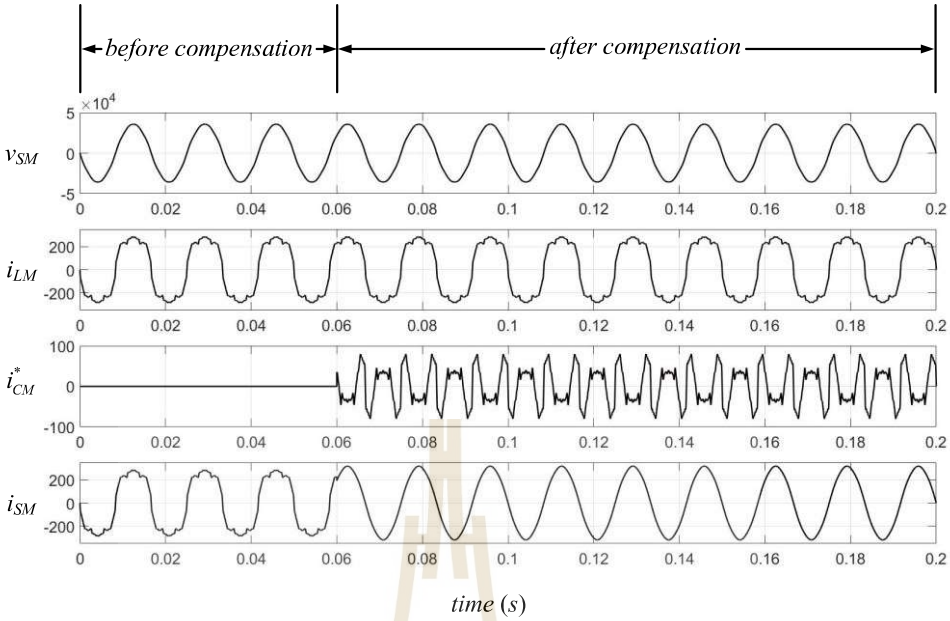
ตารางที่ 3.2 สรุปค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการทดสอบกรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์

วิธีการคำนวณตรวจจับฮาร์มอนิก	%THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
วิธี PQ	0.0703	0.0703	0.0703	0.0703	0.0703	0.0703	0.0703
วิธี PQF	0.0015	0.0015	0.0015	0.0015	0.0011	0.0011	0.0013

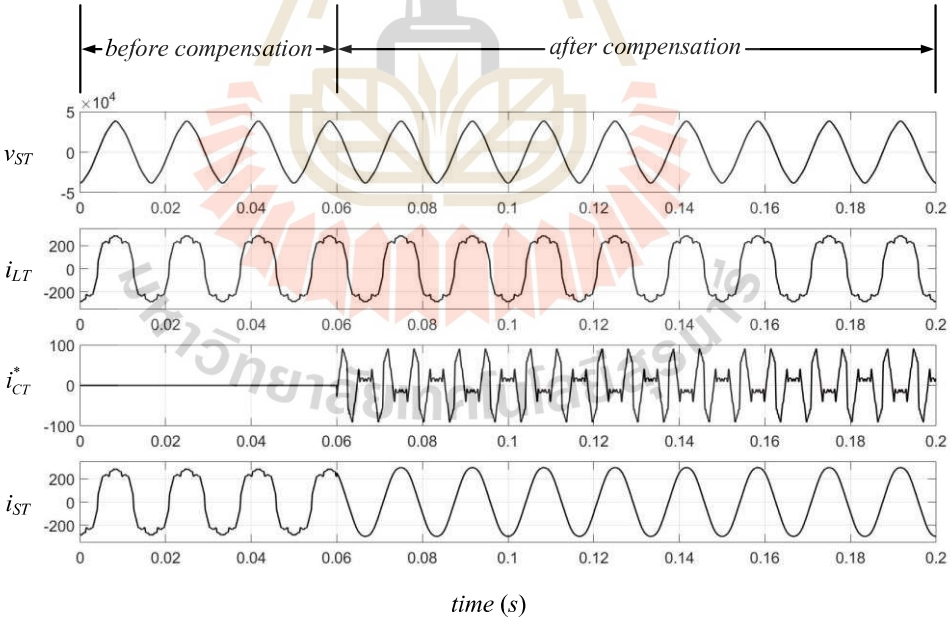
จากผลค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยดังตารางที่ 3.2 พบว่าวิธี PQF ที่ใช้วิธี SWFA ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟจะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟสเท่ากับ 0.0015% และที่ระบบไฟฟ้ากำลังสามเฟสเท่ากับ 0.0013% ซึ่งมีค่าที่น้อยกว่ากรณีวิธี PQ ที่ใช้วงจร LPF ในการแยกปริมาณฮาร์มอนิกของกำลังแอกทีฟซึ่งมีค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสเท่ากันเท่ากับ 0.0703% จากผลดังกล่าวแสดงให้เห็นว่าวิธี PQF มีสมรรถนะในการคำนวณตรวจจับฮาร์มอนิกที่ดีกว่าวิธี PQ ซึ่งเป็นผลมาจากวิธี SWFA ที่มีสมรรถนะในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟที่ดีกว่าการใช้วงจร LPF จากผลดังกล่าวในงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้วิธี PQF ในการคำนวณตรวจจับฮาร์มอนิกสำหรับการทดสอบในกรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปนต่อไป

3.6.2 การทดสอบกรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปน

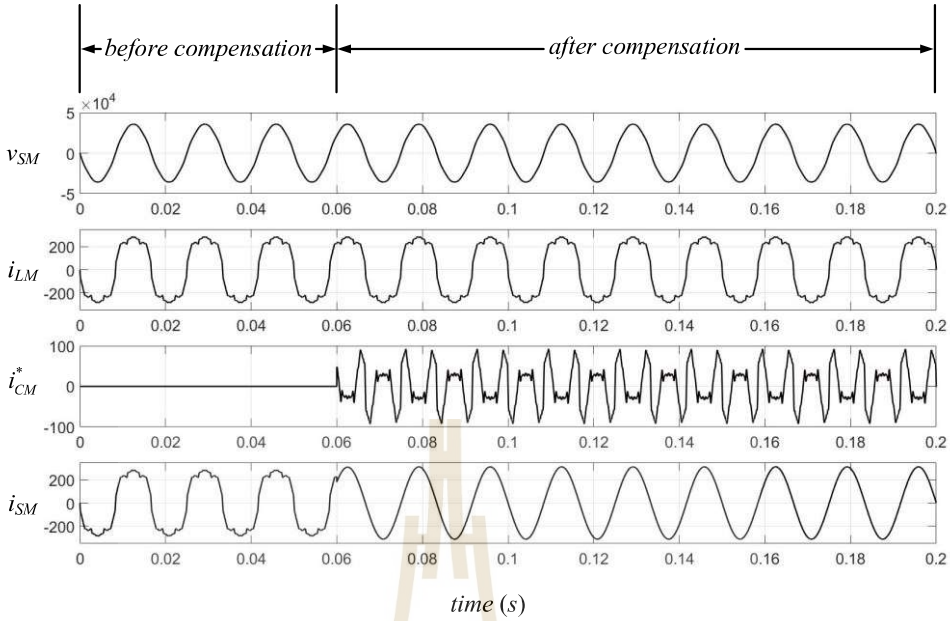
การทดสอบการคำนวณตรวจจับฮาร์มอนิกในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางไฟฟ้ามีฮาร์มอนิกปะปนจะทำการเปรียบเทียบระหว่างการใช้วิธี PQF และวิธี PQF ร่วมกับการตรวจจับแรงดันเฟสบวกมูลฐานด้วยวิธี PSVD (วิธี PQF ร่วมกับ PSVD) โดยในการทดสอบจะกำหนดให้แหล่งจ่ายแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟสมีฮาร์มอนิกปะปนส่งผลให้แรงดันดังกล่าวมีลักษณะไม่เป็นรูปไซน์บริสุทธิ์ที่ค่า %THD เท่ากับ 3.26% (Tan P-C. and et al.,2003) เท่ากันทั้ง 2 เฟส (เฟส M และ T) โดยผลการจำลองสถานการณ์ของเฟส M และ T สำหรับกรณีที่ใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF เพียงอย่างเดียวสามารถแสดงได้ดังรูปที่ 3.17 และ 3.18 ตามลำดับเฟส และสำหรับผลการจำลองสถานการณ์กรณีที่ใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF และ PSVD สามารถแสดงได้ดังรูปที่ 3.19 และ 3.20 ตามลำดับเฟส



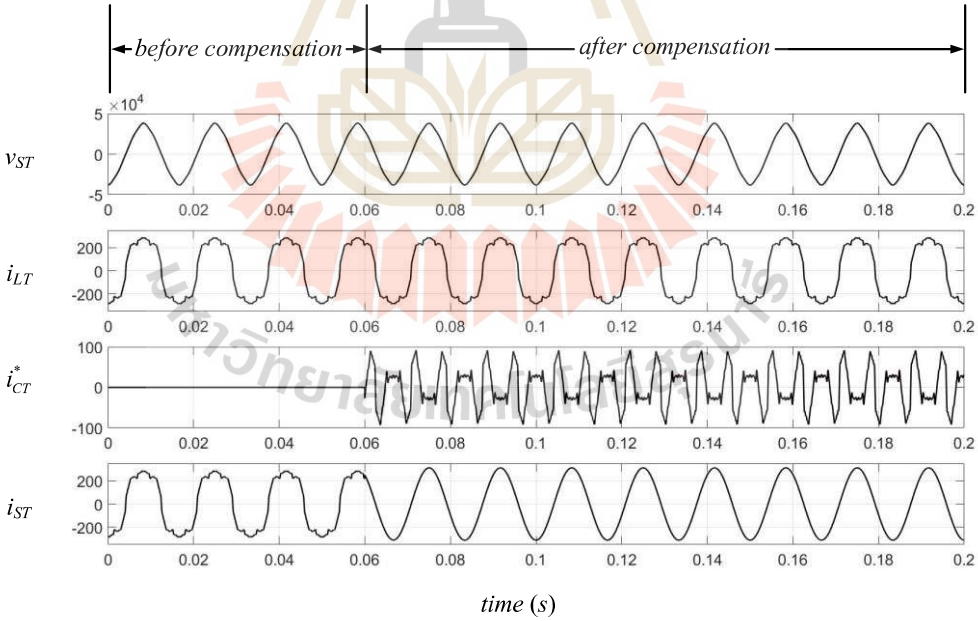
รูปที่ 3.17 ผลการตรวจจับฮาร์มอนิกของเฟส M ด้วยวิธี PQF กรณีแหล่งจ่ายแรงดันมีฮาร์มอนิกปะปน



รูปที่ 3.18 ผลการตรวจจับฮาร์มอนิกของเฟส T ด้วยวิธี PQF กรณีแหล่งจ่ายแรงดันมีฮาร์มอนิกปะปน



รูปที่ 3.19 ผลการตรวจจับฮาร์มอนิกของเฟส M ด้วยวิธี PQF ร่วมกับ PSVD กรณีแหล่งจ่ายแรงดันมีฮาร์มอนิกปะปน



รูปที่ 3.20 ผลการตรวจจับฮาร์มอนิกของเฟส T ด้วยวิธี PQF ร่วมกับ PSVD กรณีแหล่งจ่ายแรงดันมีฮาร์มอนิกปะปน

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่เฟส M และ T ดังรูปที่ 3.17 ถึง 3.20 พบว่า ในช่วงเวลาที่ 0 ถึง 0.06 วินาทีกระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกับกระแสโหลด (i_{LM}, i_{LT}) ซึ่งสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาในช่วงเวลา 0.06 วินาทีเป็นต้นไป เมื่อแหล่งจ่ายกระแสในอุดมคติจะทำการฉีดกระแสที่มีลักษณะเช่นเดียวกันกับกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF และวิธี PQF ร่วมกับ PSVD ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น และมีค่า %THD ของกระแสที่แหล่งจ่ายลดลง โดยวิธี PQF ให้ค่า %THD ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T เท่ากับ 1.95% และ 2.12% ตามลำดับเฟส และที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C เท่ากับ 1.95% 1.95% และ 2.07% ตามลำดับเฟส และวิธี PQF ร่วมกับ PSVD ให้ค่า %THD ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T เท่ากับ 0.0031% และ 0.0041% ตามลำดับเฟส และที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C เท่ากับ 0.0028% 0.0075% และ 0.0058% ตามลำดับเฟส ซึ่งสามารถดูสรุปผลค่า %THD ดังกล่าวได้จากตารางที่ 3.3

ตารางที่ 3.3 สรุปค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการทดสอบกรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปน

วิธีการคำนวณตรวจจับฮาร์มอนิก	%THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
วิธี PQF	1.95	2.12	2.04	1.95	2.07	2.07	2.03
วิธี PQF ร่วมกับ PSVD	0.0031	0.0041	0.0036	0.0028	0.0075	0.0058	0.0054

จากผลค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยดังตารางที่ 3.3 การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF เพียงอย่างเดียวจะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟสมีค่าเท่ากับ 2.04% และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากับ 2.03% ซึ่งมีค่าเพิ่มมากขึ้นเมื่อเปรียบเทียบกับค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายของการทดสอบกรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์ดังตารางที่ 3.2 ในกรณีที่ใช้วิธี PQF ซึ่งแสดงให้เห็นว่าในกรณีที่แหล่งจ่ายแรงดันมีฮาร์มอนิกปะปนจะส่งผลเสียถึงการคำนวณตรวจจับฮาร์มอนิก ในขณะที่กรณีที่ใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD จะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสน้อยกว่า โดยมีค่าเท่ากับ 0.0036% และ 0.0054% ตามลำดับ จากผลดังกล่าวแสดงให้เห็นว่าการใช้วิธี PSVD ร่วมในการคำนวณตรวจจับฮาร์มอนิก สามารถแก้ปัญหาการคำนวณตรวจจับฮาร์มอนิกที่ผิดพลาดเนื่องจากผลกระทบของฮาร์มอนิกที่ปะปนในแรงดันที่แหล่งจ่ายได้

3.7 สรุป

ในบทนี้ได้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม และนำเสนอการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ซึ่งประยุกต์ใช้วิธี SWFA ในการแยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟแทนการใช้วงจร LPF นอกจากนี้ได้นำเสนอการใช้วิธี PSVD ร่วมในการคำนวณตรวจจับฮาร์มอนิกเพื่อแก้ปัญหาการคำนวณตรวจจับฮาร์มอนิกผิดพลาดในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางไฟฟ้ามีฮาร์มอนิกปะปน โดยการทดสอบการตรวจจับฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณา พบว่า ในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางไฟฟ้าเป็นรูปไซน์บริสุทธิ์การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ และวิธี PQF สามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างมีประสิทธิผล โดยวิธี PQF จะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสมีค่าที่น้อยกว่าวิธี PQ เนื่องจากวิธี SWFA มีสมรรถนะในการกรององค์ประกอบฮาร์มอนิกของกำลังแอกทีฟที่ดีกว่าการใช้วงจร LPF ส่วนในกรณีที่แหล่งจ่ายแรงดันไฟฟ้ามีฮาร์มอนิกปะปนการใช้วิธี PQF ร่วมกับ PSVD ในการคำนวณตรวจจับฮาร์มอนิกจะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสมีค่าที่น้อยกว่าการใช้วิธี PQF เพียงอย่างเดียว เนื่องจากการนำวิธี PSVD มาร่วมในการคำนวณตรวจจับฮาร์มอนิกจะช่วยลดการคำนวณตรวจจับฮาร์มอนิกผิดพลาดเนื่องจากมีฮาร์มอนิกปะปนที่แรงดันไฟฟ้าที่แหล่งจ่าย ดังนั้นในงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD ในการคำนวณตรวจจับฮาร์มอนิกในวิจัยวิทยานิพนธ์บทต่อ ๆ ไป

บทที่ 4
การออกแบบวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

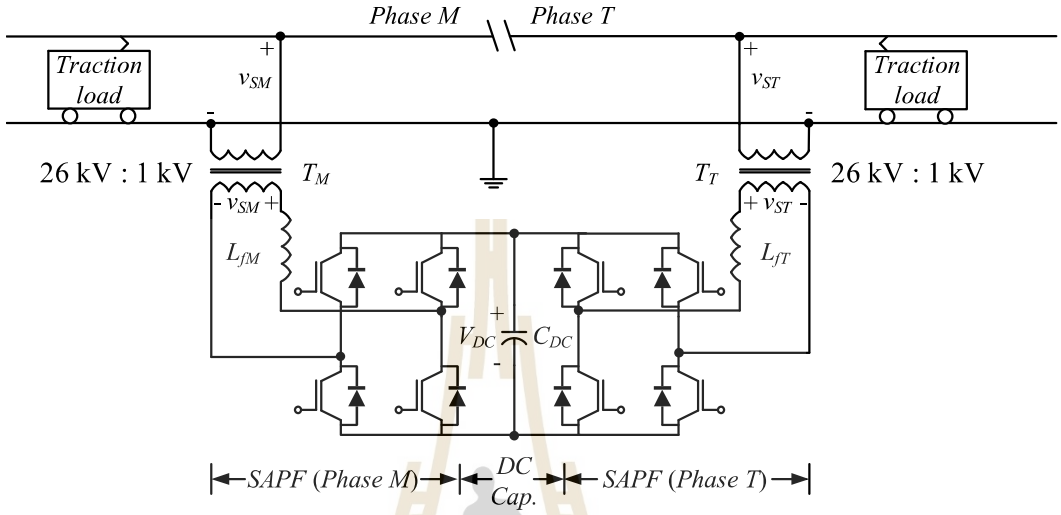
4.1 กล่าวนำ

การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนานจำเป็นต้องมีการออกแบบวงจรและระบบควบคุมที่เหมาะสมเพื่อให้สามารถฉีดกระแสชดเชยที่มีลักษณะคล้อยตามกับกระแสอ้างอิงที่ได้จากส่วนการตรวจจับฮาร์มอนิกด้วยวิธี PQF ในบทนี้จึงนำเสนอโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบระบบควบคุม รวมไปถึงการทดสอบสมรรถนะการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้จากการออกแบบ โดยรายละเอียดโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 4.2 การออกแบบตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 4.3 การออกแบบตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนานจะนำเสนอในหัวข้อที่ 4.4 การออกแบบระบบควบคุมกระแสชดเชยจะนำเสนอในหัวข้อที่ 4.5 การออกแบบระบบควบคุมแรงดันบัสไฟตรงจะนำเสนอในหัวข้อที่ 4.6 และผลการจำลองสถานการณ์เพื่อทดสอบการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาจะนำเสนอในหัวข้อที่ 4.7

4.2 โครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน

ลักษณะโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานที่สามารถใช้ในการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาสามารถแบ่งออกเป็น 2 ลักษณะโครงสร้าง คือ โครงสร้างแบบตัวเก็บประจุแยก และโครงสร้างแบบตัวเก็บประจุร่วม (ฐานันดร์, 2564) โดยในงานวิจัยวิทยานิพนธ์นี้ได้เลือกใช้วงจรกรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างแบบตัวเก็บประจุร่วม เนื่องจากโครงสร้างดังกล่าวใช้ตัวเก็บประจุเพียงตัวเดียวซึ่งง่ายต่อการควบคุมระดับแรงดัน และยังเป็นการลดต้นทุนในการสร้างระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานอีกด้วย โดยโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานดังกล่าวสามารถแสดงได้ดังรูปที่ 4.1 ซึ่งประกอบไปด้วยวงจรอินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน (Voltage Source Inverter : VSI) จำนวน 2 ชุดที่มีแหล่งสะสมพลังงานเป็นตัวเก็บประจุ (C_{DC}) ร่วมกันจำนวน 1 ตัว โดยแต่ละชุดจะมีการเชื่อมต่อกับอุปกรณ์ IGBT จำนวน 4 ตัวที่ต่อกันในรูปแบบวงจรบริดจ์ นอกจากนี้ยังมีตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน (L_{fM}, L_{fT}) จำนวน 2 ตัว และเนื่องจากที่ระบบไฟฟ้ากำลังสองเฟสของระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณามีพิกัดแรงดันไฟฟ้าที่สูง (26 kV) จึงมีการต่อใช้

หม้อแปลงไฟฟ้าแบบเชิงเส้นหนึ่งเฟส (single-phase linear transformer) (T_M, T_T) เพื่อลดระดับแรงดันไฟฟ้าเหลือ 1 kV ซึ่งเป็นการช่วยลดขนาดพิกัดของวงจรกรองกำลังแอกทีฟแบบขนาน



รูปที่ 4.1 วงจรกรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างแบบตัวเก็บประจุร่วม

4.3 การออกแบบตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน

การออกแบบตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน (L_{fM}, L_{fT}) จะใช้วิธีการของ D.M.E. Ingram and S.D. Round (Ingram and. Round, 1997) โดยวิธีดังกล่าวจะให้ผลการออกแบบเป็นค่าขอบเขตสูงสุดของขนาดตัวเหนี่ยวนำ ($L_{f(\max)}$) จากนั้นจึงพิจารณาเลือกใช้ตัวเหนี่ยวนำที่มีค่าอยู่ภายใต้ค่าขอบเขตดังกล่าว การออกแบบด้วยวิธีการของ D.M.E. Ingram and S.D. Round จะอาศัยค่ากระแสโหลดของระบบที่พิจารณาในการออกแบบ นอกจากนี้เนื่องจากระบบรางไฟฟ้าที่พิจารณามีขนาดกระแสโหลดทั้งสองเฟส (i_{LM}, i_{LT}) เท่ากัน ดังนั้นค่า $L_{f(\max)}$ ที่ได้จากการออกแบบของทั้งสองเฟส (เฟส M และ T) จึงมีขนาดเท่ากัน โดยสามารถอธิบายรายละเอียดขั้นตอนการออกแบบได้ดังนี้

ขั้นตอนที่ 1 ทำการคำนวณหาอัตราการเปลี่ยนแปลงสูงสุดของกระแสอ้างอิงเทียบกับเวลา ($\max(\frac{di_C^*}{dt})$) ซึ่งจะประมาณค่าโดยใช้ค่าองค์ประกอบฮาร์มอนิกของกระแสโหลด ($i_h(t)$) ที่ทำให้ $\max(\frac{di_C^*}{dt})$ มีค่าสูงที่สุด โดยสามารถคำนวณค่า $\max(\frac{di_C^*}{dt})$ ได้จากสมการที่ (4.1) และ (4.2)

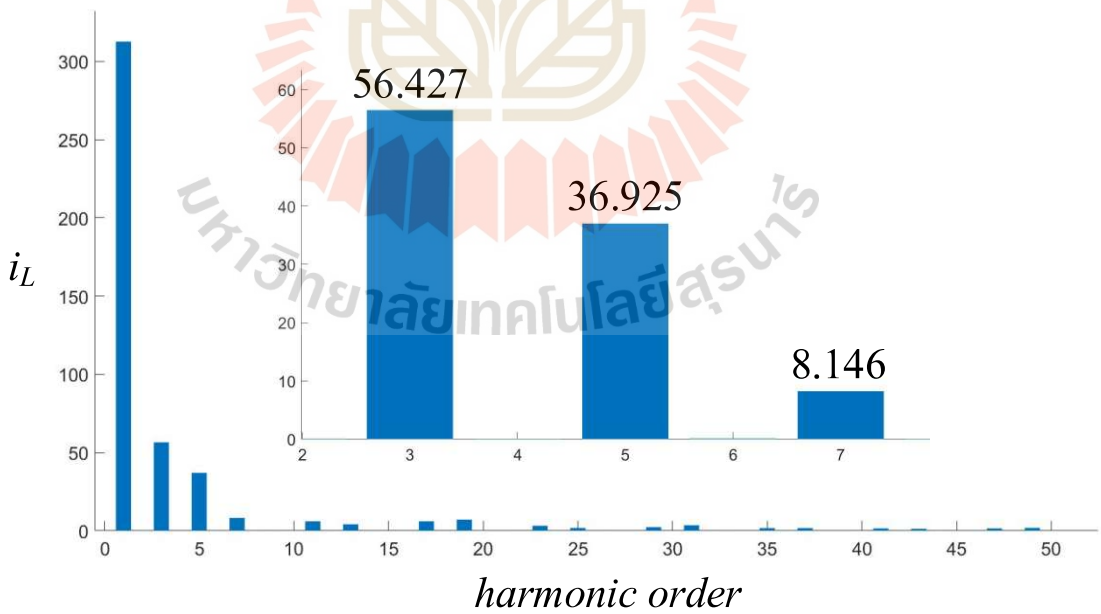
$$i_h(t) = A\sin(2\pi f) \tag{4.1}$$

$$\max(\frac{di_C^*}{dt}) = A2\pi f \tag{4.2}$$

โดยที่ A คือ ค่าแอมพลิจูดของกระแสฮาร์มอนิกในอันดับที่ทำให้ $\max(\frac{di_C^*}{dt})$ มีค่าสูงที่สุด (A)

f คือ ความถี่ของอันดับฮาร์มอนิกที่ทำให้ $\max(\frac{di_C^*}{dt})$ มีค่าสูงที่สุด (Hz)

การพิจารณาเลือกค่าองค์ประกอบฮาร์มอนิกที่ทำให้ $\max(\frac{di_C^*}{dt})$ มีค่าสูงที่สุดจะพิจารณาจากกราฟสเปกตรัมของกระแสโหลดของระบบรางไฟฟ้าของประเทศไต้หวัน (Sy-Ruen and Bing-Nan, 2002) ที่พิจารณาดังแสดงในรูปที่ 4.2



รูปที่ 4.2 สเปกตรัมของกระแสโหลดในระบบรางไฟฟ้าที่พิจารณากำจัดฮาร์มอนิก

จากรูปที่ 4.2 เมื่อพิจารณากระแสฮาร์มอนิกในอันดับที่ 3 ($f = 180$ Hz) กระแสฮาร์มอนิกในอันดับที่ 5 ($f = 300$ Hz) และกระแสฮาร์มอนิกในอันดับที่ 7 ($f = 420$ Hz) พบว่ากระแสฮาร์มอนิกทั้ง 3 อันดับมีขนาดแอมพลิจูดเท่ากับ 56.427 A 36.925 A และ 8.146 A ตามลำดับซึ่งสามารถนำมาแสดงการคำนวณหาค่า $\max(\frac{di_C^*}{dt})$ ของแต่ละอันดับฮาร์มอนิกได้ดังนี้

อันดับที่ 3 : $\max(\frac{di_C^*}{dt}) = A2\pi f = 56.42 \times 2\pi \times 180 = 63,810$ A/s

อันดับที่ 5 : $\max(\frac{di_C^*}{dt}) = A2\pi f = 36.93 \times 2\pi \times 300 = 69,611$ A/s

อันดับที่ 7 : $\max(\frac{di_C^*}{dt}) = A2\pi f = 8.146 \times 2\pi \times 420 = 21,497$ A/s

จากการคำนวณในข้างต้นพบว่าที่ฮาร์มอนิกอันดับที่ 5 จะให้ค่า $\max(\frac{di_C^*}{dt})$ ที่สูงที่สุดซึ่งมีค่าเท่ากับ 69,611 A/s อย่างไรก็ตามเนื่องจากโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนานมีการใช้หม้อแปลงเชิงเส้นหนึ่งเฟสเพื่อปรับลดระดับพิกัดแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (26 kV : 1 kV) ดังปรากฏในรูปที่ 4.1 ซึ่งส่งผลต่อขนาดของกระแสที่ไหลผ่านตัวเหนี่ยวนำทางด้านฝั่งแรงต่ำของหม้อแปลงไฟฟ้าให้มีขนาดกระแสสูงขึ้น 26 เท่าของกระแสอ้างอิงที่ได้จากการคำนวณตรวจจับฮาร์มอนิกตามอัตราส่วนของหม้อแปลง ดังนั้นเมื่อพิจารณาผลจากการใช้หม้อแปลงไฟฟ้าเชิงเส้นหนึ่งเฟสจะสามารถคำนวณค่า $\max(\frac{di_C^*}{dt})$ ใหม่ได้เท่ากับ 1,809,886 A/s โดยสามารถแสดงการคำนวณได้ดังนี้

$$\max(\frac{di_C^*}{dt}) = 26 \times A2\pi f = 26 \times 36.93 \times 2\pi \times 300 = 1,809,886 \text{ A/s}$$

ขั้นตอนที่ 2 คำนวณค่าขอบเขตสูงสุดของขนาดตัวเหนี่ยวนำ ($L_{f(\max)}$) โดยสามารถคำนวณได้จากสมการที่ (4.3)

$$L_{f(\max)} = \frac{V_{DC} - V_S}{\max(\frac{di_C^*}{dt})} \tag{4.3}$$

โดยที่ V_{DC} คือ ค่าแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนาน

V_S คือ ค่ายอดของแรงดันไฟฟ้าที่แหล่งจ่ายฝั่งแรงต่ำของหม้อแปลงเชิงเส้นหนึ่งเฟส (V_{SM}, V_{ST})

จากสมการที่ 4.3 จะทำการกำหนดค่า V_{DC} ด้วยวิธีของ T. Thomas and et al. (Thomas T, Haddad K, Joos G, Jaafari A., 1998) คือ ค่า V_{DC} ต้องมีขนาดเท่ากับ หรือมากกว่าค่ายอดแรงดันของฝั่งแรงต่ำของหม้อแปลงเชิงเส้นหนึ่งเฟส (V_S = 1,414 V) โดยในงานวิจัยวิทยานิพนธ์นี้จะกำหนดให้ V_{DC} มีค่าเท่ากับ 1,700 V และสามารถคำนวณค่า $L_{f(\max)}$ ได้เท่ากับ 0.157 mH โดยสามารถแสดงรายละเอียดการคำนวณได้ดังนี้

$$L_{f(\max)} = \frac{V_{DC} - V_S}{\max(\frac{di_C^*}{dt})} = \frac{1,700 - 1414}{1,809,886} = 0.157 \times 10^{-3} = 0.157 \text{ mH}$$

ขั้นตอนที่ 3 ทำการเลือกขนาดตัวเหนี่ยวนำ โดยจะต้องเลือก L_f (L_{fM}, L_{fT}) ที่มีขนาดไม่เกิน $L_{f(\max)}$ ซึ่งมีค่าเท่ากับ 0.157 mH ดังนั้นในงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ L_f มีค่าเท่ากันทั้งสองเฟสเท่ากับ 0.15 mH

4.4 การออกแบบตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน

การออกแบบตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน (C_{DC}) จะใช้วิธีการของ Thomas T. and et al. (Thomas T, Haddad K, Joos G, Jaafari A., 1998) โดยวิธีดังกล่าวจะให้ผลการออกแบบเป็นค่าขอบเขตต่ำสุดของขนาดตัวเก็บประจุ ($C_{DC(\min)}$) จากนั้นจึงพิจารณาเลือกใช้ตัวเก็บประจุที่มีขนาดมากกว่าขอบเขตดังกล่าวสำหรับใช้เป็นแหล่งสะสมพลังงานของวงจรกรองกำลังแอกทีฟแบบขนานดังแสดงในรูปที่ 4.1 โดยสามารถคำนวณค่า $C_{DC(\min)}$ ได้จากสมการที่ (4.4)

$$C_{DC(\min)} = \frac{\Delta\left[\int v_S \times i_C^* dt\right]}{\Delta V_{DC} \times V_{DC}^*} \tag{4.4}$$

โดยที่ $\Delta\left[\int v_S \times i_C^* dt\right]$ คือ ค่าการกระเพื่อมของผลรวมค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_s) คูณกับกระแสอ้างอิง (i_C^*)

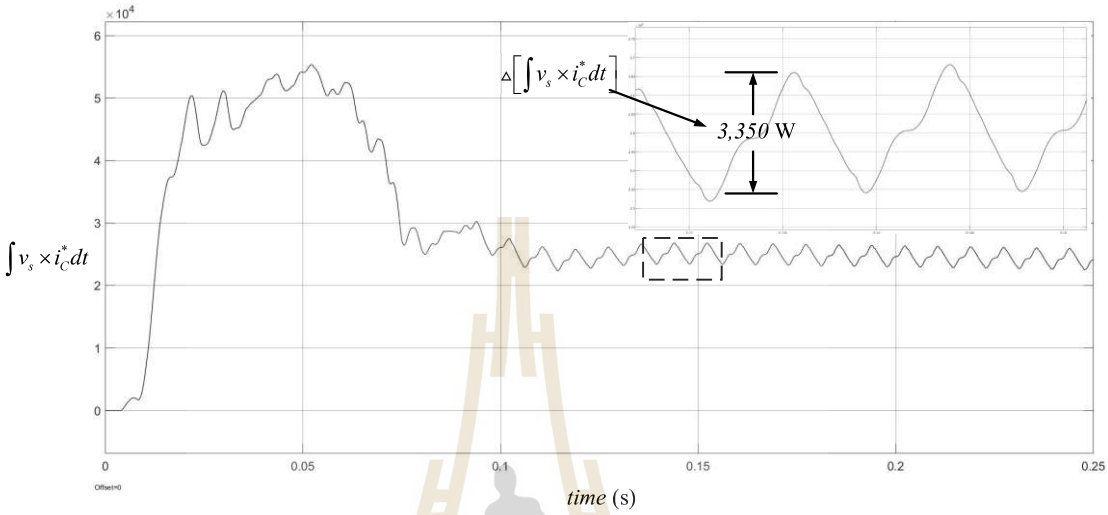
ΔV_{DC} คือ ค่าแรงดันกระเพื่อมของแรงดันบัสไฟตรง

V_{DC}^* คือ ค่าแรงดันบัสไฟตรงอ้างอิง

จากระบบรางไฟฟ้าที่พิจารณาสามารถแสดงกราฟของผลรวมของค่าแรงดัน v_S คูณกับกระแส i_C^* ($\int v_S \times i_C^* dt$) ได้ดังรูปที่ 4.3 โดยจะเห็นว่าค่าการกระเพื่อมของผลรวมดังกล่าว ($\Delta\left[\int v_S \times i_C^* dt\right]$) มีค่าประมาณ 3,350 w และสำหรับค่าการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) จะกำหนดให้อยู่ภายใต้ขอบเขตที่ยอมรับได้ โดยกำหนดให้มีค่าเป็น 2% ของค่า V_{DC} (1,700 V) ซึ่งคิดเป็นค่าแรงดันเท่ากับ 34 V จากการกำหนดค่าดังกล่าวจะสามารถคำนวณค่า $C_{DC(\min)}$ ได้เท่ากับ 58 mF ซึ่งแสดงรายละเอียดการคำนวณได้ดังนี้

$$C_{DC(\min)} = \frac{\Delta\left[\int v_S \times i_C^* dt\right]}{\Delta V_{DC} \times V_{DC}^*} = \frac{3,350}{34 \times 1,700} = 58 \text{ mF}$$

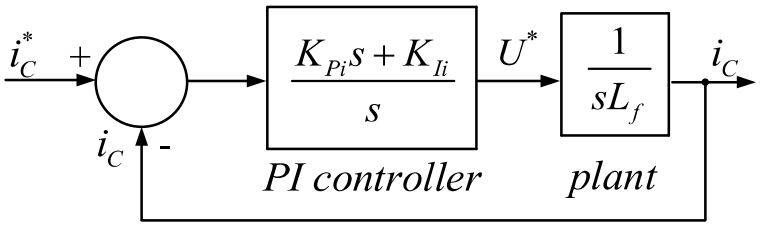
จากผลการคำนวณออกแบบในข้างต้นจะต้องเลือก C_{DC} ที่มีขนาดมากกว่า $C_{DC(\min)}$ ซึ่งมีค่าเท่ากับ 58 mF ดังนั้นในงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ C_{DC} มีค่าเท่ากับ 80 mF



รูปที่ 4.3 ผลรวมผลคูณของแรงดันไฟฟ้าที่แหล่งจ่ายระบบไฟฟ้ากำลังสองเฟสและกระแสอ้างอิง

4.5 การออกแบบระบบควบคุมกระแสชดเชย

ในบทนี้จะพิจารณาใช้ตัวควบคุมพีไอสำหรับการออกแบบระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้าที่พิจารณา เพื่อศึกษาทำความเข้าใจการทำงานของระบบควบคุมกระแสชดเชย รวมไปถึงศึกษาการออกแบบระบบควบคุมกระแสชดเชยก่อน เนื่องจากตัวควบคุมดังกล่าวมีความซับซ้อนที่น้อย และง่ายต่อการออกแบบ โดยโครงสร้างของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 4.4



รูปที่ 4.4 บล็อกไดอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

จากรูปที่ 4.4 อินพุตที่ถูกป้อนให้กับตัวควบคุมพีไอ (PI controller) และพลานต์ (plant) ของระบบ คือ ผลต่างของค่ากระแสอ้างอิง (i_C^*) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF กับค่ากระแสชดเชย (i_C) จากวงจรกรองกำลังแอกทีฟแบบขนาน และได้กำหนดให้เอาต์พุตของตัวควบคุมพีไอเป็นค่าแรงดันอ้างอิง (U^*) โดยแรงดันดังกล่าวจะถูกนำไปใช้ร่วมกับเทคนิคการสวิตช์แบบ PWM (J. Zala, M. Desai, K. Bhayani, et al., 2019) เพื่อทำการสวิตช์อุปกรณ์ IGBT ของวงจรกรองกำลังแอกทีฟแบบขนานต่อไป

สำหรับการออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอจะใช้วิธีการประมาณโดยการเปรียบเทียบสัมประสิทธิ์ของสมการฟังก์ชั่นถ่ายโอนวงปิด (closed-loop transfer function) ของบล็อกไดอะแกรมในรูปที่ 4.4 ซึ่งสามารถแสดงได้ดังสมการที่ (4.5) กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตราฐานดังแสดงในสมการที่ (4.6) จากการเปรียบเทียบสัมประสิทธิ์จะได้สมการคำนวณหาค่า K_{Pi} และ K_{Ii} ดังแสดงในสมการที่ (4.7) และ (4.8) ตามลำดับ

$$\frac{i_C}{i_C^*} = \frac{\left(\dfrac{K_{Pi}s + K_{Ii}}{L_f}\right)}{s^2 + \left(\dfrac{K_{Pi}}{L_f}\right)s + \dfrac{K_{Ii}}{L_f}} \tag{4.5}$$

$$G(s) = \frac{\omega_n^2}{s^2 + 2\zeta s\omega_n + \omega_n^2} \tag{4.6}$$

$$K_{Pi} = 2\zeta_i \omega_{ni} L_f \tag{4.7}$$

$$K_{Ii} = \omega_{ni}^2 L_f \tag{4.8}$$

โดยที่ ζ_i คือ อัตราการหน่วง (damping ratio) ของการควบคุมกระแสชดเชย โดยงานวิจัยวิทยานิพนธ์นี้กำหนดให้มีค่าเท่ากับ 0.707 และ ω_{ni} คือ ค่าความถี่ธรรมชาติ (natural frequency) ของการควบคุมกระแสชดเชย เนื่องจากงานวิจัยวิทยานิพนธ์นี้พิจารณากำจัดฮาร์มอนิกอันดับสูงสุดที่อันดับที่ 50 ซึ่งมีความถี่เท่ากับ 3,000 Hz จึงกำหนดให้ ω_{ni} มีค่าเท่ากับ 2π x 3,000 rad/s สำหรับค่า L_f จะมีค่าเท่ากับ 0.15 mH (ผลการออกแบบในหัวข้อที่ 4.3) จากค่าพารามิเตอร์ทั้งหมด

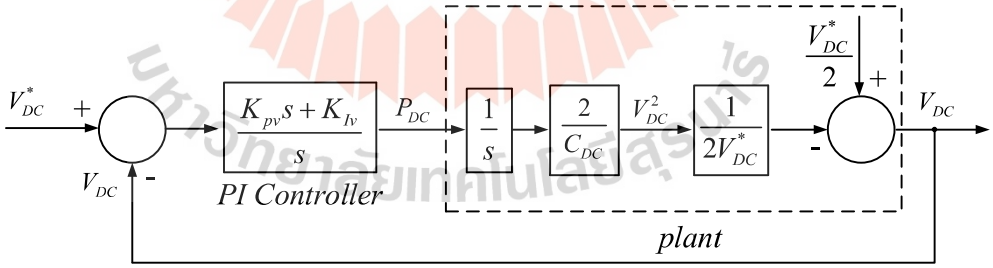
ที่กล่าวมาในข้างต้นสามารถคำนวณหาค่า K_{Pi} ได้เท่ากับ 4 และค่า K_{Ii} ได้เท่ากับ 53,300 แสดงรายละเอียดการคำนวณได้ดังนี้

$$K_{Pi} = 2\zeta_i \omega_{ni} L_f = 2 \times 0.707 \times 2\pi \times 3000 \times 0.00015 = 4$$

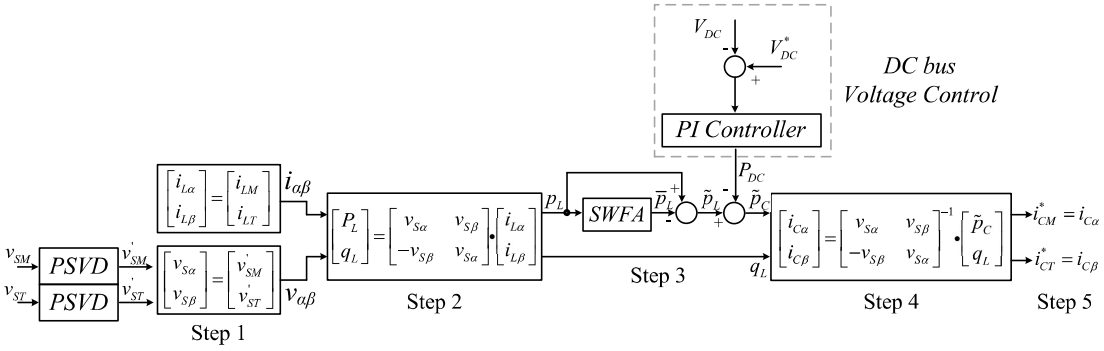
$$K_{Ii} = \omega_{ni}^2 L_f = (2\pi \times 3,000)^2 \times 0.00015 = 53,300$$

4.6 การออกแบบระบบควบคุมแรงดันบัสไฟตรง

การออกแบบระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสามารถแสดงบล็อกไดอะแกรมในการออกแบบได้ดังรูปที่ 4.5 จากรูปอินพุตที่ถูกป้อนให้กับตัวควบคุมพีไอและพลานต์ของระบบ คือ ผลต่างของค่าแรงดันอ้างอิง (V_{DC}^*) กับค่าแรงดันตกคร่อมตัวเก็บประจุ (V_{DC}) และได้กำหนดให้เอาต์พุตของตัวควบคุมพีไอเป็นค่ากำลังไฟฟ้ากระแสตรง (P_{DC}) โดยกำลังไฟฟ้าดังกล่าวจะถูกนำไปหักลบกับค่าองค์ประกอบฮาร์มอนิกของกำลังไฟฟ้าแอกทีฟที่โหลด ($\tilde{p}_L$) เพื่อคำนวณค่ากำลังไฟฟ้าสำหรับการชดเชย ($\tilde{p}_C$) สำหรับนำไปใช้คำนวณในขั้นตอนที่ 4 ของการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF กรณีพิจารณาผลจากระบบควบคุมแรงดันบัสไฟตรงดังแสดงในรูปที่ 4.6



รูปที่ 4.5 บล็อกไดอะแกรมระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ



รูปที่ 4.6 การควบคุมแรงดันบัสไฟตรงที่เชื่อมต่อภายในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF

สำหรับการออกแบบค่าพารามิเตอร์ของระบบควบคุมแรงดันบัสไฟตรงจะใช้วิธีการประมาณเช่นเดียวกับการออกแบบระบบควบคุมกระแสชดเชย โดยฟังก์ชันการถ่ายโอนแบบวงปิดของบล็อกไดอะแกรมระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอดังรูปที่ 4.5 สามารถแสดงดังสมการที่ (4.9) และเมื่อทำการเปรียบเทียบสัมประสิทธิ์ของสมการดังกล่าวกับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดันสองมาตราฐานดังแสดงในสมการที่ (4.6) จะสามารถคำนวณหาค่า K_{Pv} และ K_{Iv} ได้ดังสมการที่ (4.10) และ (4.11) ตามลำดับ

$$\frac{V_{DC}}{V_{DC}^*} = \frac{1}{2}\frac{s^2 + \dfrac{2K_{Pv}s}{C_{DC}V_{DC}^*} + \dfrac{2K_{Iv}}{C_{DC}V_{DC}^*}}{s^2 + \dfrac{K_{Pv}s}{C_{DC}V_{DC}^*} + \dfrac{K_{Iv}}{C_{DC}V_{DC}^*}} \tag{4.9}$$

$$K_{Pv} = 2\zeta_v \omega_{nv} C_{DC} V_{DC}^* \tag{4.10}$$

$$K_{Iv} = \omega_{nv}^2 C_{DC} V_{DC}^* \tag{4.11}$$

โดยที่ ζ_v คือ อัตราการหน่วงของการควบคุมแรงดันซึ่งกำหนดให้มีค่าเท่ากับ 0.707 และ ω_{nv} คือ ค่าความถี่ธรรมชาติของการควบคุมแรงดันบัสไฟตรงโดยกำหนดให้มีค่าเท่ากับ $\dfrac{4}{T_s\zeta}$ เมื่อพิจารณาให้ค่าผิดพลาดในสถานะคงตัวมี (e_{ss}) ค่าเท่ากับ $\pm 2\%$ โดย T_s คือ ช่วงเวลาเข้าที่ (settling time) กำหนดให้มีค่าเท่ากับ 0.05 s สำหรับค่า V_{DC}^* และ C_{DC} จะมีค่าเท่ากับ 1,700 V และ 80 mF ตามลำดับ (ผลการออกแบบในหัวข้อที่ 4.3 และ 4.4 ตามลำดับ) จากค่าพารามิเตอร์

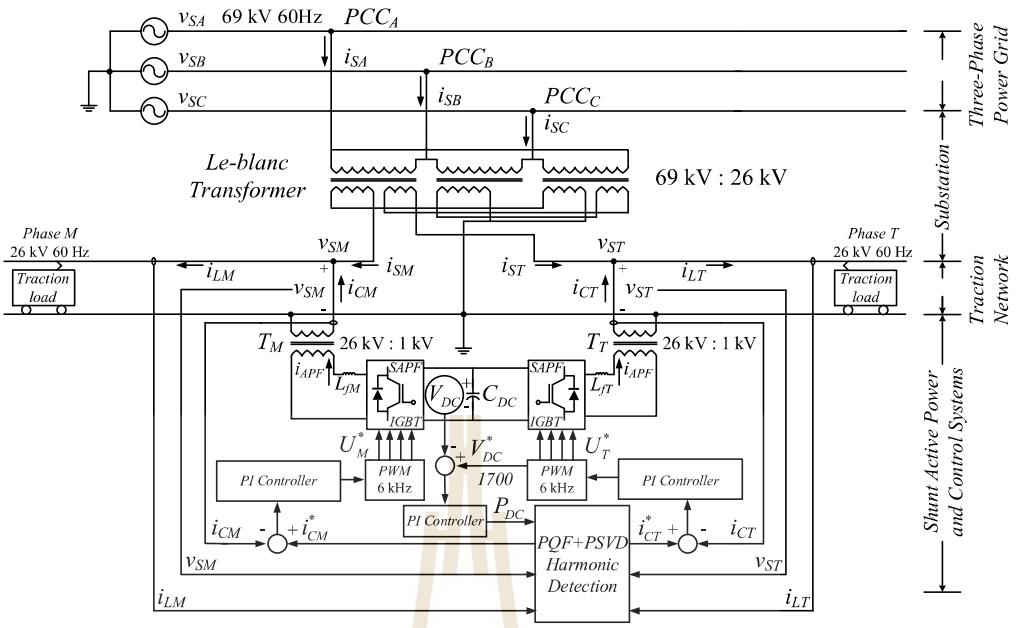
ทั้งหมดที่กล่าวมาในข้างต้นสามารถคำนวณหาค่า K_{Pv} ได้เท่ากับ 21,760 และค่า K_{Iv} ได้เท่ากับ 1,741,325.88 แสดงรายละเอียดการคำนวณได้ดังนี้

$$K_{Pv} = 2\zeta_v \omega_{nv} C_{DC} V_{DC}^* = \frac{8\zeta_v C_{DC} V_{DC}^*}{T_s \zeta_v} = \frac{8 \times 80 \times 10^{-3} \times 1,700}{0.05} = 21,760$$

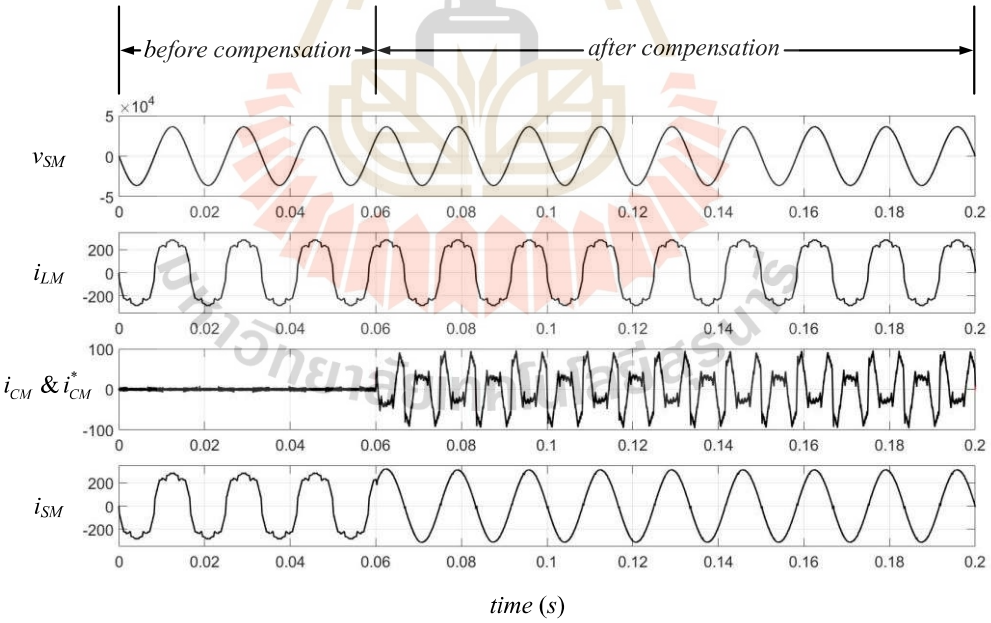
$$K_{Iv} = \omega_{nv}^2 C_{DC} V_{DC}^* = \left(\frac{4}{T_s \zeta_v}\right)^2 C_{DC} V_{DC}^* = \left(\frac{4}{0.05 \times 0.707}\right)^2 \times 80 \times 10^{-3} \times 1,700 = 1,741,325.88$$

4.7 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

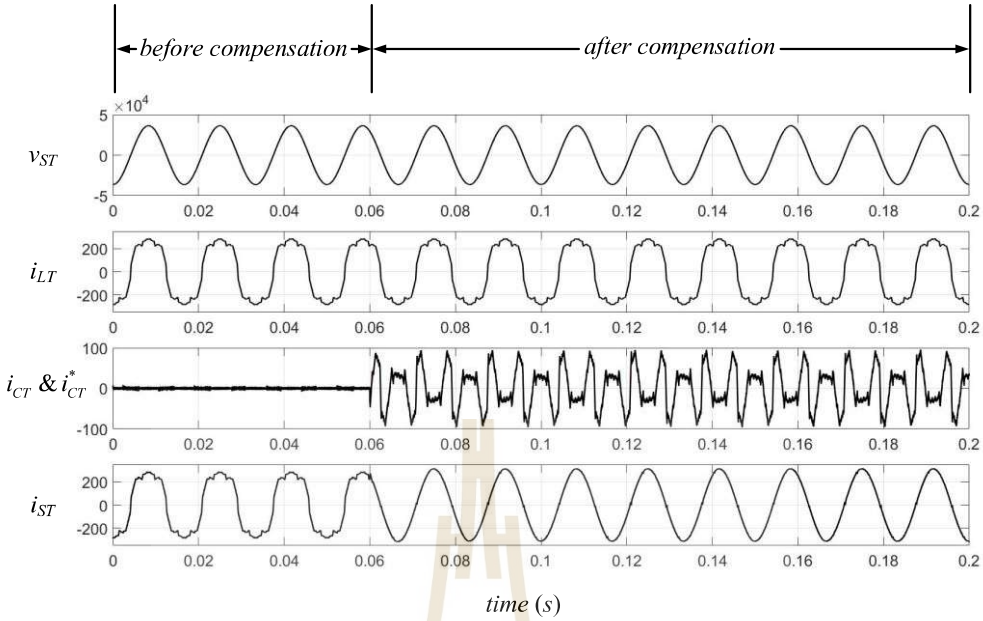
สำหรับระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะของวงจรกรองกำลังแอกทีฟแบบขนาน และระบบควบคุมด้วยตัวควบคุมพีไอที่ได้นำเสนอการออกแบบสามารถแสดงได้ดังรูปที่ 4.7 โดยในการจำลองสถานการณ์การกำจัดฮาร์มอนิกจะใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF สำหรับผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกของเฟส M และ T ที่ระบบไฟฟ้ากำลังสองเฟสสามารถแสดงได้ดังรูปที่ 4.8 และ 4.9 ตามลำดับเฟสผลการเปรียบเทียบกระแสชดเชย (i_C) และกระแสอ้างอิง (i_C^*) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ของเฟส M และ T สามารถแสดงได้ดังรูปที่ 4.10 และ 4.11 ตามลำดับเฟส และผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกของเฟส A B และ C ที่ระบบไฟฟ้ากำลังสามเฟสแสดงได้ดังรูปที่ 4.12



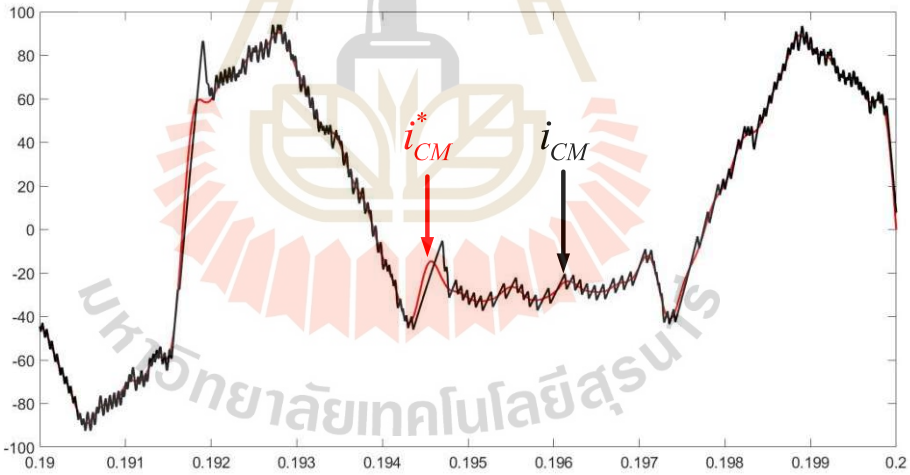
รูปที่ 4.7 ระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้า



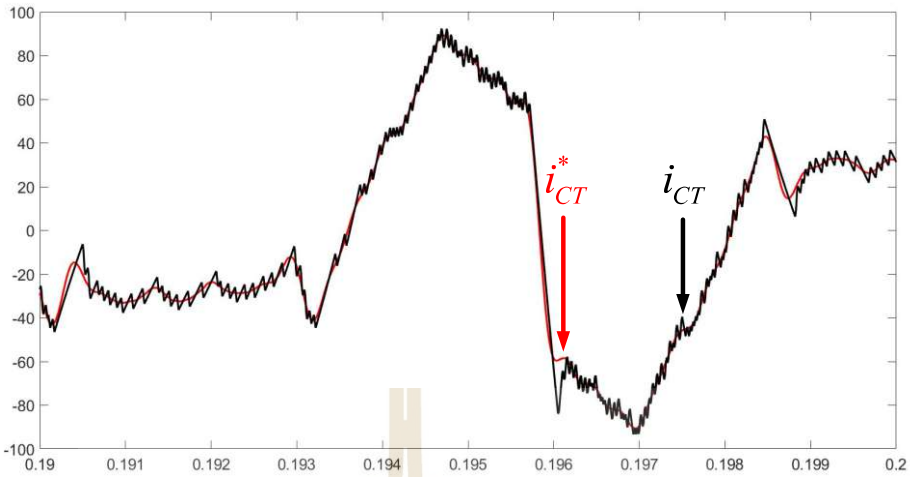
รูปที่ 4.8 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M



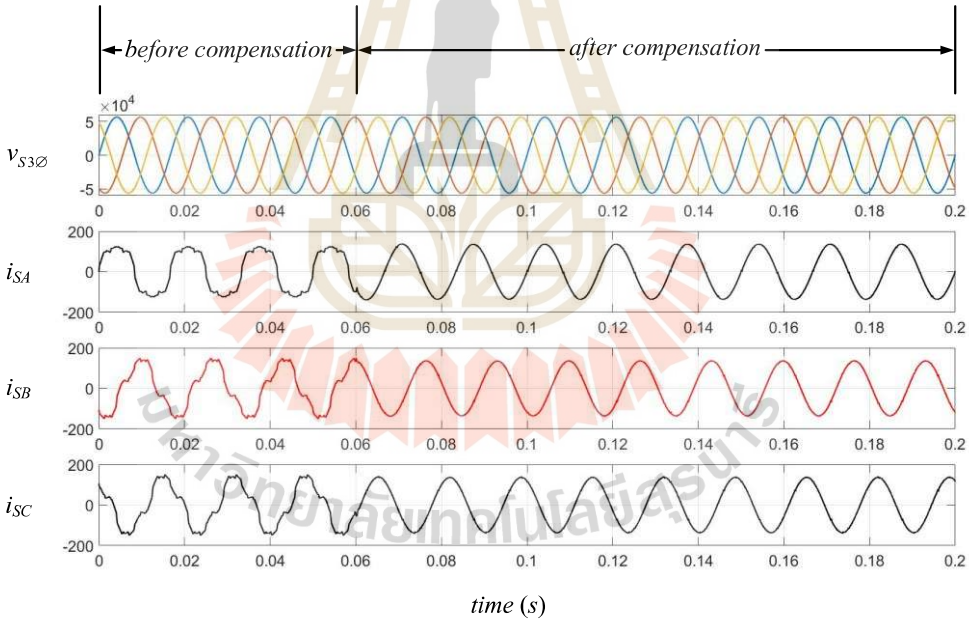
รูปที่ 4.9 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส T



รูปที่ 4.10 ผลการเปรียบเทียบ i_{CM} และ i^*_{CM}



รูปที่ 4.11 ผลการเปรียบเทียบ i_{CT} และ i_{CT}^{*}



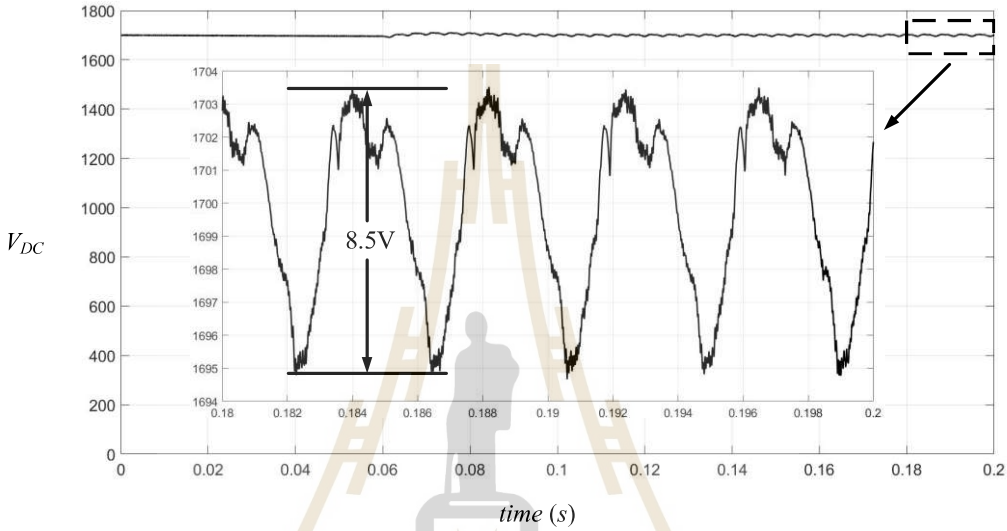
รูปที่ 4.12 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A B และ C)

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าของเฟส M และ T ดังรูปที่ 4.7 และ 4.8 พบว่า มีลักษณะเช่นเดียวกัน คือ ในช่วงเวลาที่ 0 ถึง 0.06 วินาทีหรือช่วงก่อนการชดเชย (before compensation) กระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_{LM}, i_{LT}) ซึ่งวัดค่า %THD ของกระแสที่แหล่งจ่ายได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาในช่วงเวลา 0.06 วินาทีเป็นต้นไป หรือช่วงภายหลังการชดเชย (after compensation) เมื่อวงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมพีไอได้ทำการฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีลักษณะคล้อยตามกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ดังแสดงรูปที่ 4.10 และ 4.11 ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์ และสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 1.83% และ 1.82% ตามลำดับเฟส นอกจากนี้ผลจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่ระบบไฟฟ้ากำลังสามเฟส ดังรูปที่ 4.12 พบว่าในช่วงเวลาที่ 0 ถึง 0.06 วินาทีหรือช่วงก่อนการชดเชย (before compensation) กระแสที่แหล่งจ่ายของระบบไฟฟ้ากำลังสามเฟสซึ่งประกอบไปด้วย i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณที่ผิดเพี้ยนไม่เป็นรูปไซน์ โดยวัดค่า %THD เท่ากับ 22.14% เท่ากันทุกเฟส ต่อมาตั้งแต่ช่วงเวลา 0.06 วินาทีเป็นต้นไป เมื่อวงจรกรองกำลังแอกทีฟแบบขนานฉีดกระแสชดเชยเพื่อกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสจะส่งผลให้ i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์ โดยวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 1.83% 1.81% และ 1.84% ตามลำดับเฟส ซึ่งสามารถดูสรุปผลค่า %THD ทั้งหมดได้จากตารางที่ 4.1

ตารางที่ 4.1 ผลสรุปค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการทดสอบการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้า

สถานะการชดเชย	ค่า $\%THD$ ของกระแสที่แหล่งจ่าย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
ก่อนการชดเชย	22.16	22.16	22.16	22.14	22.14	22.14	22.14
หลังการชดเชย	1.83	1.82	1.83	1.83	1.81	1.84	1.83

สำหรับผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) สามารถแสดงได้ดังรูปที่ 4.13 จากรูปดังกล่าวพบว่าระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดี สามารถคงค่าแรงดันบัสไฟตรงไว้ได้เท่ากับ 1,700 V ตามที่ได้ออกแบบไว้ และมีการกระเพื่อมของแรงดันบัสไฟตรงเท่ากับ 8.5 V โดยค่าการกระเพื่อมของแรงดันบัสไฟตรงมีค่าไม่เกิน 2% ของค่า V_{DC} (ΔV_{DC} = 34 V) ซึ่งเป็นค่าที่งานวิจัยวิทยานิพนธ์นี้ยอมรับได้ (กำหนดไว้ในหัวข้อที่ 4.4)



รูปที่ 4.13 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกทั้งหมดที่นำเสนอในข้างต้นแสดงให้เห็นว่าค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมด้วยตัวควบคุมพีไอที่ได้นำเสนอการออกแบบมีค่าที่เหมาะสมกับการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณา ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกที่เกิดขึ้นในระบบรางไฟฟ้าได้อย่างมีประสิทธิผล โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยทั้งที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสมีค่าลดลงและอยู่ภายใต้กรอบมตราฐาน IEEE Std. 519-2022

4.8 สรุป

ในบทนี้ได้นำเสนอโครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานซึ่งประกอบด้วยค่า L_f C_{DC} และ V_{DC} การออกแบบค่าพารามิเตอร์ของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ (K_{Pi}, K_{Ii}) และระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ (K_{Pv}, K_{Iv}) รวมไปถึงการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาเพื่อทดสอบสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรอง

กำลังแอกทีฟแบบขนาน และระบบควบคุมที่ได้นำเสนอการออกแบบ จากผลการจำลองสถานการณ์พบว่าวงจรกรองกำลังแอกทีฟแบบขนาน และระบบควบคุมที่ได้นำเสนอการออกแบบสามารถทำงานร่วมกันในการฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาได้อย่างมีประสิทธิผล ส่งผลให้กระแสที่ภายหลังการชดเชยมีลักษณะกลับมาเป็นรูปไซน์ทั้งที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟส โดยค่า %THD ของกระแสที่แหล่งจ่ายมีค่าลดลงอยู่ภายใต้กรอบมาตรฐาน IEEE Std. 519-2022 ซึ่งแสดงให้เห็นว่าค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน และระบบควบคุมที่ออกแบบด้วยวิธีที่นำเสนอมีค่าที่เหมาะสมกับระบบรางไฟฟ้าที่พิจารณา

บทที่ 5
ความรู้เบื้องต้นเกี่ยวกับฟัซซีลอจิก

5.1 กล่าวนำ

การนำฟัซซีลอจิกมาประยุกต์ใช้เป็นตัวควบคุมในระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานจำเป็นจะต้องมีความรู้และความเข้าใจทฤษฎีของฟัซซีลอจิกเพื่อใช้เป็นพื้นฐานในการออกแบบตัวควบคุมให้เหมาะสมกับระบบที่พิจารณาและมีสมรรถนะในการควบคุมกระแสชดเชยที่ดีซึ่งจะส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล ในบทนี้จึงนำเสนอทฤษฎีความรู้เบื้องต้นเกี่ยวกับฟัซซีลอจิกที่สำคัญ ได้แก่ ฟัซซีเซต (fuzzy set) การดำเนินการทางฟัซซีเซต (fuzzy set operations) รูปร่างฟังก์ชันสมาชิก (fuzzy shape) ตัวแปรภาษา (linguistic value) ค่าเชิงภาษา (linguistic variable) กฎฟัซซี (fuzzy rules) และการอนุมานฟัซซี (fuzzy inference) ซึ่งจะนำเสนอรายละเอียดในหัวข้อที่ 5.2 ถึง 5.7 ดังต่อไปนี้

5.2 ฟัซซีเซต

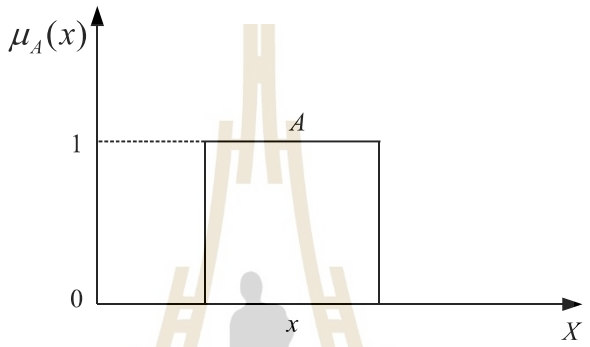
ฟัซซีลอจิก (fuzzy logic) ได้ถูกนำเสนอครั้งแรกโดย L. A. Zadeh ในปี ค.ศ. 1965 โดยมีฟัซซีเซต (fuzzy set) ที่คลุมเครือไม่ชัดเจน (un-sharp boundary) ซึ่งมีลักษณะที่แตกต่างไปจากเซตชัดเจน (crisp set) ที่ใช้ในระบบตรรกศาสตร์ทั่ว ๆ ไป ที่มีขอบเขตชัดเจน ในหัวข้อนี้จึงนำเสนอนิยามของเซตชัดเจน และฟัซซีเซตเพื่อให้เข้าใจความหมาย และเห็นถึงความแตกต่างระหว่างเซตทั้ง 2 แบบ โดยสามารถแสดงนิยามและรายละเอียดของเซตชัดเจน และฟัซซีเซตได้ดังนี้

เซตชัดเจน เป็นเซตที่ระบุค่าความเป็นสมาชิกแบบชัดเจน ซึ่งมีค่าความเป็นสมาชิกเป็น 0 หรือ 1 เท่านั้น ({0,1}) เมื่อตัวแปรใด ๆ มีค่าความเป็นสมาชิกเท่ากับ 0 หมายถึงตัวแปรนั้นไม่เป็นสมาชิกของเซต และเมื่อตัวแปรใด ๆ มีค่าความเป็นสมาชิกเท่ากับ 1 หมายถึงตัวแปรนั้นเป็นสมาชิกของเซต เมื่อกำหนดให้ $\mu_A(x)$ คือ ค่าความเป็นสมาชิกของเซต A ที่ตำแหน่งตัวแปรสมาชิก x ใด ๆ ในเอกภพสัมพัทธ์ X ค่าความเป็นสมาชิกของฟังก์ชันชัดเจนสามารถแสดงได้ดังสมการที่ (5.1) และสามารถแสดงรูปร่างฟังก์ชันสมาชิกของเซตชัดเจนได้ดังรูปที่ 5.1

$$\mu_A(x) : X \rightarrow \{0,1\} \tag{5.1}$$

โดยที่ $\mu_A(x) = 1$ หมายถึง x เป็นสมาชิกของ A

$\mu_A(x) = 0$ หมายถึง x ไม่เป็นสมาชิกของ A



รูปที่ 5.1 รูปร่างฟังก์ชันสมาชิกของเซตชัดเจน

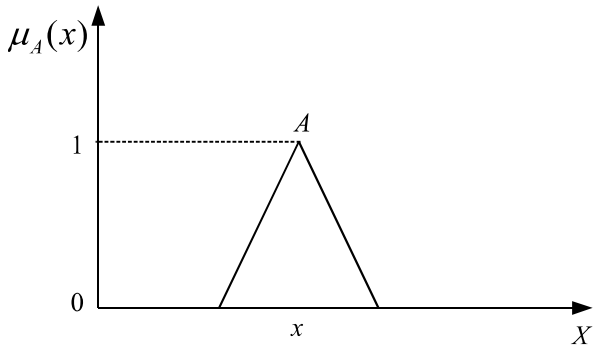
ฟัซซีเซต เป็นเซตที่ระบุค่าความเป็นสมาชิกที่มีความคลุมเครือไม่ชัดเจน มีค่าความเป็นสมาชิกได้หลายค่า ซึ่งจะมีค่าอยู่ระหว่าง 0 ถึง 1 ([0,1]) ขึ้นอยู่กับรูปร่างของฟังก์ชันสมาชิกเช่น รูปสามเหลี่ยม รูปสี่เหลี่ยมคางหมู รูประฆังคว่ำ และรูปเกาส์เซียน เป็นต้น กำหนดให้ $\mu_A(x)$ คือ ค่าความเป็นสมาชิกของเซต A ที่ตำแหน่งตัวแปรสมาชิก x ใด ๆ ในเอกภพสัมพัทธ์ X ค่าความเป็นสมาชิกของฟังก์ชันของฟัซซีเซตสามารถแสดงได้ดังสมการที่ (5.2) และสามารถแสดงรูปร่างฟังก์ชันสมาชิกของฟัซซีเซตได้ดังรูปที่ 5.2 โดยในที่นี้จะแสดงตัวอย่างด้วยฟังก์ชันสมาชิกรูปสามเหลี่ยม

$$\mu_A(x) : X \rightarrow [0,1] \tag{5.2}$$

โดยที่ $\mu_A(x) = 1$ หมายถึง x เป็นสมาชิกของ A อย่างสมบูรณ์

$0 < \mu_A(x) < 1$ หมายถึง x เป็นสมาชิกของ A แค่บางส่วน

$\mu_A(x) = 0$ หมายถึง x ไม่เป็นสมาชิกของ A



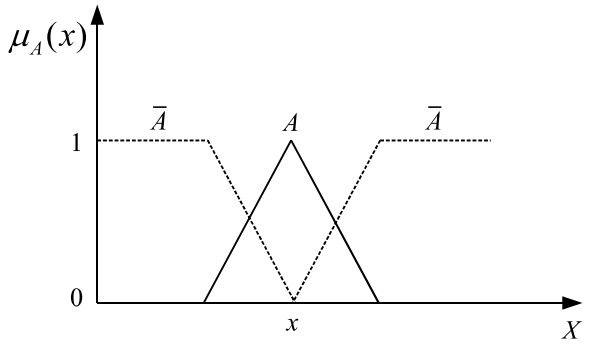
รูปที่ 5.2 รูปร่างฟังก์ชันสมาชิกของฟัซซีเซต

5.3 การดำเนินการทางฟัซซีเซต

การดำเนินการทางฟัซซีเซตมีความหมายในการดำเนินการที่เหมือนกับเซตชัดเจนแต่จะมีความแตกต่างที่ผลลัพธ์ของค่าความเป็นสมาชิก โดยเซตชัดเจนจะให้ผลลัพธ์ คือ ตัวแปรใด ๆ นั้นเป็นสมาชิกหรือไม่เป็นสมาชิกของเซต แต่ฟัซซีเซตสามารถให้ผลลัพธ์ คือ ตัวแปรใด ๆ นั้นเป็นสมาชิกของเซตมากน้อยเพียงใด โดยแสดงค่าความเป็นสมาชิกอยู่ระหว่าง 0 ถึง 1 ตัวดำเนินการทางฟัซซีเซตประกอบไปด้วย 3 รูปแบบ ได้แก่ ส่วนเติมเต็ม (complement) ยูเนี่ยน (union) และอินเตอร์เซกชัน (intersection) โดยการดำเนินการทางฟัซซีเซตแต่ละรูปแบบมีรายละเอียดดังนี้

ส่วนเติมเต็ม : เมื่อกำหนดให้ A เป็นฟัซซีเซตที่อยู่ในเอกภพสัมพัทธ์ *X* ส่วนเติมเต็มของฟัซซีเซต A คือ เซตของสมาชิก *x* ใด ๆ ที่อยู่ใน *X* แต่ไม่อยู่ในฟัซซีเซต A โดยสามารถแสดงได้ดังรูปที่ 5.3 และสามารถคำนวณค่าความเป็นสมาชิกของส่วนเติมเต็มฟัซซีเซต A ได้ดังสมการที่ (5.3)

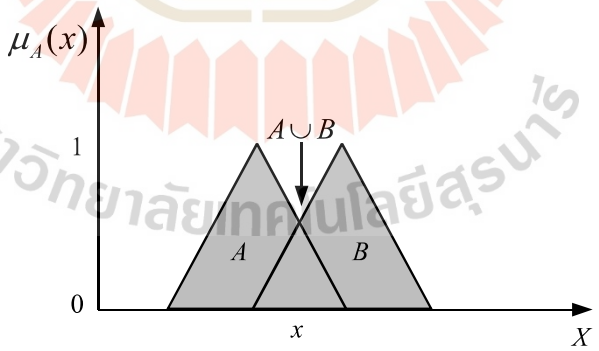
$$\mu_{\bar{A}}(x) = 1 - \mu_A(x) \tag{5.3}$$



รูปที่ 5.3 ส่วนเติมเต็มของฟัซซีเซต A

ยูเนี่ยน : เมื่อกำหนดให้ A และ B เป็นฟัซซีเซตที่อยู่ในเอกภพสัมพัทธ์ X ยูเนี่ยนของฟัซซีเซต A และ B คือ เซตของสมาชิก x ใด ๆ ที่อยู่ภายในฟัซซีเซต A และ B โดยสามารถแสดงได้ดังรูปที่ 5.4 (ส่วนที่แรเงา) และสามารถหาค่าความเป็นสมาชิกของการยูเนี่ยนของฟัซซีเซต A และ B จากการเลือกค่าที่มากที่สุด (maximum) เมื่อเปรียบเทียบค่าความเป็นสมาชิกของฟัซซีเซตทั้ง 2 ดังสมการที่ (5.4)

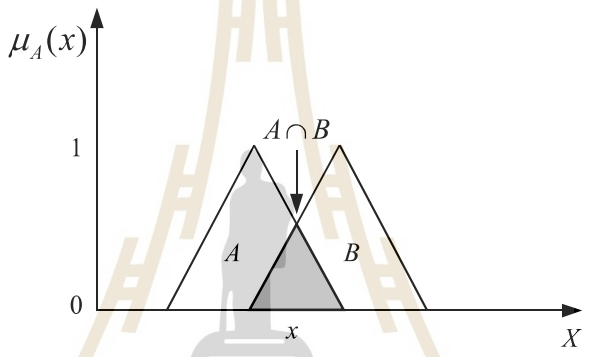
$$\mu_{A\cup B}(x) = \mu_A(x) \cup \mu_B(x) = \max\left(\mu_A(x), \mu_B(x)\right) \tag{5.4}$$



รูปที่ 5.4 ยูเนี่ยนระหว่างฟัซซีเซต A และ B

อินเตอร์เซกชัน : เมื่อกำหนดให้ A และ B เป็นฟัซซีเซตที่อยู่ในเอกภพสัมพัทธ์ X อินเตอร์เซกชันของฟัซซีเซต A และ B คือ เซตของสมาชิก x ใด ๆ ที่เหมือนกันของฟัซซีเซต A และ B โดยสามารถแสดงได้ดังรูปที่ 5.5 (ส่วนที่แรเงา) และสามารถหาค่าความเป็นสมาชิกของการอินเตอร์เซกชันของฟัซซีเซต A และ B จากการเลือกค่าที่น้อยที่สุด (minimum) เมื่อเปรียบเทียบค่าความเป็นสมาชิกของฟัซซีเซตทั้ง 2 ดังสมการที่ (5.5)

$$\mu_{A\cap B}(x) = \mu_A(x) \cap \mu_B(x) = \min\left(\mu_A(x), \mu_B(x)\right) \tag{5.5}$$



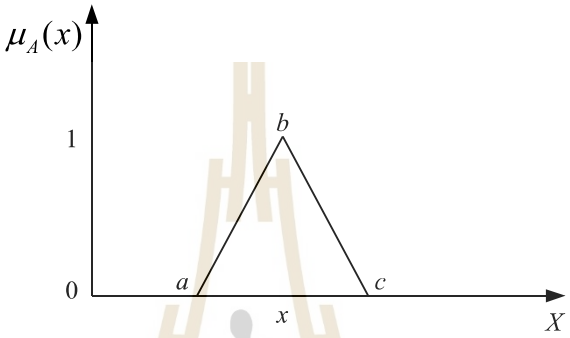
รูปที่ 5.5 อินเตอร์เซกชันระหว่างฟัซซีเซต A และ B

5.4 ฟังก์ชันสมาชิก

ฟังก์ชันสมาชิก (membership function) เป็นฟังก์ชันที่ใช้ในการกำหนดค่าความเป็นสมาชิกของตัวแปร x ใด ๆ ซึ่งประกอบไปด้วยฟัซซีเซตอย่างน้อย 1 เซต โดยรูปร่างฟังก์ชันสมาชิกของฟัซซีเซตจะเลือกใช้ตามความเหมาะสมของระบบที่พิจารณา ในปัจจุบันมีรูปร่างของฟังก์ชันสมาชิกที่นิยมใช้ทั้งหมด 4 รูปร่าง ประกอบไปด้วยฟังก์ชันสมาชิกรูปสามเหลี่ยม (triangular membership function : trimf) ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู (trapezoidal membership function : trapmf) ฟังก์ชันสมาชิกรูปเกาส์เซียน (gaussian membership function : gussmf) และฟังก์ชันสมาชิกรูประฆังคว่ำ (generalized bell membership function : gbellmf) โดยรายละเอียดของฟังก์ชันสมาชิกแต่ละรูปร่างสามารถแสดงได้ดังนี้

ฟังก์ชันสมาชิกรูปสามเหลี่ยมมีค่าพารามิเตอร์ที่ใช้กำหนดรูปร่างทั้งหมด 3 ตำแหน่ง ได้แก่ ตำแหน่ง a b และ c ดังแสดงในรูปที่ 5.6 และแบ่งช่วงการคำนวณค่าความเป็นสมาชิกของค่า x ใด ๆ ออกเป็น 5 ช่วงดังแสดงในสมการที่ (5.6)

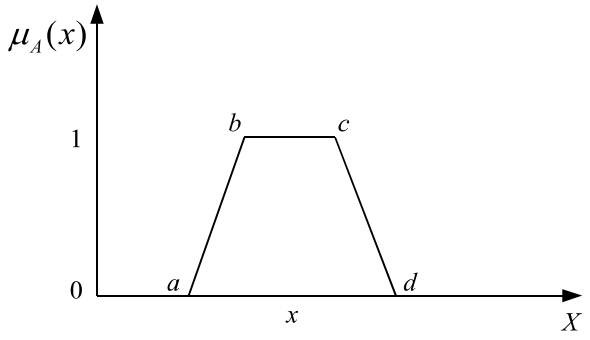
$$\mu(x) = trimf(x,[a\,b\,c]) = \begin{cases} 0 & ; x \le a \\ (x-a)/(b-a) & ; a < x < b \\ 1 & ; x = b \\ (c-x)/(c-b) & ; a < x < b \\ 0 & ; x \ge c \end{cases} \tag{5.6}$$



รูปที่ 5.6 ฟังก์ชันสมาชิกรูปสามเหลี่ยม

ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมูมีค่าพารามิเตอร์ที่ใช้กำหนดรูปร่างทั้งหมด 4 ตำแหน่ง ได้แก่ตำแหน่ง a b c และ d ดังแสดงในรูปที่ 5.7 และแบ่งช่วงการคำนวณค่าความเป็นสมาชิกของค่า x ใด ๆ ออกเป็น 5 ช่วงดังแสดงในสมการที่ (5.7)

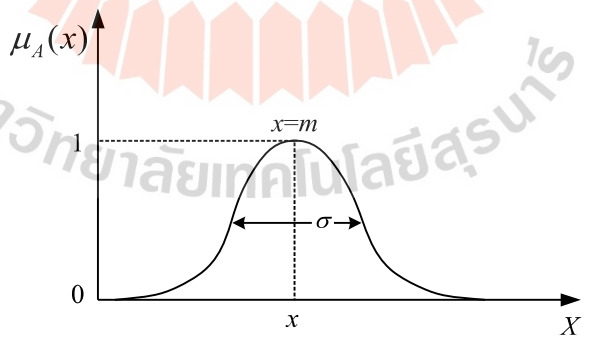
$$\mu(x) = trapmf(x,[a\,b\,c\,d]) = \begin{cases} 0 & ; x \le a \\ (x-a)/(b-a) & ; a < x < b \\ 1 & ; b \le x \le c \\ (d-x)/(d-c) & ; c < x < d \\ 0 & ; x \ge d \end{cases} \tag{5.7}$$



รูปที่ 5.7 ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู

ฟังก์ชันสมาชิกรูปเกาส์เซียนมีค่าพารามิเตอร์ที่ใช้กำหนดรูปร่างทั้งหมด 2 ค่า ได้แก่ σ และ m โดย σ คือ ส่วนเบี่ยงเบนมาตราฐานซึ่งเป็นค่าที่ใช้กำหนดความกว้างของรูปเกาส์เซียน ส่วน m คือ ค่าเฉลี่ยซึ่งเป็นค่าที่ใช้กำหนดค่ากึ่งกลางของรูปเกาส์เซียนดังแสดงในรูปที่ 5.8 และสามารถคำนวณค่าความเป็นสมาชิกของค่า x ใด ๆ ของฟังก์ชันดังกล่าวได้ดังสมการที่ (5.8)

$$\mu(x) = gussmf(x,[\sigma\, m]) = \exp\left(-\frac{(x-m)^2}{2\sigma^2}\right) \tag{5.8}$$

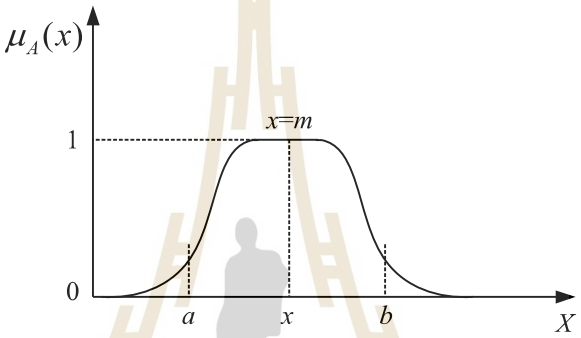


รูปที่ 5.8 ฟังก์ชันสมาชิกรูปเกาส์เซียน

ฟังก์ชันสมาชิกรูประฆังคว่ำมีค่าพารามิเตอร์ที่ใช้กำหนดรูปร่างทั้งหมด 3 ค่า ได้แก่ a b และ m โดยค่า a และ b คือ ค่าที่ใช้กำหนดความกว้างของรูประฆังคว่ำ ส่วน m คือ ค่าที่ใช้กำหนดค่า

กึ่งกลางของระฆังคว่ำดังแสดงในรูปที่ 5.9 และสามารถคำนวณค่าความเป็นสมาชิกของค่า x ใด ๆ ของฟังก์ชันดังกล่าวได้ดังสมการที่ (5.9)

$$\mu(x) = gbellmf(x,[a\,b\,m]) = \frac{1}{1+\left|\frac{x-m}{a}\right|^{2b}} \tag{5.9}$$



รูปที่ 5.9 ฟังก์ชันสมาชิกรูประฆังคว่ำ

5.5 ตัวแปรภาษาและค่าเชิงภาษา

การประยุกต์ใช้ฟัซซีลอจิกเป็นตัวควบคุมจะประกอบไปด้วยฟังก์ชันสมาชิกของอินพุตและเอาต์พุตในการควบคุมซึ่งใช้ระบุค่าความเป็นสมาชิกของตัวแปรอินพุต และตัวแปรเอาต์พุตในระบบที่พิจารณา และเพื่อให้ง่ายสำหรับการอธิบายจึงมีการใช้ภาษาช่วยในการอธิบายให้ความหมายแทนการอธิบายในเชิงตัวเลขซึ่งสามารถทำความเข้าใจได้ง่ายกว่า โดยฟังก์ชันสมาชิกจะถูกกำหนดอยู่ในรูปแบบของภาษาแทนการใช้ตัวเลขเรียกว่า “ตัวแปรภาษา (linguistic variables)” ตัวอย่างเช่น ความผิดพลาด (error) อัตราการเปลี่ยนแปลงค่าความผิดพลาด (error rate) เป็นต้น นอกจากนี้ตัวแปรภาษายังสามารถกำหนดระดับค่าของตัวแปรในรูปแบบของภาษาได้ เช่น “มาก” “ปานกลาง” หรือ “น้อย” เป็นต้น ซึ่งระดับของค่าตัวแปรภาษาที่ถูกกำหนดขึ้นมานั้นจะเรียกว่า “ค่าเชิงภาษา (linguistic value)” โดยรายละเอียดการออกแบบตัวแปรภาษา และค่าเชิงภาษาสำหรับระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกสามารถดูได้ในบทที่ 6 (หัวข้อที่ 6.6)

5.6 กฎฟัซซี

กฎฟัซซี คือ เงื่อนไขการดำเนินการซึ่งประกอบไปด้วย 2 ส่วน คือ ส่วนของเงื่อนไข และส่วนของข้อปฏิบัติ (IF-THEN) ซึ่งจะถูกใช้เป็นกฎเกณฑ์ในการควบคุมสั่งการของระบบที่พิจารณา กฎฟัซซีจะถูกออกแบบหรือสร้างขึ้นโดยอาศัยความรู้ และประสบการณ์ของผู้เชี่ยวชาญที่พิจารณาระบบนั้น ๆ โดยจะสามารถแสดงรูปแบบของกฎฟัซซี ได้ดังนี้

IF x is A

THEN y is B

โดยที่ x และ y คือ ตัวแปรภาษา และ A และ B คือค่าเชิงภาษา

ในบางครั้งเงื่อนไขในส่วนของ IF และข้อปฏิบัติในส่วนของ THEN อาจประกอบด้วยหลายเงื่อนไข และหลายข้อปฏิบัติ โดยสามารถแสดงรูปแบบได้ดั้งนี้

IF x is A OR y is B AND z is C

THEN d is D AND q is E

โดยที่ x y z d และ q คือ ตัวแปรภาษา และ A B C D และ E คือค่าเชิงภาษา

จากรูปแบบที่แสดงในข้างต้น เงื่อนไข IF จะถูกพิจารณาตรวจสอบค่าทั้งหมดพร้อมกัน (ค่า x y และ z) จากนั้นจะรวมกันด้วยการดำเนินการทางฟัซซีเซต ไม่ว่าจะเป็นการอินเตอร์เซกชัน (AND) หรือยูเนี่ยน (OR) และเมื่อเป็นไปตามเงื่อนไขในส่วนของ IF แล้วถึงจะดำเนินการตามข้อฏิบัติในส่วนของ THEN ต่อไป (ค่า d และ q)

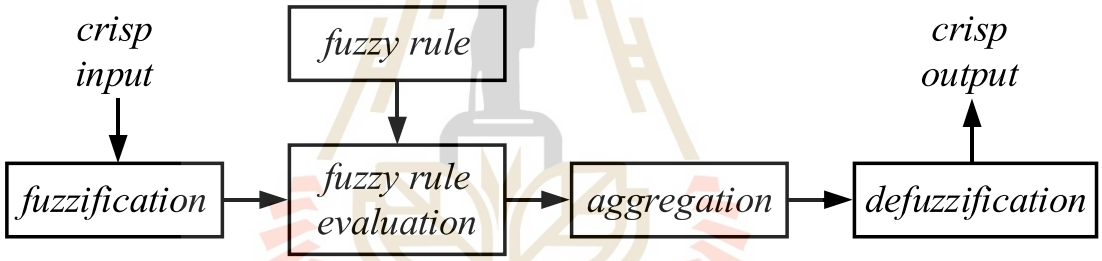
ในการออกแบบกฎฟัซซีควรออกแบบให้มีรูปแบบที่เหมาะสมกับระบบที่พิจารณาควบคุมและไม่ควรมีจำนวนกฎที่ไม่มากเกินจำเป็น เนื่องจากจำนวนกฎที่มากจะเป็นการเพิ่มความซับซ้อนให้กับระบบ ซึ่งจะส่งผลให้ใช้เวลาในการประมวลผลที่นานมากขึ้นเช่นกัน สำหรับรายละเอียดการออกแบบกฎฟัซซีของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกสามารถดูได้ในบทที่ 6 (หัวข้อที่ 6.7)

5.7 การอนุมานฟัซซี

การอนุมานฟัซซี (fuzzy inference) คือ กระบวนการแปลงค่าอินพุตของระบบที่พิจารณาไปสู่ค่าเอาต์พุตของระบบโดยอาศัยหลักการทางฟัซซี ปัจจุบันมีวิธีการอนุมานฟัซซีที่นิยมใช้อยู่ 2 วิธีการ คือ การอนุมานฟัซซีแบบ Mamdani (Mamdani inference) และการอนุมานฟัซซีแบบ Takagi-Sugeno (Takagi-Sugeno inference) โดยการอนุมานทั้ง 2 วิธีสามารถอธิบายรายละเอียดได้ดังนี้

5.7.1 การอนุมานฟัซซีแบบ Mamdani

การอนุมานฟัซซีแบบ Mamdani ถูกนำเสนอครั้งแรกในปี 1974 โดย Ebrahim Mamdani (Mamdani E.H., 1974) ซึ่งประกอบไปด้วย 4 กระบวนการ คือ การทำฟัซซี (fuzzification) การประเมินกฎฟัซซี (fuzzy rule evaluation) การรวมกฎ (aggregation) และการทำดีฟัซซี (defuzzification) โดยสามารถแสดงแผนภาพกระบวนการอนุมานแบบ Mamdani ได้ดังรูปที่ 5.10



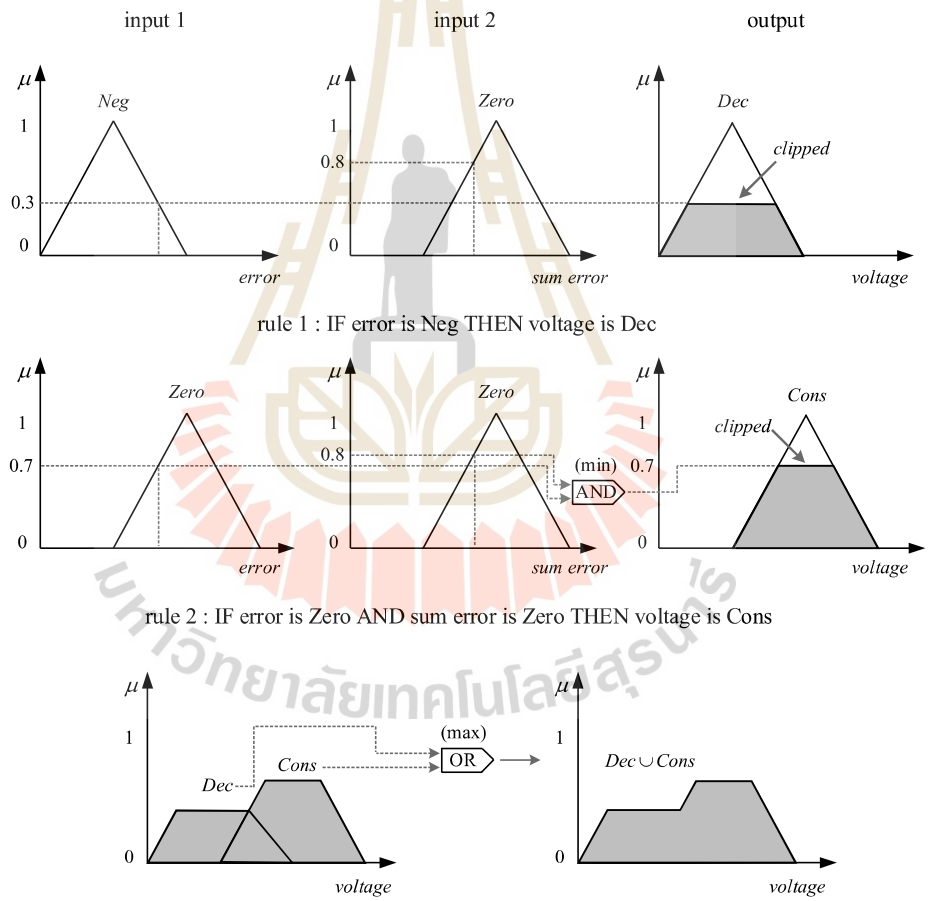
รูปที่ 5.10 แผนภาพการอนุมานฟัซซีแบบ Mamdani

จากรูปที่ 5.10 การทำฟัซซีเป็นขั้นตอนที่ทำการแปลงค่าอินพุตชัดเจน (crisp input) ที่อยู่ในรูปแบบของตัวเลขให้อยู่ในรูปค่าอินพุตแบบฟัซซีที่มีการระบุค่าเชิงภาษา (linguistic variable) พร้อมคำนวณค่าความเป็นสมาชิกของอินพุตดังกล่าว โดยในการคำนวณจะพิจารณาจากรูปร่างฟังก์ชันสมาชิกที่เลือกใช้

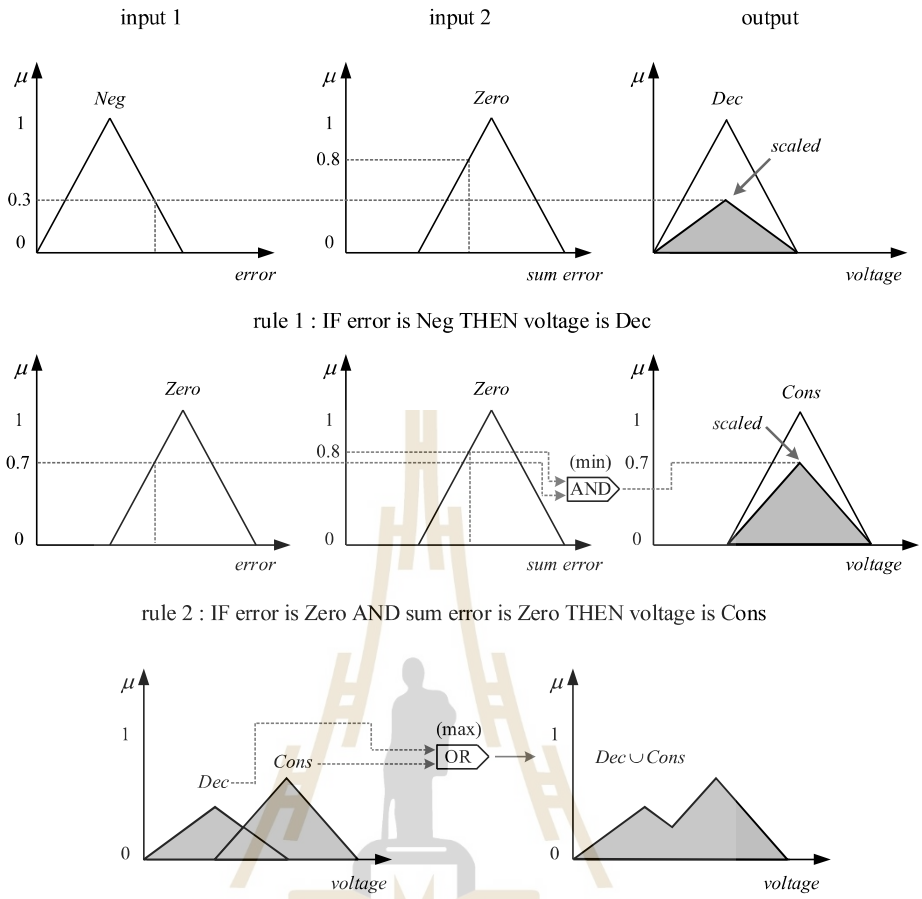
การประเมินกฎฟัซซีเป็นขั้นตอนการตรวจสอบและพิจารณาค่าอินพุตที่อยู่ในรูปแบบตัวแปรภาษาที่ได้มาจากการทำฟัซซีว่าค่าอินพุตดังกล่าวเป็นจริงตามกฎฟัซซีหรือเป็นไปตามส่วนเงื่อนไขของ IF ข้อใดบ้างด้วยค่าความเป็นสมาชิกเท่าใด เพื่อทำการกำหนดค่าเอาต์พุตในรูปแบบตัวแปรภาษาตามส่วนดำเนินการของ THEN ในกฎฟัซซีข้อนั้น ๆ โดยวิธีการประเมินกฎฟัซซีจะแบ่งเป็น 2 วิธี ได้แก่ การตัดยอด (clipped) และวิธีการปัดค่า (scaled)

การรวมกฎเป็นขั้นตอนที่ทำการรวบรวมฟัซซีเซตค่าเชิงภาษาของเอาต์พุตจากกฎฟัซซีทุกข้อที่ผ่านการประเมินแล้วว่าเป็นจริงให้เป็นฟัซซีเซตเดียวเรียกว่า “ผลลัพธ์ฟัซซีเซต

เอาต์พุต” เนื่องจากค่าอินพุตหนึ่งค่าสามารถทำให้กฎฟัซซีเป็นจริงได้มากกว่าหนึ่งกฎพร้อม ๆ กัน โดยการรวบรวมฟัซซีเซตค่าเชิงภาษาของเอาต์พุตจากกฎข้อที่เป็นจริงจะดำเนินการกันแบบยูเนียน (OR) ซึ่งคือการเปรียบเทียบค่าสูงสุดของแต่ละฟัซซีเซต การอนุมานฟัซซีที่มีการรวมกฎจากการประเมินกฎ ฟัซซีจะแบ่งออกเป็น 2 วิธี ได้แก่ การอนุมานแบบค่าสูงสุด-ต่ำสุด (maximum-minimum) ซึ่งเป็นการอนุมานฟัซซีที่รวมกฎจากการประเมินกฎฟัซซีแบบตัดค่ายอด (clipped) และการอนุมานแบบค่าสูงสุดผลคูณ (maximum-product) ซึ่งเป็นการอนุมานฟัซซีที่รวมกฎจากการประเมินกฎฟัซซีแบบการคูณ (scaled) โดยแผนภาพตัวอย่างการอนุมานแบบค่าสูงสุด-ต่ำสุด (maximum-minimum) และการอนุมานแบบค่าสูงสุดผลคูณ (maximum-product) สามารถแสดงได้ดังรูปที่ 5.11 และ 5.12 ตามลำดับ



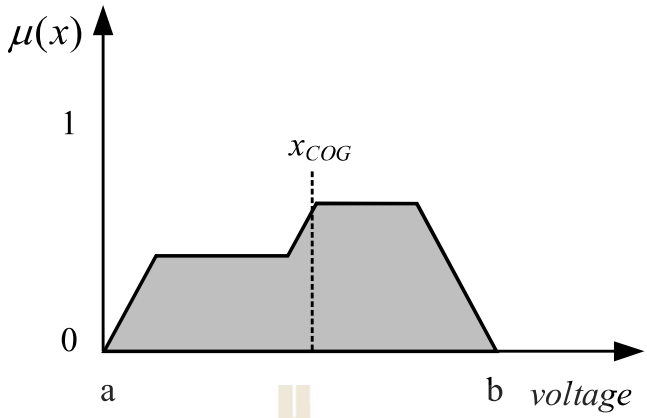
รูปที่ 5.11 การอนุมานแบบค่าสูงสุด-ต่ำสุด



รูปที่ 5.12 การอนุมานแบบค่าสูงสุด-ผลคูณ

การทำดีฟัซซีเป็นขั้นตอนสุดท้ายของการอนุมานฟัซซี ซึ่งเป็นขั้นตอนในการแปลงจากผลลัพธ์ฟัซซีเซตเอาต์พุตให้เป็นค่าเอาต์พุตชัดเจน (crisp output) สำหรับนำไปใช้ควบคุมระบบที่พิจารณาต่อไป ปัจจุบันมีวิธีการทำดีฟัซซีที่นิยมใช้อยู่หลายวิธี เช่น วิธีหาจุดศูนย์ถ่วง (Center of Gravity : COG) วิธีไบเซคเตอร์ (Bisector of Area : BOA) วิธีหาค่าน้อยสุดของค่าสูงสุด (Smallest of Maximum : SOM) วิธีหาค่ามากสุดของค่าสูงสุด (Largest of Maximum : LOM) และวิธีหาค่าเฉลี่ยของค่าสูงสุด (Mean of Maximum : MOM) เป็นต้น ซึ่งจากวิธีที่กล่าวมาทั้งหมดวิธีที่มีความเหมาะสมกับระบบควบคุมกระชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน คือ การทำดีฟัซซีด้วยวิธี COG (ทศพร ณรงค์ฤทธ์, 2557) โดยสามารถอธิบายได้ดังนี้

การทำดีฟัซซีด้วยวิธีหาจุดศูนย์ถ่วง หรือวิธี COG เมื่อพิจารณาผลลัพธ์ฟัซซีเซตเอาต์พุตตัวอย่างดังรูปที่ 5.13 ที่ได้จากการรวมกฎแบบค่าสูงสุด-ต่ำสุด จากรูปดังกล่าวจะสามารถคำนวณหาค่าเอาต์พุตชัดเจนได้จากสมการที่ (5.10) อย่างไรก็ตามในทางปฏิบัติการคำนวณด้วยวิธี COG จะใช้วิธีการประมาณค่าโดยการชักตัวอย่างสมาชิก x ใด ๆ โดยแสดงได้ดังสมการที่ (5.11)



รูปที่ 5.13 การทำดีฟัซซีด้วยวิธีหาจุดศูนย์ถ่วง (COG)

$$COG = \frac{\int_a^b \mu_0(x)xdx}{\int_a^b \mu_0(x)dx} \tag{5.10}$$

$$COG = \frac{\sum_{x=a}^{b} \mu_0(x)x}{\sum_{x=a}^{b} \mu_0(x)} \tag{5.11}$$

โดยที่ $\mu_0(x)$ คือ ค่าความเป็นสมาชิกของผลลัพธ์ฟัซซีเซตเอาต์พุตที่ตำแหน่งตัวแปรสมาชิก x ใด ๆ

5.7.2 การอนุมานฟัซซีแบบ Takagi-Sugeno

การอนุมานฟัซซีแบบ Takagi-Sugeno ถูกนำเสนอโดย Takagi และ Sugeno ในปี ค.ศ. 1985 (Takagi K. and Sugeno M., 1985) โดยวิธีการอนุมานดังกล่าวมีความแตกต่างจากการอนุมานแบบ Mamdani ในส่วนของรูปแบบฟังก์ชันสมาชิกของเอาต์พุต โดยวิธีการอนุมานฟัซซีแบบ Takagi- Sugeno จะใช้ฟังก์ชันเส้นตรงแทนการใช้ฟังก์ชันสมาชิกแบบฟัซซีเซต ส่งผลให้รูปแบบกฎฟัซซีสามารถแสดงได้ใหม่ดังนี้

IF x is A AND y is B

THEN z is $f(x, y)$

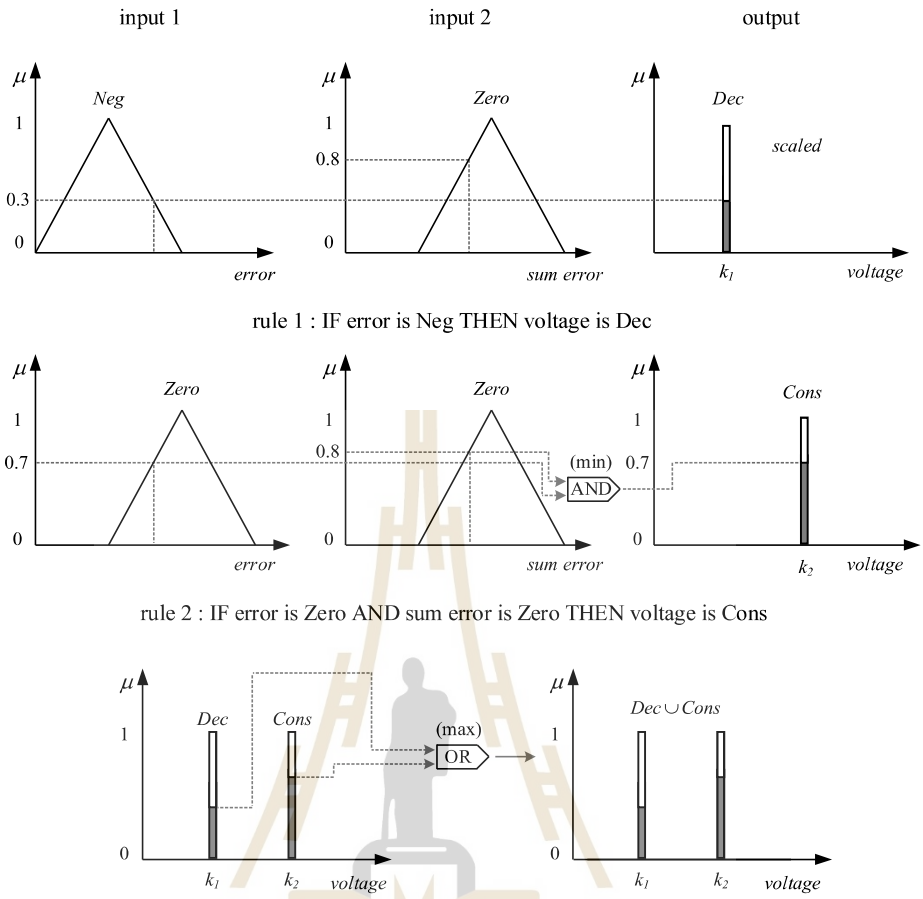
โดยที่ x y และ z คือ ตัวแปรภาษาส่วน A และ B คือ ค่าเชิงภาษา และ $f(x, y)$ คือ ฟังก์ชันเส้นตรง

ฟังก์ชันเส้นตรงที่นิยมใช้ในการอนุมานฟัซซีแบบ Takagi-Sugeno คือ ฟังก์ชันแบบจำลองฟัซซีของ Takagi-Sugeno อันดับศูนย์ (zero order Takagi-Sugeno fuzzy model) โดยฟังก์ชันดังกล่าวจะมีลักษณะเป็นค่าคงที่เส้นตรงโทน (k) เท่านั้น ส่งผลให้ขั้นตอนการรวมกฎและการทำดีฟัซซีมีความสะดวกและมีความซับซ้อนน้อยลง โดยรูปแบบกฎฟัซซีเมื่อใช้ฟังก์ชันแบบจำลองฟัซซีของ Takagi-Sugeno อันดับศูนย์จะสามารถแสดงได้ดังนี้

IF x is A AND y is B

THEN z is k

สำหรับการรวมกฎเพื่อหาผลลัพธ์ฟัซซีเซตเอาต์พุตของการอนุมานฟัซซีแบบ Takagi-Sugeno สามารถแสดงรายละเอียดได้ดังรูปที่ 5.14



รูปที่ 5.14 การอนุมานฟัซซีแบบ Takagi- Sugeno

สำหรับการทำดีฟัซซีเพื่อหาค่าเอาต์พุตชัดเจนจากผลลัพธ์ฟัซซีเซตเอาต์พุตกลุ่มเส้นตรงโทนของวิธีการอนุมานฟัซซีแบบ Takagi- Sugeno จะใช้วิธีการหาค่าน้ำหนักเฉลี่ย (Weighted Average : WA) โดยวิธีดังกล่าวสามารถคำนวณหาค่าเอาต์พุตชัดเจนได้ตามสมการที่ (5.12)

$$WA = \frac{\sum_{m=1}^{m} \mu(k_m) \times k_m}{\sum_{m=1}^{m} \mu(k_m)} \tag{5.12}$$

โดยที่ m คือ เลขจำนวนจริง 1,2,3...,m ใช้ระบุตำแหน่งเส้นตรงโทนของฟังก์ชันสมาชิกเอาต์พุต

5.8 สรุป

ใบบทนี้เป็นการนำเสนอความรู้เบื้องต้นเกี่ยวกับฟัซซีลอจิก โดยเนื้อหาที่นำเสนอจะประกอบไปด้วย ความหมายของฟัซซีเซต การดำเนินการทางฟัซซีเซต ฟังก์ชันสมาชิกและรูปร่างฟังก์ชันสมาชิกที่นิยมใช้ซึ่งประกอบไปด้วย ฟังก์ชันสมาชิกรูปสามเหลี่ยม ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู ฟังก์ชันสมาชิกรูปเกาส์เซียน และฟังก์ชันสมาชิกรูประฆังคว่ำ ตัวแปรภาษาและค่าเชิงภาษา รวมถึงการอนุมานฟัซซีทั้งแบบ Mandani และแบบ Takagi- Sugeno ซึ่งจะเป็นความรู้พื้นฐานที่สำคัญสำหรับนำไปประยุกต์ใช้ในการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมตามวัตถุประสงค์ของงานวิจัยวิทยานิพนธ์ รายละเอียดการออกแบบตัวควบคุมฟัซซีลอจิกดังกล่าวสามารถดูได้ในบทที่ 6 ต่อไป

บทที่ 6

การออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

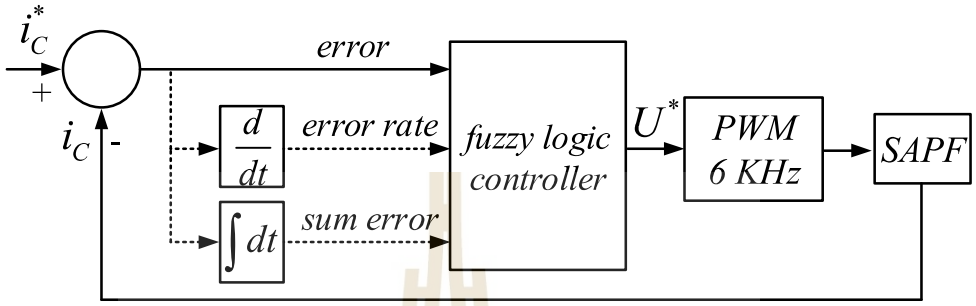
6.1 กล่าวนำ

ปัจจุบันมีการนำฟัซซีลอจิกมาประยุกต์ใช้ในระบบควบคุมอย่างแพร่หลาย เนื่องจากฟัซซีลอจิกมีจุดเด่นหลาย ๆ อย่าง เช่น ไม่ต้องอาศัยแบบจำลองทางคณิตศาสตร์ในการออกแบบ สามารถทำงานในระบบที่มีความซับซ้อนคลุมเคลือได้อย่างมีประสิทธิผล รองรับระบบที่มีหลายอินพุตและหลายเอาต์พุต นอกจากนี้ยังมีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้น (non-linear) ซึ่งมีความเหมาะสมในการนำมาใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน ดังนั้นในบทนี้จึงนำเสนอกระบวนการทำงานและการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก เพื่อเป็นการพัฒนาสมรรถนะในการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบรางไฟฟ้ากระแสสลับให้ดียิ่งขึ้น โดยมีเนื้อหาดังต่อไปนี้ ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 6.2 การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกสำหรับระบบควบคุมกระแสชดเชยจะนำเสนอในหัวข้อที่ 6.3 การทดสอบจำนวนฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกสำหรับระบบควบคุมกระแสชดเชยจะนำเสนอในหัวข้อที่ 6.4 การทดสอบการอนุมานฟัซซีของตัวควบคุมฟัซซีลอจิกสำหรับระบบควบคุมกระแสชดเชยจะนำเสนอในหัวข้อที่ 6.5 การออกแบบตัวแปรภาษาและค่าเชิงภาษาจะนำเสนอในหัวข้อที่ 6.6 การออกแบบกฎฟัซซีจะนำเสนอในหัวข้อที่ 6.7 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 6.8 และการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 6.9

6.2 ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

ระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมฟัซซีลอจิกสามารถแสดงบล็อกไดอะแกรมของระบบควบคุมได้ดังรูปที่ 6.1 จากรูปดังกล่าวอินพุตของตัวควบคุมฟัซซีลอจิกประกอบด้วย ค่าความผิดพลาดระหว่างค่ากระแสอ้างอิงที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF กับค่ากระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (e_i) (อินพุต error) ค่าอัตราการเปลี่ยนแปลงค่าความผิดพลาด ($\frac{de_i}{dt}$) (อินพุต error rate) และค่าผลรวมของค่าความผิดพลาด ($\int e_i\,dt$) (อินพุต sum error) โดยค่าอินพุต error rate และค่าอินพุต sum error จะถูกนำมาใช้ในการทดสอบเปรียบเทียบอินพุตของตัวควบคุมฟัซซีลอจิกกรณีที่พิจารณาตัวควบคุมฟัซซีลอจิกกรณี 2 อินพุต (สามารถดูรายละเอียดได้จากหัวข้อที่ 6.7) จากนั้นอินพุตดังกล่าวจะถูกส่งผ่านกระบวนการทางฟัซซีลอจิก และได้เอาต์พุตของระบบควบคุมเป็นค่าแรงดันไฟฟ้าอ้างอิง (U^*) โดยค่า

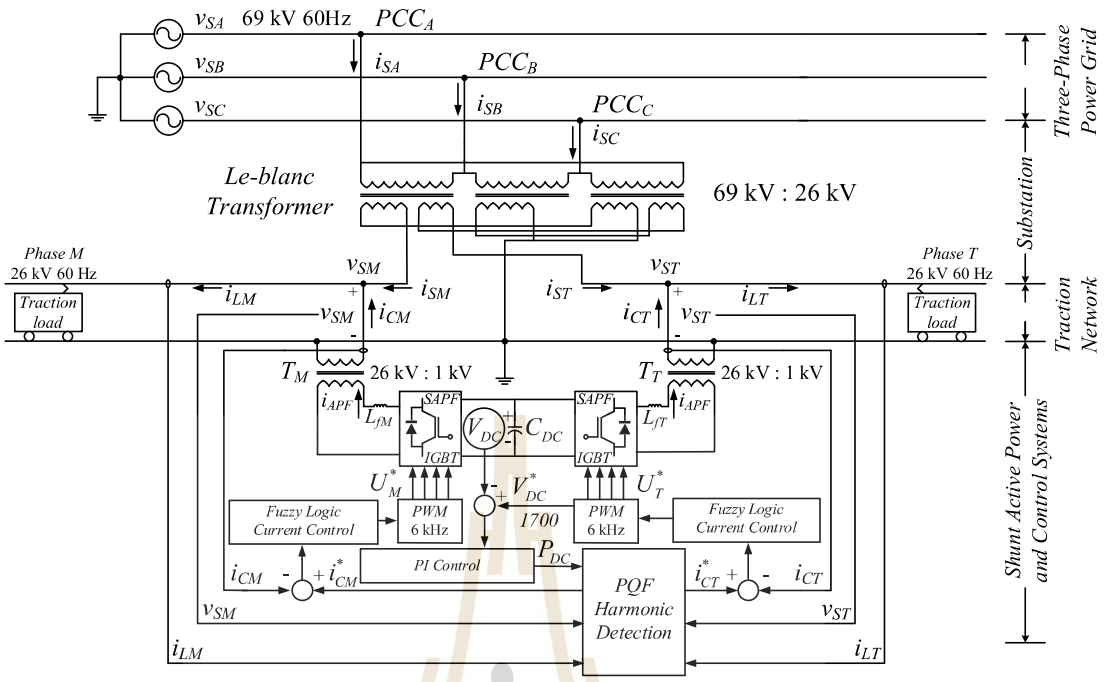
เอาต์พุตดังกล่าวจะถูกนำไปใช้เป็นอินพุตให้กับเทคนิคการสวิตช์แบบพีดับเบิลยูเอ็ม (Pulse Width Modulation : PWM) เพื่อสร้างสัญญาณพัลส์ (pulse) สำหรับควบคุมอุปกรณ์ไอจีบีที (IGBT) ของวงจรกรองกำลังแอกทีฟแบบขนานต่อไป



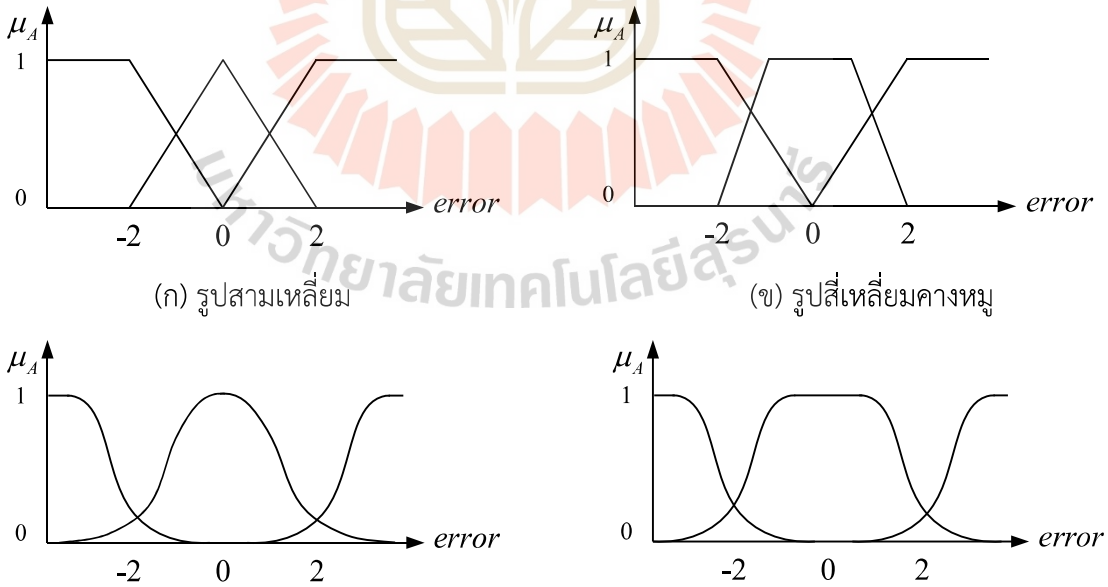
รูปที่ 6.1 ระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานด้วยตัวควบคุมฟัซซีลอจิก

6.3 การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชย

การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมดังแสดงในรูปที่ 6.2 จะเริ่มจากการออกแบบรูปร่างฟังก์ชันสมาชิกของอินพุต และเอาต์พุตเป็นอันดับแรก โดยจะพิจารณาทดสอบรูปร่างฟังก์ชันสมาชิกทั้งหมด 4 รูปร่างประกอบไปด้วย ฟังก์ชันสมาชิกรูปสามเหลี่ยม ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู ฟังก์ชันสมาชิกรูประฆังคว่ำ และฟังก์ชันสมาชิกรูปเกาส์เซียน โดยกำหนดให้มีลักษณะสมดุลทั้งฝั่งซีกบวกและซีกลบ และกำหนดขอบเขตตำแหน่งฟังก์ชันสมาชิกของอินพุตเท่ากันทุกรูปร่างในช่วง -2 A ถึง 2 A (ประมาณ 2% ของค่ากระแสโหลด) ดังแสดงในรูปที่ 6.3 ในการทดสอบเปรียบเทียบรูปร่างฟังก์ชันสมาชิกของอินพุต จะกำหนดให้โครงสร้างส่วนอื่น ๆ ของตัวควบคุมฟัซซีลอจิกเหมือนกันทั้งหมด คือ อินพุตและเอาต์พุตของตัวควบคุมฟัซซีลอจิกกำหนดใช้ 3 ตัวแปรภาษา และ 3 ค่าเชิงภาษา (อธิบายดังตารางที่ 6.4) โดยขอบเขตตำแหน่งฟังก์ชันสมาชิกของเอาต์พุตกำหนดให้มีค่าเท่ากันในช่วง -1,700 V ถึง 1,700 V (เท่ากับค่าแรงดันบัสไฟตรง) กฎฟัซซีกำหนดใช้ตามหัวข้อที่ 6.7 (กรณีพิจารณาเฉพาะอินพุต error ที่มี 3 ฟังก์ชันสมาชิก) และใช้การอนุมานแบบค่าสูงสุด-ต่ำสุดของ Mamdani ที่มีการทำดีฟัซซีด้วยวิธีการหาจุดศูนย์ถ่วงหรือวิธี COG ทั้งนี้เพื่อพิจารณาเฉพาะผลของรูปร่างฟังก์ชันสมาชิกที่มีต่อสมรรถนะในการควบคุมกระแสชดเชย โดยผลการทดสอบเปรียบเทียบรูปร่างฟังก์ชันสมาชิกสามารถแสดงได้ดังตารางที่ 6.1



รูปที่ 6.2 ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก



(ก) รูปสามเหลี่ยม (ข) รูปสี่เหลี่ยมคางหมู

(ค) รูปเกาส์เซียน (ง) รูประฆังคว่ำ

รูปที่ 6.3 ฟังก์ชันสมาชิกของอินพุต error

ตารางที่ 6.1 ผลการทดสอบเปรียบเทียบรูปร่างฟังก์ชันสมาชิก

รูปร่างฟังก์ชันสมาชิก	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
ฟังก์ชันสมาชิกรูปสามเหลี่ยม	1.43	1.26	1.35	1.43	1.32	1.29	1.35
ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู	1.43	1.26	1.35	1.43	1.33	1.29	1.35
ฟังก์ชันสมาชิกรูปเกาส์เซียน	1.55	1.27	1.41	1.55	1.34	1.35	1.41
ฟังก์ชันสมาชิกรูประฆังคว่ำ	1.56	1.28	1.42	1.56	1.35	1.35	1.42

จากผลการทดสอบเปรียบเทียบรูปร่างฟังก์ชันสมาชิกอินพุตในตารางที่ 6.1 พบว่าการใช้รูปร่างฟังก์ชันสมาชิกรูปสามเหลี่ยม และฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมูจะให้ค่าเฉลี่ย %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยทั้งที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าน้อยที่สุด โดยมีค่าเท่ากันเท่ากับ 1.35% จากผลการทดสอบดังกล่าวงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมฟัซซีลอจิกที่มีฟังก์ชันสมาชิกรูปสามเหลี่ยมเนื่องจากรูปร่างฟังก์ชันสมาชิกดังกล่าวสามารถออกแบบตำแหน่งฟังก์ชันสมาชิกได้ง่าย นอกจากนี้ยังมีการเขียนโปรแกรมในส่วนการทำฟัซซี (fuzzification) ที่ซับซ้อนน้อยกว่าเมื่อเปรียบเทียบกับรูปร่างฟังก์ชันสมาชิกรูปแบบอื่น ๆ

6.4 การทดสอบจำนวนฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชย

ในหัวข้อนี้จะนำเสนอการทดสอบเปรียบเทียบจำนวนฟังก์ชันสมาชิกรูปสามเหลี่ยมของตัวควบคุมฟัซซีลอจิก โดยจะทดสอบเปรียบเทียบจำนวนฟังก์ชันสมาชิกรูปสามเหลี่ยมทั้งหมด 3 กรณี ได้แก่ กรณีอินพุตและเอาต์พุตมี 3 ฟังก์ชันสมาชิก (ตัวแปรภาษาและค่าเชิงภาษาแสดงได้ดังตารางที่ 6.4) กรณีอินพุตและเอาต์พุตมี 5 ฟังก์ชันสมาชิก (ตัวแปรภาษาและค่าเชิงภาษาแสดงได้ดังตารางที่ 6.5) และกรณีอินพุตและเอาต์พุตมี 7 ฟังก์ชันสมาชิก (ตัวแปรภาษาและค่าเชิงภาษาแสดงได้ดังตารางที่ 6.6) ซึ่งในการทดสอบเปรียบเทียบจะกำหนดใช้กฎฟัซซีตามหัวข้อที่ 6.7 (กรณีที่พิจารณาเฉพาะอินพุต error ที่มี 3 5 และ 7 ฟังก์ชันสมาชิก) และใช้การอนุมานแบบค่าสูงสุด-ต่ำสุดของ Mamdani ที่มีการทำดีฟัซซีด้วยวิธี COG เหมือนกันทุกกรณี ทั้งนี้เพื่อพิจารณาเฉพาะผลของจำนวนฟังก์ชันสมาชิกที่มีผลต่อสมรรถนะในการควบคุมกระแสชดเชย โดยสามารถแสดงผลการทดสอบเปรียบเทียบจำนวนฟังก์ชันสมาชิกได้ดังตารางที่ 6.2

ตารางที่ 6.2 ผลการทดสอบเปรียบเทียบจำนวนฟังก์ชันสมาชิกรูปสามเหลี่ยม

จำนวนฟังก์ชันสมาชิก	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
3 ฟังก์ชันสมาชิก	1.43	1.26	1.35	1.43	1.32	1.29	1.35
5 ฟังก์ชันสมาชิก	1.43	1.26	1.35	1.43	1.32	1.29	1.35
7 ฟังก์ชันสมาชิก	1.43	1.26	1.35	1.43	1.32	1.29	1.35

จากตารางที่ 6.2 พบว่าทั้ง 3 กรณีจำนวนฟังก์ชันสมาชิกให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากันเท่ากับ 1.35% จากผลการทดสอบดังกล่าวในงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมฟัซซีลอจิกที่มีอินพุต และเอาต์พุตมี 5 ฟังก์ชันสมาชิก เนื่องจากมีความละเอียดในการรับค่าอินพุตที่มากกว่ากรณี 3 ฟังก์ชันสมาชิกเพื่อรองรับในกรณีที่โหลดของระบบรางไฟฟ้าเกิดการเปลี่ยนแปลง นอกจากนี้ยังมีความซับซ้อนในการออกแบบตัวควบคุมฟัซซีที่น้อยกว่ากรณี 7 ฟังก์ชันสมาชิก

6.5 การทดสอบวิธีการอนุมานฟัซซีของตัวควบคุมฟัซซีลอจิกสำหรับระบบควบคุมกระแสชดเชย

ในหัวข้อนี้จะนำเสนอการทดสอบเปรียบเทียบวิธีการอนุมานฟัซซีของตัวควบคุมฟัซซีลอจิก โดยจะเปรียบเทียบระหว่างวิธีการอนุมานแบบค่าสูงสุด-ต่ำสุดของ Mamdani ที่มีการทำดีฟัซซีด้วยวิธีหาจุดศูนย์ถ่วงหรือวิธี COG กับวิธีการอนุมานแบบ Takagi-Sugeno ที่มีการทำดีฟัซซีด้วยวิธีการหาค่าน้ำหนักเฉลี่ยหรือวิธี WA โดยในการทดสอบเปรียบเทียบจะกำหนดให้ฟังก์ชันสมาชิกของอินพุตเป็นรูปสามเหลี่ยมที่มี 5 ฟังชันสมาชิก รวมถึงมีตัวแปรภาษาและค่าเชิงภาษา 5 ค่าเหมือนกันทั้ง 2 กรณี (อธิบายดังตารางที่ 6.5) และใช้กฎฟัซซีตามหัวข้อที่ 6.7 (กรณีพิจารณาเฉพาะอินพุต error ที่มี 5 ฟังก์ชันสมาชิก) ทั้งนี้เพื่อพิจารณาเฉพาะผลของวิธีการอนุมานฟัซซีที่มีต่อสมรรถนะในการควบคุมกระแสชดเชย

ตารางที่ 6.3 ผลการทดสอบเปรียบเทียบการอนุมานฟัซซี

วิธีการอนุมานฟัซซี	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
วิธี Mamdani	1.43	1.26	1.35	1.43	1.32	1.29	1.35
วิธี Takagi-Sugeno	1.43	1.26	1.35	1.43	1.32	1.29	1.35

จากผลการทดสอบการอนุมานฟัซซีดังตารางที่ 6.3 จากตารางดังกล่าวพบว่าทั้ง 2 กรณีวิธีการอนุมานฟัซซีให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากันเท่ากับ 1.35% จากผลการทดสอบดังกล่าวในงานวิจัยวิทยานิพนธ์นี้จึงเลือกวิธีการอนุมานแบบ Takagi-Sugeno เนื่องจากวิธีดังกล่าวมีกระบวนการทางฟัซซีลอจิกที่ซับซ้อนน้อยกว่าแบบ Mamdani นอกจากนี้การทำดีฟัซซีด้วยวิธี WA ยังมีขั้นตอนการคำนวณที่ซับซ้อนกว่าเมื่อเปรียบเทียบกับวิธี COG ซึ่งง่ายต่อการโปรแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

จากผลการทดสอบเปรียบเทียบในหัวข้อที่ 6.3 6.4 และ 6.5 งานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมฟัซซีลอจิกที่มีรูปร่างฟังก์ชันสมาชิกรูปสามเหลี่ยมที่มีจำนวน 5 ฟังก์ชันสมาชิกที่ใช้การอนุมานฟัซซีแบบ Takagi-Sugeno ในการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมต่อไป โดยรายละเอียดการออกแบบตัวแปรภาษาและค่าเชิงภาษา การออกแบบกฎฟัซซี และการออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกดังกล่าวสามารถดูได้จากหัวข้อที่ 6.6 ถึง 6.8 ตามลำดับ

6.6 การออกแบบตัวแปรภาษาและค่าเชิงภาษา

การออกแบบตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟัซซีลอจิกสำหรับระบบควบคุมกระแสชดเชยกรณีที่ใช้จำนวน 3 5 และ 7 ฟังก์ชันสมาชิกสามารถแสดงได้ดังตารางที่ 6.4 ถึง 6.6 ตามลำดับ โดยในกรณีที่ใช้จำนวน 3 และ 7 ฟังก์ชันสมาชิกจะพิจารณาเฉพาะอินพุต error (e_i) ซึ่งคำนวณได้จากผลต่างระหว่างกระแสอ้างอิง (i_C^*) และค่ากระแสชดเชย (i_C) ดังแสดงในสมการที่ (6.1) ส่วนกรณีที่ใช้จำนวน 5 ฟังก์ชันสมาชิกจะพิจารณาใช้อินพุตทั้งหมด 3 แบบ คือ อินพุต error อินพุต error rate และอินพุต sum error และสำหรับเอาต์พุตของตัวควบคุมฟัซซีลอจิกจะกำหนดให้เป็นค่าแรงดันอ้างอิง (U^*) (เอาต์พุต voltage) เหมือนกันทุกกรณีจำนวนฟังก์ชันสมาชิก

$$e_i = i_C^* - i_C \tag{6.1}$$

ตารางที่ 6.4 ตัวแปรภาษาและค่าเชิงภาษากรณี 3 ฟังก์ชันสมาชิก

ค่าของระบบ	ตัวแปรภาษาและความหมาย		ค่าเชิงภาษาและความหมาย	
	ตัวแปรภาษา	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error (e_i)	ผลต่างระหว่างกระแสอ้างอิงและกระแสชดเชย ($i_C^* - i_C$)	Neg (negative)	$i_C^* < i_C$ (น้อยกว่า)
			Zero	$i_C^* = i_C$ (เท่ากับ)
			Pos (positive)	$i_C^* > i_C$ (มากกว่า)
เอาต์พุต	Voltage (U^*)	แรงดันอ้างอิง	Dec (decrease)	ลดลง
			Cons (constant)	คงที่
			Inc (increase)	เพิ่มขึ้น

หมายเหตุ : กรณี 3 ฟังก์ชันสมาชิกใช้สำหรับการทดสอบรูปร่างฟังก์ชันสมาชิกในหัวข้อที่ 6.2 และการทดสอบจำนวนฟังก์ชันสมาชิกในหัวข้อที่ 6.3 เท่านั้น

ตารางที่ 6.5 ตัวแปรภาษาและค่าเชิงภาษากรณี 5 ฟังก์ชันสมาชิก

ค่าของระบบ	ตัวแปรภาษาและความหมาย		ค่าเชิงภาษาและความหมาย	
	ตัวแปรภาษา	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error (e_i)	ผลต่างระหว่างกระแสอ้างอิงและกระแสชดเชย ($i_C^* - i_C$)	Very_Neg (very negative)	$i_C^* << i_C$ (น้อยกว่ามาก)
			Neg (negative)	$i_C^* < i_C$ (น้อยกว่า)
			Zero	$i_C^* = i_C$ (เท่ากับ)
			Pos (positive)	$i_C^* > i_C$ (มากกว่า)
			Very_Pos (very positive)	$i_C^* >> i_C$ (มากกว่ามาก)
	error rate ($\frac{de_i}{dt}$)	อัตราการเปลี่ยนแปลงของค่าความผิดพลาด	Neg (negative)	ลบ
			Zero	ศูนย์
			Pos (positive)	บวก
	sum error ($\int e_i\, dt$)	ผลรวมของค่าความผิดพลาด	Neg (negative)	ลบ
			Zero	ศูนย์
			Pos (positive)	บวก
เอาต์พุต	Voltage (U^*)	แรงดันอ้างอิง	Very_Dec (very decrease)	ลดลงมาก
			Dec (decrease)	ลดลง
			Cons (constant)	คงที่
			Inc (increase)	เพิ่มขึ้น
			Very_Inc (very increase)	เพิ่มขึ้นมาก

หมายเหตุ : กรณีใช้อินพุต error rate และอินพุต sum error ใช้สำหรับการทดสอบเปรียบเทียบอินพุตของตัวควบคุมฟัซซีลอจิกในหัวข้อที่ 6.9 เท่านั้น

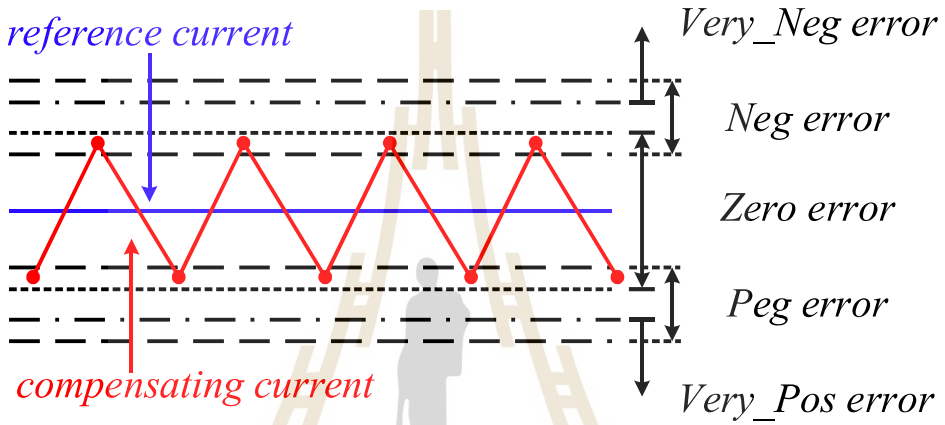
ตารางที่ 6.6 ตัวแปรภาษาและค่าเชิงภาษากรณี 7 ฟังก์ชันสมาชิก

ค่าของระบบ	ตัวแปรภาษาและความหมาย		ค่าเชิงภาษาและความหมาย	
	ตัวแปรภาษา	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error (e_i)	ผลต่างระหว่างกระแสอ้างอิงและกระแสชดเชย ($i_C^* - i_C$)	Super_Neg (super negative)	$i_C^* <<< i_C$ (น้อยกว่ามาก ๆ)
			Very_Neg (very negative)	$i_C^* << i_C$ (น้อยกว่ามาก)
			Neg (negative)	$i_C^* < i_C$ (น้อยกว่า)
			Zero	$i_C^* = i_C$ (เท่ากับ)
			Pos (positive)	$i_C^* > i_C$ (มากกว่า)
			Very_Pos (very positive)	$i_C^* >> i_C$ (มากกว่ามาก)
			Super_Pos (super positive)	$i_C^* >>> i_C$ (มากกว่ามาก ๆ)
เอาต์พุต	Voltage (U^*)	แรงดันอ้างอิง	Super _Dec (super decrease)	ลดลงมาก ๆ
			Very_Dec (very decrease)	ลดลงมาก
			Dec (decrease)	ลดลง
			Cons (constant)	คงที่
			Inc (increase)	เพิ่มขึ้น
			Very_Inc (very increase)	เพิ่มขึ้นมาก
			Super_Inc (super increase)	เพิ่มขึ้นมาก ๆ

หมายเหตุ : กรณี 7 ฟังก์ชันสมาชิกใช้สำหรับการทดสอบจำนวนฟังก์ชันสมาชิกในหัวข้อที่ 6.3 เท่านั้น

6.7 การออกแบบกฎฟัซซี

การออกแบบกฎฟัซซีของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกมีวัตถุประสงค์เพื่อควบคุมกระแสชดเชย (compensating current) ของวงจรกรองกำลังแอกทีฟแบบขนานให้มีลักษณะคล้อยตาม หรือมีการติดตาม (tracking) กระแสอ้างอิง (reference current) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ดังแสดงในรูปที่ 6.4 โดยการออกแบบกฎฟัซซีจะแบ่งการอธิบายออกเป็น 3 ส่วนตามกรณีอินพุตของตัวควบคุมฟัซซีลอจิที่พิจารณาดังนี้



รูปที่ 6.4 ลักษณะกระแสชดเชยสำหรับการออกแบบกฎฟัซซี

6.7.1 การออกแบบกฎฟัซซีกรณีพิจารณาใช้เฉพาะอินพุต error

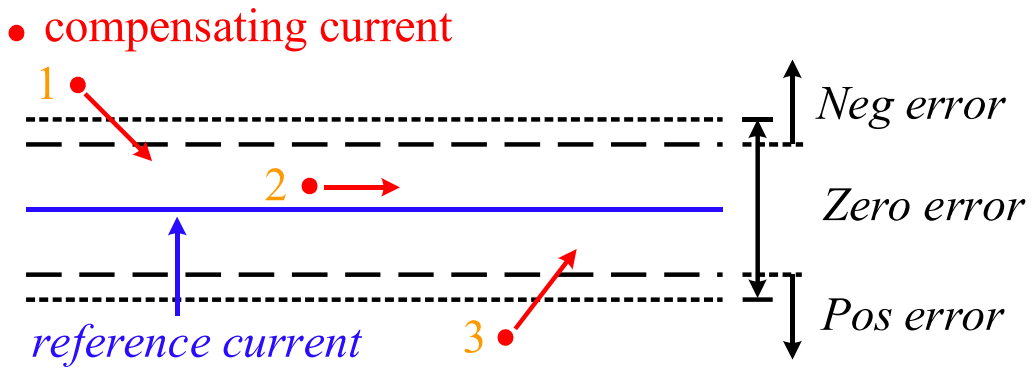
ในหัวข้อนี้จะอธิบายการออกแบบกฎฟัซซีกรณีพิจารณาเฉพาะอินพุต error ที่มีจำนวน 3 5 และ 7 ฟังก์ชันสมาชิกซึ่งใช้สำหรับการทดสอบรูปร่างฟังก์ชันสมาชิก จำนวนฟังก์ชันสมาชิก และการอนุมานฟัซซีในหัวข้อที่ 6.3 ถึง 6.5 ตามลำดับ โดยกฎฟัซซีของแต่ละกรณีจำนวนฟังก์ชันสามชิกดังกล่าวสามารถอธิบายได้ดังต่อไปนี้นี้ โดยตัวเลขที่แสดงบนรูปภาพหมายถึงเลขข้อของกฎฟัซซีที่ใช้ควบคุมกระแสชดเชย

1) กรณีพิจารณาเฉพาะอินพุต error ที่มี 3 ฟังก์ชันสมาชิกสามารถแสดงลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีดังกล่าวได้ดังรูปที่ 6.5 และสามารถออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชยได้จำนวน 3 ข้อดังนี้

1. IF error = Neg THEN voltage = Dec

2. IF error = Zero THEN voltage = Cons

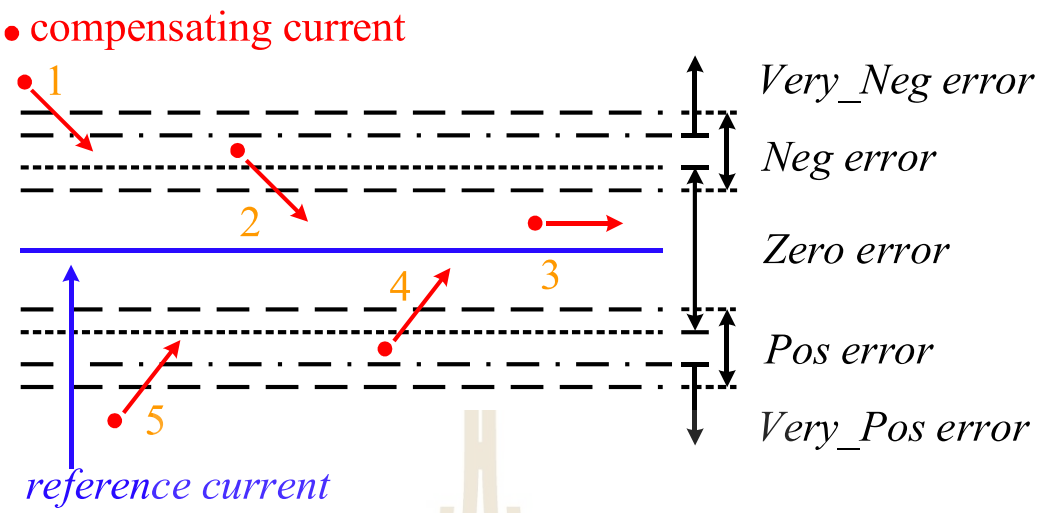
3. IF error = Pos THEN voltage = Inc



รูปที่ 6.5 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีใช้เฉพาะอินพุต error ที่มี 3 ฟังก์ชันสมาชิก

2) กรณีพิจารณาเฉพาะอินพุต error ที่มี 5 ฟังก์ชันสมาชิกสามารถแสดงลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีดังกล่าวได้ดังรูปที่ 6.6 และสามารถออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชยได้จำนวน 5 ข้อดังนี้

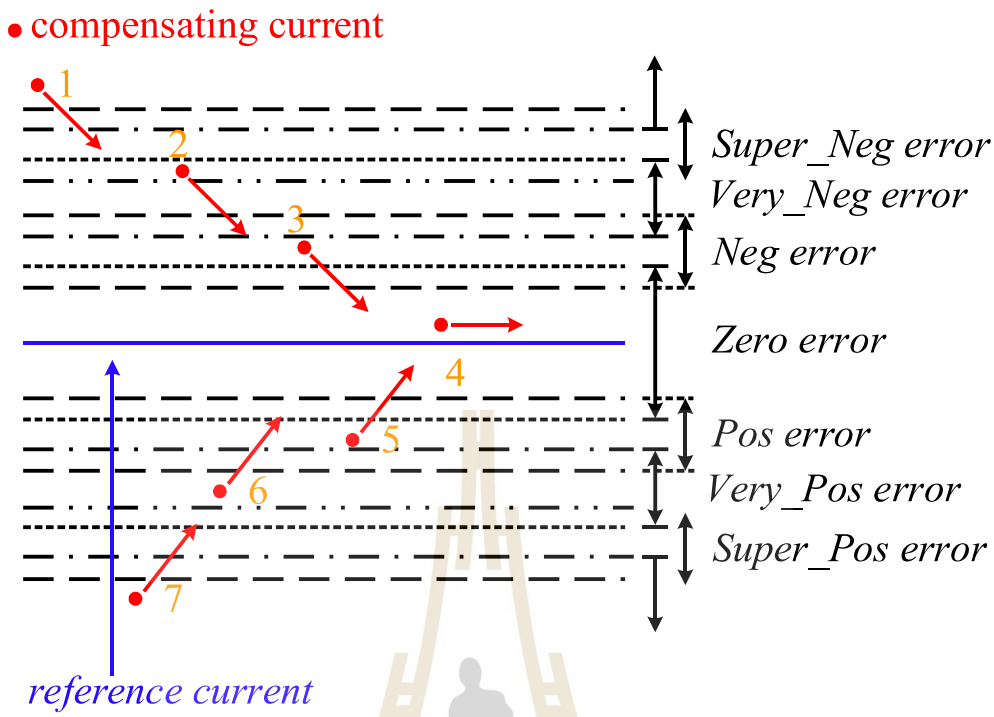
1. IF error = Very_Neg THEN voltage = Very_Dec
2. IF error = Neg THEN voltage = Dec
3. IF error = Zero THEN voltage = Cons
4. IF error = Pos THEN voltage = Inc
5. IF error = Very_Pos THEN voltage = Very_Inc



รูปที่ 6.6 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีใช้เฉพาะอินพุต error ที่มี 5 ฟังก์ชันสมาชิก

3) กรณีพิจารณาเฉพาะอินพุต error ที่มี 7 ฟังก์ชันสมาชิกสามารถแสดงลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีดังกล่าวได้ดังรูปที่ 6.7 และสามารถออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชยได้จำนวน 7 ข้อดังนี้

1. IF error = Super_Neg THEN voltage = Super_Dec
2. IF error = Very_Neg THEN voltage = Very_Dec
3. IF error = Neg THEN voltage = Dec
4. IF error = Zero THEN voltage = Cons
5. IF error = Pos THEN voltage = Inc
6. IF error = Very_Pos THEN voltage = Very_Inc
7. IF error = Super_Pos THEN voltage = Super_Inc



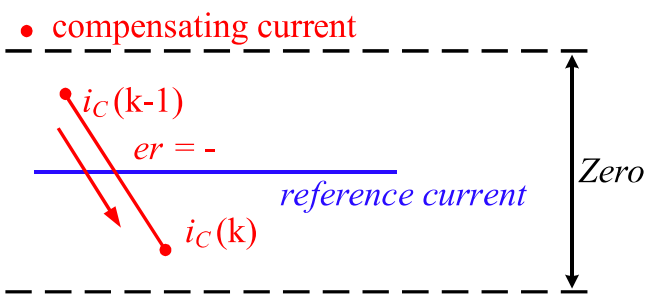
รูปที่ 6.7 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีใช้เฉพาะอินพุต error ที่มี 7 ฟังก์ชันสมาชิก

จากการออกแบบกฎฟัซซีกรณีพิจารณาเฉพาะอินพุต error ที่มีจำนวน 3 5 และ 7 ฟังก์ชันสมาชิกที่กล่าวมาในข้างต้นจะเห็นว่าทั้ง 3 กรณีฟังก์ชันสมาชิกจะมีกฎฟัซซีที่มีลักษณะการควบคุมกระแสชดเชยแบบเดียวกัน คือ ในกรณีค่าอินพุต error มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg”, “Very_Neg” หรือ “Super_Neg”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าลดลงตามระดับ (มีค่าเชิงภาษาเป็น “Dec”, “Very_Dec” หรือ “Super_Dec”) เพื่อให้กระแสชดเชยมีค่าลดลง ในกรณีค่าอินพุต error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าคงที่ (มีค่าเชิงภาษาเป็น “Cons”) เพื่อให้กระแสชดเชยมีค่าคงที่ และในกรณีค่าอินพุต error มีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos”, “Very_Pos” หรือ “Super_Pos”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าเพิ่มขึ้นตามระดับ (มีค่าเชิงภาษาเป็น “Inc”, “Very_Inc” หรือ “Super_Inc”) เพื่อให้กระแสชดเชยมีค่าเพิ่มขึ้น ซึ่งการควบคุมกระแสชดเชยในลักษณะดังกล่าวจะควบคุมให้กระแสชดเชยมีค่าลู่เข้าสู่ขอบเขตของ Zero error ส่งผลให้กระแสชดเชยมีลักษณะคล้อยตามกับกระแสอ้างอิงตามวัตถุประสงค์ของการออกแบบกฎฟัซซี

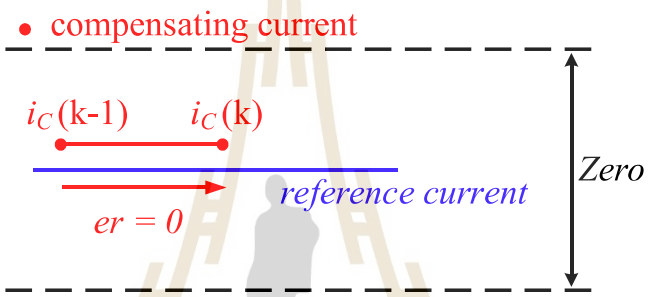
6.7.2 การออกแบบกฎฟัซซีกรณีพิจารณาใช้เฉพาะอินพุต error และ error rate

ในหัวข้อนี้จะอธิบายการออกแบบกฎฟัซซีในกรณีที่พิจารณาใช้อินพุต error (5 ฟังก์ชันสมาชิก) ร่วมกับอินพุต error rate (3 ฟังก์ชันสมาชิก) (กรณีใช้อินพุต error และ error rate) ซึ่งมีการออกแบบกกฎฟัซซีสำหรับการควบคุมกระแสชดเชยเช่นเดียวกันกับกรณีพิจารณาเฉพาะอินพุต error ที่มีจำนวน 5 ฟังก์ชันสมาชิก แต่จะมีการพิจารณาเพิ่มค่าอินพุต error rate ร่วมด้วยในกรณีค่าอินพุต error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) เพื่อควบคุมบังคับให้กระแสชดเชยที่อยู่ในขอบเขตของ Zero error ให้เกาะตามกับกระแสอ้างอิงในลักษณะการข้ามศูนย์ (zero-crossing) โดยค่าของอินพุต error rate คือ อัตราการเปลี่ยนแปลงของกระแสชดเชยจากค่ากระแสชดเชยจุดก่อนหน้า 1 ช่วงเวลาชักตัวอย่าง ($i_C(k-1)$) มายังค่ากระแสชดเชยจุดปัจจุบัน ($i_C(k)$) ตามการคำนวณดังสมการที่ (6.2) ซึ่งบ่งบอกถึงทิศทางของกระแสชดเชย โดยสามารถแสดงลักษณะของกระแสชดเชยในกรณีที่อินพุต error rate มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg”) มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) และมีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos”) ได้ดังรูปที่ 6.8

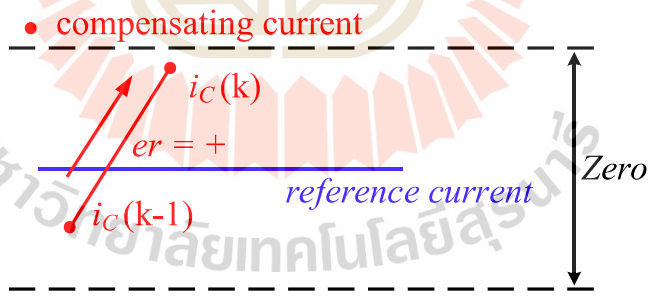
$$er = \frac{di_C}{dt} \approx \frac{i_C(k) - i_C(k-1)}{t(k) - t(k-1)} \tag{6.2}$$



(ก) อินพุต error rate มีค่าเป็นลบ



(ข) อินพุต error rate มีค่าเป็นศูนย์

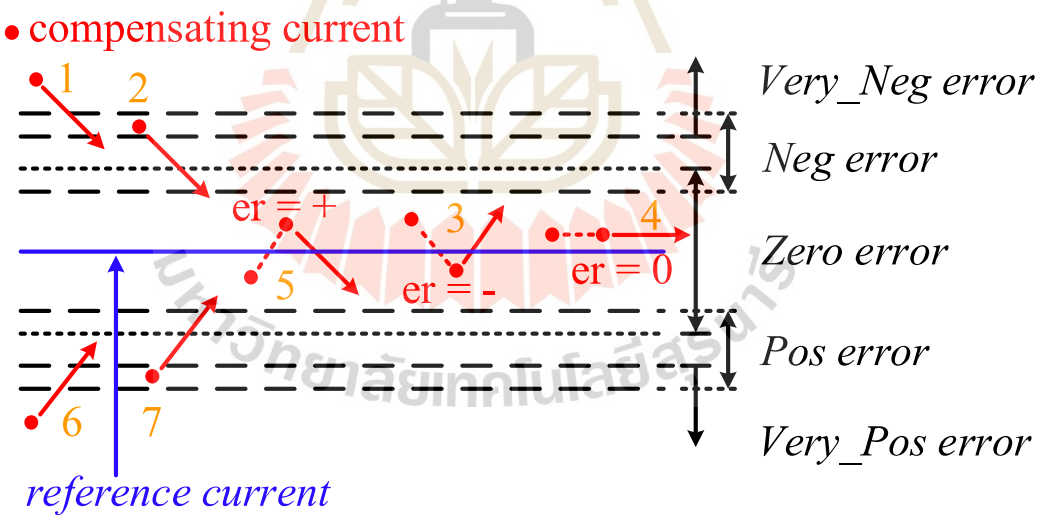


(ค) อินพุต error rate มีค่าเป็นบวก

รูปที่ 6.8 ลักษณะอินพุต error rate

สำหรับกรณีที่พิจารณาใช้อินพุต error และ error rate สามารถแสดงลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีดังกล่าวได้ดังรูปที่ 6.9 และสามารถออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชยได้ 7 ข้อดังนี้ โดยตัวเลขที่แสดงบนรูปภาพหมายถึงเลขข้อของกฎฟัซซีที่ใช้ควบคุมกระแสชดเชย

1. IF error = Very_Neg THEN voltage = Very_Dec
2. IF error = Neg THEN voltage = Dec
3. IF error = Zero AND error rate = Neg THEN voltage = Inc
4. IF error = Zero AND error rate = Zero THEN voltage = Cons
5. IF error = Zero AND error rate = Pos THEN voltage = Dec
6. IF error = Pos AND THEN voltage = Inc
7. IF error = Very_Pos AND THEN voltage = Very_Inc



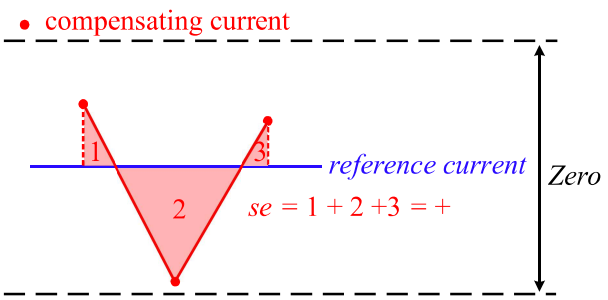
รูปที่ 6.9 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error ร่วมกับอินพุต error rate

จากการออกแบบกฎฟัซซีกรณีที่พิจารณาใช้อินพุต error และ error rate จะทำการออกแบบกฎฟัซซีที่มีลักษณะการควบคุมกระแสชดเชยเช่นเดียวกันกับกรณีพิจารณาเฉพาะอินพุต error ที่มีจำนวน 5 ฟังก์ชันสมาชิก คือ ในกรณีค่าอินพุต error มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg” หรือ “Very_Neg”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าลดลงตามระดับ (มีค่าเชิงภาษาเป็น “Dec” หรือ “Very_Dec”) เพื่อให้กระแสชดเชยมีค่าลดลง และในกรณีค่าอินพุต error มีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos” หรือ “Very_Pos”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าเพิ่มขึ้นตามระดับ (มีค่าเชิงภาษาเป็น “Inc” หรือ “Very_Inc”) เพื่อให้กระแสชดเชยมีค่าเพิ่มขึ้น ซึ่งการควบคุมกระแสชดเชยในลักษณะดังกล่าวจะควบคุมให้กระแสชดเชยมีค่าลู่เข้าสู่ขอบเขตของ Zero error สำหรับในกรณีค่าอินพุต error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) จะมีการกำหนดค่าเอาต์พุต voltage ขึ้นอยู่กับค่าอินพุต error rate คือ ในกรณีค่าอินพุต error rate มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าเพิ่มขึ้น (มีค่าเชิงภาษาเป็น “Inc”) เพื่อให้กระแสชดเชยมีค่าเพิ่มขึ้นข้ามค่ากระแสอ้างอิง ในกรณีค่าอินพุต error rate มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าคงที่ (มีค่าเชิงภาษาเป็น “Cons”) เพื่อให้กระแสชดเชยมีค่าคงที่ และในกรณีค่าอินพุต error rate มีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าลดลง (มีค่าเชิงภาษาเป็น “Dec”) เพื่อให้กระแสชดเชยมีค่าลดลงข้ามค่ากระแสอ้างอิง ซึ่งการควบคุมกระแสชดเชยในลักษณะดังกล่าวจะควบคุมให้กระแสชดเชยภายใต้ขอบเขตของ Zero error ให้เกาะตามกับกระแสอ้างอิงในลักษณะการข้ามศูนย์

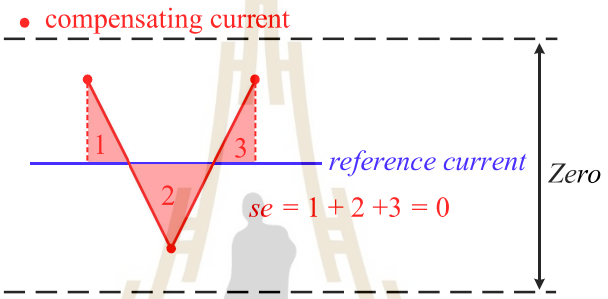
6.7.3 การออกแบบกฎฟัซซีกรณีพิจารณาใช้เฉพาะอินพุต error และ sum error

ในหัวข้อนี้จะอธิบายการออกแบบกฎฟัซซีในกรณีที่พิจารณาใช้อินพุต error (5 ฟังก์ชันสมาชิก) ร่วมกับอินพุต sum error (3 ฟังก์ชันสมาชิก) (กรณีใช้อินพุต error และ sum error) ซึ่งมีการออกแบบกฎฟัซซีสำหรับการควบคุมกระแสชดเชยเช่นเดียวกันกับกรณีใช้อินพุต error และ error rate แต่จะมีการพิจารณาค่าอินพุต sum error ร่วมด้วยในกรณีค่าอินพุต error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) แทนการใช้อินพุต error rate เพื่อควบคุมกระแสชดเชยที่อยู่ในขอบเขตของ Zero error ให้เกาะตามกับกระแสอ้างอิงในลักษณะการข้ามศูนย์ โดยค่าของอินพุต sum error คือ ผลรวมค่าอินพุต error ซึ่งบ่งบอกถึงผลรวมพื้นที่ใต้กราฟระหว่างกระแสชดเชยและกระแสอ้างอิงดังสมการที่ (6.3) ซึ่งมีการกำหนดให้รีเซ็ตค่าเป็นศูนย์ทุก ๆ ครึ่งคาบ โดยสามารถแสดงลักษณะของกระแสชดเชยในกรณีที่อินพุต sum error มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg”) มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) และมีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos”) ได้ดังรูปที่ 6.10

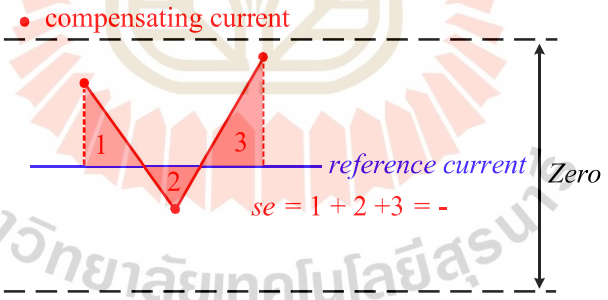
$$se = \int (e)\, dt \tag{6.3}$$



(ก) อินพุต sum error มีค่าเป็นลบ



(ข) อินพุต sum error มีค่าเป็นศูยน์

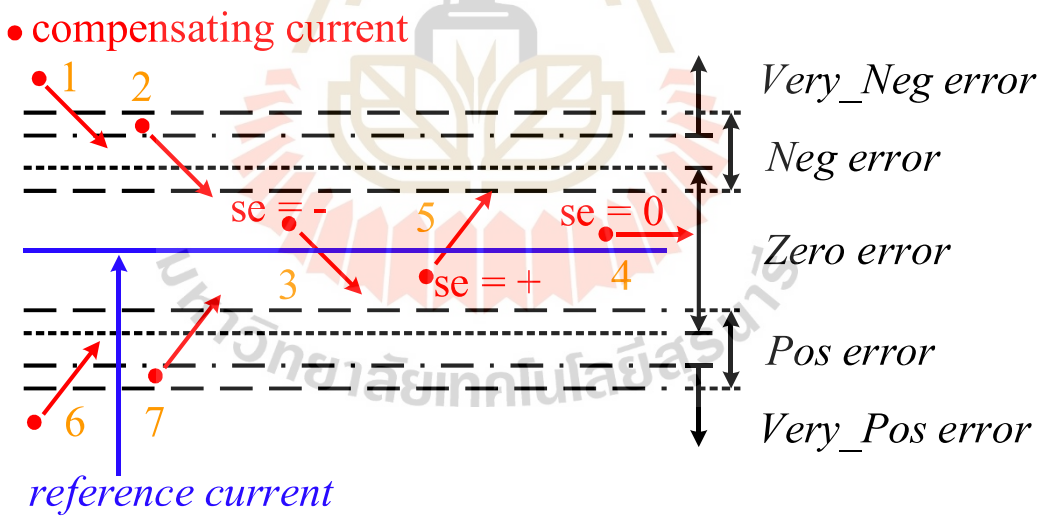


(ค) อินพุต sum error มีค่าเป็นบวก

รูปที่ 6.10 ลักษณะอินพุต sum error

สำหรับกรณีที่พิจารณาใช้อินพุต error และ sum error สามารถแสดงลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีดังกล่าวได้ดังรูปที่ 6.11 และสามารถออกแบบกฎฟัซซีสำหรับควบคุมกระแสชดเชยได้ 7 ข้อดังนี้ โดยตัวเลขที่แสดงบนรูปภาพหมายถึงเลขข้อของกฎฟัซซีที่ใช้ควบคุมกระแสชดเชย

1. IF error = Very_Neg THEN voltage = Very_Dec
2. IF error = Neg THEN voltage = Dec
3. IF error = Zero AND sum error = Neg THEN voltage = Dec
4. IF error = Zero AND sum error = Zero THEN voltage = Cons
5. IF error = Zero AND sum error = Pos THEN voltage = Inc
6. IF error = Pos AND THEN voltage = Inc
7. IF error = Very_Pos AND THEN voltage = Very_Inc

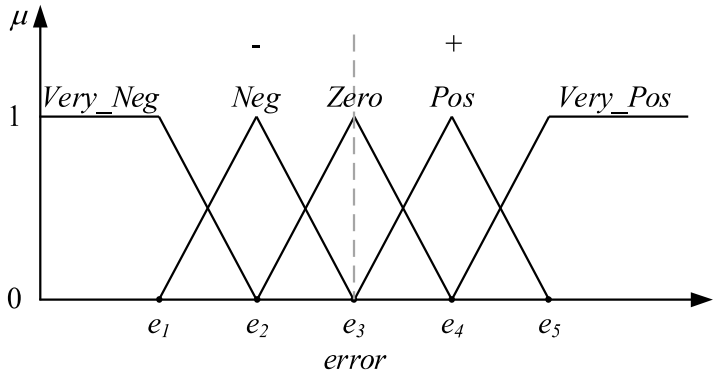


รูปที่ 6.11 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error ร่วมกับอินพุต sum error

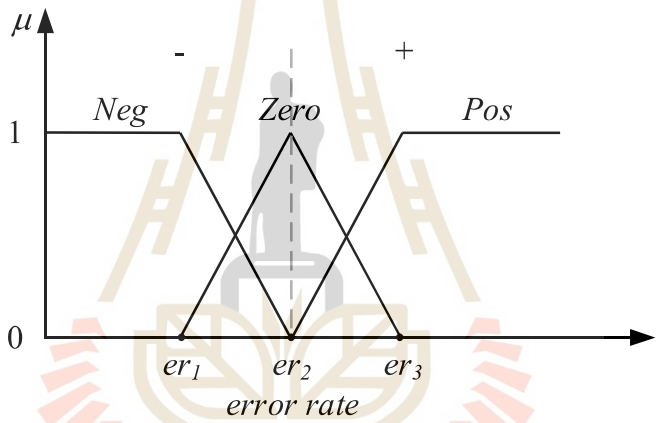
จากการออกแบบกฎฟัซซีกรณีที่พิจารณาใช้อินพุต error และ sum error จะทำการออกแบบกฎฟัซซีที่มีลักษณะการควบคุมกระแสชดเชยเช่นเดียวกันกับกรณีพิจารณาเฉพาะอินพุต error ที่มีจำนวน 5 ฟังก์ชันสมาชิก คือ ในกรณีค่าอินพุต error มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg” หรือ “Very_Neg”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าลดลงตามระดับ (มีค่าเชิงภาษาเป็น “Dec” หรือ “Very_Dec”) เพื่อให้กระแสชดเชยมีค่าลดลง และในกรณีค่าอินพุต error มีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos” หรือ “Very_Pos”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าเพิ่มขึ้นตามระดับ (มีค่าเชิงภาษาเป็น “Inc” หรือ “Very_Inc”) เพื่อให้กระแสชดเชยมีค่าเพิ่มขึ้น ซึ่งการควบคุมกระแสชดเชย ในลักษณะดังกล่าวจะควบคุมให้กระแสชดเชยมีค่าลู่เข้าสู่ขอบเขตของ Zero error สำหรับในกรณีค่าอินพุต error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) จะมีการกำหนดค่าเอาต์พุต voltage ขึ้นอยู่กับค่าอินพุต sum error คือ ในกรณีค่าอินพุต sum error มีค่าเป็นลบ (มีค่าเชิงภาษาเป็น “Neg”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าลดลง (มีค่าเชิงภาษาเป็น “Dec”) เพื่อให้กระแสชดเชยมีค่าลดลงข้ามกระแสอ้างอิง ในกรณีค่าอินพุต sum error มีค่าเป็นศูนย์ (มีค่าเชิงภาษาเป็น “Zero”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าคงที่ (มีค่าเชิงภาษาเป็น “Cons”) เพื่อให้กระแสชดเชยมีค่าคงที่ และในกรณีค่าอินพุต sum error มีค่าเป็นบวก (มีค่าเชิงภาษาเป็น “Pos”) จะมีการกำหนดค่าเอาต์พุต voltage ให้มีค่าเพิ่มขึ้น (มีค่าเชิงภาษาเป็น “Inc”) เพื่อให้กระแสชดเชยมีค่าเพิ่มขึ้นข้ามกระแสอ้างอิง ซึ่งการควบคุมกระแสชดเชยในลักษณะดังกล่าวจะควบคุมให้กระแสชดเชยภายใต้ขอบเขตของ Zero error ให้เกาะตามกับกระแสอ้างอิงในลักษณะการข้ามศูนย์เช่นกัน

6.8 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก

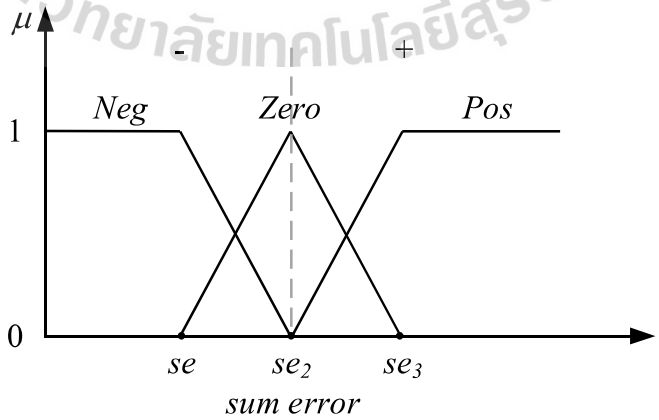
ในหัวข้อนี้จะนำเสนอการออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error (e_1 ถึง e_5) อินพุต error rate (er_1 ถึง er_3) อินพุต sum error (se_1 ถึง se_3) และเอาต์พุต voltage (V_1 ถึง V_5) ของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก โดยการออกแบบจะกำหนดใช้ฟังก์ชันสมาชิกอินพุตและเอาต์พุตที่มีความสมดุลทั้งซีกบวกและซีกลบซึ่งสามารถแสดงตำแหน่งฟังก์ชันสมาชิกของอินพุตและเอาต์พุตดังกล่าวได้ดังรูป 6.12 ถึง 6.15 ตามลำดับ



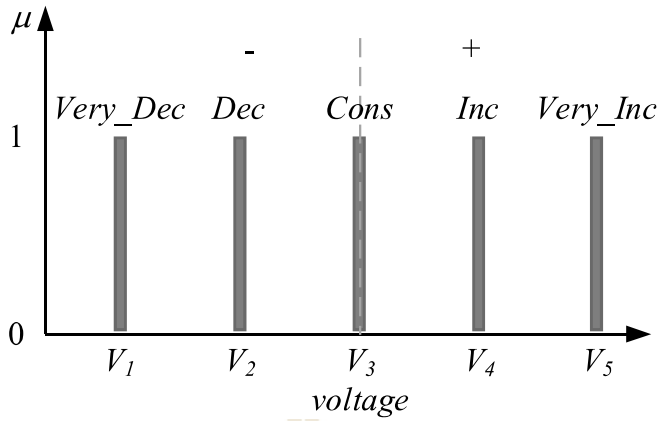
รูปที่ 6.12 ตำแหน่ง e_1 ถึง e_5 ของฟังก์ชันสมาชิกของอินพุต error



รูปที่ 6.13 ตำแหน่ง er_1 ถึง er_3 ของฟังก์ชันสมาชิกของอินพุต error rate



รูปที่ 6.14 ตำแหน่ง se_1 ถึง se_3 ของฟังก์ชันสมาชิกของอินพุต sum error



รูปที่ 6.15 ตำแหน่ง V_1 ถึง V_5 ของฟังก์ชันสมาชิกของเอาต์พุต voltage

สำหรับการออกแบบฟังก์ชันสมาชิกของอินพุตจะเริ่มพิจารณาการออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error ก่อน โดยอาศัยสมการค่าแรงดันตกคร่อมตัวเหนี่ยวนำ (v_L) ของวงจรกรองกำลังแอกทีฟแบบขนานดังสมการที่ (6.4) จากสมการดังกล่าวจะสามารถแสดงการหาค่าอัตราการเปลี่ยนแปลงของกระแสที่ไหลผ่านตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนานได้ดังสมการที่ (6.5)

$$v_L = L_f \frac{di_{APF}}{dt} \tag{6.4}$$

$$\frac{di_{APF}}{dt} = \frac{v_L}{L_f} = \frac{v_{APF} - v_s}{L_f} \tag{6.5}$$

โดยที่ $\frac{di_{APF}}{dt}$ คือ อัตราการเปลี่ยนแปลงกระแสของวงจรกรองกำลังแอกทีฟแบบขนาน

v_{APF} คือ แรงดันเอาต์พุตของวงจรกรองกำลังแอกทีฟแบบขนาน

v_s คือ แรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังสองเฟสฝั่งแรงต่ำของหม้อแปลงเชิงเส้นหนึ่งเฟส (T_M, T_T)

จากสมการที่ (6.5) เมื่อทำการประมาณการคำนวณด้วยวิธีไฟไนต์ดิฟเฟอเรนซ์ (finite difference) แบบถอยหลัง (backward) จะสามารถแสดงได้ดังสมการที่ (6.6) โดยที่ k = 1, 2, 3, ...

$$\frac{di_{APF}}{dt} \approx \frac{\Delta i_{APF}}{\Delta t} = \frac{i_{APF}(k) - i_{APF}(k-1)}{\Delta t} = \frac{v_{APF}(k) - v_s(k)}{L_f} \tag{6.6}$$

จากสมการที่ (6.6) สามารถจัดสมการให้อยู่ในรูปของ $i_{APF}(k) - i_{APF}(k-1)$ ได้ดังสมการที่ (6.7) เมื่อ Δt คือ ช่วงเวลาในการชักตัวอย่างในการคำนวณ (sampling time)

$$i_{APF}(k) - i_{APF}(k-1) = \left(\frac{v_{APF} - v_s}{L_f} \right) \times \Delta t \tag{6.7}$$

เนื่องจากที่ระบบไฟฟ้ากำลังสองเฟสมีการใช้หม้อแปลงเชิงเส้นหนึ่งเฟส (T_M, T_T) ในการลดทอนระดับแรงดันดังแสดงในรูปที่ 6.1 ดังนั้นจึงจำเป็นจะต้องพิจารณาผลจากการใช้หม้อแปลงดังกล่าวในการออกแบบตำแหน่งฟังก์ชันสมาชิกด้วย โดยสามารถแสดงสมการการหาค่ากระแสไฟฟ้าด้านฝั่งแรงสูงของหม้อแปลงดังกล่าวจากสมการอัตราส่วนของหม้อแปลงไฟฟ้าได้ดังสมการที่ (6.8)

$$i_H = \frac{v_L}{v_H} \times i_L \tag{6.8}$$

โดยที่ i_H คือ กระแสไฟฟ้าฝั่งแรงสูงของหม้อแปลง

i_L คือ กระแสไฟฟ้าฝั่งแรงต่ำของหม้อแปลง

v_H คือ แรงดันไฟฟ้าฝั่งแรงสูงของหม้อแปลง

v_L คือ แรงดันไฟฟ้าฝั่งแรงต่ำของหม้อแปลง

จากสมการที่ (6.8) เมื่อกำหนดให้กระแสฝั่งแรงสูง คือ กระแสชดเชย (i_C) และกระแสฝั่งแรงต่ำ คือ กระแสเอาต์พุตของวงจรกรองกำลังแอกทีฟแบบขนาน (i_{APF}) จะสามารถเขียนสมการใหม่ได้ดังสมการที่ (6.9)

$$i_C(k) = \frac{v_L}{v_H} \times i_{APF}(k) \tag{6.9}$$

จากสมการที่ (6.9) เมื่อพิจารณาค่าในอดีตจะพิจารณาเป็นตำแหน่งที่ $k-1$ จะสามารถเขียนสมการได้ดังสมการที่ (6.10)

$$i_C(k-1) = \frac{v_L}{v_H} \times i_{APF}(k-1) \tag{6.10}$$

จากนั้นเมื่อนำสมการที่ (6.9) ลบด้วยสมการที่ (6.10) จะแสดงได้ดังสมการที่ (6.11)

$$i_C(k) - i_C(k-1) = \left(\frac{v_L}{v_H}\right) \times \left(i_{APF}(k) - i_{APF}(k-1)\right) \tag{6.11}$$

จากนั้นเมื่อแทนค่า $i_{APF}(k) - i_{APF}(k-1)$ ในสมการที่ (6.7) ลงในสมการที่ (6.11) จะสามารถแสดงได้ดังสมการที่ (6.12)

$$i_C(k) - i_C(k-1) = \left(\frac{v_L}{v_H}\right) \times \left(\frac{v_{APF} - v_s}{L_f}\right) \times \Delta t \tag{6.12}$$

จากสมการที่ (6.12) เมื่อพิจารณา $i_C(k) - i_C(k-1)$ เป็นค่าประมาณของขอบเขตสูงสุดของค่าความผิดพลาด ($e_{\max}$) ของฟังก์ชันสมาชิกอินพุต error โดยกำหนดให้ v_s มีค่าเท่ากับ 0 V และ v_{APF} มีค่าเท่ากับ mV_{DC} โดยที่ m คือ ค่ามอดูเลชันอินเดกซ์ (modulation index) จะสามารถแสดงได้ดังสมการที่ (6.13)

$$e_{\max} = \left(\frac{v_L}{v_H}\right) \times \left(\frac{mV_{DC}}{L_f}\right) \times \Delta t \tag{6.13}$$

จากสมการที่ (6.13) เมื่อกำหนดให้ V_{DC} มีค่าเท่ากับ 1,700 V v_L มีค่าเท่ากับ 1,000 V v_H มีค่าเท่ากับ 26,000 V L_f มีค่าเท่ากับ 0.15 mH m มีค่าเท่ากับ 1 และ Δt มีค่าเท่ากับ

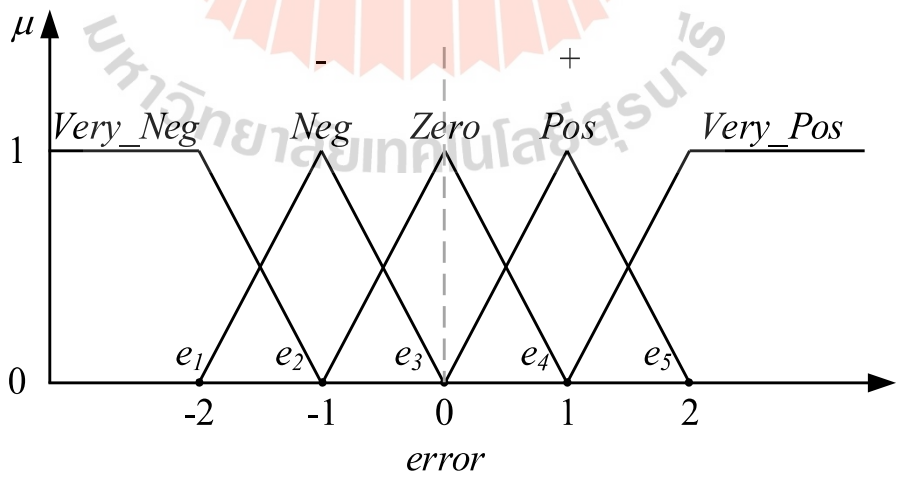
0.00001 s จะสามารถคำนวณค่า $e_{\max}$ ได้เท่ากับ 4.36 A โดยสามารถแสดงรายละเอียดการคำนวณได้ดังนี้

$$e_{\max} = \left(\frac{v_L}{v_H}\right) \times \left(\frac{mv_{DC} - v_s}{L_f}\right) \times \Delta t = \left(\frac{1,000}{26,000}\right) \times \left(\frac{1 \times 1,700}{0.15 \times 10^{-3}}\right) \times 10^{-5} = 4.36 \text{ A}$$

การออกแบบค่าตำแหน่งฟังก์ชันสมาชิก e_1 ถึง e_5 ของอินพุต error ดังรูปที่ 6.16 จะทำการออกแบบฟังก์ชันสมาชิกในรูปร่างสมดุลโดยใช้สมการออกแบบดังตารางที่ 6.7 จากตารางดังกล่าว เมื่อกำหนดให้ตำแหน่ง e_1 และ e_5 มีค่าเท่ากับ -2 และ 2 ตามลำดับ (กำหนดให้มีค่าไม่เกินค่า $e_{\max}$) จะสามารถคำนวณค่าที่ตำแหน่ง e_2 e_3 และ e_5 มีค่าเท่ากับ -1 0 และ 1 ตามลำดับ และสามารถแสดงค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error ที่ออกแบบได้ดังรูปที่ 6.16

ตารางที่ 6.7 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error

ตำแหน่ง	e_1	e_2	e_3	e_4	e_5
สมการออกแบบ	$\geq -e_{\max}$	$\frac{e_1}{2}$	0	$\frac{e_5}{2}$	$\leq e_{\max}$
ผลการออกแบบ	-2	-1	0	1	2

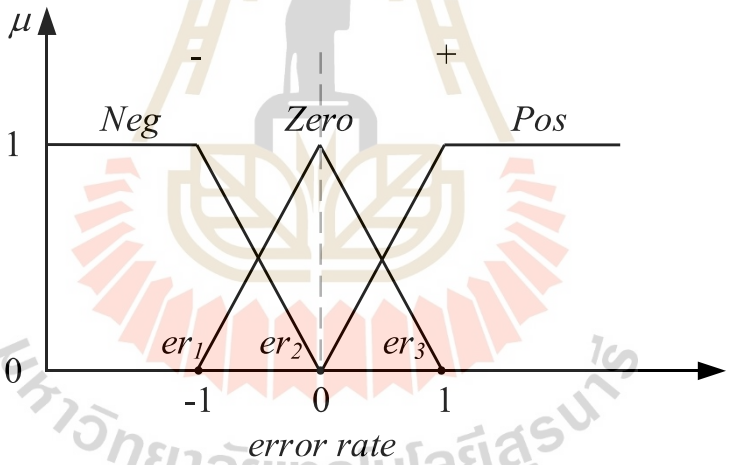


รูปที่ 6.16 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต error

การออกแบบค่าตำแหน่งฟังก์ชันสมาชิก er_1 ถึง er_3 ของอินพุต error rate ดังรูปที่ 6.17 จะกำหนดให้ออกแบบฟังก์ชันสมาชิกในรูปร่างสมดุลโดยใช้สมการในการออกแบบดังตารางที่ 6.8 เนื่องจากอินพุตดังกล่าวใช้การพิจารณาค่าเป็นค่า “Pos” (ค่าบวก) ค่า “Zero” (ศูนย์) และค่า “Neg” (ค่าลบ) ซึ่งเป็นการพิจารณาในลักษะณะเดียวกับฟังก์ชันสมาชิก “Zero” ของอินพุต error ดังนั้นจึงกำหนดตำแหน่งฟังก์ชันสมาชิก er_1 er_2 และ er_3 ให้มีค่าเท่ากับตำแหน่ง e_2 e_3 และ e_4 ซึ่งมีค่าเท่ากับ -1 0 และ 1 ตามลำดับ โดยสามารถแสดงค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error rate ที่ออกแบบได้ดังรูปที่ 6.17

ตารางที่ 6.8 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error rate

ตำแหน่ง	er_1	er_2	er_3
สมการออกแบบ	e_3	e_4	e_5
ผลการออกแบบ	-1	0	1

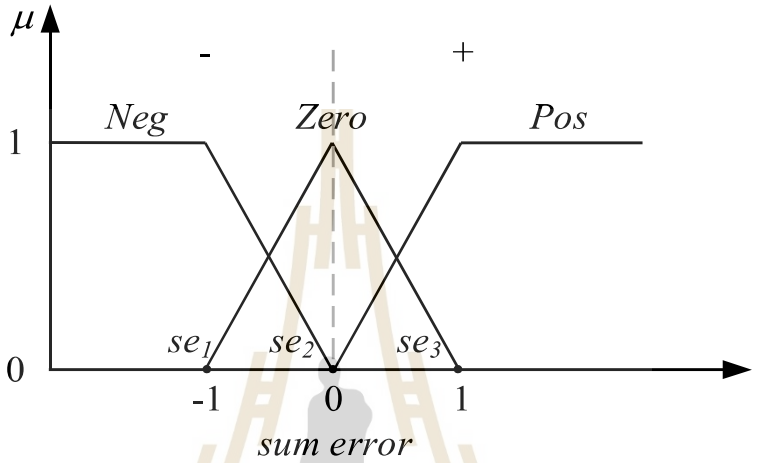


รูปที่ 6.17 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต error rate

การออกแบบค่าตำแหน่งฟังก์ชันสมาชิก se_1 ถึง se_3 ของอินพุต sum error ดังรูปที่ 6.18 จะกำหนดออกแบบฟังก์ชันสมาชิกในรูปร่างสมดุลโดยใช้สมการในการออกแบบดังตารางที่ 6.9 เนื่องจากอินพุตดังกล่าวใช้การพิจารณาค่าเป็นค่า “Pos” (ค่าบวก) ค่า “Zero” (ศูนย์) และค่า “Neg” (ค่าลบ) เช่นเดียวกับอินพุต error rate จึงกำหนดให้ค่าที่ตำแหน่ง se_1 se_2 และ se_3 มีค่าเท่ากับตำแหน่ง e_2 e_3 และ e_4 ซึ่งมีค่าเท่ากับ -1 0 และ 1 ตามลำดับ เช่นเดียวกับอินพุต error rate โดยสามารถแสดงค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต sum error ที่ออกแบบได้ดังรูปที่ 6.18

ตารางที่ 6.9 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต sum error

ตำแหน่ง	se_1	se_2	se_3
สมการออกแบบ	e_3	e_4	e_5
ผลการออกแบบ	-1	0	1

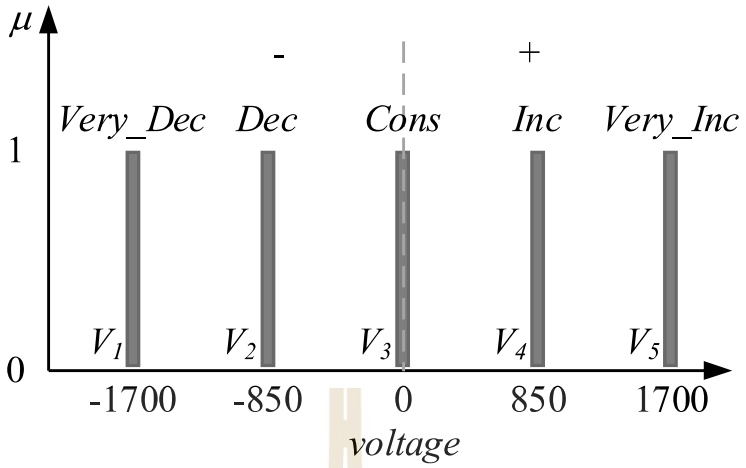


รูปที่ 6.18 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต sum error

การออกแบบค่าตำแหน่งฟังก์ชันสมาชิก V_1 ถึง V_5 ของเอาต์พุต voltage ดังรูปที่ 6.19 จะออกแบบฟังก์ชันสมาชิกในรูปร่างสมดุลโดยใช้สมการในการออกแบบดังตารางที่ 6.10 จากตารางดังกล่าวเมื่อกำหนดให้ค่ามอดูเลชันอินเดกซ์ หรือค่า m มีค่าเท่ากับ 1 ตำแหน่ง V_1 และ V_5 จะมีค่าเท่ากับ -1,700 และ 1,700 ตามลำดับ และจะสามารถคำนวณค่าที่ตำแหน่ง V_2 V_3 และ V_4 ได้เท่ากับ -850 0 และ 850 ตามลำดับ โดยสามารถแสดงค่าตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage ที่ออกแบบได้ดังรูปที่ 6.19

ตารางที่ 6.10 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage

ตำแหน่ง	V_1	V_2	V_3	V_4	V_5
สมการออกแบบ	$-mV_{DC}$	$\frac{-V_1}{2}$	0	$\frac{V_5}{2}$	mV_{DC}
ผลการออกแบบ	-1700	-850	0	850	1700

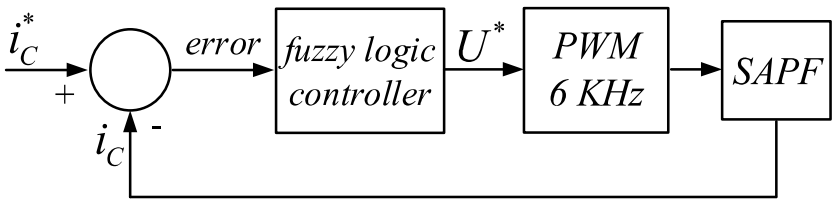


รูปที่ 6.19 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของเอาต์พุต voltage

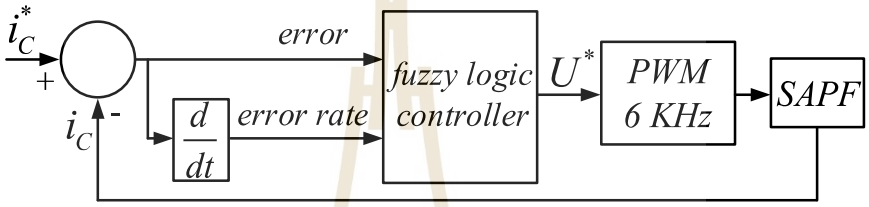
6.9 การจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิก

ในหัวข้อนี้จะนำเสนอการทดสอบตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยที่ได้ทำการออกแบบไว้ 3 กรณี ตามการพิจารณาอินพุต คือ กรณีพิจารณาเฉพาะอินพุต error กรณีใช้อินพุต error และ error rate และกรณีใช้อินพุต error และ sum error ซึ่งสามารถแสดงบล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยดังกล่าวได้ดังรูปที่ 6.20 ถึง 6.22 ตามลำดับ

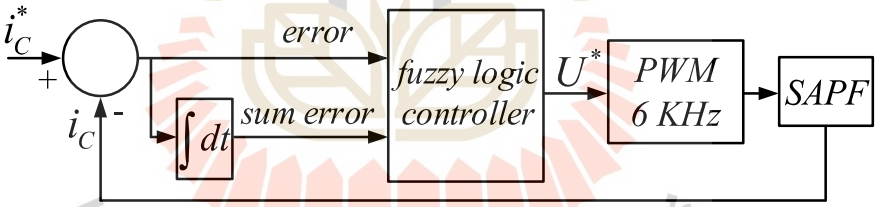
จากการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมดังแสดงในรูปที่ 6.2 จะสามารถแสดงผลการเปรียบเทียบรูปสัญญาณของกระแสชดเชย (i_C) ที่มีการติดตาม (tracking) กระแสอ้างอิง (i_C^*) ของกรณีพิจารณาเฉพาะอินพุต error กรณีใช้อินพุต error ร่วมกับ error rate และกรณีใช้อินพุต error ร่วมกับ sum error ได้ดังรูปที่ 6.23 ถึง 6.25 ตามลำดับ (แสดงผลเฉพาะของเฟส M) สำหรับผลสรุปการเปรียบเทียบค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของทั้ง 3 กรณีได้ดังตารางที่ 6.11



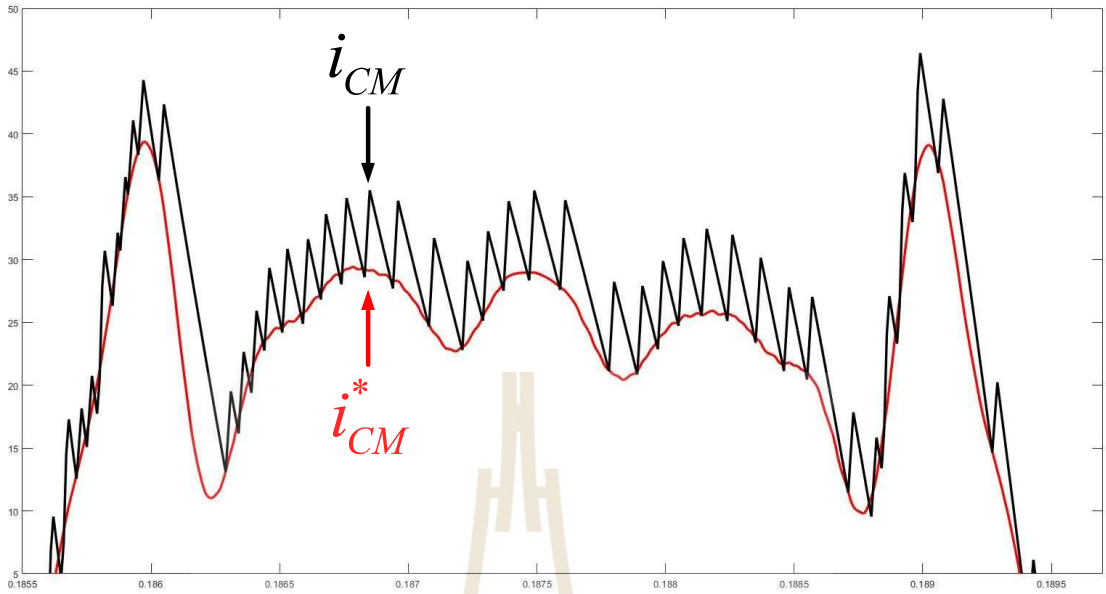
รูปที่ 6.20 บล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีพิจารณาเฉพาะอินพุต error



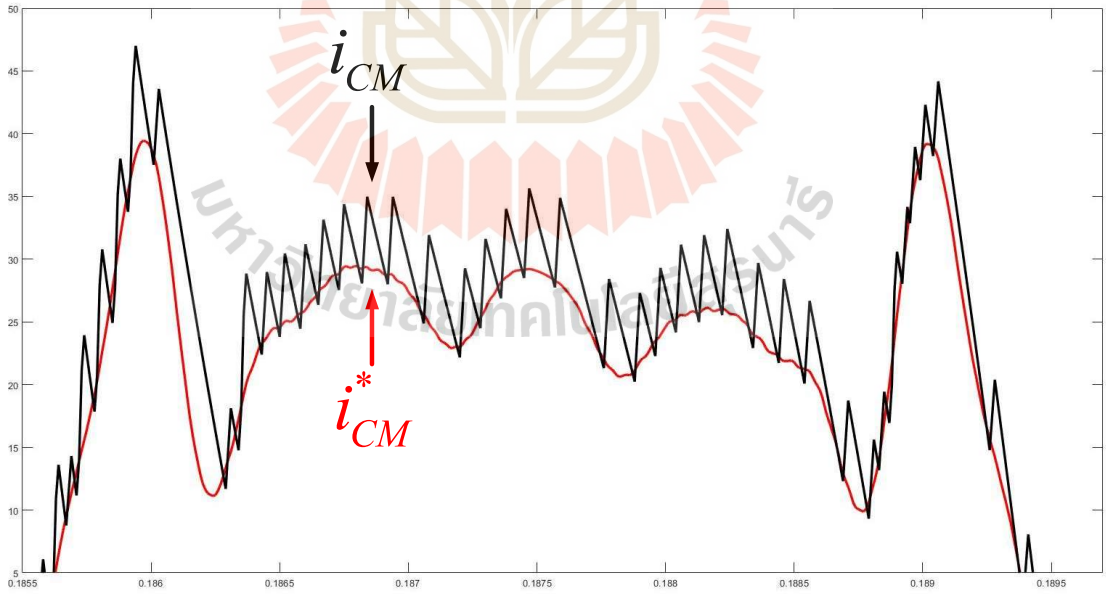
รูปที่ 6.21 บล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate



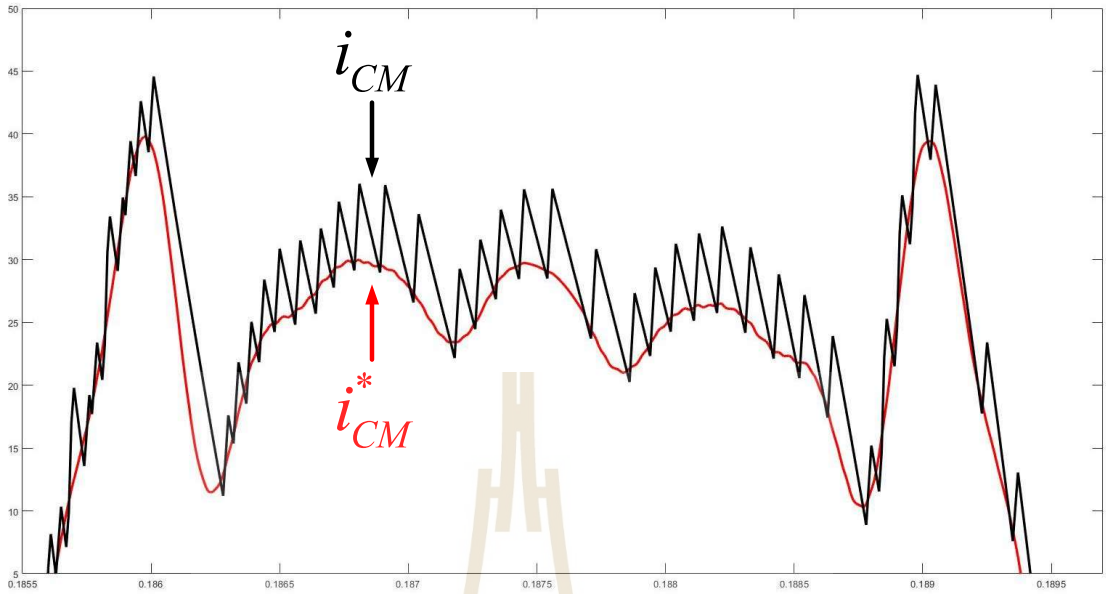
รูปที่ 6.22 บล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error



รูปที่ 6.23 ผลการเปรียบเทียบ i_{CM} และ i^*_{CM} กรณีใช้เฉพาะอินพุต error



รูปที่ 6.24 ผลการเปรียบเทียบ i_{CM} และ i^*_{CM} กรณีใช้อินพุต error และ error rate



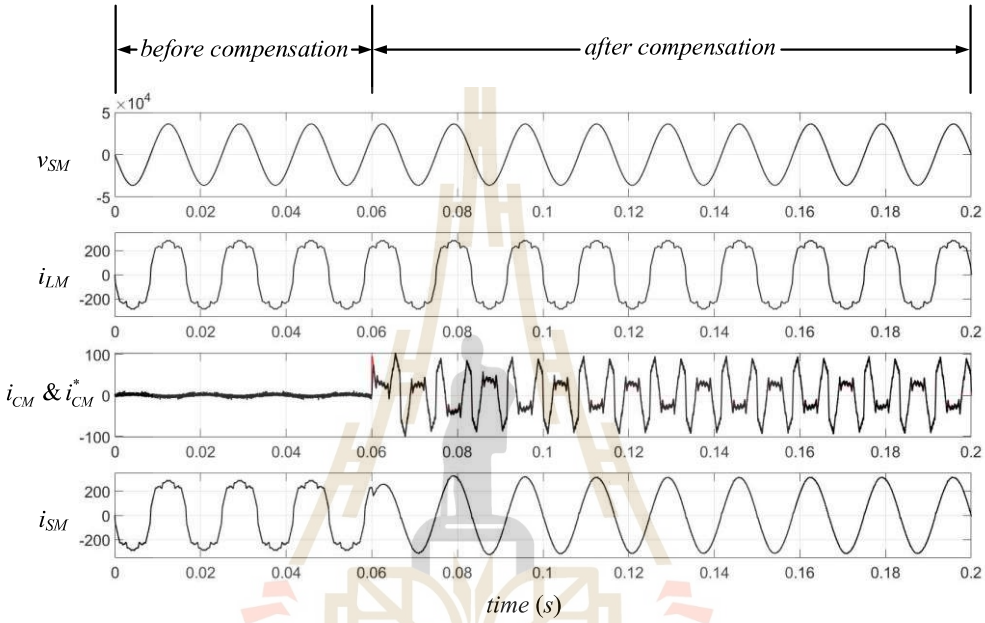
รูปที่ 6.25 ผลการเปรียบเทียบ i_{CM} และ i^*_{CM} กรณีใช้อินพุต error และ sum error

ตารางที่ 6.11 ผลสรุปเปรียบเทียบค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยแต่ละกรณีอินพุตของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

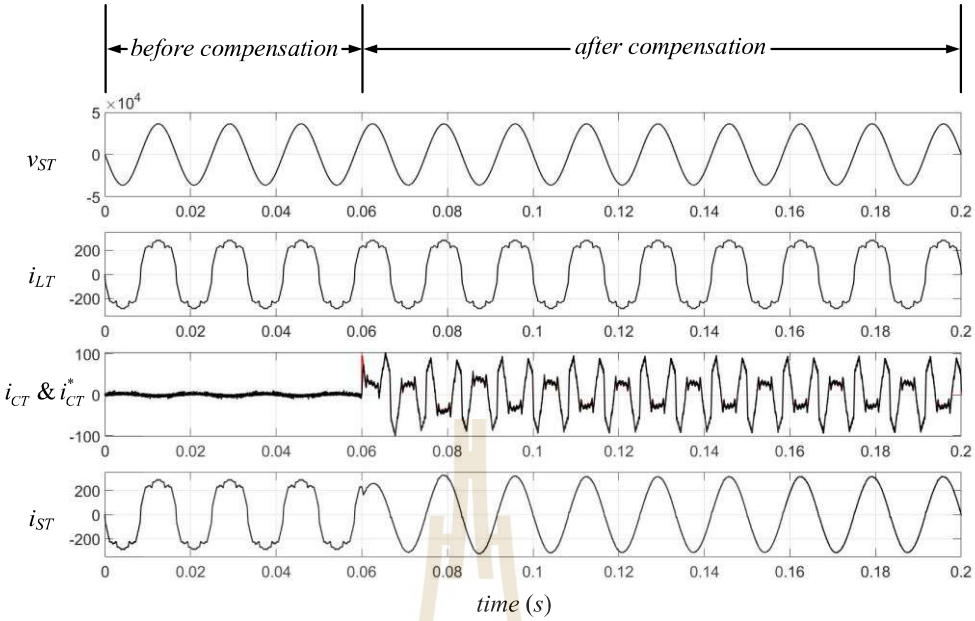
อินพุตของตัวควบคุมฟัซซีลอจิก	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
อินพุต error	1.47	1.50	1.49	1.47	1.50	1.49	1.49
อินพุต error และ error rate	1.62	1.53	1.58	1.62	1.55	1.55	1.57
อินพุต error และ sum error	1.39	1.41	1.40	1.39	1.40	1.41	1.40

จากผลการเปรียบเทียบ i_C และ i^*_C ของเฟส M และ T ดังรูปที่ 6.23 ถึง 6.25 พบว่า i_C ของวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟัซซีลอจิกทั้งกรณีพิจารณาเฉพาะอินพุต error กรณีใช้อินพุต error และ error rate และกรณีใช้อินพุต error และ sum error จะมีลักษณะรูปสัญญาณการติดตาม i^*_C ที่ใกล้เคียงกัน แต่กรณีใช้อินพุต error และ sum error จะมีลักษณะการเกาะตามที่ดีที่สุด นอกจากนี้เมื่อพิจารณาค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยจากตารางที่ 6.11 พบว่าค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยทั้งที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสของทั้ง 3 กรณีอินพุตจะมีค่าใกล้เคียงกัน โดยในกรณีใช้อินพุต error และ sum error จะมีค่าต่ำที่สุดซึ่งมีค่าเท่ากันเท่ากับ 1.40% ดังนั้นงานวิจัยวิทยานิพนธ์

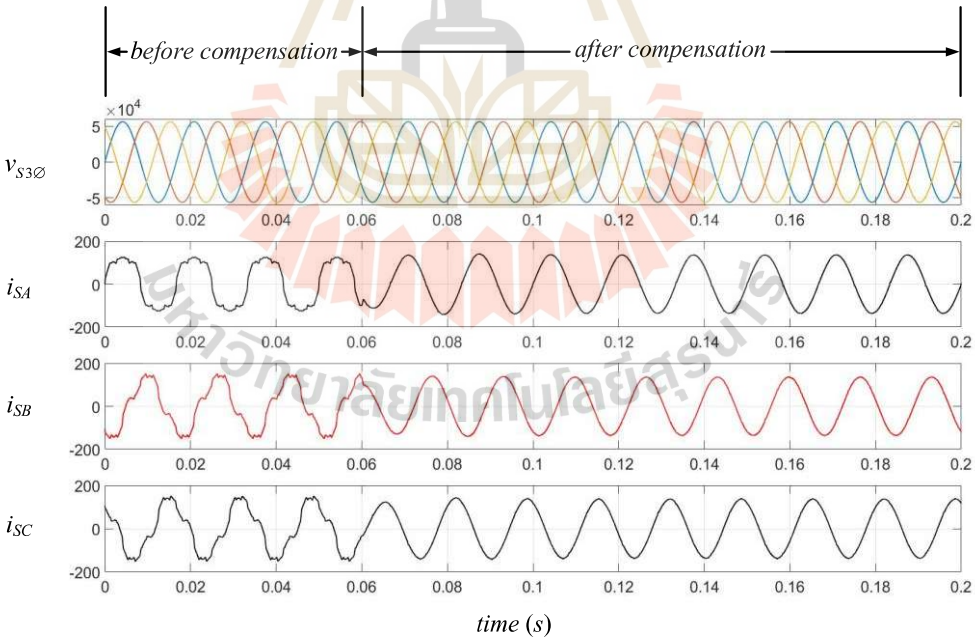
นี้จึงเลือกใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error ในการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้าต่อไป โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่ใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T และที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A B และ C) สามารถแสดงได้ดังรูปที่ 6.26 ถึง 6.28 ตามลำดับ



รูปที่ 6.26 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M ที่ใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error



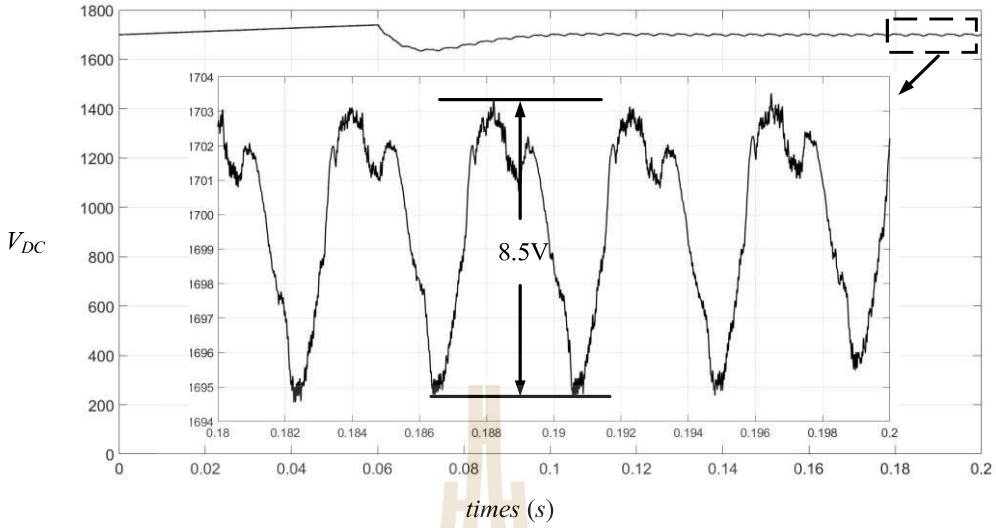
รูปที่ 6.27 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส T ที่ใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error



รูปที่ 6.28 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟสที่ใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

จากผลจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าของเฟส M และ T ด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error ดังรูปที่ 6.26 และ 6.27 พบว่าในช่วงเวลา 0 ถึง 0.06 วินาที หรือช่วงก่อนการชดเชย (before compensation) กระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_{LM}, i_{LT}) และวัดค่า %THD ของกระแสที่แหล่งจ่ายดังกล่าวได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาในช่วงเวลาที่ 0.06 วินาทีเป็นต้นไป หรือช่วงภายหลังการชดเชย (after compensation) วงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมฟัซซีลอจิกจะทำการฉีดกระแสชดเชย (i_C^*) ที่มีลักษณะคล้อยตามกระแสอ้างอิง (i_C^*) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น และสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 1.39% และ 1.41% ตามลำดับเฟส สำหรับผลจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่ระบบไฟฟ้ากำลังสามเฟสดังรูปที่ 6.28 พบว่าในช่วงก่อนการชดเชยกระแสที่แหล่งจ่ายของระบบไฟฟ้ากำลังสามเฟส (i_{SA}, i_{SB}, i_{SC}) จะมีลักษณะกระแสที่ผิดเพี้ยนไม่เป็นรูปไซน์เช่นกัน โดยวัดค่า %THD ได้เท่ากับ 22.14 % เท่ากันทุกเฟส ต่อมาในช่วงภายหลังการชดเชยเมื่อมีการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสส่งผลให้ i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์มากขึ้นเช่นกัน โดยวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 1.39% 1.40% และ 1.41% ตามลำดับเฟส

สำหรับผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) สามารถแสดงได้ดังรูปที่ 6.29 จากรูปดังกล่าวพบว่าระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดี สามารถคงค่าแรงดันบัสไฟตรงไว้ได้เท่ากับ 1,700 V ตามที่ได้ออกแบบไว้ และมีการกระเพื่อมของแรงดันบัสไฟตรงเท่ากับ 8.5 V โดยค่าการกระเพื่อมของแรงดันดังกล่าวมีค่าไม่เกิน 2% ของค่า V_{DC} (ΔV_{DC} = 34 V) ซึ่งเป็นค่าที่งานวิจัยวิทยานิพนธ์นี้ยอมรับได้



รูปที่ 6.29 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณีที่ใช้ระบบควบคุมกระแสชดเชยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

6.10 สรุป

ในบทนี้ได้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน โดยจะนำเสนอการออกแบบในส่วนของรูปร่างฟังก์ชันสมาชิก จำนวนฟังก์ชันสมาชิก การอนุมานฟัซซี การออกแบบตัวแปรภาษาและค่าเชิงภาษา การออกแบบกฎฟัซซี และการออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก นอกจากนี้ได้มีการทดสอบเปรียบเทียบสมรรถนะในการควบคุมกระแสชดเชยที่อยู่ในรูปของประสิทธิผลในการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณา โดยแบ่งออกเป็น 3 กรณีตามอินพุตของตัวควบคุมฟัซซีลอจิก คือ กรณีที่พิจารณาเฉพาะอินพุต error กรณีใช้อินพุต error และ error rate และกรณีใช้อินพุต error และ sum error ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกพบว่าตัวกรณีที่พิจารณาอินพุต error และ sum error จะให้ผลค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยทั้งที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสที่น้อยที่สุด และยังมีลักษณะรูปสัญญาณของกระแสชดเชยที่มีการติดตามกระแสอ้างอิงที่ดีที่สุด ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error ต่อไป อย่างไรก็ตามค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสของตัวควบคุมฟัซซีลอจิกทั้ง 3 กรณีอินพุตที่พิจารณายังอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2022

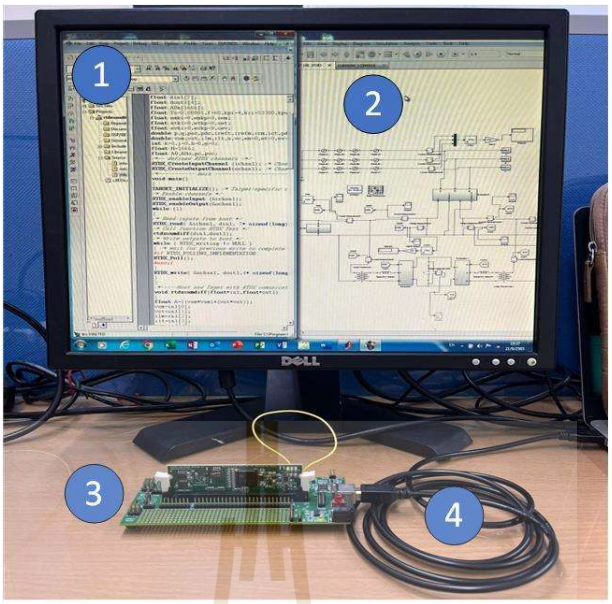
บทที่ 7
การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป

7.1 กล่าวนำ

เพื่อเป็นการยืนยันสมรรถนะของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 ว่ามีสมรรถนะในการควบคุมกระแสชดเชยที่ดีเพียงพอ ในบทจึงนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป (Hardware In the Loop : HIL) เนื่องจากการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปจะให้ผลการจำลองสถานการณ์ที่มีความสมจริง และมีความถูกต้องของการณ์จำลองสถานการณ์ใกล้เคียงกับระบบฮาร์ดแวร์จริงมากกว่าการจำลองสถานการณ์ด้วยโปรแกรม Simulink/MATLAB เพียงอย่างเดียว โดยรายละเอียดการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปจะนำเสนอในหัวข้อที่ 7.2 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปจะนำเสนอในหัวข้อที่ 7.3 และการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปเพื่อทดสอบกรณีกระแสโหลดมีการเปลี่ยนแปลงจะนำเสนอในหัวข้อที่ 7.4

7.2 การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป (Hardware In the Loop : HIL) (ทศพร ณรงค์ฤทธิ์, 2557) จะประกอบไปด้วย 2 ส่วน คือ ส่วนที่เป็นฮาร์ดแวร์ที่ใช้บอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ที่ควบคุมการทำงานด้วยโปรแกรม CCStudio V3.3 และส่วนที่เป็นซอฟต์แวร์ คือ โปรแกรม Simulink/MATLAB โดยทั้งสองส่วนจะเชื่อมต่อกันผ่านสาย USB JTAG emulator ดังแสดงในรูปที่ 7.1 สำหรับกระบวนการทำงานของการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปจะแบ่งออกเป็น 4 ขั้นตอน โดยสามารถอธิบายกระบวนการในแต่ละขั้นตอนได้ดังนี้



1. CCStudio v3.3 2. Simulink program
3. TMS320c2000™ Experimenter Kit
4. JTAG emulator

รูปที่ 7.1 การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

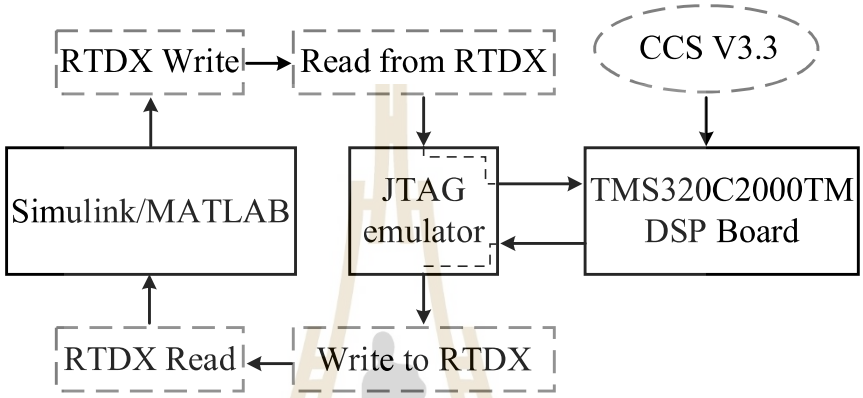
ขั้นที่ 1 : บล็อก RTDX Write บนโปรแกรม Simulink จะส่งข้อมูลอินพุตจากแบบจำลองผ่านสาย USB JTAG emulator ไปยังบอร์ด DSP

ขั้นที่ 2 : บอร์ด DSP จะรับข้อมูลอินพุตจากโปรแกรม Simulink ด้วยคำสั่ง Read from RTDX จากนั้นบอร์ด DSP จะนำอินพุตดังกล่าวมาคำนวณหรือประมวลผลตามที่ได้โปรแกรมไว้บนบอร์ด DSP โดยอาศัยการควบคุมจากโปรแกรม CCStudio V3.3

ขั้นที่ 3 : หลังจากที่บอร์ด DSP คำนวณหรือประมวลผลตามที่ได้โปรแกรมไว้เสร็จสิ้นแล้ว บอร์ด DSP จะส่งข้อมูลเอาต์พุตกลับไปยังโปรแกรม Simulink ด้วยคำสั่ง Write to RTDX ผ่านสาย USB JTAG emulator โดยอาศัยการควบคุมจากโปรแกรม CCStudio V3.3

ขั้นที่ 4 : โปรแกรม Simulink จะรับข้อมูลเอาต์พุตจากบอร์ด DSP ด้วยบล็อก RTDX Read เพื่อนำไปจำลองสถานการณ์ต่อไป

จากขั้นตอนที่กล่าวมาทั้งหมดจะเป็นกระบวนการทำงาน 1 รอบของเวลาชักตัวอย่าง (sampling time) สำหรับการคำนวณในรอบถัด ๆ ไปจะดำเนินการตามกระบวนการเดิม โดยมีค่าอินพุต และเอาต์พุตเปลี่ยนแปลงไปตามเวลาที่ใช้จำลองสถานการณ์ โดยขั้นตอนการทำงานทั้งหมดสามารถสรุปเป็นแผนภาพกระบวนการทำงานของการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปได้ดังรูปที่ 7.2

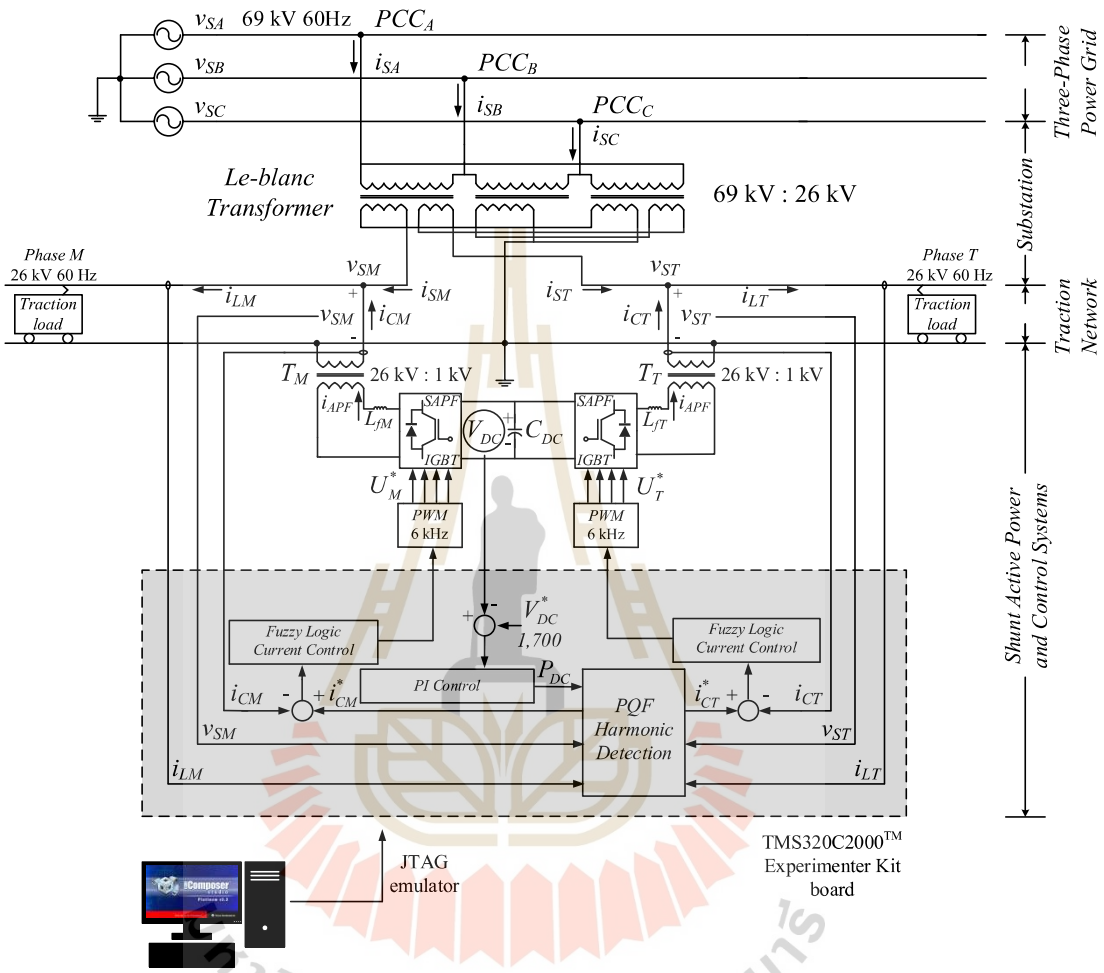


รูปที่ 7.2 กระบวนการทำงานของการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

7.3 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป

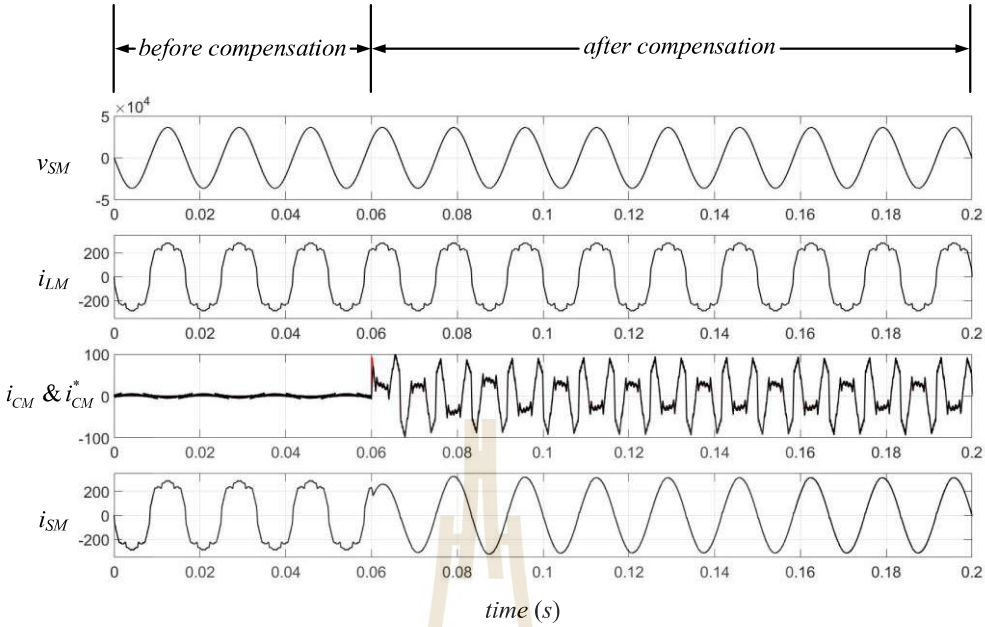
ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาด้วยเทคนิคฮาร์ดแวร์ในลูปสามารถแสดงได้ดังรูปที่ 7.3 โดยส่วนที่อยู่บนซอฟต์แวร์จะประกอบไปด้วย ระบบส่งจ่ายกำลังไฟฟ้าสามเฟส หม้อแปลงไฟฟ้าแบบเลอบลองค์ ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม และโหลดรถไฟฟ้าของระบบรางไฟฟ้า รวมไปถึงวงจรกรองกำลังแอกทีฟแบบขนานซึ่งจะถูกสร้างขึ้นบนโปรแกรม Simulink/MATLAB โดยการใช้บล็อกไฟฟ้ากำลัง (Simscape/Power Systems) และสำหรับส่วนที่เป็นฮาร์ดแวร์ คือ บอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ที่มีการโปรแกรมการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกและระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ โดยอาศัยโปรแกรม CCStudio V3.3 ในการควบคุมการทำงาน สำหรับอินพุตที่โปรแกรม Simulink ส่งให้กับบอร์ด DSP จะประกอบไปด้วยค่ากระแสโหลด (i_{LM}, i_{LT}) ค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) ค่ากระแสชดเชย (i_{CM}, i_{CT}) และค่าแรงดันบัสไฟตรง (V_{DC}) สำหรับเอาต์พุต ที่บอร์ด DSP ส่งกลับมาที่โปรแกรม Simulink คือ ค่าแรงดันอ้างอิง (U_M^*, U_T^*) โดยค่าแรงดันดังกล่าวจะถูกนำไปเปรียบเทียบกับสัญญาณรูปสามเหลี่ยม (triangular carrier) เพื่อสร้างสัญญาณพัลส์

(pulse) สำหรับใช้เป็นอินพุตในการสวิตช์อุปกรณ์ IGBT ของวงจรกรองกำลังแอกทีฟแบบขนานบนโปรแกรม Simulink

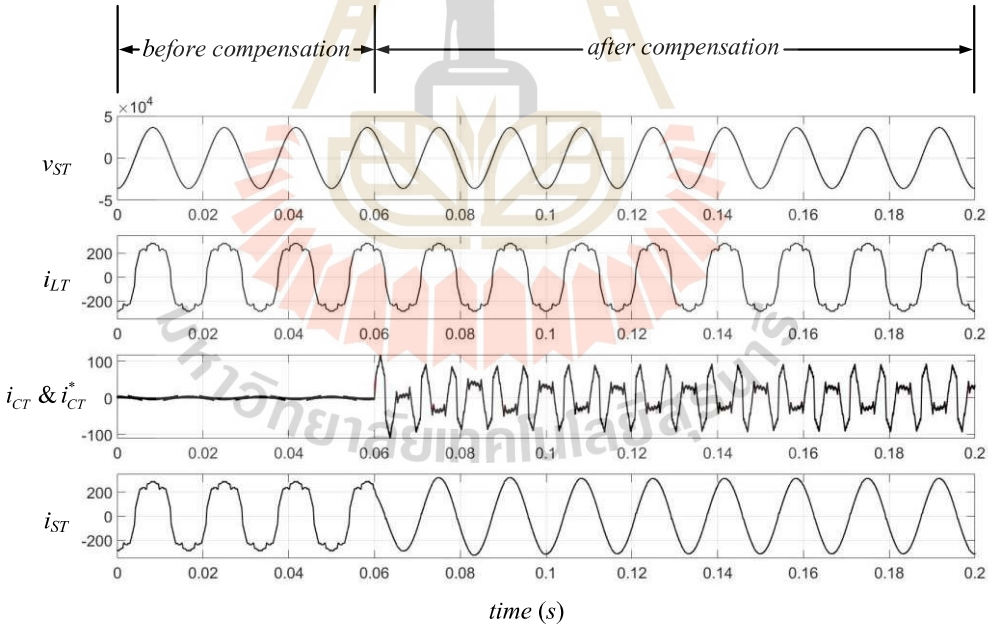


รูปที่ 7.3 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาด้วยเทคนิคฮาร์ดแวร์ในลูป

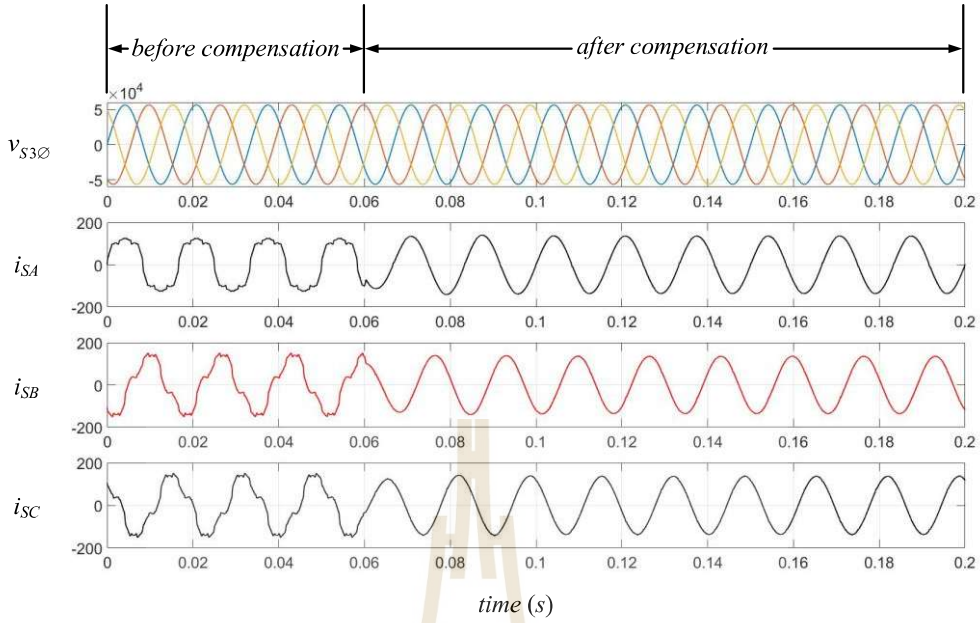
ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาด้วยเทคนิคฮาร์ดแวร์ในลูปดังรูปที่ 7.3 ที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T สามารถแสดงได้ดังรูปที่ 7.4 และ 7.5 ตามลำดับเฟส และผลการจำลองสถานการณ์ที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C แสดงได้ดังรูปที่ 7.6



รูปที่ 7.4 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส M



รูปที่ 7.5 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T



รูปที่ 7.6 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C)

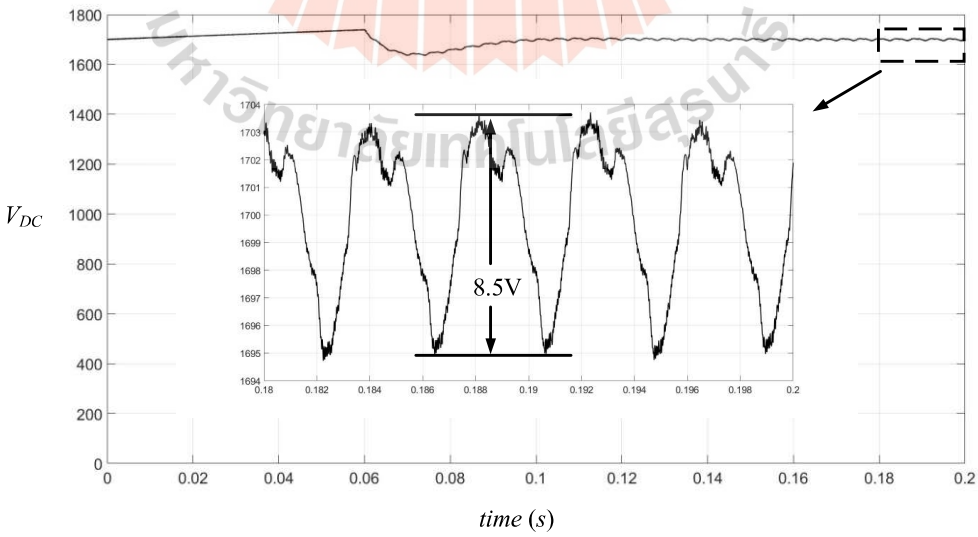
จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาของเฟส M และ T ดังแสดงในรูปที่ 7.4 และ 7.5 ตามลำดับเฟส พบว่าในช่วงเวลาที่ 0 ถึง 0.06 วินาที หรือช่วงก่อนการชดเชย (before compensation) กระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_{LM}, i_{LT}) และวัดค่า %THD ของกระแส ที่แหล่งจ่ายได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาในช่วงเวลา 0.06 วินาทีเป็นต้นไป หรือช่วงภายหลังการชดเชย (after compensation) วงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error จะทำการฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีลักษณะคล้อยตามกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น และสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 1.52% และ 1.42% ตามลำดับเฟส สำหรับผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่ระบบไฟฟ้ากำลังสามเฟสดังแสดงในรูปที่ 7.6 พบว่าในช่วงก่อนการชดเชยกระแสที่แหล่งจ่ายของระบบไฟฟ้ากำลังสามเฟสซึ่งประกอบไปด้วย i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณที่ผิดเพี้ยนไม่เป็นรูปไซน์และวัดค่า %THD ได้เท่ากับ 22.14% เท่ากันทุกเฟส ต่อมาในช่วงภายหลังการชดเชยเมื่อมีการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสส่งผลให้ i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์มากขึ้น และวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 1.51% 1.44% และ 1.44% ตามลำดับเฟส และสามารถดูสรุปผลค่า %THD ภายหลังการชดเชยดังกล่าวได้จากตารางที่ 7.1

ตารางที่ 7.1 ผลสรุปค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป

ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
1.52	1.42	1.47	1.51	1.44	1.44	1.46

จากตารางที่ 7.1 พบว่าภายหลังการชดเชยค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายทั้งที่ระบบไฟฟ้ากำลังสองเฟส (i_{SM}, i_{ST}) และที่ระบบไฟฟ้ากำลังสามเฟส (i_{SA}, i_{SB}, i_{SC}) มีค่าลดลงและอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2022 โดยมีค่าเท่ากับ 1.47% และ 1.46% ตามลำดับ ซึ่งแสดงให้เห็นว่าระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 มีสมรรถนะที่ดีเพียงพอในการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

สำหรับผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) ด้วยเทคนิคฮาร์ดแวร์ในลูปสามารถแสดงได้ดังรูปที่ 7.7 จากรูปดังกล่าว พบว่า ระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ มีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดี โดยสามารถคงค่าแรงดันบัสไฟตรงไว้ได้เท่ากับ 1,700 V ตามที่ได้ออกแบบไว้ และมีการกระเพื่อมของแรงดันบัสไฟตรงเท่ากับ 8.5 V โดยค่าการกระเพื่อมของแรงดันบัสไฟตรงมีค่าไม่เกิน 2% ของค่า V_{DC} (ΔV_{DC} = 34 V) ซึ่งเป็นค่าที่งานวิจัยวิทยานิพนธ์นี้ยอมรับได้

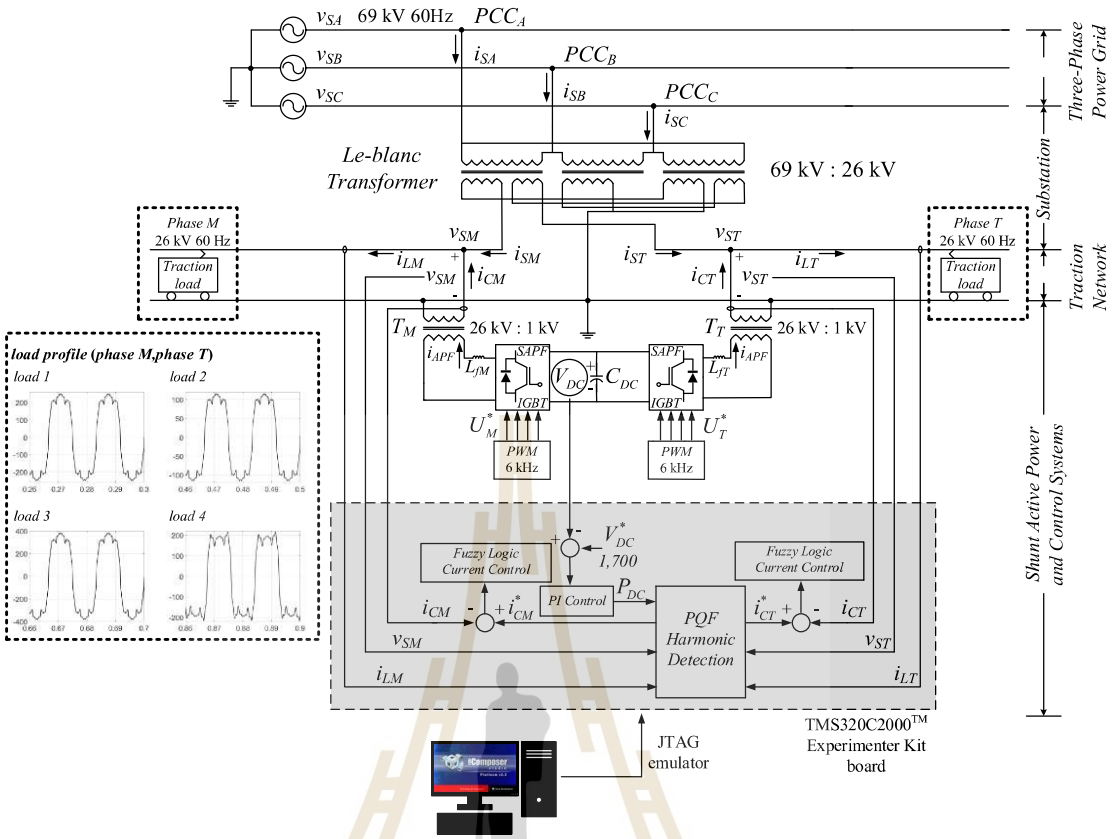


รูปที่ 7.7 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยเทคนิคฮาร์ดแวร์ในลูป

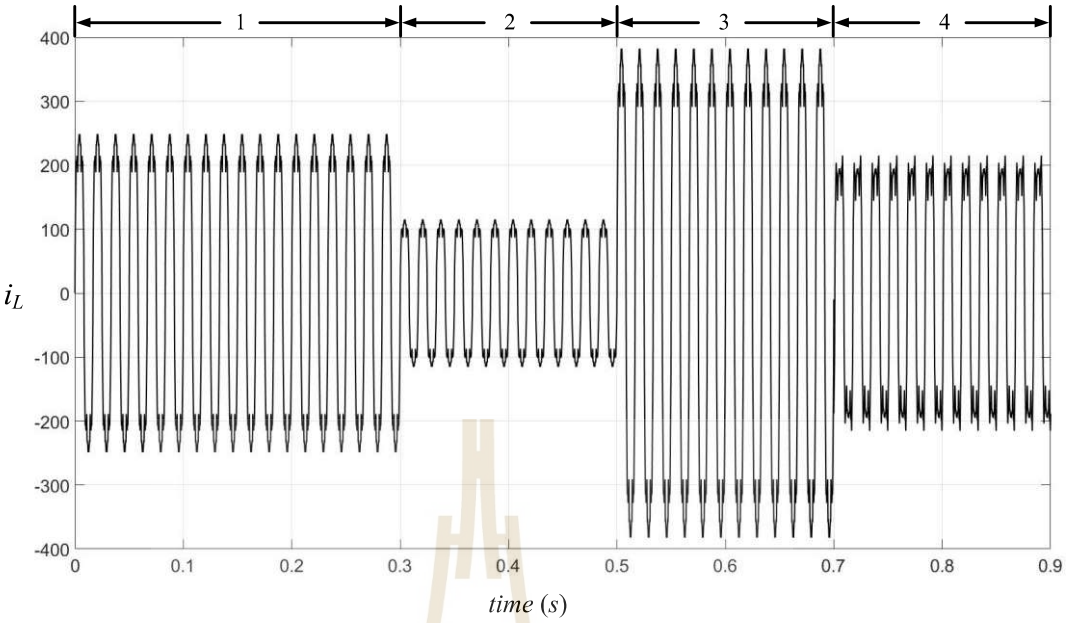
7.4 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีทดสอบให้กระแสโหลดมีการเปลี่ยนแปลง

ในหัวข้อนี้จะนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 ในกรณีที่กระแสโหลดของระบบรางไฟฟ้าที่พิจารณามีการเปลี่ยนแปลงเกิดขึ้น โดยจะใช้ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปดังรูปที่ 7.8 โดยมีการพิจารณาให้กระแสโหลดของระบบรางไฟฟ้าที่พิจารณามีการเปลี่ยนแปลงจากโหลดปกติในลักษณะเดียวกันและมีขนาดเท่ากันทั้งสองเฟสทั้งหมด 3 กรณี ประกอบด้วยกรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด (กระแสโหลดมีขนาดลดลง 0.5 เท่า) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด (กระแสโหลดมีขนาดเพิ่มขึ้น 1.5 เท่า) และกรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง โดยจำลองสถานการณ์จะแบ่งกระแสโหลดได้เป็น 4 ช่วง คือ ช่วงที่ 1 กระแสโหลดปกติ (ช่วงเวลา 0 ถึง 0.3 วินาที) ช่วงที่ 2 กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด (ช่วงเวลา 0.3 ถึง 0.5 วินาที) ช่วงที่ 3 กระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ช่วงเวลา 0.5 ถึง 0.7 วินาที) และช่วงที่ 4 กระแสโหลดมีการเปลี่ยนแปลงรูปร่าง (ช่วงเวลา 0.7 ถึง 0.9 วินาที) ดังแสดงในรูปที่ 7.9 ซึ่งแสดงรายละเอียดลักษณะกระแสโหลดแต่ละกรณีดังรูปที่ 7.10 โดยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกกรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด กระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด และกระแสโหลดมีการเปลี่ยนแปลงรูปร่างสามารถแสดงได้ดังตารางที่ 7.2 ถึง 7.4 ตามลำดับ

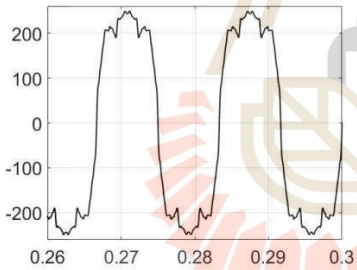
สำหรับผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีที่กระแสโหลดมีการเปลี่ยนแปลงที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M สามารถแสดงได้ดังรูปที่ 7.11 และสามารถแสดงผลการเปรียบเทียบ i_{CM}^{*} และ i_{CM} ได้ดังรูปที่ 7.12 สำหรับเฟส T สามารถแสดงได้ดังรูปที่ 7.13 และสามารถแสดงผลการเปรียบเทียบ i_{CT}^{*} และ i_{CT} ได้ดังรูปที่ 7.14 และสำหรับที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C สามารถแสดงได้ดังรูปที่ 7.15 และสามารถแสดงรายละเอียดของ i_{SA} i_{SB} และ i_{SC} ได้ดังรูปที่ 7.16



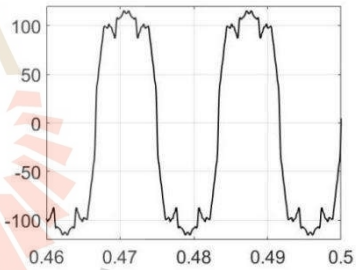
รูปที่ 7.8 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีมีการเปลี่ยนแปลงกระแสโหลดของระบบรางไฟฟ้า



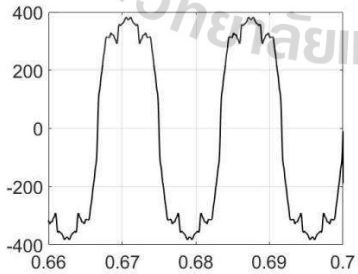
รูปที่ 7.9 กระแสโหลดของระบบรางไฟฟ้าที่พิจารณากรณีกระแสโหลดมีการเปลี่ยนแปลง



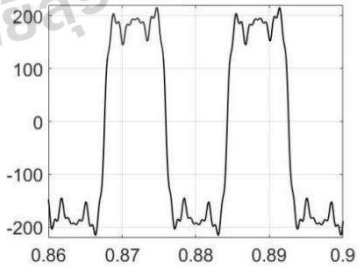
(ก) กรณีกระแสโหลดปกติ



(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด



(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด



(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด

รูปที่ 7.10 กระแสโหลดของระบบรางไฟฟ้าที่พิจารณากรณีกระแสโหลดมีการเปลี่ยนแปลง

ตารางที่ 7.2 องค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงลดขนาด

อันดับฮาร์มอนิก (h)	กระแสโหลด (A)	ร้อยละ (%)
1	110.500	100.000
3	19.950	18.100
5	13.055	11.820
7	2.880	2.610
11	2.112	1.910
13	1.440	1.303
17	2.112	1.911
19	2.496	2.260
23	1.115	1.010
25	0.625	0.566
29	0.815	0.740
31	1.248	1.130
35	0.576	0.521
37	0.576	0.521
41	0.525	0.475
43	0.430	0.390
47	0.525	0.475
49	0.625	0.566

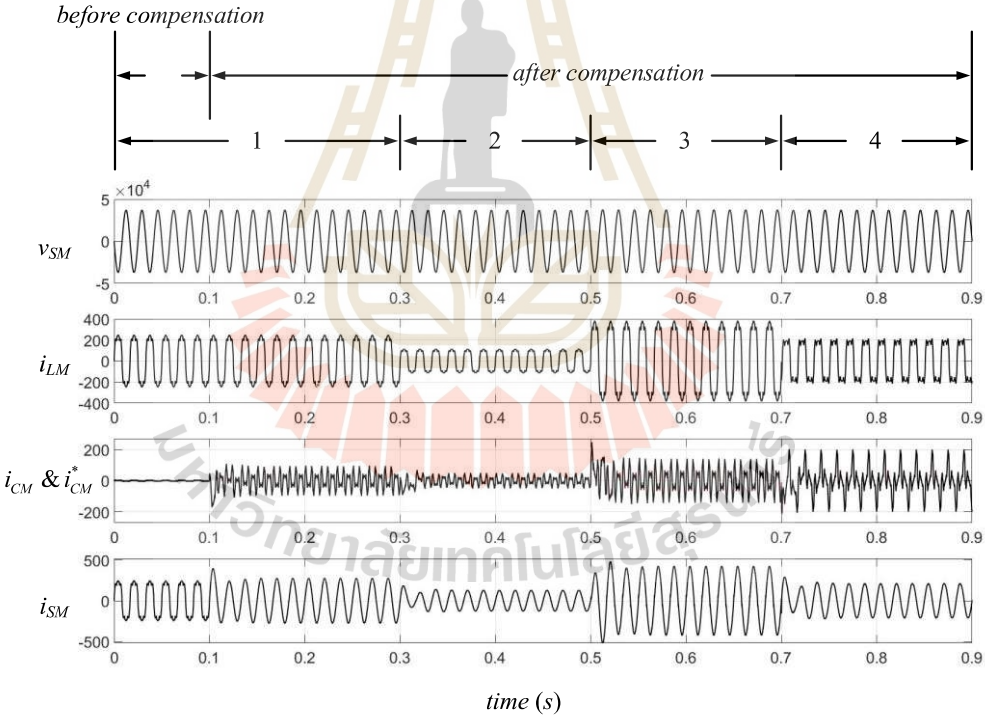
ตารางที่ 7.3 องค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงเพิ่มขนาด

อันดับฮาร์มอนิก (h)	กระแสโหลด (A)	ร้อยละ (%)
1	331.500	100.000
3	59.850	18.100
5	39.165	11.820
7	8.640	2.610
11	6.336	1.910
13	4.320	1.303
17	6.336	1.911
19	7.488	2.260
23	3.345	1.010
25	1.875	0.566
29	2.445	0.740
31	3.744	1.130
35	1.728	0.521
37	1.728	0.521
41	1.575	0.475
43	1.290	0.390
47	1.575	0.475
49	1.875	0.566

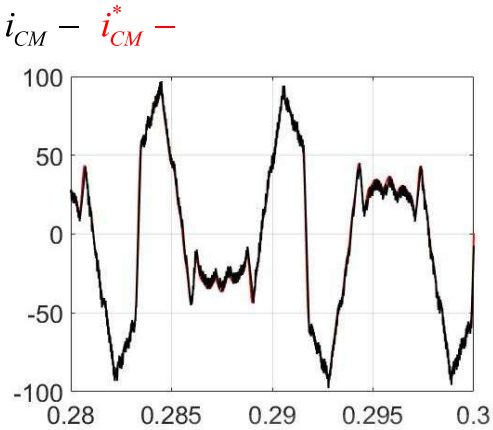
ตารางที่ 7.4 องค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงรูปร่าง

อันดับฮาร์มอนิก (h)	กระแสโหลด (A)	ร้อยละ (%)
1	221.000	100.000
3	39.900	18.100
5	26.110	11.820
7	5.760	2.610
11	4.224	1.910
13	2.880	1.303
17	4.224	1.911
19	4.992	2.260

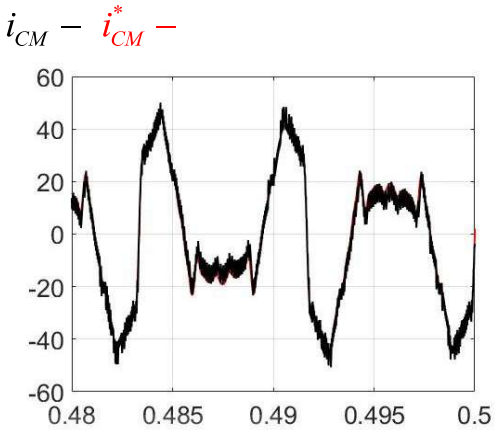
หมายเหตุ : กำหนดให้มีการเลื่อนเฟสในแต่ละอับดับฮาร์มอนิกของกระแสโหลดเท่ากับ 20 องศา



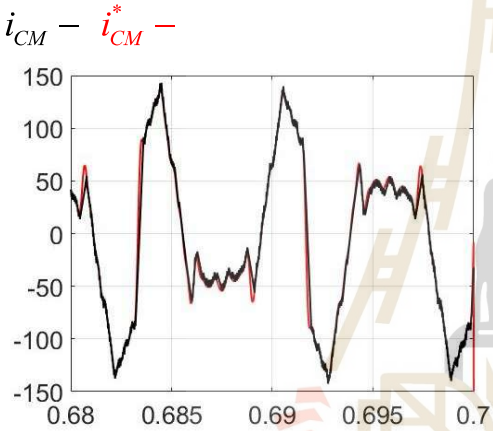
รูปที่ 7.11 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส M กรณีกระแสโหลดมีการเปลี่ยนแปลง



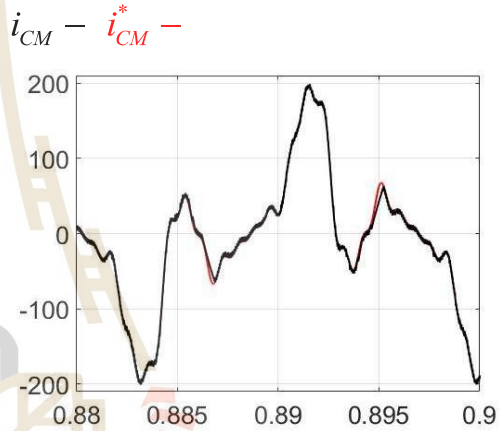
(ก) กรณีกระแสโหลดปกติ



(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด

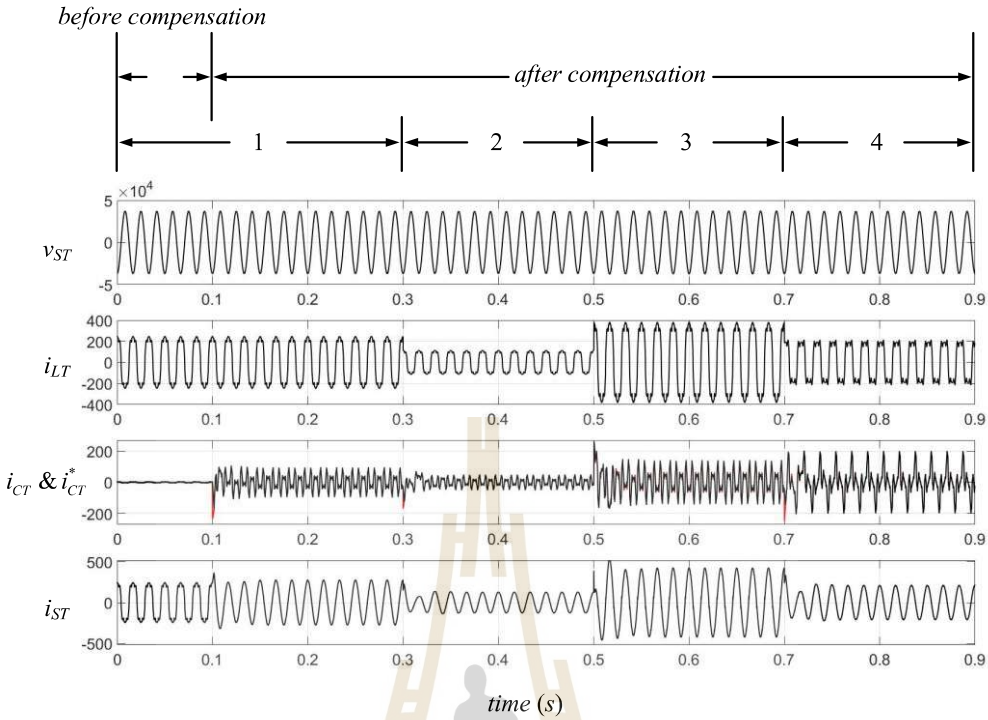


(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด

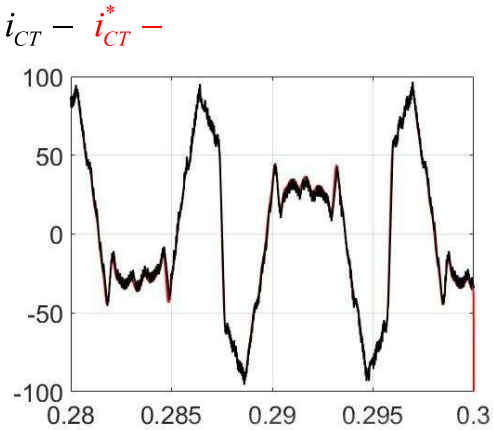


(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

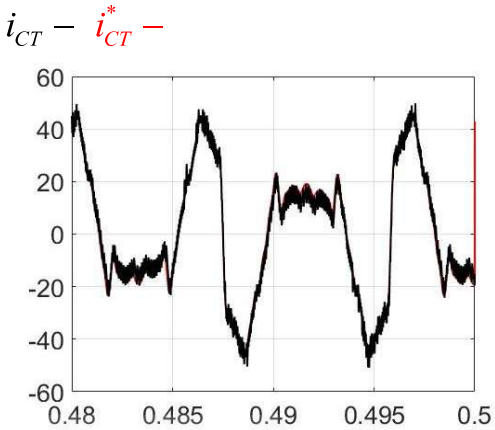
รูปที่ 7.12 ผลการเปรียบเทียบ i_{CM} และ i^*_{CM} ของเฟส M กรณีกระแสโหลดมีการเปลี่ยนแปลง



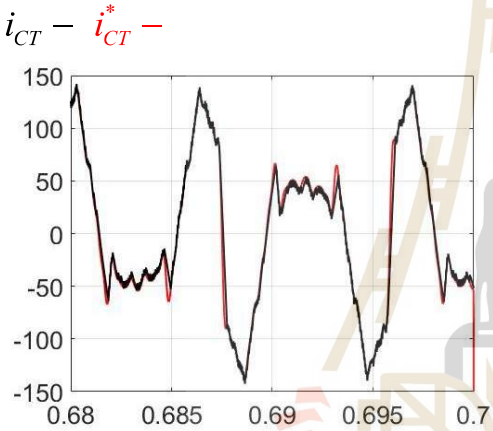
รูปที่ 7.13 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง



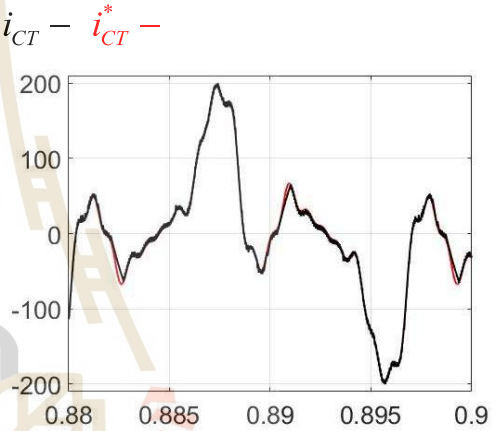
(ก) กรณีกระแสโหลดปกติ



(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด

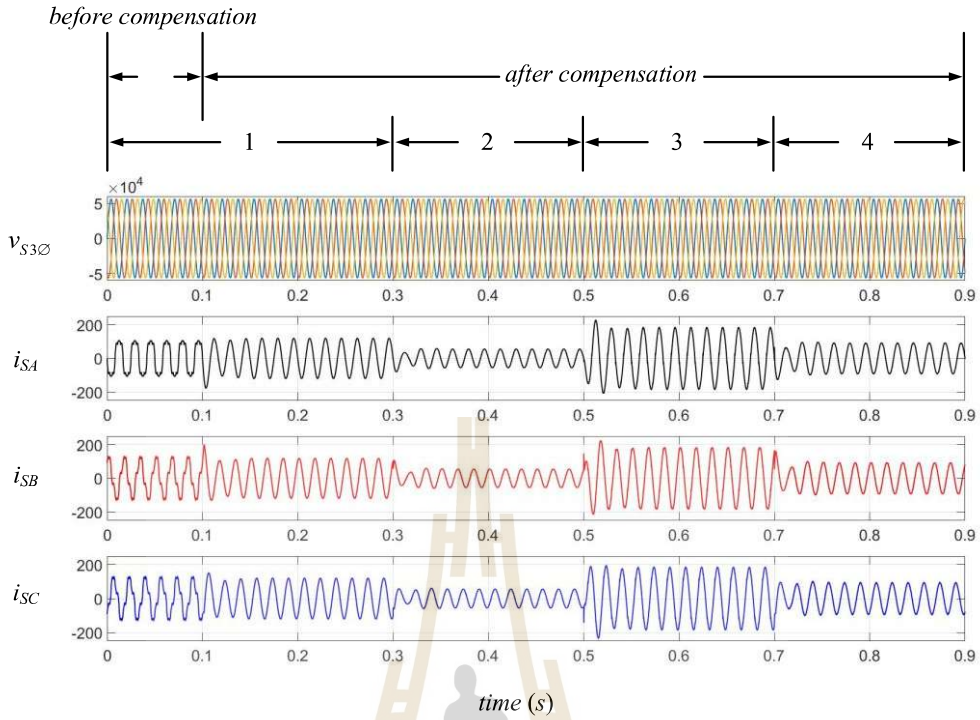


(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด

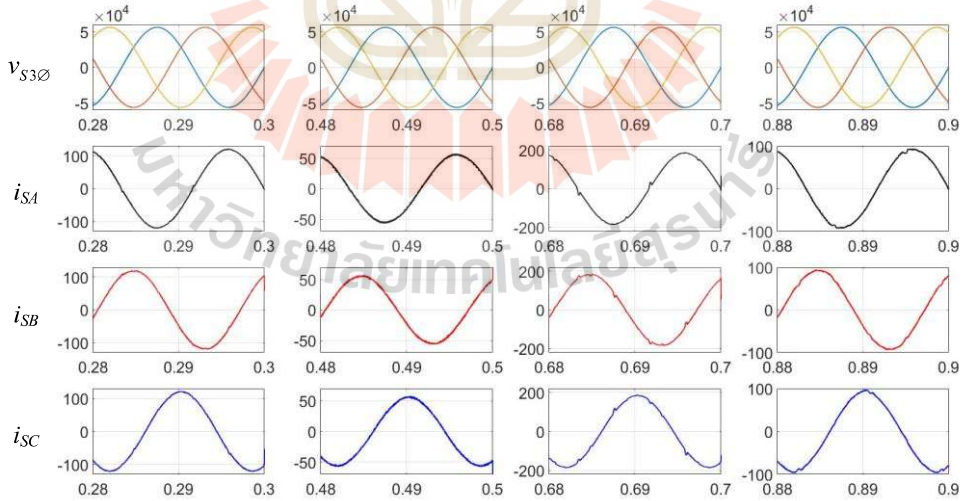


(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

รูปที่ 7.14 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง



รูปที่ 7.15 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง



(ก) กรณีกระแสโหลดปกติ (ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด (ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

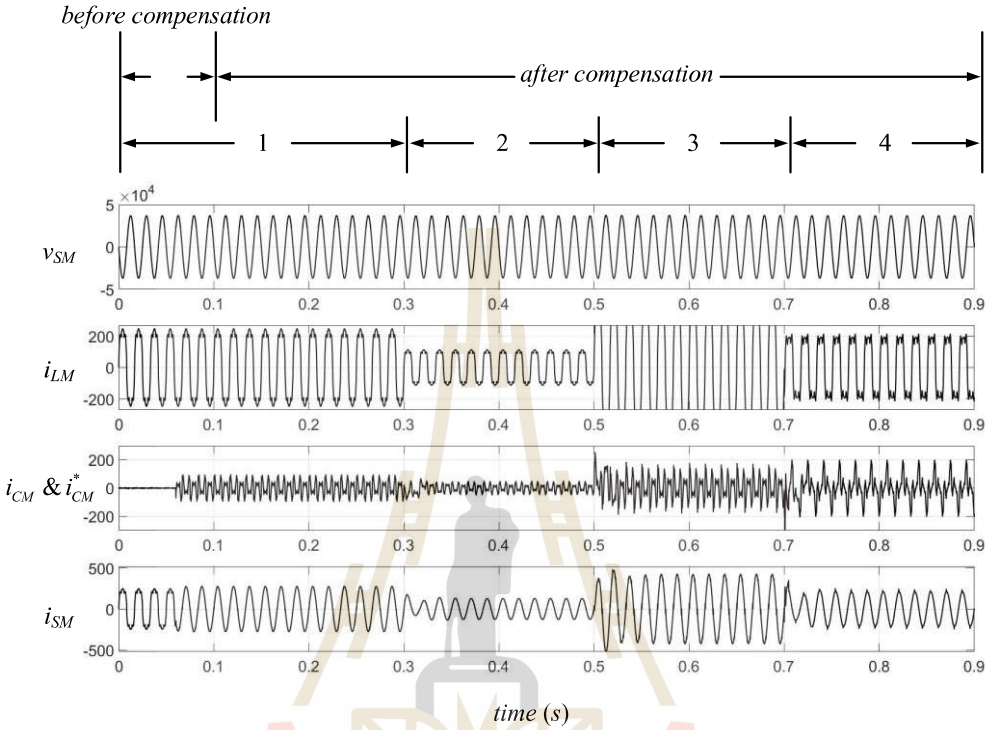
รูปที่ 7.16 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปแบบขยายที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาของเฟส M และ T ดังรูปที่ 7.11 และ 7.13 ตามลำดับเฟส พบว่า ในช่วงเวลาช่วงก่อนการชดเชย (before

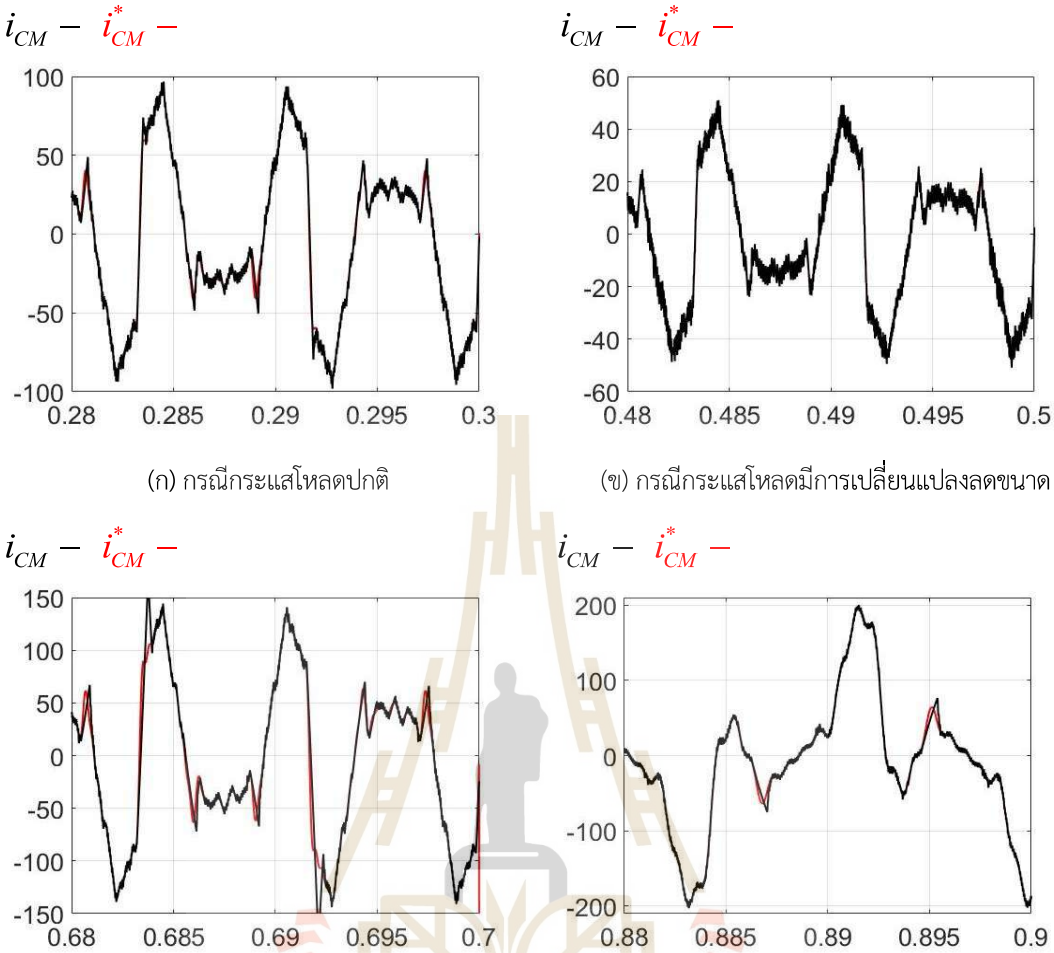
compensation) ที่ 0 ถึง 0.1 วินาที กระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_{LM}, i_{LT}) และวัดค่า %THD ของกระแสที่แหล่งจ่ายได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส ต่อมาในช่วงเวลา 0.1 วินาทีเป็นต้นไป ภายหลังการชดเชย (after compensation) วงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมฟัซซีลอจิกทำการฉีดกระแสชดเชย (i_C) ที่มีลักษณะคล้อยตามกระแสอ้างอิง (i_C^*) ที่ได้จากการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ส่งผลให้กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น โดยแบ่งช่วงเวลาที่พิจารณาออกเป็น 4 ช่วง ประกอบด้วยช่วงที่ 1 ที่เวลา 0 .1 ถึง 0.3 วินาที เป็นช่วงที่กระแสโหลดปกติ สามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 1.52% และ 1.42% ตามลำดับเฟส ช่วงที่ 2 ที่เวลา 0 .3 ถึง 0.5 วินาทีเป็นช่วงที่กระแสโหลดจะมีขนาดลดลง สามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 2.64% และ 2.65% ตามลำดับเฟส ช่วงที่ 3 ที่เวลา 0.5 ถึง 0.7 วินาที เป็นช่วงที่กระแสโหลดจะมีขนาดเพิ่มขึ้น สามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 2.96% และ 2.69% ตามลำดับเฟส และช่วงที่ 4 ที่เวลา 0.7 ถึง 0.9 วินาทีเป็นช่วงที่กระแสโหลดจะมีการเปลี่ยนแปลงรูปร่าง สามารถวัดค่า %THD ของกระแส ที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 2.43% และ 2.37% ตามลำดับเฟส สำหรับผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่ระบบไฟฟ้ากำลังสามเฟสดังรูปที่ 7.15 พบว่าในช่วงก่อนการชดเชยกระแสที่แหล่งจ่ายของระบบไฟฟ้ากำลังสามเฟสซึ่งประกอบไปด้วย i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณที่ผิดเพี้ยนไม่เป็นรูปไซน์ และวัดค่า %THD ได้เท่ากับ 22.14% เท่ากันทุกเฟส ต่อมาในช่วงภายหลังการชดเชยเมื่อมีการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสส่งผลให้ i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์มากขึ้น โดยในช่วงโหลดปกติวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 1.51% 1.44% และ 1.44% ในช่วงโหลดมีการเปลี่ยนแปลงลดขนาดวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 2.65% 2.70% และ 2.61% ในช่วงโหลดมีการเปลี่ยนแปลงเพิ่มขนาดวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 2.97% 2.78% และ 2.74% ตามลำดับเฟส และในช่วงโหลดมีการเปลี่ยนแปลงรูปร่างวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 2.44% 2.26% และ 2.36% ตามลำดับเฟส

นอกจากนี้ในหัวข้อนี้ยังนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปดังรูปที่ 7.8 กรณีที่ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอเพื่อเปรียบเทียบสมรรถนะในการควบคุมกระแสชดเชยของตัวควบคุมทั้งสองชนิด โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M สามารถแสดงได้ดังรูปที่ 7.17 และสามารถแสดงผลการเปรียบเทียบ i_{CM}^* และ i_{CM} ได้ดังรูปที่ 7.18 สำหรับเฟส T สามารถแสดงได้ดังรูปที่ 7.19 และสามารถแสดงผลการเปรียบเทียบ i_{CT}^* และ i_{CT} ได้ดังรูปที่ 7.20 และสำหรับที่ระบบไฟฟ้ากำลังสามเฟสของเฟส A B และ C สามารถแสดงได้ดังรูปที่ 7.21 และสามารถแสดงรายละเอียดของ i_{SA} i_{SB} และ i_{SC} ได้ดังรูปที่ 7.22

สำหรับผลการเปรียบเทียบสรุปค่า %THD ภายหลังการชดเชยของกรณีที่ใช้ตัวควบคุมฟัซซีลอจิก และตัวควบคุมพีไอสามารถแสดงได้ดังตารางที่ 7.5



รูปที่ 7.17 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)



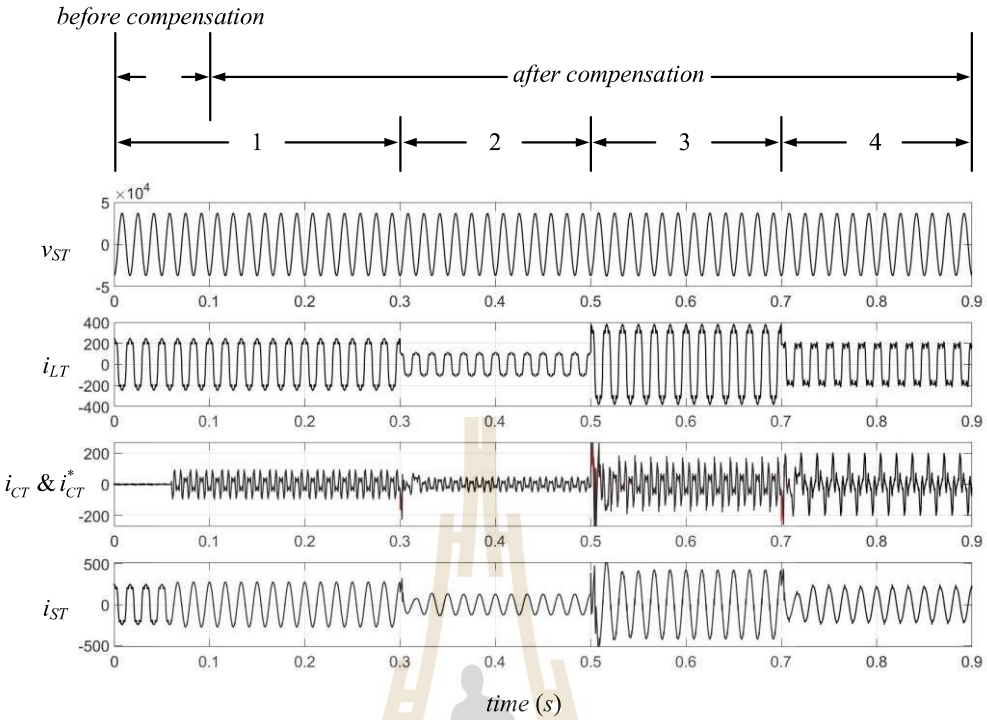
(ก) กรณีกระแสโหลดปกติ

(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด

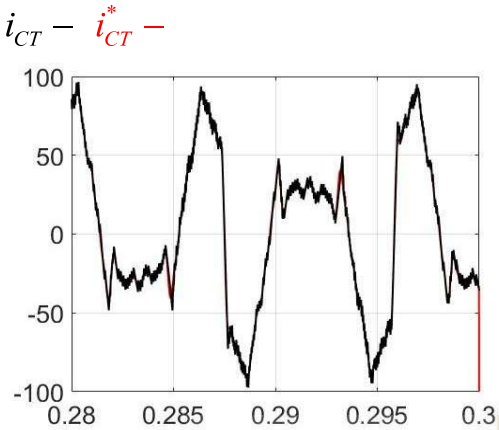
(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด

(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

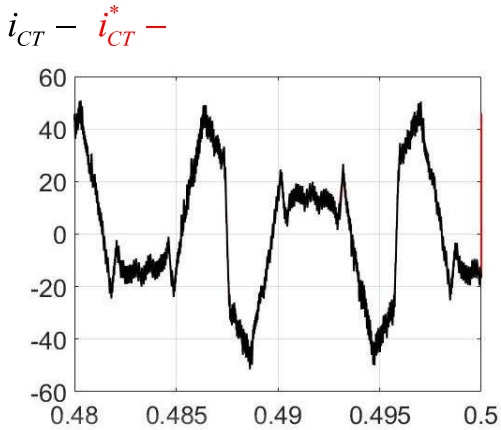
รูปที่ 7.18 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)



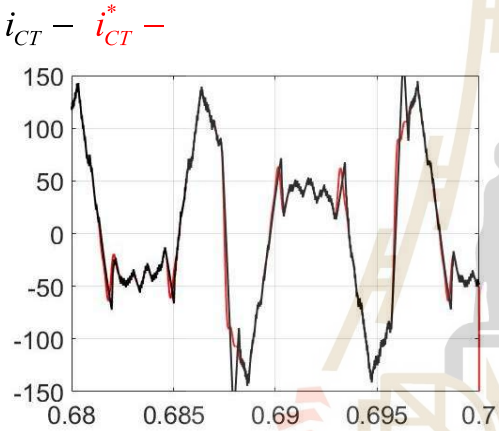
รูปที่ 7.19 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)



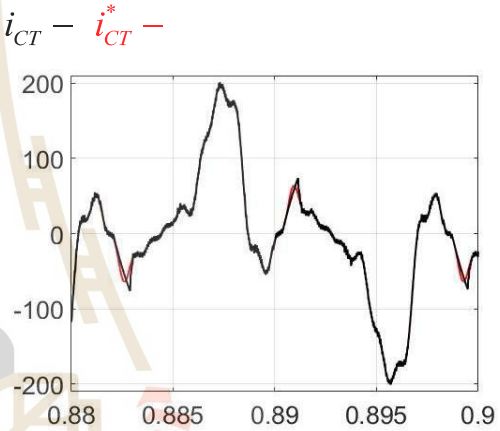
(ก) กรณีกระแสโหลดปกติ



(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด

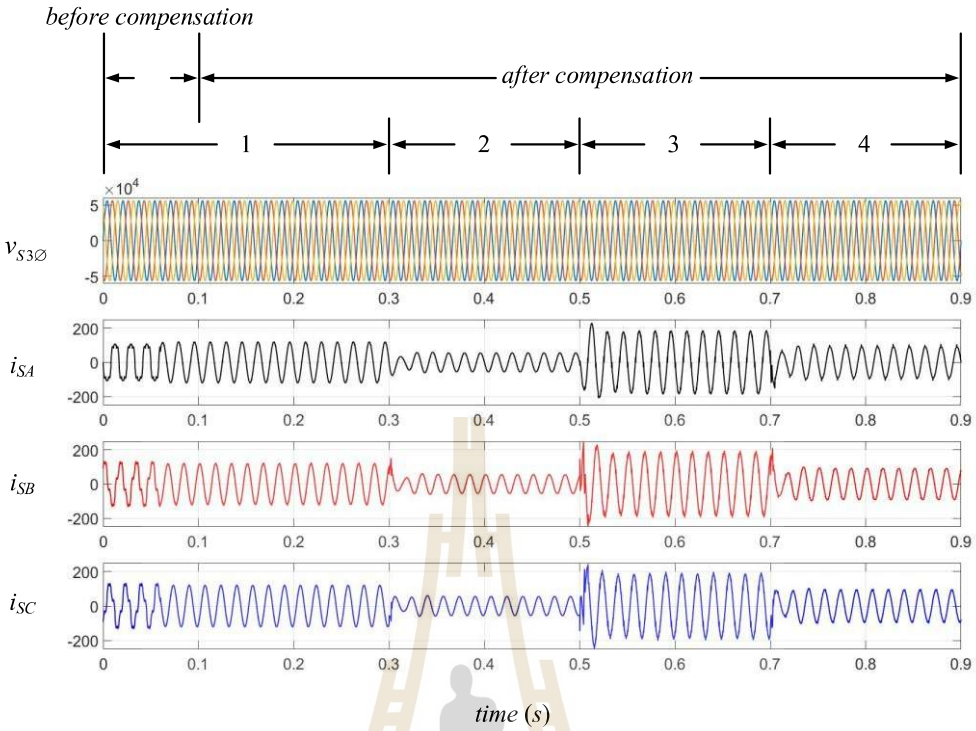


(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด

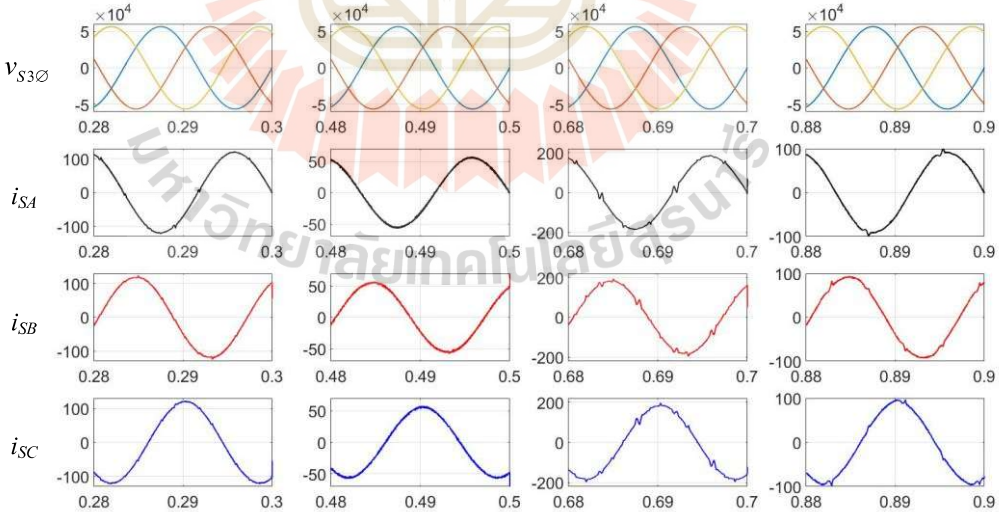


(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

รูปที่ 7.20 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปของเฟส T กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)



รูปที่ 7.21 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)



(ก) กรณีกระแสโหลดปกติ (ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด (ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

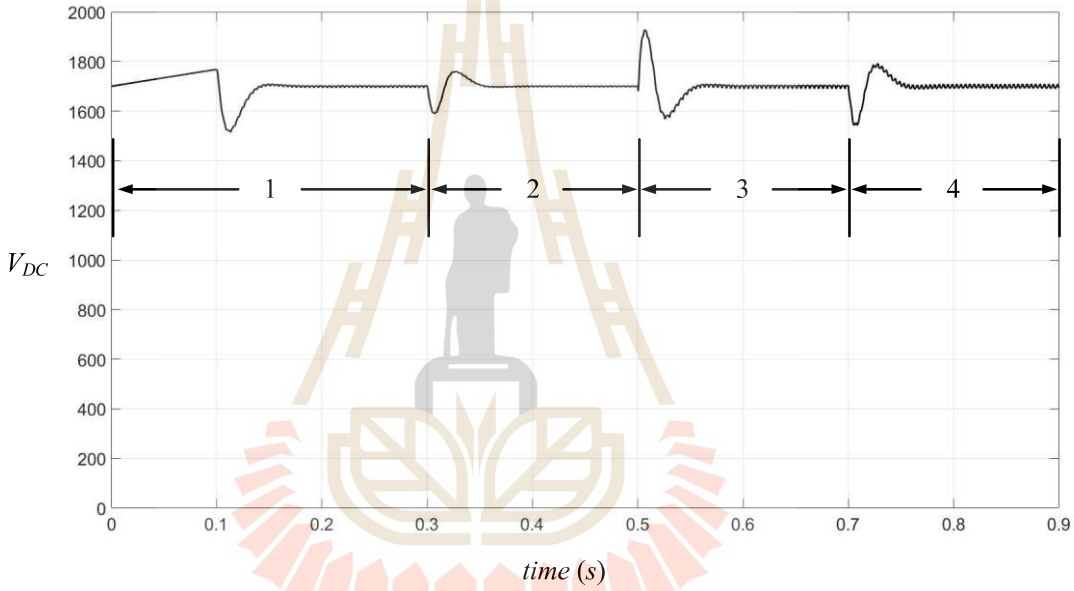
รูปที่ 7.22 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปแบบขยายที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)

ตารางที่ 7.5 สรุปผลค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีกระแสโหลดมีการเปลี่ยนแปลง

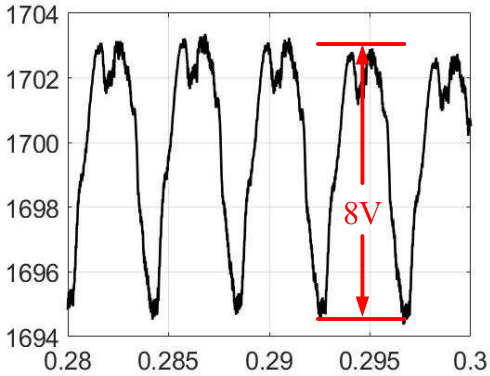
กรณีโหลด	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
ระบบควบคุมกระแสชดเชยตัวควบคุมฟัซซีลอจิก							
โหลดปกติ	1.52	1.42	1.47	1.51	1.44	1.44	1.46
โหลดมีการเปลี่ยนแปลงลดขนาด	2.64	2.65	2.64	2.65	2.70	2.61	2.65
โหลดมีการเปลี่ยนแปลงเพิ่มขนาด	2.96	2.69	2.82	2.97	2.78	2.74	2.83
โหลดมีการเปลี่ยนแปลงรูปร่าง	2.43	2.27	2.35	2.44	2.26	2.36	2.35
ระบบควบคุมกระแสชดเชยตัวควบคุมพีไอ							
โหลดปกติ	1.99	1.73	1.86	1.99	1.81	1.79	1.86
โหลดมีการเปลี่ยนแปลงลดขนาด	2.87	2.87	2.87	2.87	2.84	2.90	2.87
โหลดมีการเปลี่ยนแปลงเพิ่มขนาด	4.30	4.64	4.47	4.30	4.53	4.59	4.47
โหลดมีการเปลี่ยนแปลงรูปร่าง	3.22	2.71	2.97	3.22	2.82	2.87	2.97

จากตารางที่ 7.5 พบว่า ในช่วงภายหลังการชดเชยค่า %THD ของกระแสที่แหล่งจ่ายทั้งที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟสในกรณีที่ใช้ตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 มีค่าลดลงและอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2022 ทั้งในกรณีโหลดปกติ (ช่วงที่ 1) โหลดมีการเปลี่ยนแปลงลดขนาด (ช่วงที่ 2) โหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ช่วงที่ 3) และโหลดมีการเปลี่ยนแปลงรูปร่าง (ช่วงที่ 4) ซึ่งแสดงให้เห็นถึงสมรรถนะในการควบคุมกระแสชดเชยที่ดีแม้กระแสโหลดของระบบรางไฟฟ้าที่พิจารณาจะเกิดการเปลี่ยนแปลง และจากการเปรียบเทียบค่าค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยตัวควบคุมพีไอ พบว่า การใช้ตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 ให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่น้อยกว่าการใช้ตัวควบคุมพีไอทุกกรณีโหลด

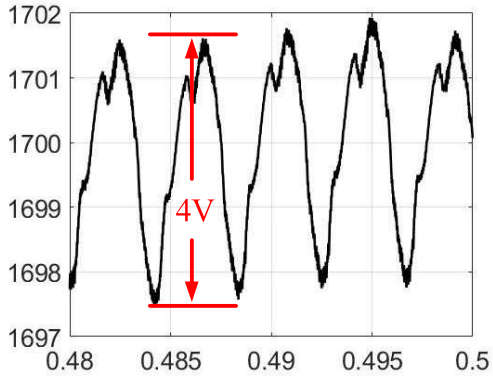
สำหรับผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) สามารถแสดงได้ดังรูปที่ 7.23 จากรูปดังกล่าว พบว่า ระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอยังคงมีสมรรถนะในการควบคุมแรงดันบัสไฟตรงที่ดีแม้โหลดมีการเปลี่ยนแปลง โดยสามารถคงค่าแรงดันบัสไฟตรงไว้ได้เท่ากับ 1,700 V ตามที่ได้ออกแบบไว้ และมีการกระเพื่อมของแรงดันบัสไฟตรงในกรณีโหลดปกติ (ช่วงที่ 1) โหลดมีการเปลี่ยนแปลงลดขนาด (ช่วงที่ 2) โหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ช่วงที่ 3) และโหลดมีการเปลี่ยนแปลงรูปร่าง (ช่วงที่ 4) เท่ากับ 8 V 4 V 10 V และ 18 V ตามลำดับดังแสดงในรูปที่ 7.24 โดยค่าการกระเพื่อมของแรงดันบัสไฟตรงในแต่ละกรณีโหลดมีค่าไม่เกิน 2% ของค่า V_{DC} (ΔV_{DC} = 34 V)



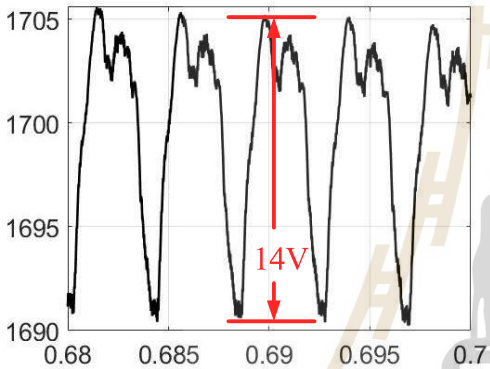
รูปที่ 7.23 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีกระแสโหลดมีการเปลี่ยนแปลง



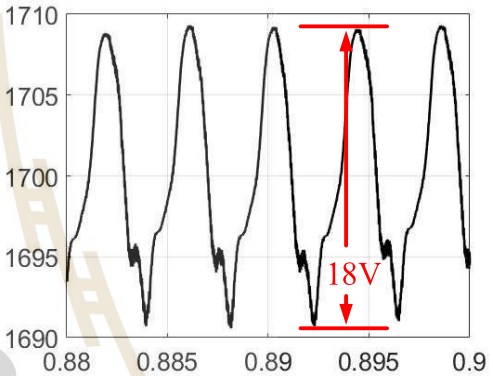
(ก) กรณีกระแสโหลดปกติ



(ข) กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด



(ค) กรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด



(ง) กรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง

รูปที่ 7.24การกระเพื่อมของแรงดันบัสไฟตรงกรณีกระแสโหลดมีการเปลี่ยนแปลง

7.5 สรุป

ในบทนี้เป็นการนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป โดยจะนำเสนอกระบวนการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป รวมไปถึงการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปทั้งในกรณีโหลดปกติและกรณีที่โหลดมีการเปลี่ยนแปลงซึ่งประกอบด้วยการเปลี่ยนแปลงลดขนาด การเปลี่ยนแปลงเพิ่มขนาด และการเปลี่ยนแปลงรูปร่างกระแสโหลด โดยผลจากการจำลองสถานการณ์ พบว่า ระบบควบคุมกระแสชดเชยด้วยควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 มีสมรรถนะในการควบคุมที่ดีส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผลแม้กระแสโหลดของระบบรางไฟฟ้าที่พิจารณามีการเปลี่ยนแปลง โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ได้จากการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปทั้งในกรณีโหลดปกติและกรณีที่โหลดมีการเปลี่ยนแปลง มีค่าลดลงอยู่ภายใต้กรอบมาตราฐาน IEEE Std.519-2022

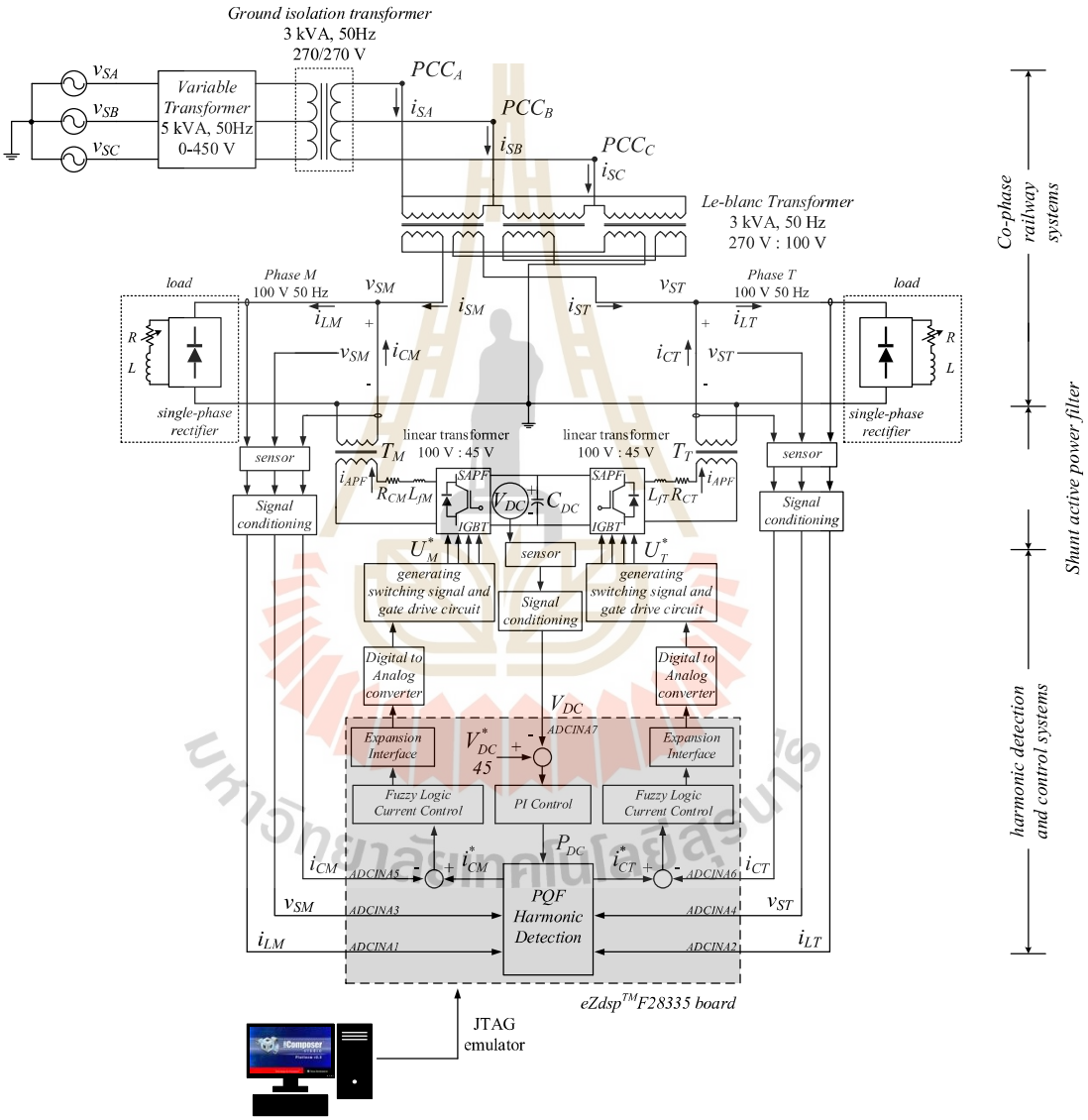
บทที่ 8
การทดสอบการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าจำลองในห้องปฏิบัติการ

8.1 กล่าวนำ

เพื่อทดสอบสมรรถนะการกำจัดฮาร์มอนิกในทางปฏิบัติ ในบทนี้จึงนำเสนอการกำจัดฮาร์มอนิกบนระบบฮาร์ดแวร์สำหรับทดสอบการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้าจำลองในห้องปฏิบัติการ โดยใช้ระบบรางไฟฟ้าจำลองซึ่งเป็นระบบที่พิจารณาในงานวิจัยวิทยานิพนธ์ของ ชาคริต ปานแป้น (ชาคริต ปานแป้น, 2564) โดยระบบฮาร์ดแวร์ดังกล่าวจะมีโครงสร้างที่จำลองมาจากระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาในบทที่ผ่าน ๆ มา แต่จะมีค่าพารามิเตอร์ของระบบส่งจ่ายกำลังไฟฟ้าของระบบรางไฟฟ้า รวมไปถึงค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานที่แตกต่างไปเพื่อให้เหมาะสมกับระบบจำลองที่พิจารณา สำหรับการควบคุมการทำงานวงจรกรองกำลังแอกทีฟแบบขนานจะใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบไว้ด้วยวิธีการที่นำเสนอไว้ในบทที่ 6 และระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ โดยจะนำเสนอการออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนานใหม่ให้มีความเหมาะสมกับฮาร์ดแวร์ระบบรางไฟฟ้าจำลองเพื่อให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล โดยโครงสร้างของฮาร์ดแวร์ระบบรางไฟฟ้าจำลองจะนำเสนอในหัวข้อที่ 8.2 การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับฮาร์ดแวร์ระบบรางไฟฟ้าที่พิจารณาจะนำเสนอในหัวข้อที่ 8.3 และการทดสอบสมรรถนะกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจะนำเสนอในหัวข้อที่ 8.4

8.2 โครงสร้างฮาร์ดแวร์ระบบรางไฟฟ้าจำลอง

โครงสร้างของฮาร์ดแวร์ระบบรางไฟฟ้าจำลองสามารถแบ่งออกเป็น 3 ส่วน ประกอบด้วยระบบรางไฟฟ้าที่พิจารณา วงจรกรองกำลังแอกทีฟแบบขนาน และการคำนวณตรวจจับฮาร์มอนิกและระบบควบคุมซึ่งจะถูกโปรแกรมไว้บนบอร์ด eZdsp™F28335 ดังแสดงในรูปที่ 8.1 โดยสามารถแสดงรายละเอียดโครงสร้างแต่ละส่วนของฮาร์ดแวร์ระบบรางไฟฟ้าได้ดังนี้



รูปที่ 8.1 โครงสร้างฮาร์ดแวร์ระบบรางไฟฟ้า

8.2.1 ระบบรางไฟฟ้าจำลอง

โครงสร้างของระบบรางไฟฟ้าจำลองที่พิจารณาจะเริ่มจากแหล่งจ่ายกำลังไฟฟ้าสามเฟสแบบคงค่าได้ที่เชื่อมต่อกับหม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้ (variable transformer) สำหรับปรับค่าแรงดันไฟฟ้าที่ค่าพิกัดเท่ากับ 270 V, 50 Hz จากนั้นเอาต์พุตจากหม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้จะถูกจ่ายให้กับหม้อแปลงแยกกราวด์ (ground isolation transformer) เพื่อแยกกราวด์ของระบบรางไฟฟ้าออกจากกราวด์ของห้องปฏิบัติการ จากนั้นแรงดันไฟฟ้าเอาต์พุตจากหม้อแปลงแยกกราวด์จะถูกป้อนให้กับหม้อแปลงเลอบลองค์ (le-blanc transformer) เพื่อทำการลดระดับแรงดันไฟฟ้า และแปลงจากระบบไฟฟ้ากำลังสามเฟสเป็นระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) ที่ค่าพิกัดแรงดันเท่ากับ 100 V, 50 Hz โดยเอาต์พุตจากหม้อแปลงเลอบลองค์จะถูกนำไปป้อนให้กับชุดโหลดของระบบรางไฟฟ้าในแต่ละเฟส โดยชุดโหลดดังกล่าวในแต่ละเฟสจะประกอบไปด้วยวงจรเรียงกระแสที่มีโหลดตัวต้านทาน (resistor) ต่ออนุกรมกับตัวเหนี่ยวนำ (inductor) โดยสามารถดูสรุปอุปกรณ์ทั้งหมดที่ใช้ในระบบรางไฟฟ้าจำลองและค่าพิกัดของอุปกรณ์ได้ดังตารางที่ 8.1

ตารางที่ 8.1 ค่าพารามิเตอร์ของระบบรางไฟฟ้าจำลอง

ชื่ออุปกรณ์	ค่าพิกัดอุปกรณ์
แหล่งจ่ายไฟฟ้ากำลังสามเฟสแบบคงค่าได้	380 V, 50 Hz
หม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้	อินพุต 0 – 415 V, เอาต์พุต 0 - 450 V, 50KVA, 50Hz
หม้อแปลงแยกกราวด์	270 V/270 V, 3 KVA, 50Hz
หม้อแปลงเลอบลองค์	270 V/100 V, 3 KVA, 50Hz
วงจรเรียงกระแสหนึ่งเฟส	1000 V, 80 A
โหลดตัวเหนี่ยวนำ	200 mH, 5 A
ชุดหลอดไฟแทนโหลดตัวต้านทาน	220-230 V, 200 W

จากตารางที่ 8.1 สามารถแสดงรายละเอียดของแต่ละอุปกรณ์ที่ใช้ในระบบรางไฟฟ้าจำลองได้ดังนี้

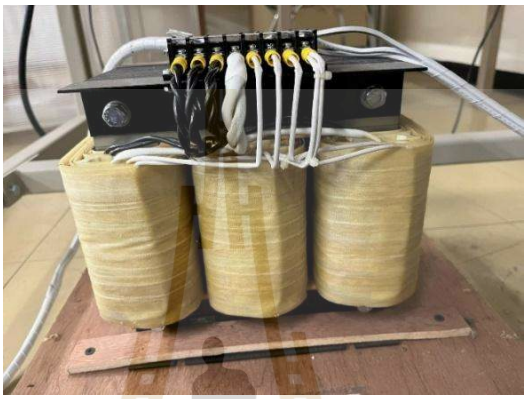
1) แหล่งจ่ายไฟฟ้ากำลังสามเฟสแบบคงค่าได้ : ทำหน้าที่จ่ายกำลังไฟฟ้าสามเฟสให้กับฮาร์ดแวร์ระบบรางไฟฟ้า โดยแหล่งจ่ายไฟฟ้ากำลังสามเฟสแบบคงค่าได้ที่เลือกใช้จะมีพิกัดแรงดันไฟฟ้า 380 V และมีค่าความถี่ 50 Hz ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.2

รูปที่ 8.2 แหล่งจ่ายไฟฟ้ากำลังสามเฟสแบบคงค่าได้

2) หม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้ : ทำหน้าที่ในการลดระดับแรงดันที่ระบบไฟฟ้ากำลังสามเฟสจาก 380 V ให้มีค่าเท่ากับ 270 V หม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้ที่เลือกใช้สามารถรับแรงดันไฟฟ้าทางด้านอินพุตได้สูงสุด 415 V และด้านเอาต์พุตสามารถปรับค่าแรงดันไฟฟ้าที่จ่ายได้ในช่วง 0-450 V พิกัดกำลังไฟฟ้า 5 KVA และมีค่าความถี่ 50 Hz ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.3

รูปที่ 8.3 หม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้

3) หม้อแปลงแยกกราวด์ : ทำหน้าที่แยกกราวด์ของฮาร์ดแวร์ระบบรางไฟฟ้าออกจากกราวด์ของห้องปฏิบัติการเพื่อป้องกันระบบไฟฟ้าในห้องปฏิบัติการเกิดความเสียหาย นอกจากนี้ยังเป็นการป้องกันผลจากปัจจัยอื่น ๆ ที่อาจส่งผลเสียต่อการทำงานของฮาร์ดแวร์ระบบรางไฟฟ้าจำลองอีกด้วย โดยหม้อแปลงแยกกราวด์ที่เลือกใช้จะมีพิกัดกำลังไฟฟ้า 3 KVA และมีค่าความถี่ 50 Hz ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.4



รูปที่ 8.4 หม้อแปลงแยกกราวด์

4) หม้อแปลงเลอบลองค์ : ทำหน้าที่ลดระดับแรงดันไฟฟ้า และแปลงจากระบบไฟฟ้ากำลังสามเฟส 270 V เป็นระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) โดยทั้งสองเฟสมีพิกัดแรงดันไฟฟ้าเฟสละ 100 V และเนื่องจากหม้อแปลงเลอบลองค์มีคุณสมบัติในการรักษาความสมดุลของแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟสดังนั้นแรงดันไฟฟ้าทั้งสองเฟสจึงมีแอมพลิจูดขนาดเท่ากันแต่มีมุมเฟสต่างกัน 90 องศา โดยหม้อแปลงเลอบลองค์ที่เลือกใช้จะมีขนาดพิกัดกำลังไฟฟ้า 3 KVA มีค่าความถี่ 50 Hz และมีอัตราส่วนแรงดันไฟฟ้า 380/143 V ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.5

รูปที่ 8.5 หม้อแปลงเลอบลองค์

5) ชุดโหลดของระบบรางไฟฟ้าจำลอง : ชุดโหลดของระบบรางไฟฟ้าจำลองแต่ละเฟส (เฟส M และ T) จะประกอบด้วย วงจรเรียงกระแสหนึ่งเฟสซึ่งทำหน้าที่แปลงแรงดันไฟฟ้ากระแสสลับที่ระบบไฟฟ้ากำลังสองเฟสให้เป็นแรงดันไฟฟ้ากระแสตรง เพื่อจ่ายให้กับโหลดตัวเหนี่ยวนำขนาด 200 mH ขนาดพิกัด 5 A ที่ต่ออนุกรมกับชุดหลอดไฟ (ทำหน้าที่เสมือนโหลดตัวต้านทานที่สามารถปรับค่าได้) โดยการเปิดหลอดไฟ 1 ดวงจะทำให้ได้กระแสโหลด 0.25 A โดยวงจรเรียงกระแสหนึ่งเฟส โหลดตัวเหนี่ยวนำ และชุดหลอดไฟสามารถแสดงได้ดังรูปที่ 8.6 ถึง 8.8 ตามลำดับ

รูปที่ 8.6 วงจรเรียงกระแสหนึ่งเฟส

รูปที่ 8.7 โหลดตัวเหนี่ยวนำ

รูปที่ 8.8 ชุดหลอดไฟแทนโหลดตัวต้านทาน

8.2.2 วงจรกรองกำลังแอกทีฟแบบขนาน

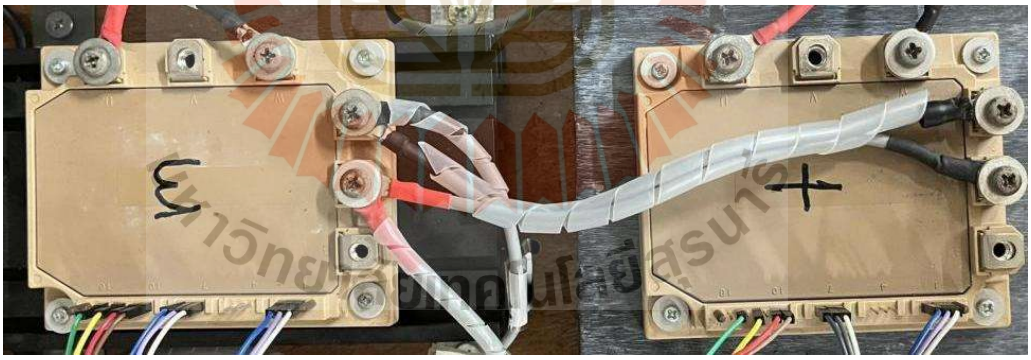
วงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ในฮาร์ดแวร์ระบบรางไฟฟ้าจะใช้วงจรกรองกำลังแอกทีฟแบบขนานแบบชนิดแหล่งจ่ายแรงดัน (Voltage Source Inverter : VSI) ที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์หนึ่งเฟสสองชุดที่มีแหล่งสะสมพลังงานเป็นตัวเก็บประจุ (capacitor) ร่วมกัน โดยวงจรอินเวอร์เตอร์หนึ่งชุดจะประกอบไปด้วยอุปกรณ์ IGBT จำนวน 4 ตัวทำหน้าที่เป็นสวิตช์อิเล็กทรอนิกส์ วงจรกรองกำลังแอกทีฟแบบขนานจะเชื่อมต่อกับระบบไฟฟ้ากำลังสองเฟส (เฟส M และ T) ผ่าน หม้อแปลงเชิงเส้นหนึ่งเฟส (linear transformer) สำหรับลดระดับแรงดันไฟฟ้าเพื่อเป็นการลดขนาดของค่าแรงดันบัสไฟตรงรวมไปถึงลดขนาดพิกัดอุปกรณ์ของวงจรกรองกำลังแอกทีฟแบบขนาน เช่น ตัวเก็บประจุ (capacitor) ตัวเหนี่ยวนำ (inductor) และตัวต้านทาน (resistor) ซึ่งเป็นการประหยัดต้นทุนในการสร้างฮาร์ดแวร์ระบบรางไฟฟ้าจำลอง โดยสามารถดูสรุปอุปกรณ์ทั้งหมดที่ใช้ในวงจรกรองกำลังแอกทีฟแบบขนานและค่าพิกัดของอุปกรณ์ได้ดังตารางที่ 8.2

ตารางที่ 8.2 ค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน

ชื่ออุปกรณ์	ค่าพิกัดอุปกรณ์
วงจรอินเวอร์เตอร์หนึ่งเฟส	600 V, 50 A
ตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน	18 mH, 10 A
ตัวต้านทานของวงจรกรองกำลังแอกทีฟแบบขนาน	10 Ω , 200 W
ตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน	4700 μF, 400 V
หม้อแปลงเชิงเส้นหนึ่งเฟส	220 V/100 V, 5 KVA, 50 Hz
ค่าแรงดันบัสไฟตรง	45 V

จากตารางที่ 8.2 สามารถแสดงรายละเอียดของแต่ละอุปกรณ์ที่ใช้ในวงจรกรองกำลังแอกทีฟแบบขนานได้ดังนี้

1) วงจรอินเวอร์เตอร์หนึ่งเฟส : ทำหน้าที่ในการฉีดกระแสชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนาน โดยจะใช้ไอจีบีทีมอดูลรุ่น Fuji 6MBP50RA060-55 ซึ่งมีพิกัดแรงดันไฟฟ้า 600 V และกระแส 50 A เนื่องจากไอจีบีทีมอดูลดังกล่าวมีระบบป้องกันการลัดวงจรซึ่งจะช่วยป้องกันความเสียหายที่อาจเกิดขึ้นกับระบบฮาร์ดแวร์ ในกรณีที่เกิดความผิดพลาดในการทดสอบ ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.9



รูปที่ 8.9 วงจรอินเวอร์เตอร์หนึ่งเฟส

2) ตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน (L_{fM}, L_{fT}) : ทำหน้าที่ในการลดการกระเพื่อมของสัญญาณกระแสชดเชยจากวงจรกรองกำลังแอกทีฟแบบขนาน โดยตัวเหนี่ยวนำที่เลือกใช้สำหรับระบบที่พิจารณานี้มีขนาด 18 mH พิกัดกระแส 10 A ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.10

รูปที่ 8.10 ตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน

3) ตัวต้านทานของวงจรกรองกำลังแอกทีฟแบบขนาน (R_{CM}, R_{CT}) : ทำหน้าที่ในการหน่วงกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน รวมไปถึงลดสัญญาณรบกวนที่เกิดขึ้นบนฮาร์ดแวร์ระบบรางไฟฟ้าในขณะที่วงจรกรองกำลังแอกทีฟแบบขนานทำการฉีดกระแสชดเชย (i_{CM}, i_{CT}) โดยตัวต้านทานที่เลือกใช้จะมีขนาด 10 Ω พิกัด 200 W ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.11

รูปที่ 8.11 ตัวต้านทานของวงจรกรองกำลังแอกทีฟแบบขนาน

4) ตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน (C_{DC}) : ทำหน้าที่เป็นแหล่งสะสมพลังงานให้กับวงจรกรองกำลังแอกทีฟแบบขนาน โดยจะจ่ายแรงดันบัสไฟตรงให้กับวงจรกรองกำลังแอกทีฟแบบขนานสำหรับฉีดกระแสชดเชยเพื่อกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟส โดยตัวเก็บประจุที่เลือกใช้จะมีขนาด 4700 μF พิกัดแรงดัน 400 V จำนวน 2 ตัวต่อขนานกัน ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.12

รูปที่ 8.12 ตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน

5) หม้อแปลงเชิงเส้นหนึ่งเฟส : ทำหน้าที่ในการลดระดับแรงดันไฟฟ้าที่จุดเชื่อมต่อระหว่างระบบไฟฟ้ากำลังสองเฟสจาก 100 V เหลือ 45 V และวงจรกรองกำลังแอกทีฟแบบขนาน ส่งผลให้ขนาดพิกัดอุปกรณ์ของวงจรกรองกำลังแอกทีฟแบบขนาน รวมไปถึงค่าแรงดันบัสไฟตรงมีขนาดลดลง โดยหม้อแปลงเชิงเส้นหนึ่งเฟสที่เลือกใช้จะมีพิกัดกำลังไฟฟ้า 5 KVA ค่าความถี่ 50 Hz และมีอัตราส่วนของแรงดันไฟฟ้าเป็น 220 V/100 V ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.13

รูปที่ 8.13 หม้อแปลงเชิงเส้นหนึ่งเฟส

8.2.3 การคำนวณตรวจจับฮาร์มอนิกและระบบควบคุมวงจรกรองกำลังแอกทีฟ

สำหรับโค้ดโปรแกรมที่ถูกโปรแกรมไว้บนบอร์ด eZdsp™F28335 ที่มีการควบคุมการทำงานด้วยโปรแกรม CCS v3.3 จะประกอบไปด้วยการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ที่ไม่มีวิธี PSVD ร่วมในการคำนวณตรวจจับฮาร์มอนิก เนื่องจากกระบวนการคำนวณของวิธี PSVD จะทำให้บอร์ด eZdsp™F28335 ใช้เวลาประมวลผลมากขึ้นซึ่งส่งผลเสียต่อสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนาน ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบในไว้บทที่ 6 และระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ โดยค่าอินพุตที่จำเป็นของบอร์ด eZdsp™F28335 จะประกอบไปด้วยค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) ค่ากระแสโหลด (i_{LM}, i_{LT}) ค่ากระแสชดเชย (i_{CM}, i_{CT}) และค่าแรงดันบัสไฟตรง (V_{DC}) โดยค่าอินพุตทั้งหมดจะถูกวัดค่าด้วยตัวตรวจวัด (sensor) จากนั้นเอาต์พุตจากตัวตรวจวัดจะถูกป้อนให้กับวงจรปรุงแต่งสัญญาณ (signal conditioning) เพื่อปรับสัญญาณให้อยู่ในช่วงที่บอร์ด eZdsp™F28335 สามารถรับค่าได้ (ช่วง 0 ถึง 3.3 V) และสุดท้ายเอาต์พุตจากวงจรปรุงแต่งสัญญาณจะผ่านการกรองสัญญาณรบกวน (noise) ด้วยวงจรกรองแบบ RC (RC filter) ก่อนจะถูกป้อนให้กับบอร์ด eZdsp™F28335 โดยค่าอินพุตที่ได้รับมาจะถูกนำมาใช้ในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF รวมไปถึงคำนวณค่าเอาต์พุตของระบบควบคุม สำหรับค่าเอาต์พุตที่ได้จากบอร์ด eZdsp™F28335 คือ ค่าสัญญาณแรงดันอ้าง (U_M^*, U_T^*) โดยค่าแรงดันดังกล่าวจะถูกนำไปใช้เป็นอินพุตของวงจรสร้างสัญญาณการสวิตช์เพื่อควบคุมการทำงานอุปกรณ์ IGBT ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับการฉีดกระแสชดเชยกำจัดฮาร์มอนิกต่อไป รายละเอียดชุดอุปกรณ์ทั้งหมดที่ใช้สำหรับการสร้างชุดตรวจจับฮาร์มอนิกและระบบควบคุมของวงจรกรองกำลังแอกทีฟสามารถอธิบายได้ดังนี้

1) ตัวตรวจวัดแรงดันไฟฟ้า : ทำหน้าที่ในการวัดค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) โดยเอาต์พุตของตัวตรวจวัดแรงดันไฟฟ้าจะถูกจ่ายเป็นอินพุตของวงจรปรุงแต่งสัญญาณต่อไป ตัวตรวจวัดแรงดันไฟฟ้าที่เลือกใช้เป็นหม้อแปลงแท็ปกลาง (center-tapped transfromer) ชนิดลดแรงดันไฟฟ้า โดยด้านปฐมภูมิของหม้อแปลงดังกล่าวมีพิกัดแรงดันไฟฟ้า

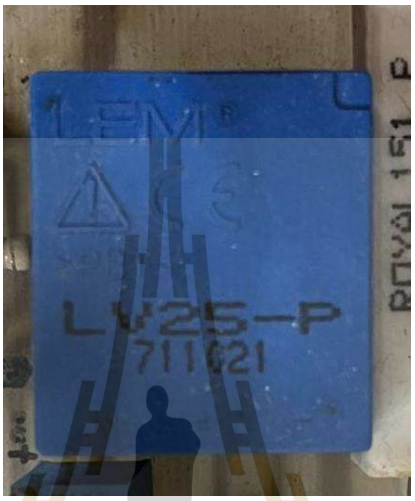
220 V พิกัดกระแส 1 A และด้านทุติยภูมิมีพิกัดแรงดันไฟฟ้า 15 V ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.14

รูปที่ 8.14 หม้อแปลงแท็ปกลางสำหรับตรวจวัดแรงดันไฟฟ้า

2) ตัวตรวจวัดกระแสไฟฟ้า : ทำหน้าที่ในการวัดค่ากระแสโหลดที่ระบบไฟฟ้ากำลังสองเฟส (i_{LM}, i_{LT}) และกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (i_{CM}, i_{CT}) สำหรับค่ากระแสที่ตัวตรวจวัดวัดได้จะถูกแปลงเป็นค่าแรงดันไฟฟ้า และจะถูกจ่ายเป็นอินพุตให้กับวงจรปรุงแต่งสัญญาณต่อไป โดยจะเลือกใช้ตัวตรวจวัดกระแสรุ่น LEM HX15-P ที่มีย่านการวัดกระแสไฟฟ้าในช่วง 0 ถึง 15 A ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.15

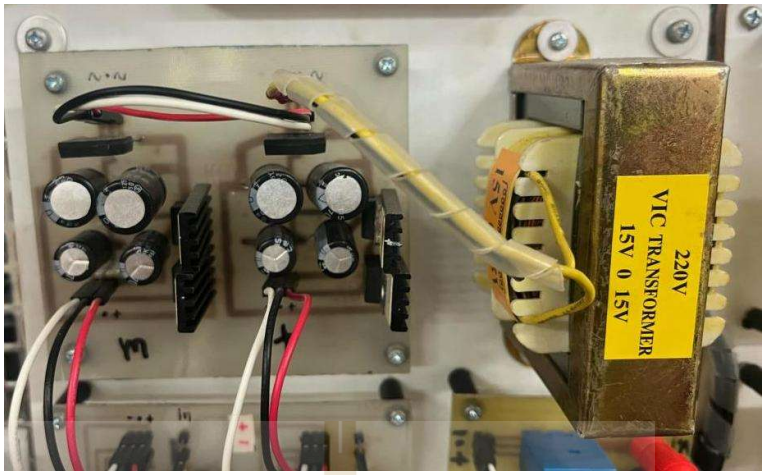
รูปที่ 8.15 ตัวตรวจวัดกระแสไฟฟ้า

3) ตัวตรวจวัดแรงดันไฟฟ้ากระแสตรง : ทำหน้าที่ในการวัดค่าแรงดันบัสไฟตรงที่ตกคร่อมตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน โดยจะเลือกใช้ตัวตรวจวัดแรงดันไฟฟ้ารุ่น LEM LV-25P ที่มีย่านการวัดแรงดันไฟฟ้าในช่วง 10 ถึง 500 V ซึ่งมีค่าครอบคลุมค่าแรงดันบัสไฟตรงที่กำหนดไว้ ซึ่งสามารถแสดงอุปกรณ์แสดงได้ดังรูปที่ 8.16



รูปที่ 8.16 ตัวตรวจวัดแรงดันไฟฟ้ากระแสตรง

4) แหล่งจ่ายไฟฟ้ากระแสตรง : ทำหน้าที่ในการจ่ายค่าแรงดันไฟฟ้ากระแสตรงเพื่อใช้สำหรับเป็นไฟเลี้ยงให้กับตัวตรวจวัดแรงดันไฟฟ้า ตัวตรวจวัดกระแสไฟฟ้า และอุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ บนฮาร์ดแวร์ระบบรางไฟฟ้า โดยวงจรแหล่งจ่ายไฟฟ้ากระแสตรงจะประกอบไปด้วย หม้อแปลงเชิงเส้นหนึ่งเฟสสำหรับลดระดับแรงดันไฟฟ้ากระแสสลับที่มีอัตราส่วนของหม้อแปลงเป็น 220 V / 15 V วงจรเรียงกระแสหนึ่งเฟสสำหรับแปลงแรงดันไฟฟ้ากระแสสลับที่ได้จากหม้อแปลงให้เป็นแรงดันไฟฟ้ากระแสตรง ตัวรักษาระดับแรงดันโดยจะใช้ไอซี L78XXCV สำหรับไฟบวก และไอซี L79XXCV สำหรับไฟลบ และสุดท้ายจะเป็นตัวเก็บประจุสำหรับลดการกระเพื่อมของแรงดันไฟฟ้ากระแสตรงที่มีขนาด 220 μF พิกัดแรงดัน 50 V ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.17



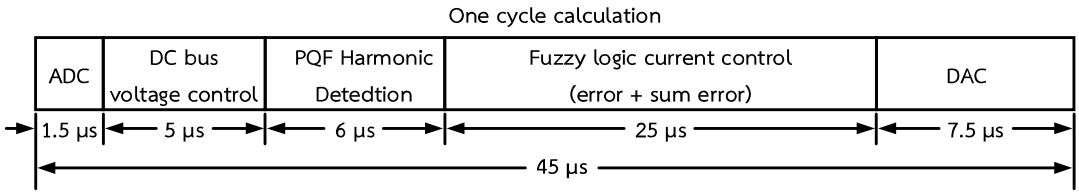
รูปที่ 8.17 แหล่งจ่ายไฟฟ้ากระแสตรง

5) วงจรปรุงแต่งสัญญาณ : ทำหน้าที่ในการปรับแรงดันไฟฟ้าที่ได้จากตัวตรวจวัดกระแส และตัวตรวจวัดแรงดันให้อยู่ในย่านที่บอร์ด eZdsp^{TM}F28335 สามารถรับค่าได้ โดยปกติแล้วบอร์ด eZdsp^{TM}F28335 จะสามารถรับค่าได้เฉพาะค่าซีกบวก และอยู่ในช่วง 0 ถึง 3.3 V วงจรปรุงแต่งสัญญาณจึงต้องปรับขนาดรวมถึงยกระดับสัญญาณแรงดันที่ได้รับจากตัวตรวจวัดให้อยู่ในช่วง 0 ถึง 3.3 V โดยโครงสร้างของวงจรปรุงแต่งสัญญาณจะประกอบไปด้วยตัวต้านทาน และไอซีออปแอมป์รุ่น Texas instrument UA41CN ซึ่งสามารถแสดงอุปกรณ์ได้ดังรูปที่ 8.18 สำหรับ การออกแบบขนาดตัวต้านทานของวงจรปรุงแต่งสัญญาณสามารถศึกษาเพิ่มเติมได้จากงานวิจัยของ ภักดี สวัสดิ์นที (ภักดี สวัสดิ์นะที, 2556)

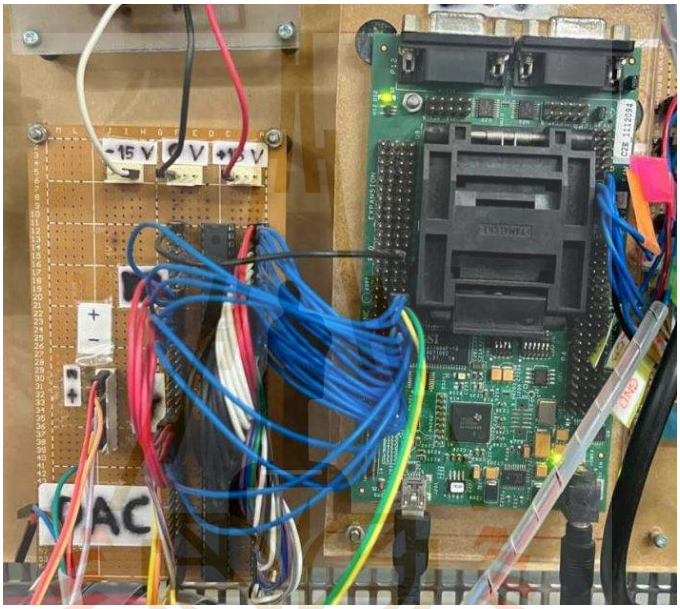
รูปที่ 8.18 วงจรปรุงแต่งสัญญาณ

6) บอร์ด eZdsp™F28335 : ทำหน้าที่ในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF และคำนวณค่าเอาต์พุตของระบบควบคุมที่ใช้ตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอตามที่ได้โปรแกรมไว้ โดยบอร์ด eZdsp™F28335 สามารถแสดงได้ดังรูปที่ 8.19 สำหรับกระบวนการทำงานของบอร์ด eZdsp™F28335 จะใช้เวลา 1 รอบการคำนวณของโปรแกรมเท่ากับ 45 ไมโครวินาที โดยสามารถแสดงรายละเอียดได้ดังรูปที่ 8.20 โดยเริ่มจากการรับค่าอินพุตสัญญาณแรงดันไฟฟ้าจากวงจรปรุงแต่งสัญญาณด้วยช่องสัญญาณเชื่อมต่อแอนะล็อก (analog expansion) ซึ่งมีขนาดความแยกชัดเท่ากับ 12 บิต จำนวน 7 ช่อง (ADCINA1 ถึง ADCINA7) สำหรับรับค่าสัญญาณ i_{LM} , i_{LT} , i_{CM} , i_{CT} , v_{SM} , v_{ST} และ V_{DC} จากนั้นจะนำค่าสัญญาณที่ได้รับมาไปคำนวณตรวจจับฮาร์มอนิก รวมไปถึงคำนวณค่าเอาต์พุตของระบบควบคุมตามที่ได้โปรแกรมไว้ ซึ่งจะได้เอาต์พุตของบอร์ด eZdsp™F28335 เป็นสัญญาณแรงดันอ้างอิง (U_M^*, U_T^*) สำหรับสร้างการสวิตช์ในรูปแบบสัญญาณดิจิตอลผ่านทาง expansion interface เพื่อส่งให้กับตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อกต่อไป โดยการเชื่อมต่อ expansion interface และ analog expansion สามารถแสดงได้ดังรูปที่ 8.21

รูปที่ 8.19 บอร์ด eZdsp™F28335

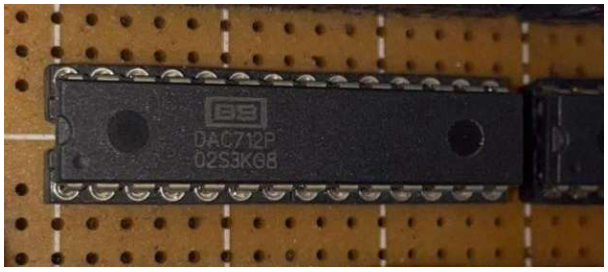


รูปที่ 8.20 เวลาที่ใช้ในหนึ่งรอบการคำนวณของบอร์ด eZdsp™F28335



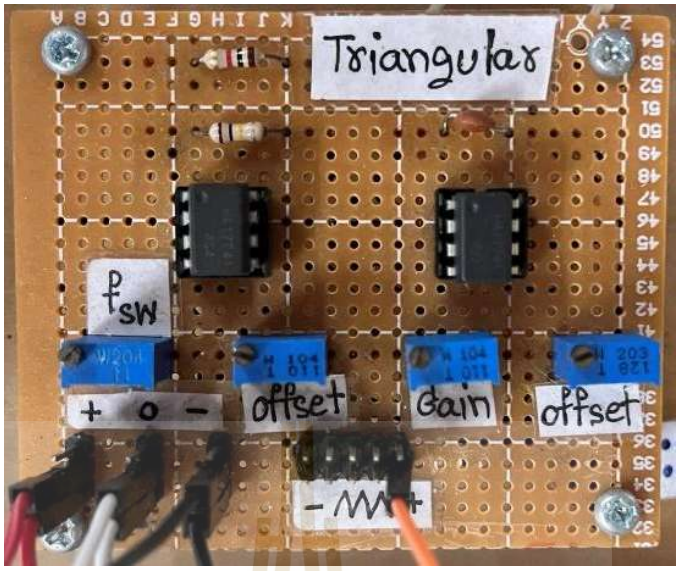
รูปที่ 8.21 การเชื่อมต่อ expansion interface และ analog expansion

7) ตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อก : ทำหน้าที่ในการแปลงค่าสัญญาณแรงดันอ้างอิงจากอร์ด eZdsp™F28335 ซึ่งเป็นสัญญาณดิจิตอลให้เป็นสัญญาณแอนะล็อก โดยจะเลือกใช้ตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อกรุ่น Burr-Brown DAC712P ที่มีขนาดความแยกชัดของสัญญาณเท่ากับ 14 บิต ซึ่งสามารถแสดงได้ดังรูปที่ 8.22

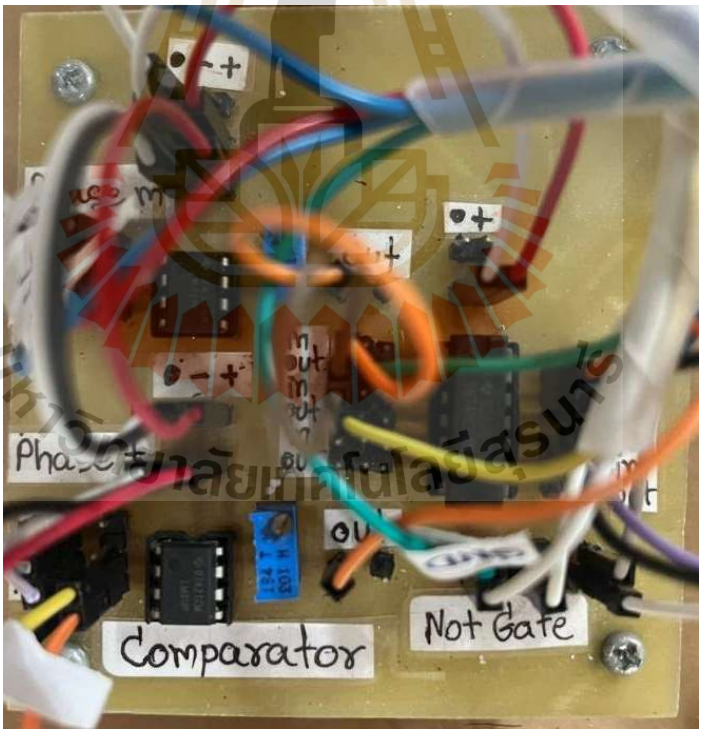


รูปที่ 8.22 ตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อก รุ่น Burr-Brown DAC712P

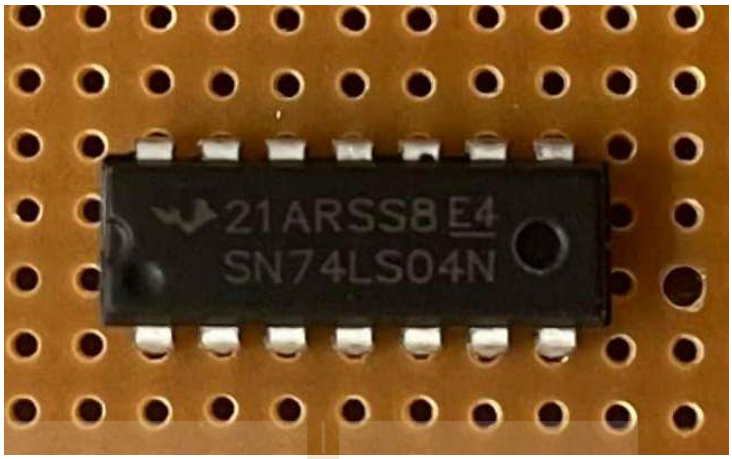
8) วงจรสร้างสัญญาณการสวิตช์ : ทำหน้าที่ในการสร้างสัญญาณสำหรับสวิตช์อุปกรณ์ไอจีบีที (IGBT) ของวงจรกรองกำลังแอกทีฟแบบขนาน โดยโครงสร้างของวงจรสร้างสัญญาณการสวิตช์จะแบ่งเป็น 4 ส่วน ส่วนแรก คือ วงจรสร้างสัญญาณพาหะรูปสามเหลี่ยม (triangular carrier circuit) ที่ประกอบไปด้วยออปแอมป์รุ่น HA17741 ต้านทาน และตัวเก็บประจุ ดังแสดงในรูปที่ 8.23 ส่วนที่ 2 คือ วงจรเปรียบเทียบสัญญาณ (comparator circuit) สำหรับเปรียบเทียบสัญญาณพาหะรูปสามเหลี่ยมกับสัญญาณแรงดันอ้างอิงจากตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อก โดยใช้ไอซีรุ่น Texas Instruments LM311P ดังแสดงในรูปที่ 8.24 โดยสัญญาณเอาต์พุตจากวงจรเปรียบเทียบสัญญาณจะถูกนำไปจ่ายให้กับส่วนที่ 3 คือ วงจรนิเสธเกต (not gate circuit) ที่ใช้ไอซีรุ่น Texas Instrument HD74LS04P ดังแสดงในรูปที่ 8.25 เพื่อส่งสัญญาณสำหรับสวิตช์ไปที่อุปกรณ์ IGBT ตัวล่างของแต่ละกิ่งวงจร และเนื่องจากสัญญาณจากวงจรในส่วนที่ 2 และส่วนที่ 3 ยังไม่อยู่ในช่วงที่นำไปขับ (drive) อุปกรณ์ IGBT ได้ จึงต้องนำสัญญาณดังกล่าวเข้าสู่ส่วนที่ 4 คือ วงจรขับเกต (gate drive circuit) ที่ใช้ไอซีรุ่น Sharp PC923L ดังแสดงในรูปที่ 8.26 เพื่อปรับขนาดสัญญาณให้อยู่ในย่านที่เหมาะสม นอกจากนี้ยังเป็นการแยกกราวด์ทางด้านวงจรกรองกำลังแอกทีฟแบบขนานออกจากกราวด์ทางด้านวงจรควบคุมเพื่อป้องกันความเสียหายที่อาจเกิดขึ้นกับอุปกรณ์อิเล็กทรอนิกส์ทางฝั่งวงจรควบคุมในระหว่างการทดสอบกำจัดฮาร์มอนิก



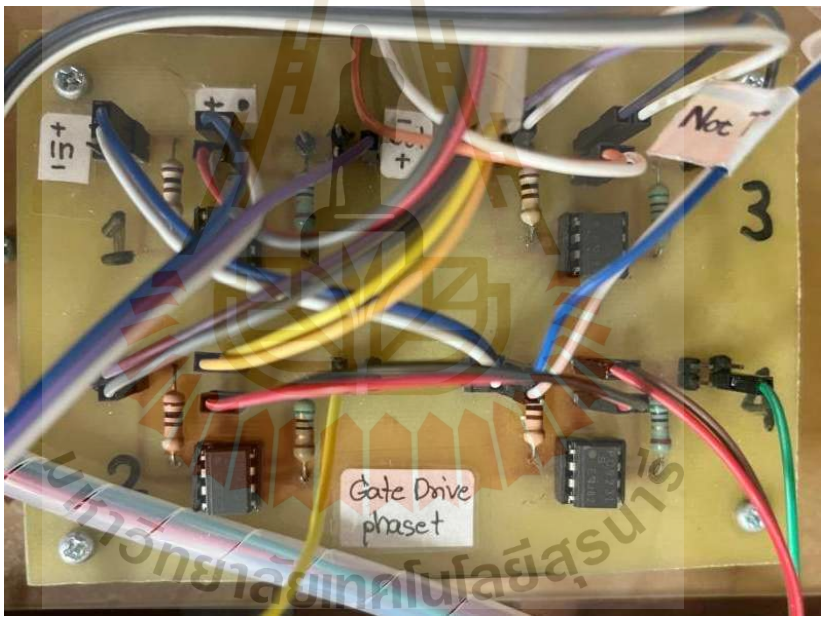
รูปที่ 8.23 วงจรสร้างสัญญาณพาหะรูปสามเหลี่ยม



รูปที่ 8.24 วงจรเปรียบเทียบสัญญาณ

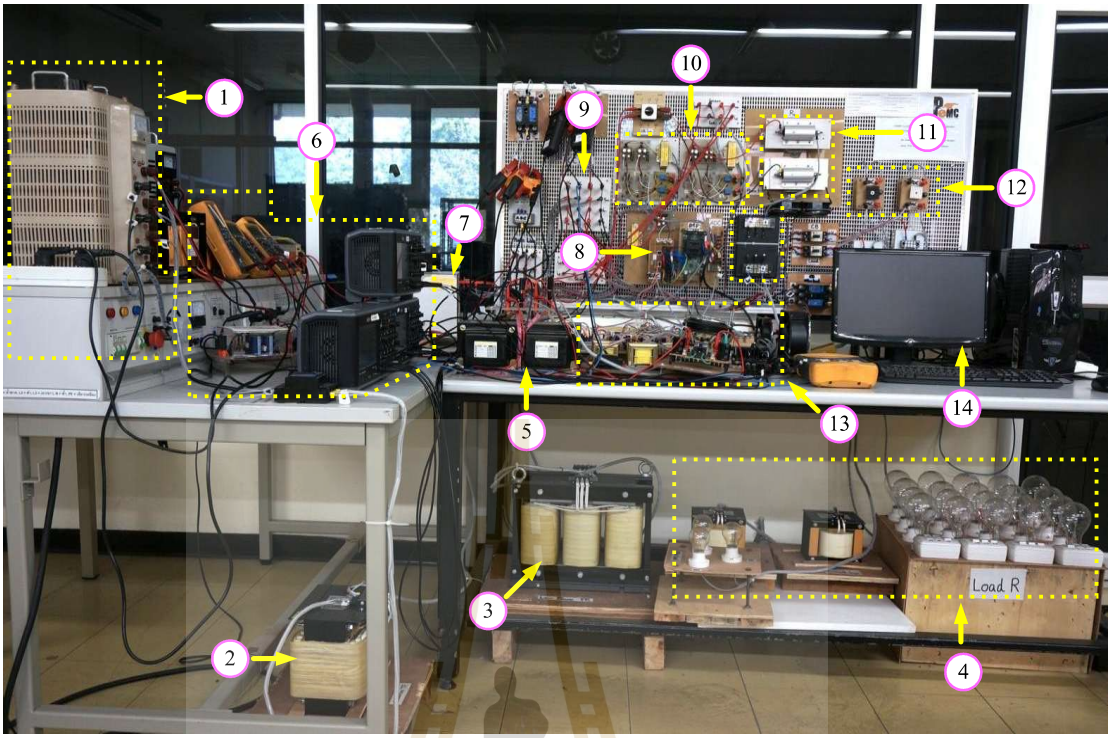


รูปที่ 8.25 วงจรนิเสธเกต



รูปที่ 8.26 วงจรขับเกต

อุปกรณ์ทั้งหมดที่ได้นำเสนอจากโครงสร้างทั้ง 3 ส่วนของฮาร์ดแวร์ระบบรางไฟฟ้าในหัวข้อที่ 8.2.1 ถึง 8.2.3 ที่ผ่านมาเมื่อนำมาประกอบรวมกันเป็นฮาร์ดแวร์ระบบรางไฟฟ้าจำลองจะสามารถแสดงภาพรวมฮาร์ดแวร์ระบบรางไฟฟ้าอุปกรณ์ได้ดังรูปที่ 8.27



1. Three-phase voltage source
2. Isolation transformer
3. Le-Blanc transformer
4. Load inductances and resistances
5. Step-down transformer
6. Electrical measuring equipment
7. SAPF Capacitors
8. eZdsp F28335 and DAC
9. Point of common coupling
10. Voltage and current sensors
11. SAPF inductances and resistances
12. Single-phase rectifier
13. VSIs and switching signal modulator
14. Computer

รูปที่ 8.27 ฮาร์ดแวร์ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้าจำลอง

8.3 การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับฮาร์ดแวร์ระบบรางไฟฟ้าจำลอง

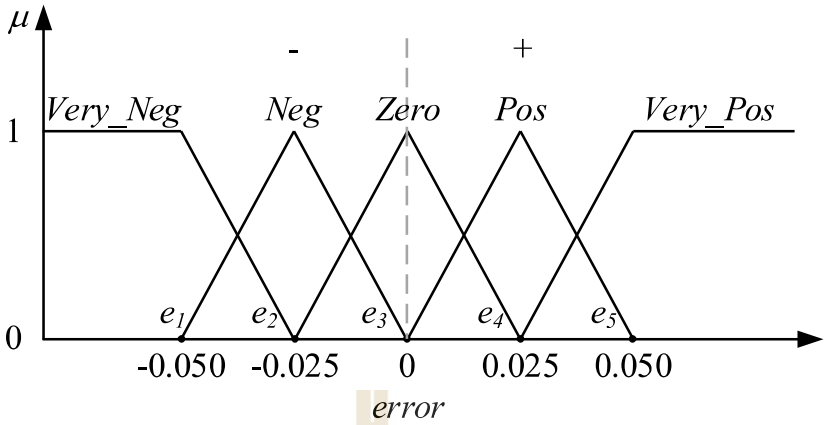
ในหัวข้อนี้จะนำเสนอการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก โดยใช้วิธีการตามที่ได้นำเสนอไว้ในบทที่ 6 และการออกแบบระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอให้เหมาะสมกับฮาร์ดแวร์ระบบรางไฟฟ้าจำลองเพื่อให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล

สำหรับการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกจะกำหนดใช้รูปร่างฟังก์ชันสมาชิกอินพุต รูปร่างฟังก์ชันสมาชิกเอาต์พุต กฎฟัซซี และวิธีการอนุมานฟัซซี เช่นเดิมตามที่ได้นำเสนอไว้ในบทที่ 6 แต่ในส่วนของการออกแบบค่าตำแหน่งของฟังก์ชันสมาชิกอินพุต error (e_1 ถึง e_5) และอินพุต sum error (se_1 ถึง se_3) จะต้องคำนวณค่าใหม่ เพื่อให้เหมาะสมกับระบบรางไฟฟ้าจำลอง โดยพิจารณาจากสมการที่ (6.11)

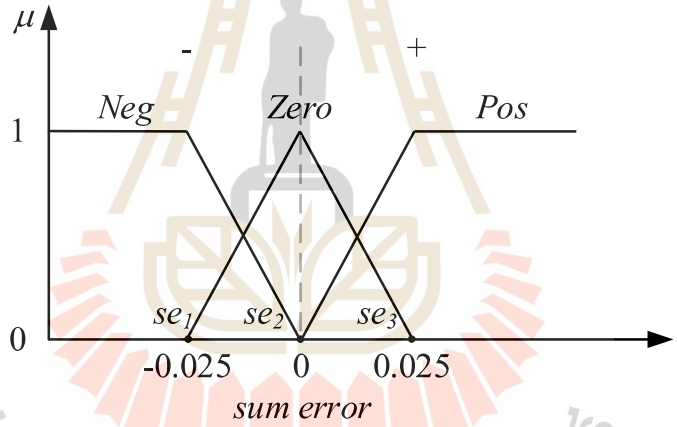
จากสมการที่ (6.11) จะเห็นว่าจำเป็นต้องพิจารณาค่าแรงดันบัสไฟตรง (V_{DC}) ในการคำนวณค่า $e_{\max}$ ซึ่งโดยปกติแล้วจะกำหนดให้มีค่าเท่ากับหรือมากกว่าค่ายอดแรงดันของฝั่งแรงต่ำของหม้อแปลงเชิงเส้นหนึ่งเฟส (V_S = 60 V) แต่สำหรับการกำจัดฮาร์มอนิกบนระบบรางไฟฟ้าจำลองในทางปฏิบัติจำเป็นต้องใส่ตัวต้านทานของวงจรกรองกำลังแอกทีฟแบบขนาน (R_C) เพื่อกรองสัญญาณรบกวนรวมไปถึงช่วยหน่วยกระแสชดเชย (นำเสนอในหัวข้อที่ 8.2.2) โดยแรงดันที่ตกคร่อมตัวต้านทานดังกล่าวจะส่งผลให้แรงดันไฟฟ้าที่หน้าตัวเหนี่ยวนำฝั่งแรงต่ำของหม้อแปลงมีค่าลดลงเหลือ 45 V ในงานวิจัยวิทยานิพนธ์นี้จึงกำหนดให้แรงดันบัสไฟตรงมีค่าเท่ากับ 45 V และสามารถคำนวณค่า $e_{\max}$ ได้เท่ากับ 0.05 A โดยสามารถแสดงการคำนวณได้ดังนี้

$$e_{\max} = \left(\frac{v_L}{v_H}\right) \times \left(\frac{mV_{DC}}{L_f}\right) \times \Delta t = \left(\frac{45}{100}\right) \times \left(\frac{1 \times 45}{18 \times 10^{-3}}\right) \times 45 \times 10^{-6} = 0.05 \text{ A}$$

จากค่า $e_{\max}$ ที่คำนวณได้เมื่อกำหนดให้ e_1 มีค่าเท่ากับ $-e_{\max}$ และ e_5 มีค่าเท่ากับ $e_{\max}$ จะสามารถแสดงค่าตำแหน่งฟังก์ชันสมาชิกอินพุต error และอินพุต sum error สำหรับฮาร์ดแวร์ระบบรางไฟฟ้าจำลองได้ดังรูปที่ 8.28 และ 8.29 ตามลำดับ

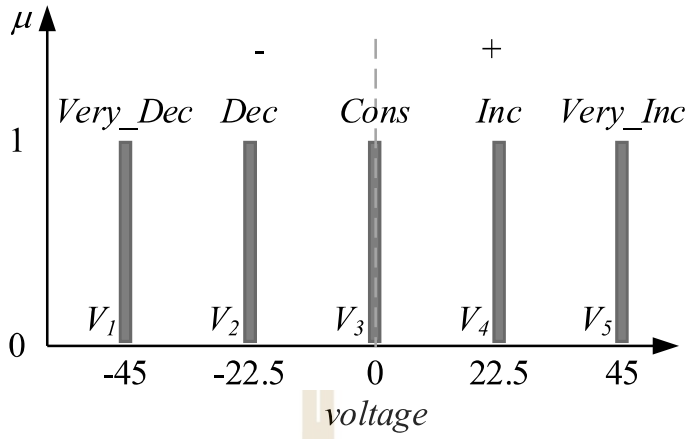


รูปที่ 8.28 ตำแหน่ง e_1 ถึง e_5 ของฟังก์ชันสมาชิกของอินพุต error ของฮาร์ดแวร์ระบบรางไฟฟ้า



รูปที่ 8.29 ตำแหน่ง se_1 ถึง se_3 ของฟังก์ชันสมาชิกของอินพุต sum error ของฮาร์ดแวร์ระบบรางไฟฟ้า

ในส่วนของเอาต์พุต voltage (V_1 ถึง V_5) จะกำหนดค่าขอบเขตตำแหน่งฟังก์ชันสมาชิก ให้มีค่าเท่ากับค่าแรงดันบัสไฟตรง (V_{DC}) ของวงจรกรองกำลังแอกทีฟแบบขนานซึ่งมีค่าเท่ากับ 45 V โดยสามารถแสดงค่าตำแหน่งของฟังก์ชันสมาชิกเอาต์พุต voltage สำหรับฮาร์ดแวร์ระบบรางไฟฟ้าได้ดังรูปที่ 8.30



รูปที่ 8.30 ตำแหน่ง V_1 ถึง V_5 ของฟังก์ชันสมาชิกของเอาต์พุต voltage สำหรับฮาร์ดแวร์ระบบรางไฟฟ้า

สำหรับการออกแบบระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสำหรับฮาร์ดแวร์ระบบรางไฟฟ้าจะต้องทำการออกแบบค่า K_{Pv} และ K_{Iv} ใหม่สำหรับระบบรางไฟฟ้าจำลองที่พิจารณาโดยใช้วิธีการประมาณค่าตามสมการที่ (4.10) และ (4.11) ตามลำดับ ซึ่งสามารถคำนวณค่า K_{Pv} และ K_{Iv} ได้เท่ากับ 3.76 และ 16.70 ตามลำดับ โดยสามารถแสดงการคำนวณได้ดังนี้

$$K_{Pv} = 2\zeta_v \omega_{nv} C_{DC} V_{DC}^* = 2 \times 0.707 \times 2\pi \times 9400 \times 10^{-6} \times 45 = 3.76$$

$$K_{Iv} = \omega_{nv}^2 C_{DC} V_{DC}^* = (2\pi)^2 \times 9400 \times 10^{-6} \times 45 = 16.70$$

8.4 การทดสอบสมรรถนะกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลอง

ในหัวข้อนี้จะนำเสนอการทดสอบกำจัดฮาร์มอนิในระบบรางไฟฟ้าจำลองด้วยวงจรกรองกำลังแอกทีฟแบบขนาน สำหรับขั้นตอนการทดสอบจะแบ่งออกเป็น 5 ขั้นตอน โดยสามารถอธิบายกระบวนการในแต่ละขั้นตอนได้ดังนี้

ขั้นที่ 1 : ปรับหม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้ให้แรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากับ 270 V 50 Hz ซึ่งจะส่งผลให้แรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟสมีค่าเท่ากับ 100 V 50 Hz เท่ากันทั้งสองเฟส (เฟส M และ T) แต่มีเฟสต่างกันอยู่ 90 องศา สำหรับจ่ายให้กับชุดโหลด

ของระบบรางไฟฟ้าจำลอง โดยในการทดสอบจะกำหนดใช้หลอดไฟจำนวน 4 หลอดเท่ากันทั้งสองเฟส (กระแสโหลดของแต่ละเฟสมีค่าประมาณ 2 A) แต่มีเฟสต่างกันอยู่ 90 องศาเช่นเดียวกับแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส

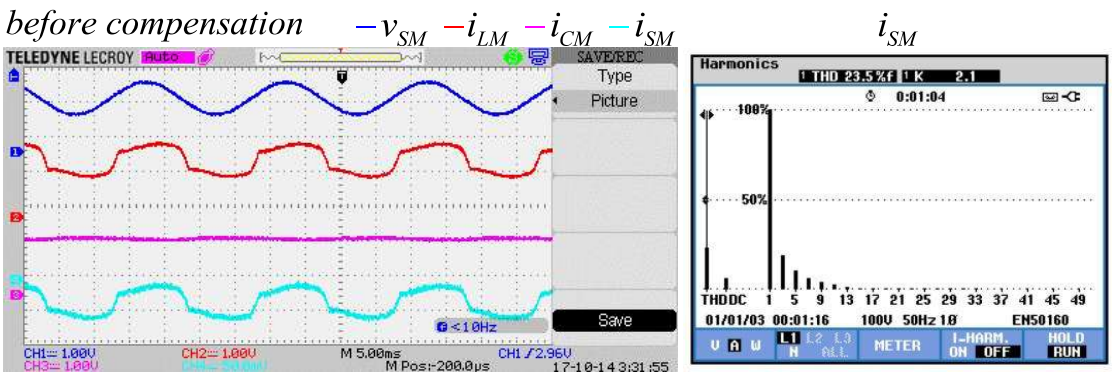
ขั้นที่ 2 : ทำการชาร์จแรงดันไฟฟ้าให้กับตัวเก็บประจุ (C_{DC}) ของวงจรกรองกำลังแอกทีฟแบบขนานให้มีค่าเท่ากับ 45 V ตามค่าแรงดันบัสไฟตรงอ้างอิงที่ได้กำหนดออกแบบไว้

ขั้นที่ 3 : สั่งให้บอร์ด eZdsp™F28335 เริ่มทำงานเพื่อรับค่าอินพุตจากวงจรปรุงแต่งสัญญาณประกอบด้วยค่าแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) ค่ากระแสโหลด (i_{LM}, i_{LT}) ค่ากระแสชดเชย (i_{CM}, i_{CT}) และค่าแรงดันบัสไฟตรง (V_{DC}) โดยค่าอินพุตดังกล่าวจะถูกนำไปใช้สำหรับการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี PQF ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก และระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอตามที่ได้ออกแบบไว้ในหัวข้อที่ผ่านมา สำหรับเอาต์พุตที่ได้จากบอร์ด eZdsp™F28335 คือ ค่าแรงดันเอาต์พุตอ้างอิง (U_M^*, U_T^*) จากระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกซึ่งจะถูกนำไปใช้เป็นอินพุตให้กับวงจรสร้างสัญญาณเพื่อสร้างสัญญาณพัลส์ (pulses) สำหรับควบคุมอุปกรณ์ IGBT ของวงจรกรองกำลังแอกทีฟแบบขนานต่อไป

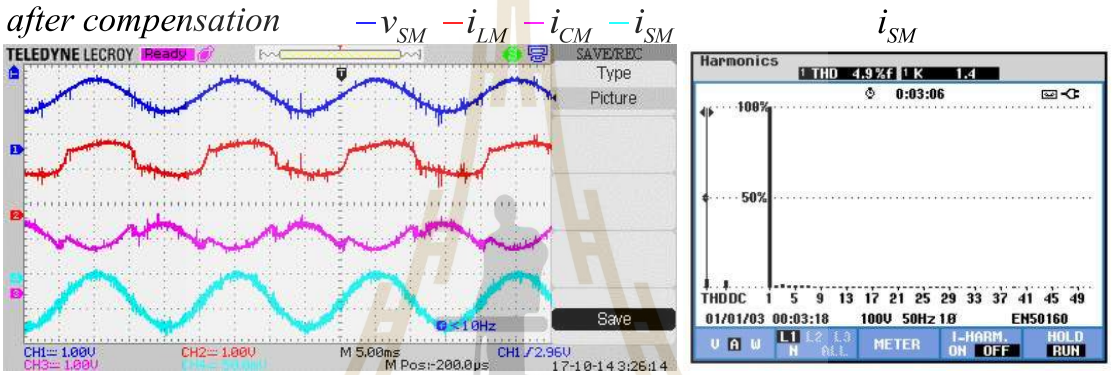
ขั้นที่ 4 : ทำการสับสวิตซ์เบรกเกอร์เพื่อเชื่อมต่อตัวเก็บประจุเข้ากับวงจรกรองกำลังแอกทีฟแบบขนาน

ขั้นที่ 5 : สับสวิตซ์เบรกเกอร์เพื่อเชื่อมต่อวงจรกรองกำลังแอกทีฟแบบขนานเข้ากับระบบไฟฟ้ากำลังสองเฟสเพื่อเริ่มการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าจำลอง

สำหรับผลการทดสอบสมรรถนะการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M และ T สามารถแสดงได้ดังรูปที่ 8.31 และ 8.32 ตามลำดับเฟส ส่วนผลการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟสสามารถแสดงได้ดังรูปที่ 8.33

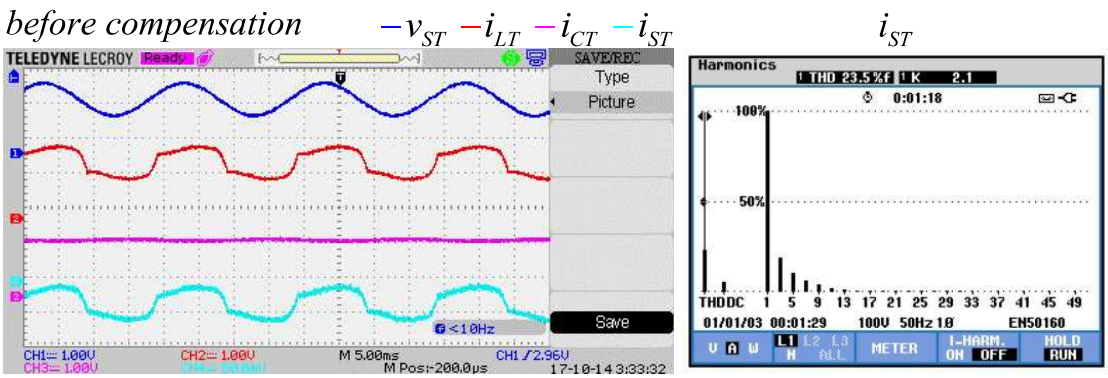


(ก) ก่อนการชดเชย

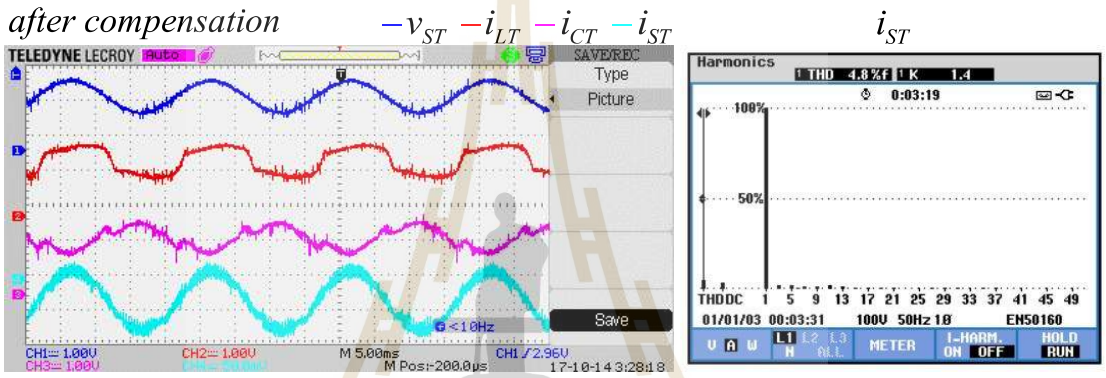


(ข) ภายหลังการชดเชย

รูปที่ 8.31 ผลการทดสอบการกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองของเฟส M

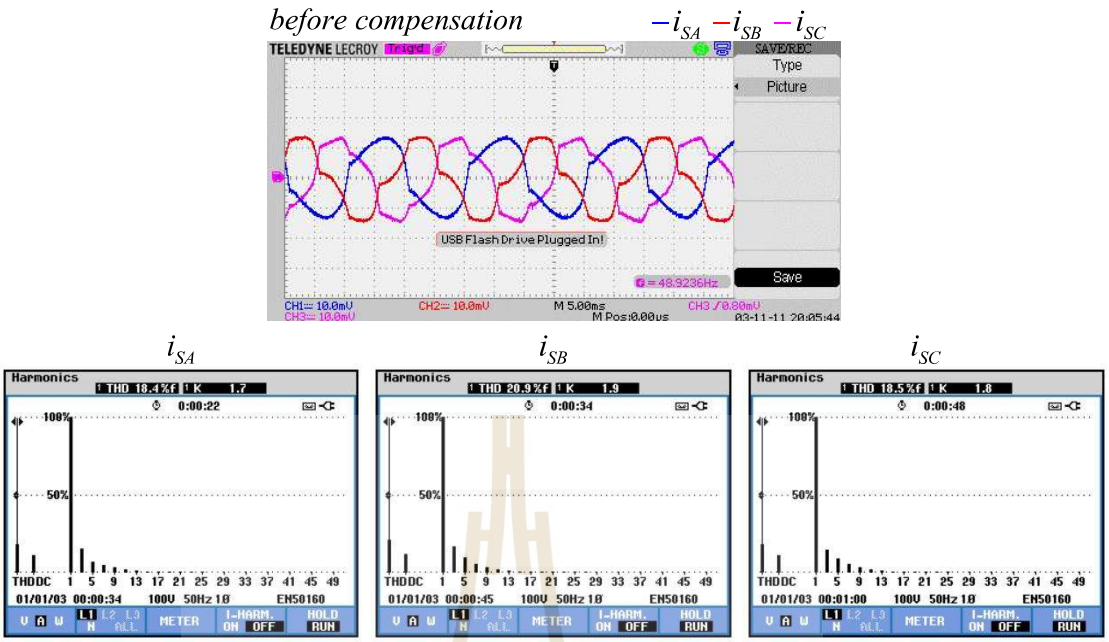


(ก) ก่อนการชดเชย

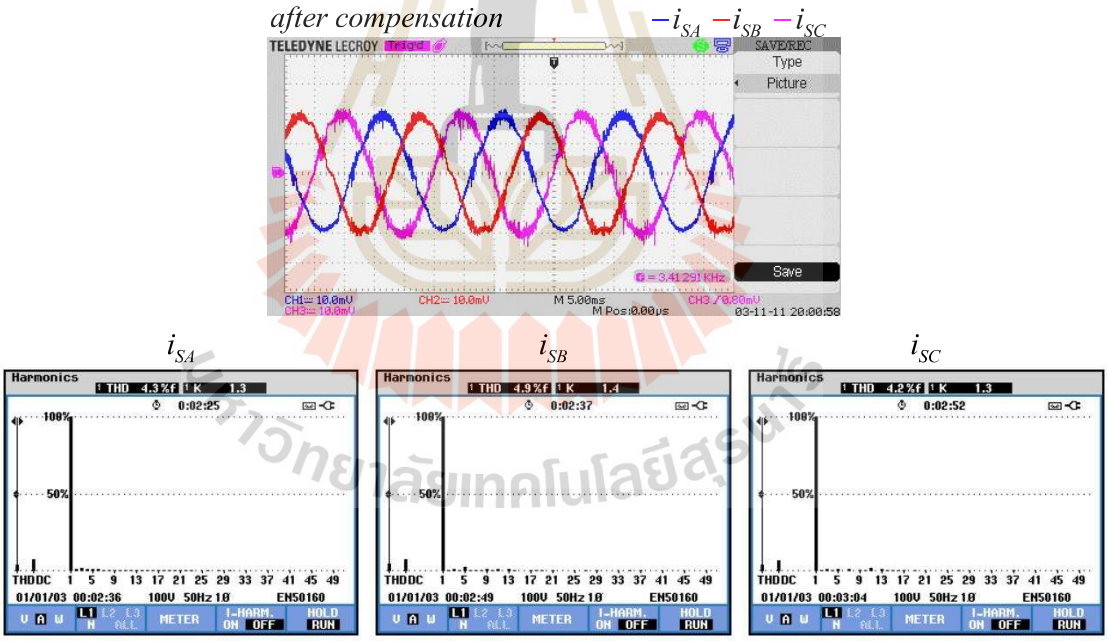


(ข) ภายหลังการชดเชย

รูปที่ 8.32 ผลการทดสอบการกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองของเฟส T



(ก) ก่อนการชดเชย



(ข) ภายหลังการชดเชย

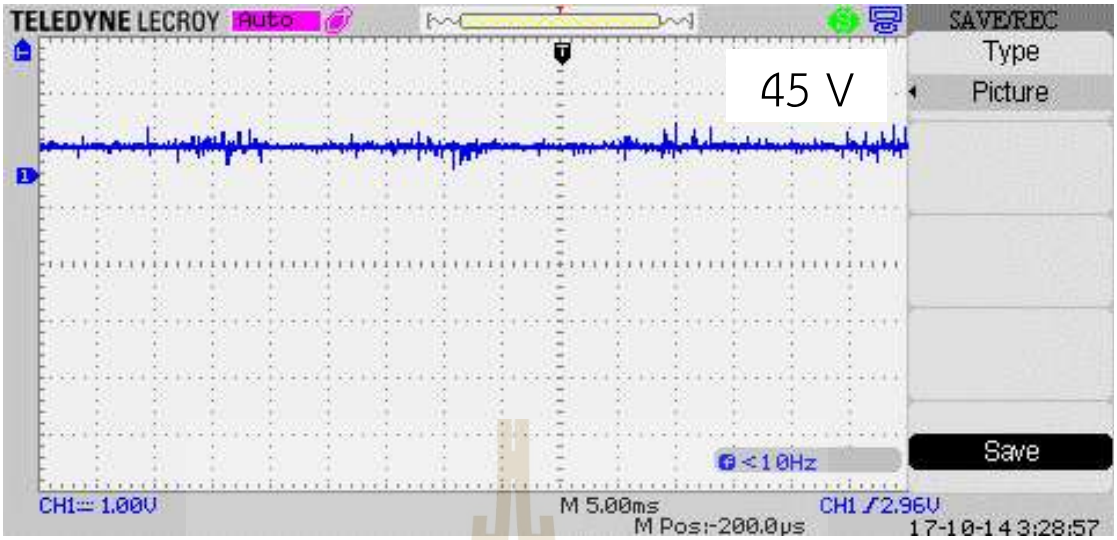
รูปที่ 8.33 ผลการทดสอบการกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองที่ระบบไฟฟ้ากำลังสามเฟส

จากผลการทดสอบการกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองของเฟส M และ T ดังแสดงในรูปที่ 8.31 และ 8.32 พบว่า ในช่วงช่วงก่อนการชดเชย (before compensation) กระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM} , i_{ST}) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_{LM},i_{LT}) และวัดค่า %THD ของกระแสที่แหล่งจ่ายดังกล่าวได้เท่ากับ 23.5% เท่ากันทั้งสองเฟส ต่อมาในช่วงภายหลังการชดเชย (after compensation) หลังจากวงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบทำการฉีดกระแสชดเชย (i_{CM} , i_{CT}) เข้าสู่ระบบรางไฟฟ้า พบว่า กระแส i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์มากขึ้น โดยสามารถวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของเฟส M และ T ได้เท่ากับ 4.90% และ 4.80% ตามลำดับเฟส นอกจากนี้เมื่อพิจารณาผลการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟสดังแสดงในรูปที่ 8.33 พบว่า ในช่วงก่อนการชดเชยกระแสที่แหล่งจ่ายของระบบไฟฟ้ากำลังสามเฟส (i_{SA}, i_{SB}, i_{SC}) จะมีลักษณะกระแสที่ผิดเพี้ยนไม่เป็นรูปไซน์และมีลักษณะรูปร่างกระแสที่ไม่สมดุล โดยวัดค่า %THD ของเฟส A B และ C ได้เท่ากับ 18.40% 20.90% และ 18.50% ต่อมาในช่วงภายหลังการชดเชยเมื่อมีการกำจัดฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสส่งผลให้ i_{SA} i_{SB} และ i_{SC} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์มากขึ้นและมีลักษณะรูปร่างกระแสที่สมดุล โดยวัดค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้เท่ากับ 4.30% 4.90% และ 4.20% ตามลำดับเฟส ซึ่งสามารถดูสรุปผลค่า %THD ดังกล่าวได้จากตารางที่ 8.3

ตารางที่ 8.3 สรุปผลค่า %THD ของกระแสที่แหล่งจ่าย

สถานะการชดเชย	ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชย						
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส			
	i_{SM}	i_{ST}	เฉลี่ย	i_{SA}	i_{SB}	i_{SC}	เฉลี่ย
ก่อนการชดเชย	23.50	23.50	23.50	18.40	20.90	18.50	19.27
ภายหลังการชดเชย	4.90	4.80	4.85	4.30	4.90	4.20	4.47

สำหรับผลการควบคุมแรงดันบัสไฟตรง (V_{DC}) ด้วยตัวควบคุมพีไอสามารถแสดงได้ดังรูปที่ 8.34 โดยสังเกตได้ว่าตัวควบคุมพีไอที่ได้จากการออกแบบมีสมรรถนะในการควบคุมที่ดีเพียงพอ โดยสามารถคงค่าแรงดันบัสไฟตรงไว้ได้ที่ 45 V ตลอดช่วงการฉีดกระแสชดเชยซึ่งมีค่าเท่ากับค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^{*}) ตามที่ได้ออกแบบไว้



(ก) ออสซิลโลสโคป

(ข) ดิจิตอลมัลติมิเตอร์

รูปที่ 8.34 ผลการควบคุมแรงดันบัสไฟตรงของฮาร์ดแวร์ระบบรางไฟฟ้า

8.5 สรุป

ในบทนี้ได้นำเสนอการทดสอบการกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอ และระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ นอกจากนี้ยังนำเสนอโครงสร้างของฮาร์ดแวร์ระบบรางไฟฟ้าซึ่งประกอบไปด้วย ระบบรางไฟฟ้าที่พิจารณา วงจรกรองกำลังแอกทีฟแบบขนาน และการคำนวณตรวจจับฮาร์มอนิกและระบบควบคุม รวมไปถึงนำเสนอการออกแบบค่าพารามิเตอร์ของระบบควบคุมให้มีความเหมาะสมกับฮาร์ดแวร์ระบบรางไฟฟ้าจำลองที่พิจารณา และสุดท้ายได้นำเสนอการทดสอบสมรรถนะกำจัดฮาร์มอนิกบนฮาร์ดแวร์ระบบรางไฟฟ้าจำลองเพื่อเก็บผลการกำจัดฮาร์มอนิกในทางปฏิบัติ โดยผลจากทดสอบ พบว่าวงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล ส่งให้ค่า %THD กระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงน้อยกว่า 5% ซึ่งอยู่ภายใต้ค่ามาตรฐาน IEEE std. 519-2022 จากผลดังกล่าวแสดงให้เห็นว่าระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบด้วยวิธีที่นำเสนอไว้ในบทที่ 6 มีสมรรถนะในการควบคุมกระแสชดเชยที่ดีสำหรับการนำมาใช้ในระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในทางปฏิบัติ

บทที่ 9
สรุปและข้อเสนอแนะ

9.1 สรุป

งานวิจัยวิทยานิพนธ์นี้ได้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยในงานวิจัยวิทยานิพนธ์นี้จะเริ่มต้นจากการศึกษาค้นคว้าปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องตั้งแต่ในอดีตที่ผ่านมา ซึ่งสามารถแบ่งหัวข้อการศึกษาค้นคว้าได้เป็น 5 ส่วน คือ โครงสร้างของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบวงจรกรองกำลังแอกทีฟแบบขนาน การคำนวณตรวจจับฮาร์มอนิก การควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน และกับการควบคุมแรงดันบัสไฟตรงของวงจรกรองกำลังแอกทีฟแบบขนาน โดยงานวิจัยทั้งหมดที่ได้ศึกษาค้นคว้าได้นำเสนอไว้ในบทที่ 2 ซึ่งถือเป็นประโยชน์ในการทำความเข้าใจ อัพเดทข้อมูลวิธีการต่าง ๆ และนำไปสู่การคิดค้นต่อยอดในงานวิจัยวิทยานิพนธ์

ในบทที่ 3 งานวิจัยวิทยานิพนธ์นี้ได้นำเสนอการคำนวณตรวจจับฮาร์มอนิกวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมซึ่งเป็นการประยุกต์ใช้วิธี PQ แบบดั้งเดิมให้สามารถคำนวณตรวจจับฮาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสได้พร้อมกันทั้งสองเฟสในหนึ่งบล็อกการคำนวณ และยังได้นำเสนอวิธี PQF ที่ใช้การวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (SWFA) ในการแยกปริมาณฮาร์มอนิกของกำลังแอกทีฟแทนการใช้วงจรกรองแบบความถี่ต่ำผ่าน (LPF) รวมไปถึงนำเสนอการใช้วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (PSVD) ร่วมกับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF เพื่อให้สามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างถูกต้องในกรณีที่มีฮาร์มอนิกปะปนที่แรงดันไฟฟ้าที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟส หรือที่ระบบไฟฟ้ากำลังสองเฟสของระบบรางไฟฟ้า

ในบทที่ 4 งานวิจัยวิทยานิพนธ์นี้ได้นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานดังกล่าว โดยการออกแบบค่า L_f นำเสนอใช้วิธีการของ D.M.E. Ingram and S.D. และสำหรับค่า C_{DC} และ V_{DC} นำเสนอใช้วิธีการของ Thomas T. and et al. ในส่วนของระบบควบคุมกระแสชดเชยและระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอได้ใช้วิธีการประมาณด้วยการเปรียบเทียบสัมประสิทธิ์กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตราฐาน โดยผลจากการจำลองสถานการณ์กำจัดฮาร์มอนิก พบว่า วงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้จากการออกแบบด้วยวิธีที่นำเสนอมีสมรรถนะที่ดีสามารถชดเชยกำจัดปริมาณฮาร์มอนิกโดยให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าน้อยกว่า 5% ตามกรอบมาตรฐาน IEEE Std. 519-2022

ในบทที่ 5 ได้นำเสนอความรู้และความเข้าใจในทฤษฎีของฟัซซีลอจิกเป็นพื้นฐานที่สำคัญต่อการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก งานวิจัยวิทยานิพนธ์นี้จึงนำเสนอทฤษฎีความรู้เบื้องต้นเกี่ยวกับฟัซซีลอจิกที่สำคัญ ได้แก่ ฟัซซีเซต (fuzzy set) การดำเนินการทางฟัซซีเซต (fuzzy set operations) รูปร่างฟังก์ชันสมาชิก (fuzzy shape) ตัวแปรภาษา (linguistic value) ค่าเชิงภาษา (linguistic variable) กฎฟัซซี (fuzzy rules) และการอนุมานฟัซซี (fuzzy inference) สำหรับนำไปประยุกต์ใช้ในการออกแบบระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

ในบทที่ 6 ได้นำเสนอการออกแบบระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก โดยเริ่มจากการทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก จำนวนฟังก์ชันสมาชิก และวิธีการอนุมานฟัซซี จากนั้นจึงออกแบบตัวแปรภาษาและค่าเชิงภาษา กฎฟัซซี และตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก โดยแบ่งการออกแบบตัวควบคุมฟัซซีลอจิกเป็น 3 กรณีตามอินพุตของระบบควบคุมซึ่งประกอบไปด้วยกรณีใช้เฉพาะอินพุต error กรณีใช้อินพุต error และ error rate และกรณีใช้อินพุต error และ sum error โดยผลจากการจำลองสถานการณ์กำจัดฮาร์มอนิก พบว่า ตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error ให้ผลสมรรถนะการควบคุมกระแสชดเชยที่ดีที่สุด อย่างไรก็ตาม ตัวควบคุมฟัซซีลอจิกทั้ง 3 กรณีอินพุตที่พิจารณาใช้สามารถให้ค่า %THD ของกระแส ที่แหล่งจ่ายภายหลังการชดเชยมีค่าน้อยกว่ากรณีที่ใช้ตัวควบคุมพีไอและ อยู่ภายใต้กรอบมาตรฐาน IEEE Std. 519-2022

ในบทที่ 7 ได้นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปเพื่อเป็นการยืนยันสมรรถนะของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 โดยจะพิจารณาให้กระแสโหลดของระบบรางไฟฟ้าที่พิจารณามีการเปลี่ยนแปลงจากโหลดปกติทั้งหมด 3 กรณีประกอบด้วยกรณีกระแสโหลดมีการเปลี่ยนแปลงเพิ่มขนาด กรณีกระแสโหลดมีการเปลี่ยนแปลงลดขนาด และกรณีกระแสโหลดมีการเปลี่ยนแปลงรูปร่าง โดยผลจากการจำลองสถานการณ์กำจัดฮาร์มอนิก พบว่า ตัวควบคุมควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในบทที่ 6 มีสมรรถนะในการควบคุมกระแสชดเชยที่ดีสามารถลดปริมาณฮาร์มอนิกและค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าตามกรอบมาตรฐาน IEEE Std. 519-2022 ทุกกรณีกระแสโหลดของระบบรางไฟฟ้าที่พิจารณามีการเปลี่ยนแปลง

นอกจากนี้ในบทที่ 8 ได้นำเสนอการทดสอบการกำจัดฮาร์มอนิกในทางปฏิบัติบนระบบฮาร์ดแวร์สำหรับทดสอบการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าในห้องปฏิบัติการซึ่งจำลองมาจากระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาในงานวิจัยวิทยานิพนธ์นี้ โดยในการทดสอบจะใช้วิธีการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF สำหรับระบบควบคุมกระแสชดเชยได้ใช้ตัวควบคุมฟัซซีลอจิกที่มีการออกแบบค่าพารามิเตอร์ใหม่ตามวิธีการที่ได้นำเสนอในบทที่ 6 เพื่อให้เหมาะสมกับระบบฮาร์ดแวร์ที่พิจารณา โดยผลจากทดสอบ พบว่า ตัวควบคุมควบคุมฟัซซีลอจิกที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะในการควบคุมกระแสชดเชยที่ดีส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดปริมาณฮาร์มอนิกให้ลดน้อยลง โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าน้อยกว่า 5% เป็นไปตามมาตรฐาน IEEE Std. 519-2022

9.2 ข้อเสนอแนะเพื่อพัฒนางานวิจัยในอนาคต

1) สามารถพิจารณานำเทคโนโลยีทางปัญญาประดิษฐ์มาใช้ในการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมเพื่อให้ได้ค่าที่เหมาะสมที่สุดสำหรับระบบรางไฟฟ้าที่พิจารณา

2) ควรมีการพิจารณาการทดสอบการกำจัดฮาร์มอนิกในสภาวะที่โหลดของระบบรางไฟฟ้าไม่สมดุล (มีการใช้งานโหลดเฟส M หรือ T เพียงเฟสเดียว) เพื่อทดสอบสมรรถนะของตัวควบคุมฟัซซีลอจิก และพัฒนาให้ดียิ่งขึ้น

3) ควรมีการพัฒนาระบบควบคุมแรงดันบัสไฟตรงให้ดียิ่งขึ้นด้วยการใช้ตัวควบคุมฟัซซีลอจิกแทนการใช้ตัวควบคุมพีไอเนื่องจากตัวควบคุมดังกล่าวมีสมรรถนะในการควบคุมที่สูงกว่า และมีผลการตอบสนองที่ลู่เข้าค่าแรงดันบัสไฟตรงตามที่ได้ออกแบบไว้ที่ไวกว่าเพื่อรองรับในกรณีที่กระแสโหลดของระบบรางไฟฟ้ามีการเปลี่ยนแปลงไปจากโหลดปกติที่พิจารณา

4) ควรมีการศึกษาเกี่ยวกับวงจรกรองกำลังแอกทีฟแบบอนุกรมเพื่อนำมาใช้ร่วมกับวงจรกรองกำลังแอกทีฟแบบขนานเพื่อให้สามารถกำจัดได้ทั้งกระแสฮาร์มอนิก และแรงดันฮาร์มอนิกที่เกิดขึ้นในระบบรางไฟฟ้า

5) ควรมีการศึกษาเพิ่มเติมเกี่ยวกับวงจรเฟสล็อกลูป (Phase Lock Loop : PLL) เนื่องจากวงจร PLL สามารถทำได้หลายวิธี และสมรรถนะของวงจรดังกล่าวยังส่งผลถึงสมรรถนะในการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานอีกด้วย

6) ควรมีการนำวงจรกรองที่มีการใช้งานในเชิงพาณิชย์มาใช้ในการกรองสัญญาณรบกวนภายในชุดฮาร์ดแวร์ระบบรางไฟฟ้าจำลอง เพื่อสมรรถนะในการกรองสัญญาณรบกวนที่ดี และช่วยลดปัญหาการเลื่อนเฟสที่เกิดจากวงจรกรอง

7) ในชุดฮาร์ดแวร์ระบบรางไฟฟ้าจำลองควรมีการใช้งานบอร์ด dsp รุ่นที่มีความเร็วในการประมวลผลที่เพียงพอสำหรับการใช้การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD ซึ่งจะช่วยให้สามารถคำนวณตรวจจับฮาร์มอนิกได้ถูกต้องแม่นยำมากยิ่งขึ้นส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้ดียิ่งขึ้น

รายการอ้างอิง

ชาคริต ปานแป้น. (2564). การปรับปรุงคุณภาพกำลังไฟฟ้าสำหรับระบบรางไฟฟ้าโดยใช้การควบคุมกระแสแบบปรับตัว. **วิทยานิพนธ์ปริญญาดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี.**

ฐานันดร์ ตรงใจ. (2564). การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับ. **วิทยานิพนธ์ปริญญามหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี.**

ทศพร ณรงค์ฤทธิ์ (2557). การออกแบบตัวควบคุมฟัซซีแบบปรับตัวสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบสามเฟสสมดุล. **วิทยานิพนธ์ปริญญาดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี.**

ภักดี สวัสดิ์นะที. (2556). การสร้างชุดขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสด้วยวิธีการควบคุมแบบเวกเตอร์ทางอ้อม**วิทยานิพนธ์ปริญญามหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี.**

Akagi, H., Kanazawa, Y., & Nabae, A. (1984). Instantaneous reactive power compensators comprising switching devices without energy storage components. IEEE Transactions on industry applications, (3), 625-630.

Akagi, H., Kanazawa, Y., & Nabae, A. (1984). Instantaneous reactive power compensators comprising switching devices without energy storage components. **IEEE Transactions on industry applications**, (3), 625-630.

Annamalaichamy, A., David, P. W., Balachandran, P. K., & Colak, I. (2024). Performance evaluation of PI and FLC controller for shunt active power filters. **Electrical Engineering**, 1-18.

Aredes, M., Hafner, J., & Heumann, K. (1997). Three-phase four-wire shunt active filter control strategies**. IEEE transactions on power electronics**, 12(2), 311-318.

Barros, J., & Perez, E. (2003). An adaptive method for determining the reference compensating current in single-phase shunt active power filters. **IEEE Transactions on Power Delivery**, 18(4), 1578-1580.Bellatreche, H., Bounekhla, M., & Tlemçani, A. (2016, November). Using fuzzy logic and hysteresis current control to reduce harmonics in three level NPC shunt active power filter. In **2016 8th International Conference on Modelling, Identification and Control (ICMIC)** (pp. 5-9). IEEE.

Benchaita, L., & Saadate, S. (1999). A comparison of voltage source and current source shunt active filter by simulation and experimentation. **IEEE transactions on power systems**, 14(2), 642-647.

Budhrani, A. H., Bhayani, K. J., & Pathak, A. R. (2018). Design parameters of shunt active filter for harmonics current mitigation.

Chaoui, A., Gaubert, J. P., Krim, F., & Champenois, G. (2007). PI controlled three-phase shunt active power filter for power quality improvement. **Electric power components and systems**, 35(12), 1331-1344.

Choudhury, S., Acharya, D. P., & Nayak, N. (2021, October). A comprehensive survey on active power filters: classifications, issues and future trends. In **2021 International Conference in Advances in Power, Signal, and Information Technology (APSIT)** (pp. 1-6). IEEE.

Ch-P. Huang, Ch-J Wu, Y-S. Chuang, and others (2006). Loading Characteristics Analysis of Specially Connected Transformers Using Various Power Factor Definitions. **IEEE Transactions on Power Delivery.** 21(3)**:** 1406-1413

Cirrincione, M., Pucci, M., Vitale, G., & Miraoui, A. (2009). Current harmonic compensation by a single-phase shunt active power filter controlled by adaptive neural filtering. **IEEE Transactions on Industrial Electronics**, 56(8), 3128-3143.

Colak, I., Bayindir, R., Kaplan, O., & Tas, F. (2010, December). DC bus voltage regulation of an active power filter using a fuzzy logic controller. In **2010 Ninth International Conference on Machine Learning and Applications** (pp. 692-696). IEEE.

Costa, B. L. G., Bacon, V. D., da Silva, S. A. O., & Angélico, B. A. (2017). Tuning of a PI-MR controller based on differential evolution metaheuristic applied to the current control loop of a shunt-APF. **IEEE transactions on industrial electronics**, 64(6), 4751-4761.

H.-L. Jou, J.-C. Wu, H.-Y. Chu (1994). New Single-phase Active Power Filter. **IEE Proc.-Electr. Power.** 141(3): 129-134

Han, B. (2009, July). Single-phase active power filter using FFT with harmonic phase-delay compensation. In **2009 IEEE Power & Energy Society General Meeting** (pp. 1-6). IEEE.

He, Z., Zheng, Z., & Hu, H. (2016). Power quality in high-speed railway systems. **International Journal of Rail Transportation**, 4(2), 71-97.

Hsu, C. Y., & Wu, H. Y. (1995, June). A new single-phase active power filter with reduced energy storage capacitor. In **Proceedings of PESC'95-Power Electronics Specialist Conference** (Vol. 1, pp. 202-208). IEEE.

Hu, H., He, Z., & Gao, S. (2014). Passive filter design for China high-speed railway with considering harmonic resonance and characteristic harmonics. **IEEE Transactions on Power Delivery**, 30(1), 505-514.

Huang, S. R., & Chen, B. N. (2002). Harmonic study of the Le Blanc transformer for Taiwan railway's electrification system. **IEEE Transactions on Power Delivery**, 17(2), 495-499.

Ingram, D. M., & Round, S. D. (1997, May). A novel digital hysteresis current controller for an active power filter. In **Proceedings of Second International Conference on Power Electronics and Drive Systems** (Vol. 2, pp. 744-749). IEEE.

Izhar, M., Hadzer, C. M., Syafrudin, M., Taib, S., & Idris, S. (2004, November). Performance for passive and active power filter in reducing harmonics in the distribution system. In PECon 2004. Proceedings. **National Power and Energy Conference**, 2004. (pp. 104-108). IEEE.

Janpong, S., Narongrit, T., Puangpool, M., & Suthikarnnarunai, N. (2019, October). DC-bus voltage control for single-phase active power filter using neural network. In **2019 International Conference on Power, Energy and Innovations (ICPEI)** (pp. 60-63). IEEE.

Jiang, W., Ding, X., Ni, Y., Wang, J., Wang, L., & Ma, W. (2017). An improved deadbeat control for a three-phase three-line active power filter with current-tracking error compensation. **IEEE transactions on power electronics**, 33(3), 2061-2072.

Keerthi, N., Pandian, A., & Dhanasekaran, R. (2020, December). A Comprehensive Study on Shunt Active Power Filters for Grid–Tied wind systems. In **IOP Conference Series: Materials Science and Engineering** (Vol. 993, No. 1, p. 012085). IOP Publishing.

Kumar, M. J., & Varalakshmi, K. (2022). PV-based shunt active power filter for improving power quality in accordance with the PQ theory. **International Journal for Modern Trends in Science and Technology.**

Li, Z., Ren, M., Chen, Z., Liu, G., & Feng, D. (2022). A bi-sliding mode PI control of DC-link voltage of three-phase three-wire shunt active power filter. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, 10(6), 7581-7588.

Luo, A., Wu, C., Shen, J., Shuai, Z., & Ma, F. (2011). Railway static power conditioners for high-speed train traction power supply systems using three-phase V/V transformers. **IEEE Transactions on Power Electronics**, 26(10), 2844-2856.

M.El-Habrouk and M.K.Darwish (2001). Design and implementation of a modified Fourier analysis harmonic current computation technique for power active filters using DSPs. **IEE Proc.-Electr.** 148(1): 21-28

Mamdani, E. H. (1974, December). Application of fuzzy algorithms for control of simple dynamic plant. In **Proceedings of the institution of electrical engineers** (Vol. 121, No. 12, pp. 1585-1588). IEE.

Martins, A., Vale, S., Sobrado, V., & Carvalho, A. (2014, October). Comparison of current control methods for grid-connected low-power single-phase converters.

In **IECON 2014-40th Annual Conference of the IEEE Industrial Electronics Society** (pp. 4211-4217). IEEE.

Narongrit, T., Areerak, K. L., & Areerak, K. N. (2010, February). Design of an active power filter using genetic algorithm technique. In **Proceedings of the 9th WSEAS international conference on Artificial intelligence, knowledge engineering and data bases** (pp. 46-50).

Narongrit, T., Santiprapan, P., & Janpong, S. (2018, April). A synchronous detection with fourier analysis for single-phase shunt active power filters. In **2018 5th International Conference on Electric Power and Energy Conversion Systems (EPECS)** (pp. 1-6). IEEE.

P.-C. Tan, P Loh and D. Holmes (2004). A robust multilevel hybrid compensation system for 25-kv electrified railway applications. **IEEE Transactions on Power Electronics.** 19(4): 1043-1051

Padungsin, M., Narongrit, T., & Areerak, K. (2018, April). The Comparison Study of Harmonic Detection Algorithms for Single-Phase Power Systems. In **2018 5th International Conference on Electric Power and Energy Conversion Systems (EPECS)** (pp. 1-6). IEEE.

Panchbhai, A., Prajapati, N., & Parmar, S. (2017, March). Comparative study of reference current generation for shunt active power filter. In **2017 International Conference on Power and Embedded Drive Control (ICPEDC)** (pp. 381-386). IEEE.

Panpean, C., Areerak, K., Areerak, K., Udomsuk, S., & Santiprapan, P. (2019, July). The Harmonic Detection for Co-Phase Railway System in Distorted Voltage Source Condition. In **2019 16th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)** (pp. 545-548). IEEE.

Panpean, C., Areerak, K., Santiprapan, P., Areerak, K., & Shen Yeoh, S. (2021). Harmonic mitigation in electric railway systems using improved model predictive control. **Energies**, 14(7), 2012.

Pichan, M., Seyyedhosseini, M., & Hafezi, H. (2022). A new DeadBeat-based direct power control of shunt active power filter with digital implementation delay compensation. **IEEE Access**, 10, 72866-72878.

Pinto, J. G., Exposto, B., Monteiro, V., Monteiro, L. F., Couto, C., & Afonso, J. L. (2012, October). Comparison of current-source and voltage-source Shunt Active Power Filters for harmonic compensation and reactive power control. In **IECON 2012-38th Annual Conference on IEEE Industrial Electronics Society** (pp. 5161-5166). IEEE.

Rasul, M. J., Khang, H. V., & Kolhe, M. (2017, August). Harmonic mitigation of a grid-connected photovoltaic system using shunt active filter. In **2017 20th International Conference on Electrical Machines and Systems (ICEMS)** (pp. 1-5). IEEE.

S. Fukuda and T.Yoda (2001). A Novel Current-Tracking Method for Active Filters Based on a Sinusoidal Internal Model. **IEEE Transactions on industrial applications.** 37(3): 888– 895.

Santiprapan, P., & Areerak, K. L. (2010, June). Performance improvement of harmonic detection using synchronous reference frame method. In **2010 International Conference on Advances in Energy Engineering** (pp. 52-55). IEEE.

Senini, S., & Wolfs, P. J. (2000). Hybrid active filter for harmonically unbalanced three phase three wire railway traction loads. **IEEE Transactions on Power Electronics**, 15(4), 702-710.

Shu, Z., Xie, S., & Li, Q. (2010). Single-phase back-to-back converter for active power balancing, reactive power compensation, and harmonic filtering in traction power system. **IEEE Transactions on Power Electronics**, 26(2), 334-343.

Singh, B., Al-Haddad, K., Chandra, A., ANURADHA, & Kothari, D. P. (1998). Three-phase compensator for load balancing and reactive power compensation in three-phase, four-wire electric power distribution systems. **Electric machines and power systems**, 26(1), 27-37.

Sun, Z., Jiang, X., Zhu, D., & Zhang, G. (2004). A novel active power quality compensator topology for electrified railway. **IEEE Transactions on power electronics**, 19(4), 1036-1042.

T.-H. Chen (1994). Comparison of Scott and Leblanc transformers for supplying unbalanced electric railway demands. **Electric Power Systems Research.** 12: 235-240

Takagi, T., & Sugeno, M. (1985). Fuzzy identification of systems and its applications to modeling and control. **IEEE transactions on systems, man, and cybernetics**, (1), 116-132.

Takeda, M., Ikeda, K., Teramoto, A., & Aritsuka, T. (1988, April). Harmonic current and reactive power compensation with an active filter. In PESC'88 Record., **19th Annual IEEE Power Electronics Specialists Conference** (pp. 1174-1179). IEEE.

Tali, M., Essadki, A., & Nasser, T. (2016, November). Harmonic detection methods of Shunt Active Power Filter under unbalanced loads. In **2016 International Renewable and Sustainable Energy Conference (IRSEC)** (pp. 1017-1023). IEEE.

Thomas, T., Haddad, K., Joos, G., & Jaafari, A. (1998). Design and performance of active power filters. **IEEE Industry Applications Magazine**, 4(5), 38-46.

Tiyarachakun, S., Areerak, K., & Areerak, K. (2014). Instantaneous power theory with Fourier and optimal predictive controller design for shunt active power filter. **Modelling and Simulation in Engineering**, 2014(1), 381760.

Trongjai, T., Narongrit, T., & Areerak, K. L. (2018). The Comparison of Shunt Active Power Filter Structure for the Harmonic Elimination in AC-Electric Railway Systems. **SWU Engineering Journal**, 13(2), 38-51.

Trongjai, T., Narongrit, T., & Areerak, K. L. (2020). Design of a Shunt Active Power Filter for Harmonic Elimination in Electric Railway Systems. **UBU Engineering Journal**, 13(1), 29-41.

Umadevi, A., Lakshminarasimman, L., & Sakthivel, A. (2023). Optimal design of shunt active power filter for mitigation of interharmonics in grid tied photovoltaic system. **Electric Power Systems Research**, 220, 109232.

V. Khadkikar, M. Singh, A. Chandra and B. Singh (2010). Implementation of Single-phase Synchronous dq Reference Frame Controller for Shunt Active Filter under Distorted Voltage Condition. **PEDES Power Electronics.**

Wakileh, G. J. (2019). **Power systems harmonics: fundamentals, analysis and filter design**. Springer Nature.

Waosungnern, S., Narongrit, T., & Areerak, K. (2021). Design of a Shunt Active Power Filter for Single-Phase Power Systems. **Journal of Engineering and Digital Technology (JEDT)**, 9(1), 27-36.

Wu, D., Che, Y., & Cheng, K. W. E. (2009, May). Design and performance of a shunt active power filter for three-phase four-wire system. In **2009 3rd International Conference on Power Electronics Systems and Applications (PESA)** (pp. 1-4). IEEE.

Wu, L., & Mingli, W. (2017). Single-phase cascaded H-bridge multi-level active power filter based on direct current control in AC electric railway application. **IET Power Electronics**, 10(6), 637-645.

Xi, Z. Q., Zhang, J., Xiong, W. W., & Qi, L. (2012, March). Research on DC-side voltage fuzzy control method of shunt active power filter. In **2012 Asia-Pacific Power and Energy Engineering Conference** (pp. 1-4). IEEE.

Zadeh, L. A. (1965). Fuzzy sets. **Information and Control.**

Zainuri, M. A. A. M., Radzi, M. A. M., Soh, A. C., Mariun, N., & Rahim, N. A. (2016). DC-link capacitor voltage control for single-phase shunt active power filter with step size error cancellation in self-charging algorithm. **IET Power Electronics**, 9(2), 323-335.

Zala, J., Desai, M., Bhayani, K., & Budhvani, A. (2019). Sinusoidal pulse width modulation switching technique based single phase inverter. **Journal of Power Electronics & Power Systems**, 9(1).

Zaro, F. (2023). **Shunt Active Power Filter for Power Quality Improvement of Renewable Energy Systems: A Case Study**.

Zhou, J., Yuan, Y., & Dong, H. (2020). Adaptive DC-link voltage control for shunt active power filters based on model predictive control. **IEEE Access**, 8, 208348-208357.

Zouidi, A., Fnaiech, F., & Al-Haddad, K. (2006, July). Voltage source inverter based three-phase shunt active power filter: Topology, Modeling and control strategies. In **2006 IEEE International Symposium on Industrial Electronics** (Vol. 2, pp. 785-790). IEEE.

ภาคผนวก ก

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error

```
//===========(RTDXTest.c)=============//
//EDIT Copyright 2000-2008 The MathWorks, Inc //
#include "target.h"
#include <stdio.h>
#include <rtdx.h>
#include "math.h"
void rtdxsumdiff(float*in1, float*out1); /*function RTDX test*/
void fuzzy (float e);
//----- Global variable ----//
float din1[9];
float dout1[2];
float A0n[1666];
float Ts=0.00001,f=60;
int ts=6000,N=1666;
//----- Parameter of PSVD -----//
14.double a[3]={1,-1.99733427181253,0.997337820139629};
15.double b[3]={8.87081773648379e-07,1.77416354729676e-06,8.87081773648379    e-07};
double a[3]={1,-1.9973,0.9973};
double b[3]={8.8708e-07,1.774e-06,8.8708e-07};
double x[3];
double y[3];
double x1[3];
double y1[3];
double x2[3];
double y2[3];
double x3[3];
double y3[3];
float w=376.9911;
float zeta_m,zeta_t;
float vFun_m,vFun_t;
float y_m,y_t;
float x_m,x_t;
```

```
33.  int point_m=416, point_t=833;
34.  float vma,vmb,pm,qm,pmdc,qmdc,vma,vmb,ima,imb,Am,vmma,vmmb;
35.  float vta,vtb,pt,qt,ptdc,qtdc,vta,vtb,ita,itb,At,vtta,vttb;
36.  //----- Parameter of PQF Harmonic Detection with PSVD -----//
37.  double p,q,pac,pdc,ireft,irefm,icm,ict;
38.  double vsm,vst,ilm,ilt,vc;
39.  float A0,A0o,pc,A;
40.  int k=0,j=0,g=0,h=0,M;
41.  //----- Parameter of Fuzzy Logic current control (error) -----//
42.  float UM,UT,s,e,em=0,et=0,num,den;
43.  int e1=-2,e2=-1,e3=0,e4=1,e5=2;
44.  int v1=-1700,v2=-850,v3=0,v4=850,v5=1700;
45.  double mfe1,mfe2,mfe3,mfe4,mfe5;
46.  double mf1,mf2,mf3,mf4,mf5;
47.  double V1,V2,V3,V4,V5;
48.  //----- Parameter of PI DC bus voltage control----- //
49.  float kpv=21760,kiv=1741325.88,evkp,evki,sev,ev=0;
50.  int VDC=1700;
51.  /*-- defines RTDX channels -*/
52.  RTDX_CreateInputChannel (ichan1); /* Channel from which to receive filter
     input */
53.  RTDX_CreateOutputChannel(ochan1); /* Channel to output coefficient
     updates*/
54.  /*---------------------------------- main ------------------------------*/
55.  void main()
56.  {
57.  TARGET_INITIALIZE(); /* Target-specific initialization */
58.  /* Enable channels */
59.  RTDX_enableInput (&ichan1);
60.  RTDX_enableOutput(&ochan1);
61.  while (1)
62.  {
63.  /* Read inputs from host */
64.  RTDX_read( &ichan1, din1, 9* sizeof(long) );
65.  /* Call function RTDX Test */
66.  rtdxsumdiff(din1,dout1);
```

```
/* Write outputs to host */
while ( RTDX_writing != NULL )
{ /* wait for previous write to complete */
#if RTDX_POLLING_IMPLEMENTATION
RTDX_Poll();
#endif
}
RTDX_write( &ochan1, dout1,2* sizeof(long) );
}
}
void fuzzy (float e)
{
//----- Fuzzification -----//
if (e<=e2)
{if (e<=e1)
{mfe1=1;}
if (e>e1 && e<=e2)
{mfe1=(e2-e)/(e2-e1);}}
else
{mfe1=0;}
if (e>=e1 && e<=e3)
{if (e==e2)
{mfe2=1;}
if (e<e2 && e>=e1)
{mfe2=(e-e1)/(e2-e1);}
if (e>e2 && e<=e3)
{mfe2=(e3-e)/(e3-e2);}}
else
{mfe2=0;}
if(e>=e2 && e<=e4)
{if (e==e3)
{mfe3=1;}
if (e<e3 && e>=e2)
{mfe3=(e-e2)/(e3-e2);}
if (e>e3 && e<=e4)
{mfe3=(e4-e)/(e4-e3);}}
```

```
else
{mfe3=0;}
if (e>=e3 && e<=e5)
{if (e==e4)
{mfe4=1;}
if (e<e4 && e>=e3)
{mfe4=(e-e3)/(e4-e3);}
if (e>e4 && e<=e5)
{mfe4=(e5-e)/(e5-e4);}}
else
{mfe4=0;}
if (e>=e4)
{if (e>=e5)
{mfe5=1;}
if (e<e5 && e>=e4)
{mfe5=(e-e4)/(e5-e4);}}
else
{mfe5=0;}
//----- rule 1 -----//
if (mfe1>0)
{mf1=mfe1;
V1=v1*mfe1;}
else
{mf1=0;
V1=0;}
//----- rule 2 -----//
if(mfe2>0)
{mf2=mfe2;
V2=v2*mfe2;}
else
{mf2=0;
V2=0;}
//----- rule 3 -----//
if (mfe3>0)
{mf3=mfe3;
V3=v3*mfe3;}
```

```
else
{mf3=0;
V3=0;}
//----- rule 4 -----//
if(mfe4>0)
{mf4=mfe4;
V4=v4*mfe4;}
else
{mf4=0;
V4=0;}
//----- rule 5 -----//
if(mfe5>0)
{mf5=mfe5;
V5=v5*mfe5;}
else
{mf5=0;
V5=0;}
//----- Defuzzification -----//
num=(V1+V2+V3+V4+V5);
den=(mf1+mf2+mf3+mf4+mf5);
if (den==0)
{den=1e-12;}
s=num/den;
}
/*-----Host and Taget with RTDX comunication ----------*/
void rtdxsumdiff(float*in1,float*out1)
{
vma=in1[0];
vmb=in1[1];
vta=in1[2];
vtb=in1[3];
ilm=in1[4];
ilt=in1[5];
icm=in1[6];
ict=in1[7];
vc=in1[8];
```

```
//----- PSVD phase m -----//
x_m=Ts*point_m;
y_m=w*x_m;
point_m=point_m+1;
if(point_m>=N)
{point_m=0;}
zeta_m=y_m+(1.5708);
vFun_m=sin(zeta_m);
ima=(sqrt(3/2))*(sin(zeta_m));
imb=(sqrt(3/2))*(-cos(zeta_m));
Am=1/((ima*ima)+(imb*imb));
pm=(vma*ima)+(vmb*imb);
qm=(vmb*ima)-(vma*imb);
x[0]=pm;
y[0]=(b[0]*x[0]) + (b[1]*x[1]) + (b[2]*x[2]) - (a[1]*y[1]) - (a[2]*y[2]);
x[2]=x[1];
x[1]=x[0];
y[2]=y[1];
y[1]=y[0];
pmdc=y[0];
x1[0]=qm;
y1[0]=(b[0]*x1[0]) + (b[1]*x1[1]) + (b[2]*x1[2]) - (a[1]*y1[1]) - (a[2]*y1[2]);
x1[2]=x1[1];
x1[1]=x1[0];
y1[2]=y1[1];
y1[1]=y1[0];
qmdc=y1[0];
vmma=Am*((pmdc*ima)-(qmdc*imb));
vmmb=Am*((pmdc*imb)-(qmdc*ima));
//----- PSVD phase t -----//
x_t=Ts*point_t;
y_t=w*x_t;
point_t=point_t+1;
if(point_t>=N)
{point_t=0;}
zeta_t=y_t+(1.5708);
```

```
vFun_t=sin(zeta_t);
ita=(sqrt(3/2))*(sin(zeta_t));
itb=(sqrt(3/2))*(-cos(zeta_t));
pt=(vta*ita)+(vtb*itb);
qt=(vtb*ita)-(vta*itb);
x2[0]=pt;
y2[0]=(b[0]*x2[0]) + (b[1]*x2[1]) + (b[2]*x2[2]) - (a[1]*y2[1]) - (a[2]*y2[2]);
x2[2]=x2[1];
x2[1]=x2[0];
y2[2]=y2[1];
y2[1]=y2[0];
ptdc=y2[0];
x3[0]=qt;
y3[0]=(b[0]*x3[0]) + (b[1]*x3[1]) + (b[2]*x3[2]) - (a[1]*y3[1]) - (a[2]*y3[2]);
x3[2]=x3[1];
x3[1]=x3[0];
y3[2]=y3[1];
y3[1]=y3[0];
qtdc=y3[0];
At=1/((ita*ita)+(itb*itb));
vtta=At*((ptdc*ita)-(qtdc*itb));
vttb=At*((ptdc*itb)-(qtdc*ita));
//----- PI DC bus voltage control -----//
ev=VDC-vc;
evkp=ev*kpv;
evki=evki+(ev*kiv*Ts);
sev=evki+evkp;
//----- PQF Harmonic Detection with PSVD -----//
if(g<=ts)
{M=0;
g=g+1;}
if(g>ts)
{M=1;}
if (h<=N/4)
{
p=0;
```

```
q=0;
h=h+1;
}
if (h>N/4)
{
p=(vmma*ilm)+(vtta*ilt);
q=(-vtta*ilm)+(vmma*ilt);
}
if(k>=0 && k<N)
{
A0n[k]=(2/N)*p;
A0=A0+A0n[k];
pdc=A0/2;
k=k+1;
}
if(k>=N)
{
A0o=A0-A0n[j];
A0n[j]=(2/N)*p;
A0=A0o+A0n[j];
pdc=A0/2;
j=j+1;
}
if(j==N)
{j=0;}
pdc=A0/2;
pac=p-pdc;
pc=pac-sev;
A=((vmma*vmma)+(vtta*vtta));
ireft=(((pc*vtta)+(q*vmma))/A)*M;
irefm=(((pc*vmma)-(q*vtta))/A)*M;
//----- Fuzzy Logic Current Control (error) -----//
em=irefm-icm;
et=ireft-ict;
fuzzy(em);
UM=s;
```

```
283.    fuzzy(et);
284.    UT=s;
285.    /* Sending Output*/
286.    out1[0]=UM;
287.    out1[1]=UT;
288.    return;
289.    }
```

การอธิบายโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error

บรรทัดที่ 1 ถึง 4 คือ การประกาศไลบรารีที่จำเป็นสำหรับการเรียกใช้งานบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ช่องสื่อสารแบบ RTDX และฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี

บรรทัดที่ 5 คือ การประกาศสร้างฟังก์ชัน rtdxsumdiff

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน fuzzy (error)

บรรทัดที่ 7 ถึง 12 คือ การประกาศตัวแปรสำหรับเก็บข้อมูล ค่าเวลาชักตัวอย่าง ค่าความถี่ ค่าคาบ และค่าเวลาในการเริ่มการสับฉีดกระแสชดเชย

บรรทัดที่ 13 ถึง 31 คือ การประกาศตัวแปรที่จำเป็นสำหรับ วิธี PSVD

บรรทัดที่ 32 ถึง 36 คือ การประกาศตัวแปรที่จำเป็นสำหรับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 37 ถึง 43 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error

บรรทัดที่ 44 ถึง 46 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 47 ถึง 49 คือ การกำหนดสร้างช่องทางในการติดต่อสื่อสารระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit และโปรแกรม Simulink/matlab โดยกำหนดให้ช่องอินพุตชื่อ ichan1 และช่องเอาต์พุตชื่อ ochan1

บรรทัดที่ 53 คือ การกำหนดค่าเริ่มต้นใช้งานของบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ตามฟังก์ชัน TARGET_INITIALIZE();

บรรทัดที่ 54 ถึง 56 คือ การเปิดใช้งานช่องอินพุต RTDX (ichan1) และช่องเอาต์พุต RTDX (ochan1) สำหรับการรับส่งข้อมูลผ่านช่องทาง RTDX

บรรทัดที่ 59 ถึง 60 คือ การสั่งใช้งานฟังก์ชัน RTDX Read เพื่อรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 61 ถึง 62 คือ การสั่งใช้งานฟังก์ชัน rtdxsumdiff

บรรทัดที่ 63 ถึง 72 คือ การสั่งใช้งานฟังก์ชัน RTDX Write เพื่อส่งข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 73 ถึง 158 คือ รายละเอียดของฟังก์ชัน fuzzy (error)

บรรทัดที่ 159 ถึง 280 คือ รายละเอียดของฟังก์ชัน rtdxsumdiff โดยสามารถแสดงได้ดังนี้

บรรทัดที่ 162 ถึง 170 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ สำหรับรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 171 ถึง 199 คือ การคำนวณวิธี PSVD ของเฟส M

บรรทัดที่ 200 ถึง 228 คือ การคำนวณวิธี PSVD ของเฟส T

บรรทัดที่ 229 ถึง 233 คือ การคำนวณของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 234 ถึง 273 คือ การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 275 ถึง 280 คือ การคำนวณของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error

บรรทัดที่ 281 ถึง 285 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ ของบอร์ด DSP รุ่น TMS320C2000™ สำหรับส่งข้อมูลไปยังโปรแกรม Simulink/matlab

ภาคผนวก ข

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate

```
//===========(RTDXTest.c)=============//
//EDIT Copyright 2000-2008 The MathWorks, Inc //
#include "target.h"
#include <stdio.h>
#include <rtdx.h>
#include "math.h"
void rtdxsumdiff(float*in1, float*out1); /*function RTDX test*/
void fuzzy (float e, float er);
float din1[9];
float dout1[2];
float A0n[1666];
//----- Global variable ----//
float Ts=0.00001,f=60;
int ts=6000,N=1666;
//----- Parameter of PSVD -----//
double a[3]={1,-1.99733427181253,0.997337820139629};
double b[3]={8.87081773648379e-07,1.77416354729676e-06,8.87081773648379    e-07};
double x[3];
double y[3];
double x1[3];
double y1[3];
double x2[3];
double y2[3];
double x3[3];
double y3[3];
float w=376.9911;
float zeta_m,zeta_t;
float vFun_m,vFun_t;
float y_m,y_t;
float x_m,x_t;
int point_m=416, point_t=833;
```

```
30.  float vma,vmb,pm,qm,pmdc,qmdc,vma,vmb,ima,imb,Am,vmma,vmmb;
31.  float vta,vtb,pt,qt,ptdc,qtdc,vta,vtb,ita,itb,At,vtta,vttb;
32.  //----- Parameter of PQF Harmonic Detection with PSVD -----//
33.  double p,q,pac,pdc,ireft,irefm,icm,ict;
34.  double vsm,vst,ilm,ilt,vc;
35.  float A0,A0o,pc,A;
36.  int k=0,j=0,g=0,h=0,M;
37.  //----- Parameter of Fuzzy Logic current control (error) -----//
38.  double UM,UT,s,e,em=0,et=0,num,den,er,eom,eot,erm,ert;
39.  int e1=-2,e2=-1,e3=0,e4=1,e5=2;
40.  int er1=-1,er2=0,er3=1;
41.  int v1=-1700,v2=-850,v3=0,v4=850,v5=1700;
42.  double mfe1,mfe2,mfe3,mfe4,mfe5;
43.  double mfer1,mfer2,mfer3;
44.  double mf1,mf2,mf3,mf4,mf5,mf6,mf7;
45.  double V1,V2,V3,V4,V5,V6,V7;
46.  //----- Parameter of PI DC bus voltage control----- //
47.  float kpv=21760,kiv=1741325.88,evkp,evki,sev,ev=0;
48.  int VDC=1700;
49.  /*-- defines RTDX channels -*/
50.  RTDX_CreateInputChannel (ichan1); /* Channel from which to receive filter
     input */
51.  RTDX_CreateOutputChannel(ochan1); /* Channel to output coefficient
     updates*/
52.  /*---------------------------------- main ----------------------------------*/
53.  void main()
54.  {
55.  TARGET_INITIALIZE(); /* Target-specific initialization */
56.  /* Enable channels */
57.  RTDX_enableInput (&ichan1);
58.  RTDX_enableOutput(&ochan1);
59.  while (1)
60.  {
61.  /* Read inputs from host */
62.  RTDX_read( &ichan1, din1, 9* sizeof(long) );
63.  /* Call function RTDX Test */
```

```
64.    rtdxsumdiff(din1,dout1);
65.    /* Write outputs to host */
66.    while ( RTDX_writing != NULL )
67.    { /* wait for previous write to complete */
68.    #if RTDX_POLLING_IMPLEMENTATION
69.    RTDX_Poll();
70.    #endif
71.    }
72.    RTDX_write( &ochan1, dout1,2* sizeof(long) );
73.    }
74.    }
75.    void fuzzy (float e, float er)
76.    {
77.    //----- Fuzzification -----//
78.    if (e<=e2)
79.    {if (e<=e1)
80.    {mfe1=1;}
81.    if (e>e1 && e<=e2)
82.    {mfe1=(e2-e)/(e2-e1);}}
83.    else
84.    {mfe1=0;}
85.    if (e>=e1 && e<=e3)
86.    {if (e==e2)
87.    {mfe2=1;}
88.    if (e<e2 && e>=e1)
89.    {mfe2=(e-e1)/(e2-e1);}
90.    if (e>e2 && e<=e3)
91.    {mfe2=(e3-e)/(e3-e2);}}
92.    else
93.    {mfe2=0;}
94.    if(e>=e2 && e<=e4)
95.    {if (e==e3)
96.    {mfe3=1;}
97.    if (e<e3 && e>=e2)
98.    {mfe3=(e-e2)/(e3-e2);}
99.    if (e>e3 && e<=e4)
```

```
{mfe3=(e4-e)/(e4-e3);}}
else
{mfe3=0;}
if (e>=e3 && e<=e5)
{if (e==e4)
{mfe4=1;}
if (e<e4 && e>=e3)
{mfe4=(e-e3)/(e4-e3);}
if (e>e4 && e<=e5)
{mfe4=(e5-e)/(e5-e4);}}
else
{mfe4=0;}
if (e>=e4)
{if (e>=e5)
{mfe5=1;}
if (e<e5 && e>=e4)
{mfe5=(e-e4)/(e5-e4);}}
else
{mfe5=0;}
if (er<=er2)
{
if (er<=er1)
{mfer1=1;}
else if (er>er1 && er<=er2)
{mfer1=((-er)/(er2-er1));}
}
else
{mfer1=0;}
if (er>=er1 && er<=er3)
{if (er==er2)
{mfer2=1;}
else if (er<er2 && er>=er1)
{mfer2=(er-er1)/(er2-er1);}
else if (er>er2 && er<=er3)
{mfer2=(er3-er)/(er3-er2);}
}
```

```
else
{mfer2=0;}
if (er>=er2)
{if (er>=er3)
{mfer3=1;}
else if (er<er3 && er>=er2)
{mfer3=(er)/(er3-er2);}
}
else
{mfer3=0;}
//----- rule 1 -----//
if (mfe1>0)
{mf1=mfe1;
V1=v1*mfe1;}
else
{mf1=0;
V1=0;}
//----- rule 2 -----//
if(mfe2>0)
{mf2=mfe2;
V2=v2*mfe2;}
else
{mf2=0;
V2=0;}
//----- rule 3 -5 -----//
if (mfe3>0)
{
if (mfer1>0)
{if(mfer1>mfe3)
{mf3=mfe3;}
if(mfer1<mfe3)
{mf3=mfer1;}
else
{mf3=mfe3;}
V3=v4*mf3;}
else
```

```
{mf3=0;
V3=0;}
if (mfer2>0)
{if(mfer2>mfe3)
{mf6=mfe3;}
if(mfer2<mfe3)
{mf6=mfer2;}
else
{mf6=mfe3;};
V6=v3*mf6;}
else
{mf6=0;
V6=0;}
if (mfer3>0)
{if(mfer3>mfe3)
{mf7=mfe3;}
if(mfer3<mfe3)
{mf7=mfer3;}
else
{mf7=mfe3;}
V7=v2*mf7;}
else
{mf7=0;
V7=0;}
}
//----- rule 6 -----//
if(mfe4>0)
{mf4=mfe4;
V4=v4*mfe4;}
else
{mf4=0;
V4=0;}
//----- rule 7 -----//
if(mfe5>0)
{mf5=mfe5;
V5=v5*mfe5;}
```

```
else
{mf5=0;
V5=0;}
num=(V1+V2+V3+V4+V5+V6+V7);
den=(mf1+mf2+mf3+mf4+mf5+mf6+mf7);
if (den==0)
{den=1e-12;}
s=num/den;}
/*-----Host and Taget with RTDX comunication ----------------*/
void rtdxsumdiff(float*in1,float*out1)
{
vma=in1[0];
vmb=in1[1];
vta=in1[2];
vtb=in1[3];
ilm=in1[4];
ilt=in1[5];
icm=in1[6];
ict=in1[7];
vc=in1[8];
//----- PSVD phase m -----//
x_m=Ts*point_m;
y_m=w*x_m;
point_m=point_m+1;
if(point_m>=N)
{point_m=0;}
zeta_m=y_m+(1.5708);
vFun_m=sin(zeta_m);
ima=(sqrt(3/2))*(sin(zeta_m));
imb=(sqrt(3/2))*(-cos(zeta_m));
Am=1/((ima*ima)+(imb*imb));
pm=(vma*ima)+(vmb*imb);
qm=(vmb*ima)-(vma*imb);
x[0]=pm;
y[0]=(b[0]*x[0]) + (b[1]*x[1]) + (b[2]*x[2]) - (a[1]*y[1]) - (a[2]*y[2]);
x[2]=x[1];
```

```
x[1]=x[0];
y[2]=y[1];
y[1]=y[0];
pmdc=y[0];
x1[0]=qm;
y1[0]=(b[0]*x1[0]) + (b[1]*x1[1]) + (b[2]*x1[2]) - (a[1]*y1[1]) - (a[2]*y1[2]);
x1[2]=x1[1];
x1[1]=x1[0];
y1[2]=y1[1];
y1[1]=y1[0];
qmdc=y1[0];
vmma=Am*((pmdc*ima)-(qmdc*imb));
vmmb=Am*((pmdc*imb)-(qmdc*ima));
//----- PSVD phase t -----//
x_t=Ts*point_t;
y_t=w*x_t;
point_t=point_t+1;
if(point_t>=N)
{point_t=0;}
zeta_t=y_t+(1.5708);
vFun_t=sin(zeta_t);
ita=(sqrt(3/2))*(sin(zeta_t));
itb=(sqrt(3/2))*(-cos(zeta_t));
pt=(vta*ita)+(vtb*itb);
qt=(vtb*ita)-(vta*itb);
x2[0]=pt;
y2[0]=(b[0]*x2[0]) + (b[1]*x2[1]) + (b[2]*x2[2]) - (a[1]*y2[1]) - (a[2]*y2[2]);
x2[2]=x2[1];
x2[1]=x2[0];
y2[2]=y2[1];
y2[1]=y2[0];
ptdc=y2[0];
x3[0]=qt;
y3[0]=(b[0]*x3[0]) + (b[1]*x3[1]) + (b[2]*x3[2]) - (a[1]*y3[1]) - (a[2]*y3[2]);
x3[2]=x3[1];
x3[1]=x3[0];
```

```
y3[2]=y3[1];
y3[1]=y3[0];
qtdc=y3[0];
At=1/((ita*ita)+(itb*itb));
vtta=At*((ptdc*ita)-(qtdc*itb));
vttb=At*((ptdc*itb)-(qtdc*ita));
//----- PI DC bus voltage control -----//
ev=VDC-vc;
evkp=ev*kpv;
evki=evki+(ev*kiv*Ts);
sev=evki+evkp;
//----- PQF Harmonic Detection with PSVD -----//
if(g<=ts)
{M=0;
g=g+1;}
if(g>ts)
{M=1;}
if (h<=N/4)
{
p=0;
q=0;
h=h+1;
}
if (h>N/4)
{
p=(vmma*ilm)+(vtta*ilt);
q=(-vtta*ilm)+(vmma*ilt);
}
if(k>=0 && k<N)
{
A0n[k]=(2/N)*p;
A0=A0+A0n[k];
pdc=A0/2;
k=k+1;
}
if(k>=N)
```

```
{
A0o=A0-A0n[j];
A0n[j]=(2/N)*p;
A0=A0o+A0n[j];
pdc=A0/2;
j=j+1;
}
if(j==N)
{j=0;}
pdc=A0/2;
pac=p-pdc;
pc=pac-sev;
A=((vmma*vmma)+(vtta*vtta));
ireft=(((pc*vtta)+(q*vmma))/A)*M;
irefm=(((pc*vmma)-(q*vtta))/A)*M;
//----- Fuzzy Logic Current Control (error and error rate) -----//
em=irefm-icm;
erm=(em-eom)/Ts;
eom=em;
fuzzy(em,erm);
UM=s;
et=ireft-ict;
ert=(et-eot)/Ts;
eot=et;
fuzzy(et,ert);
UT=s;
/* Sending Output*/
out1[0]=UM;
out1[1]=UT;
return;
}
```

การอธิบายโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate

บรรทัดที่ 1 ถึง 4 คือ การประกาศไลบรารีที่จำเป็นสำหรับการเรียกใช้งานบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ช่องสื่อสารแบบ RTDX และฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี

บรรทัดที่ 5 คือ การประกาศสร้างฟังก์ชัน rtdxsumdiff

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน fuzzy (error และ error rate)

บรรทัดที่ 7 ถึง 12 คือ การประกาศตัวแปรสำหรับเก็บข้อมูล ค่าเวลาชักตัวอย่าง ค่าความถี่ ค่าคาบ และค่าเวลาในการเริ่มการสับฉีดกระแสชดเชย

บรรทัดที่ 13 ถึง 31 คือ การประกาศตัวแปรที่จำเป็นสำหรับ วิธี PSVD

บรรทัดที่ 32 ถึง 36 คือ การประกาศตัวแปรที่จำเป็นสำหรับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 37 ถึง 45 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate

บรรทัดที่ 46 ถึง 48 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 49 ถึง 51 คือ การกำหนดสร้างช่องทางในการติดต่อสื่อสารระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit และโปรแกรม Simulink/matlab โดยกำหนดให้ช่องอินพุตชื่อ ichan1 และช่องเอาต์พุตชื่อ ochan1

บรรทัดที่ 55 คือ การกำหนดค่าเริ่มต้นใช้งานของบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ตามฟังก์ชัน TARGET_INITIALIZE();

บรรทัดที่ 56 ถึง 58 คือ การเปิดใช้งานช่องอินพุต RTDX (ichan1) และช่องเอาต์พุต RTDX (ochan1) สำหรับการรับส่งข้อมูลผ่านช่องทาง RTDX

บรรทัดที่ 61 ถึง 62 คือ การสั่งใช้งานฟังก์ชัน RTDX Read เพื่อรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 63 ถึง 64 คือ การสั่งใช้งานฟังก์ชัน rtdxsumdiff

บรรทัดที่ 65 ถึง 74 คือ การสั่งใช้งานฟังก์ชัน RTDX Write เพื่อส่งข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 75 ถึง 215 คือ รายละเอียดของฟังก์ชัน fuzzy (error และ error rate)

บรรทัดที่ 216 ถึง 341 คือ รายละเอียดของฟังก์ชัน rtdxsumdiff โดยสามารถแสดงได้ดังนี้

บรรทัดที่ 219 ถึง 227 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ สำหรับรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 228 ถึง 256 คือ การคำนวณวิธี PSVD ของเฟส M

บรรทัดที่ 257 ถึง 285 คือ การคำนวณวิธี PSVD ของเฟส T

บรรทัดที่ 286 ถึง 290 คือ การคำนวณของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 291 ถึง 330 คือ การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 231 ถึง 341 คือ การคำนวณของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ error rate

บรรทัดที่ 342 ถึง 345 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ สำหรับส่งข้อมูลไปยังโปรแกรม Simulink/matlab

ภาคผนวก ค

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

```
//===========(RTDXTest.c)=============//
//EDIT Copyright 2000-2008 The MathWorks, Inc //
#include "target.h"
#include <stdio.h>
#include <rtdx.h>
#include "math.h"
void rtdxsumdiff(float*in1, float*out1); /*function RTDX test*/
void fuzzy(float e,float se);
float din1[9];
float dout1[2];
float A0n[1666];
//----- Global variable ----//
float Ts=0.00001,f=60;
int ts=6000,N=1666;
//----- Parameter of PSVD -----//
double a[3]={1,-1.99733427181253,0.997337820139629};
double b[3]={8.87081773648379e-07,1.77416354729676e-06,8.87081773648379    e-07};
double x[3];
double y[3];
double x1[3];
double y1[3];
double x2[3];
double y2[3];
double x3[3];
double y3[3];
float w=376.9911;
float zeta_m,zeta_t;
float vFun_m,vFun_t;
float y_m,y_t;
float x_m,x_t;
int point_m=416, point_t=833;
```

```
30.  float vma,vmb,pm,qm,pmdc,qmdc,vma,vmb,ima,imb,Am,vmma,vmmb;
31.  float vta,vtb,pt,qt,ptdc,qtdc,vta,vtb,ita,itb,At,vtta,vttb;
32.  //----- Parameter of PQF Harmonic Detection with PSVD -----//
33.  double p,q,pac,pdc,ireft,irefm,icm,ict;
34.  double vsm,vst,ilm,ilt,vc;
35.  float A0,A0o,pc,A;
36.  int k=0,j=0,g=0,h=0,M;
37.  //----- Parameter of Fuzzy Logic current control (error) -----//
38.  float UM,UT,s,e,em=0,et=0,num,den,se,eom,eot;
39.  int e1=-2,e2=-1,e3=0,e4=1,e5=2;
40.  int se1=-1,se2=0,se3=1;
41.  int v1=-1700,v2=-850,v3=0,v4=850,v5=1700;
42.  double mfe1,mfe2,mfe3,mfe4,mfe5;
43.  double mfse1,mfse2,mfse3;
44.  double mf1,mf2,mf3,mf4,mf5,mf6,mf7;
45.  double V1,V2,V3,V4,V5,V6,V7;
46.  //----- Parameter of PI DC bus voltage control----- //
47.  float kpv=21760,kiv=1741325.88,evkp,evki,sev,ev=0;
48.  int VDC=1700;
49.  //----- Parameter of Zero Crossing Detection----- //
50.  float sem,set,vsm_old,vst_old,zm,zt;
51.  /*-- defines RTDX channels -*/
52.  RTDX_CreateInputChannel (ichan1); /* Channel from which to receive filter
     input */
53.  RTDX_CreateOutputChannel(ochan1); /* Channel to output coefficient
     updates*/
54.  /*---------------------------------- main ----------------------------------*/
55.  void main()
56.  {
57.  TARGET_INITIALIZE(); /* Target-specific initialization */
58.  /* Enable channels */
59.  RTDX_enableInput (&ichan1);
60.  RTDX_enableOutput(&ochan1);
61.  while (1)
62.  {
63.  /* Read inputs from host */
```

```
RTDX_read( &ichan1, din1, 9* sizeof(long) );
/* Call function RTDX Test */
rtdxsumdiff(din1,dout1);
/* Write outputs to host */
while ( RTDX_writing != NULL )
{ /* wait for previous write to complete */
#if RTDX_POLLING_IMPLEMENTATION
RTDX_Poll();
#endif
}
RTDX_write( &ochan1, dout1,2* sizeof(long) );
}
}
void fuzzy (float e,float se)
{
//----- Fuzzification -----//
if (e<=e2)
{if (e<=e1)
{mfe1=1;}
if (e>e1 && e<=e2)
{mfe1=(e2-e)/(e2-e1);}}
else
{mfe1=0;}
if (e>=e1 && e<=e3)
{if (e==e2)
{mfe2=1;}
if (e<e2 && e>=e1)
{mfe2=(e-e1)/(e2-e1);}
if (e>e2 && e<=e3)
{mfe2=(e3-e)/(e3-e2);}}
else
{mfe2=0;}
if(e>=e2 && e<=e4)
{if (e==e3)
{mfe3=1;}
if (e<e3 && e>=e2)
```

```
{mfe3=(e-e2)/(e3-e2);}
if (e>e3 && e<=e4)
{mfe3=(e4-e)/(e4-e3);}}
else
{mfe3=0;}
if (e>=e3 && e<=e5)
{if (e==e4)
{mfe4=1;}
if (e<e4 && e>=e3)
{mfe4=(e-e3)/(e4-e3);}
if (e>e4 && e<=e5)
{mfe4=(e5-e)/(e5-e4);}}
else
{mfe4=0;}
if (e>=e4)
{if (e>=e5)
{mfe5=1;}
if (e<e5 && e>=e4)
{mfe5=(e-e4)/(e5-e4);}}
else
{mfe5=0;}
if (se<=se2)
{
if (se<=se1)
{mfse1=1;}
else if (se>se1 && se<=se2)
{ mfse1=((se2-se)/(se2-se1));}
}
else
{mfse1=0;}
if (se>=se1 && se<=se3)
{if (se==se2)
{mfse2=1;}
else if (se<se2 && se>=se1)
{mfse2=(se-se1)/(se2-se1);}
else if (se>se2 && se<=se3)
```

```
{mfse2=(se3-se)/(se3-se2);}
}
else
{mfse2=0;}
if (se>=se2)
{
if (se>=se3)
{mfse3=1;}
else if (se<se3 && se>=se2)
{mfse3=(se-se2)/(se3-se2);}
}
else
{mfse3=0;}
//----- rule 1 -----//
if (mfe1>0)
{mf1=mfe1;
V1=v1*mfe1;}
else
{mf1=0;
V1=0;}
//----- rule 2 -----//
if(mfe2>0)
{mf2=mfe2;
V2=v2*mfe2;}
else
{mf2=0;
V2=0;}
//----- rule 3 - 5 -----//
if (mfe3>0)
{
if (mfse1>0)
{if(mfse1>mfe3)
{mf3=mfe3;
V3=v2*mf3;}
if(mfse1<mfe3)
{mf3=mfse1;
```

```
V3=v2*mf3;}
else
{mf3=mfe3;
V3=v2*mf3;}
}
else
{mf3=0;
V3=0;}
if (mfse2>0)
{if(mfse2>mfe3)
{mf6=mfe3;
V6=v3*mf6;}
if(mfse2<mfe3)
{mf6=mfse2;
V6=v3*mf6;}
else
{mf6=mfe3;
V6=v3*mf6;}
}
else
{mf6=0;
V6=0;}
if (mfse3>0)
{if(mfse3>mfe3)
{mf7=mfe3;
V7=v4*mf7;}
if(mfse3<mfe3)
{mf7=mfse3;
V7=v4*mf7;}
else
{mf7=mfe3;
V7=v4*mf7;}
}
else
{mf7=0;
V7=0;}
```

```
}
//----- rule 6 -----//
if(mfe4>0)
{mf4=mfe4;
V4=v4*mfe4;}
else
{mf4=0;
V4=0;}
//----- rule 7 -----//
if(mfe5>0)
{mf5=mfe5;
V5=v5*mfe5;}
else
{mf5=0;
V5=0;}
num=(V1+V2+V3+V4+V5+V6+V7);
den=(mf1+mf2+mf3+mf4+mf5+mf6+mf7);
if (den==0)
{den=1e-12;}
s=num/den;}
/*-----Host and Taget with RTDX comunication ----------------*/
void rtdxsumdiff(float*in1,float*out1)
{
vma=in1[0];
vmb=in1[1];
vta=in1[2];
vtb=in1[3];
ilm=in1[4];
ilt=in1[5];
icm=in1[6];
ict=in1[7];
vc=in1[8];
//----- PSVD phase m -----//
x_m=Ts*point_m;
y_m=w*x_m;
point_m=point_m+1;
```

```
if(point_m>=N)
{point_m=0;}
zeta_m=y_m+(1.5708);
vFun_m=sin(zeta_m);
ima=(sqrt(3/2))*(sin(zeta_m));
imb=(sqrt(3/2))*(-cos(zeta_m));
Am=1/((ima*ima)+(imb*imb));
pm=(vma*ima)+(vmb*imb);
qm=(vmb*ima)-(vma*imb);
x[0]=pm;
y[0]=(b[0]*x[0]) + (b[1]*x[1]) + (b[2]*x[2]) - (a[1]*y[1]) - (a[2]*y[2]);
x[2]=x[1];
x[1]=x[0];
y[2]=y[1];
y[1]=y[0];
pmdc=y[0];
x1[0]=qm;
y1[0]=(b[0]*x1[0]) + (b[1]*x1[1]) + (b[2]*x1[2]) - (a[1]*y1[1]) - (a[2]*y1[2]);
x1[2]=x1[1];
x1[1]=x1[0];
y1[2]=y1[1];
y1[1]=y1[0];
qmdc=y1[0];
vmma=Am*((pmdc*ima)-(qmdc*imb));
vmmb=Am*((pmdc*imb)-(qmdc*ima));
//----- PSVD phase t -----//
x_t=Ts*point_t;
y_t=w*x_t;
point_t=point_t+1;
if(point_t>=N)
{point_t=0;}
zeta_t=y_t+(1.5708);
vFun_t=sin(zeta_t);
ita=(sqrt(3/2))*(sin(zeta_t));
itb=(sqrt(3/2))*(-cos(zeta_t));
pt=(vta*ita)+(vtb*itb);
```

```
qt=(vtb*ita)-(vta*itb);
x2[0]=pt;
y2[0]=(b[0]*x2[0]) + (b[1]*x2[1]) + (b[2]*x2[2]) - (a[1]*y2[1]) - (a[2]*y2[2]);
x2[2]=x2[1];
x2[1]=x2[0];
y2[2]=y2[1];
y2[1]=y2[0];
ptdc=y2[0];
x3[0]=qt;
y3[0]=(b[0]*x3[0]) + (b[1]*x3[1]) + (b[2]*x3[2]) - (a[1]*y3[1]) - (a[2]*y3[2]);
x3[2]=x3[1];
x3[1]=x3[0];
y3[2]=y3[1];
y3[1]=y3[0];
qtdc=y3[0];
At=1/((ita*ita)+(itb*itb));
vtta=At*((ptdc*ita)-(qtdc*itb));
vttb=At*((ptdc*itb)-(qtdc*ita));
//----- PI DC bus voltage control -----//
ev=VDC-vc;
evkp=ev*kpv;
evki=evki+(ev*kiv*Ts);
sev=evki+evkp;
//----- PQF Harmonic Detection with PSVD -----//
if(g<=ts)
{M=0;
g=g+1;}
if(g>ts)
{M=1;}
if (h<=N/4)
{
p=0;
q=0;
h=h+1;
}
if (h>N/4)
```

```
{
p=(vmma*ilm)+(vtta*ilt);
q=(-vtta*ilm)+(vmma*ilt);
}
if(k>=0 && k<N)
{
A0n[k]=(2/N)*p;
A0=A0+A0n[k];
pdc=A0/2;
k=k+1;
}
if(k>=N)
{
A0o=A0-A0n[j];
A0n[j]=(2/N)*p;
A0=A0o+A0n[j];
pdc=A0/2;
j=j+1;
}
if(j==N)
{j=0;}
pdc=A0/2;
pac=p-pdc;
pc=pac-sev;
A=((vmma*vmma)+(vtta*vtta));
ireft=(((pc*vtta)+(q*vmma))/A)*M;
irefm=(((pc*vmma)-(q*vtta))/A)*M;
//----- Fuzzy Logic Current Control (error and sum error) -----//
if (vsm*vsm_old < 0)
{zm=1;}
else
{zm=0;}
if (vst*vst_old < 0)
{zt=1;}
else
{zt=0;}
```

```
352.    if(zm==1)
353.    {sem=0;}
354.    else
355.    {sem=sem+em;}
356.    if(zt==1)
357.    {set=0;}
358.    else
359.    {set=set+et;}
360.    vsm_old=vsm;
361.    vst_old=vst;
362.    em=irefm-icm;
363.    et=ireft-ict;
364.    fuzzy(em,sem);
365.    UM=s;
366.    fuzzy(et,set);
367.    UT=s;
368.    /* Sending Output*/
369.    out1[0]=UM;
370.    out1[1]=UT ;
371.    return;
372.    }
```

การอธิบายโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 1 ถึง 4 คือ การประกาศไลบรารีที่จำเป็นสำหรับการเรียกใช้งานบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ช่องสื่อสารแบบ RTDX และฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี

บรรทัดที่ 5 คือ การประกาศสร้างฟังก์ชัน rtdxsumdiff

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน fuzzy (error และ sum error)

บรรทัดที่ 7 ถึง 12 คือ การประกาศตัวแปรสำหรับเก็บข้อมูล ค่าเวลาชักตัวอย่าง ค่าความถี่ ค่าคาบ และค่าเวลาในการเริ่มการสับฉีดกระแสชดเชย

บรรทัดที่ 13 ถึง 31 คือ การประกาศตัวแปรที่จำเป็นสำหรับ วิธี PSVD

บรรทัดที่ 32 ถึง 36 คือ การประกาศตัวแปรที่จำเป็นสำหรับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 37 ถึง 45 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 46 ถึง 48 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 49 ถึง 50 คือ การประกาศตัวแปรที่จำเป็นสำหรับการตรวจจับข้ามศูนย์ (zero crossing detector)

บรรทัดที่ 51 ถึง 53 คือ การกำหนดสร้างช่องทางในการติดต่อสื่อสารระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit และโปรแกรม Simulink/matlab โดยกำหนดให้ช่องอินพุตชื่อ ichan1 และช่องเอาต์พุตชื่อ ochan1

บรรทัดที่ 57 คือ การกำหนดค่าเริ่มต้นใช้งานของบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ตามฟังก์ชัน TARGET_INITIALIZE();

บรรทัดที่ 58 ถึง 60 คือ การเปิดใช้งานช่องอินพุต RTDX (ichan1) และช่องเอาต์พุต RTDX (ochan1) สำหรับการรับส่งข้อมูลผ่านช่องทาง RTDX

บรรทัดที่ 63 ถึง 64 คือ การสั่งใช้งานฟังก์ชัน RTDX Read เพื่อรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 65 ถึง 66 คือ การสั่งใช้งานฟังก์ชัน rtdxsumdiff

บรรทัดที่ 67 ถึง 76 คือ การสั่งใช้งานฟังก์ชัน RTDX Write เพื่อส่งข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 77 ถึง 227 คือ รายละเอียดของฟังก์ชัน fuzzy (error และ sum error)

บรรทัดที่ 228 ถึง 367 คือ รายละเอียดของฟังก์ชัน rtdxsumdiff โดยสามารถแสดงได้ดังนี้

บรรทัดที่ 231 ถึง 239 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ สำหรับรับข้อมูลจากโปรแกรม Simulink/matlab

บรรทัดที่ 240 ถึง 268 คือ การคำนวณวิธี PSVD ของเฟส M

บรรทัดที่ 269 ถึง 297 คือ การคำนวณวิธี PSVD ของเฟส T

บรรทัดที่ 298 ถึง 302 คือ การคำนวณของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 303 ถึง 342 คือ การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ PSVD

บรรทัดที่ 343 ถึง 367 คือ การคำนวณของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 368 ถึง 372 คือ การกำหนดช่องทางสำหรับรับค่าอินพุตของบอร์ด DSP รุ่น TMS320C2000™ สำหรับส่งข้อมูลไปยังโปรแกรม Simulink/matlab

ภาคผนวก ง

โค้ดโปรแกรมภาษาซีการควบคุมวงจรกรองกำลังแอกทีฟแบบขนานกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

โค้ดโปรแกรมภาษาซีการควบคุมวงจรกรองกำลังแอกทีฟแบบขนานกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

```
//#############################################################
//*** FUZZY CURRENT CONTROLLER (ERROR AND SUM ERROR) ***
//#############################################################
//Device Headerfile and Examples Include File
#include "DSP2833x_Device.h" // Device Headerfile and Examples Include File
#include "DSP2833x_Examples.h"
#include <stdio.h>
#include <stdlib.h>
#include "math.h"
#include "IQmathLib.h"
// ADC start parameters
#if (CPU_FRQ_150MHZ)     // Default - 150 MHz SYSCLKOUT
#define ADC_MODCLK 0x3  // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 = 150/(2*3) = 25.0 MHz
#endif
#define ADC_CKPS   0x0  // ADC module clock = HSPCLK/1 = 25.5MHz/(1) = 25.0 MHz
#define ADC_SHCLK  0x1  // S/H width in ADC module periods  = 2 ADC cycle
void delay_loop(void);
void Gpio_select(void);
void DACport(int16 var,int Chan);
void CalProgram(void);
void PIcontroller_V(int32 ErVdc);
void SWFA_P(float Ptotal);
void Fuzzy(float e,float er);
// Global variable //
int16 var;
int32 M,T,C,D,Bwo=4800;
int32 adc_1,adc_2,adc_3,adc_4,adc_5,adc_6,adc_7;
int32 iLm,iLt,Vpcc_m,Vpcc_t,Vdc,iCm,iCt,iCt_ref,iCm_ref;
int16 N=500;
// Parameter of PQC Detection
int32 P,Q,PAC,A,Ptotal1;
```

```
int16 k=0,j=0;
int32 And=0,A0d=0;
int32 Ad[500];
// Parameter of PI Controller in Voltage Loop
int32 Vref=60,Ki_V=1390, Kp_V=1250;
int32 ErVdc,Pdc,Uk=0,Ui_old=0,Ui_new,ui;
// Parameter of Fuzzy Controller //
int16 e1=-14,e2=-7,e3=0,e4=7,e5=14;
int16 se1=-7,se2=0,se3=7;
int16 v1=-60,v2=-30,v3=0,v4=30,v5=60;
int32 mfe1,mfe2,mfe3,mfe4,mfe5;
int32 mfer1,mfse2,mfse3;
int32 mf1,mf2,mf3,mf4,mf4,mf5,mf6,mf7;
int32 num,den,ulm,ult;
int32 V,V1,V2,V3,V4,V5,V6,V7;
int32 s,e,em,et,Vpcc_mo,Vpcc_to,eto,sem,set;
void main(void)
{
InitSysCtrl();
EALLOW;
SysCtrlRegs.HISPCP.all = ADC_MODCLK;  // HSPCLK =
SYSCLKOUT/ADC_MODCLK
EDIS;
Gpio_select();
DINT;
InitPieCtrl();
IER = 0x0000;
IFR = 0x0000;
InitPieVectTable();
InitAdc();       // For this example, init the ADC
AdcRegs.ADCTRL1.bit.ACQ_PS = ADC_SHCLK;
AdcRegs.ADCTRL1.bit.SEQ_CASC = 1;       // 1  Cascaded mode
AdcRegs.ADCTRL1.bit.CONT_RUN = 1;       // Setup continuous run
AdcRegs.ADCTRL1.bit.SEQ_OVRD = 1;       // Enable Sequencer override
feature
AdcRegs.ADCTRL2.all = 0x2000;
```

```
62.  AdcRegs.ADCTRL3.bit.ADCCLKPS = ADC_CKPS;
63.  AdcRegs.ADCMAXCONV.bit.MAX_CONV1=0xf;
64.  AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0;    //A0
65.  AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1;    //A1
66.  AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2;    //A2
67.  AdcRegs.ADCCHSELSEQ1.bit.CONV03 = 0x3;    //A3
68.  AdcRegs.ADCCHSELSEQ2.bit.CONV04 = 0x4;    //A4
69.  AdcRegs.ADCCHSELSEQ2.bit.CONV05 = 0x5;    //A5
70.  AdcRegs.ADCCHSELSEQ2.bit.CONV06 = 0x6;    //A6
71.  AdcRegs.ADCCHSELSEQ2.bit.CONV07 = 0x7;    //A7
72.  AdcRegs.ADCCHSELSEQ3.bit.CONV08 = 0x8;     //B0
73.  AdcRegs.ADCCHSELSEQ3.bit.CONV09 = 0x9;     //B1
74.  AdcRegs.ADCCHSELSEQ3.bit.CONV10 = 0x0A;    //B2
75.  AdcRegs.ADCCHSELSEQ3.bit.CONV11 = 0x0B;    //B3
76.  AdcRegs.ADCCHSELSEQ4.bit.CONV12 = 0x0C;    //B4
77.  AdcRegs.ADCCHSELSEQ4.bit.CONV13 = 0x0D;    //B5
78.  AdcRegs.ADCCHSELSEQ4.bit.CONV14 = 0x0E;    //B6
79.  AdcRegs.ADCCHSELSEQ4.bit.CONV15 = 0x0F;    //B7
80.  AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1;
81.  PieCtrlRegs.PIEIER1.bit.INTx7 = 1;
82.  EINT;   // Enable Global interrupt INTM
83.  ERTM;   // Enable Global realtime interrupt DBGM
84.  for(;;)
85.  {CalProgram();}
86.  }
87.  void Gpio_select(void)
88.  {
89.  EALLOW;
90.  GpioCtrlRegs.GPAMUX1.all = 0x0000;
91.  GpioCtrlRegs.GPBMUX1.all = 0x0000;     // GPIO functionality GPIO32-GPIO47
92.  GpioCtrlRegs.GPCMUX1.all = 0x0000;     // GPIO functionality GPIO64-GPIO79
93.  GpioCtrlRegs.GPADIR.all = 0xFFFF;
94.  GpioCtrlRegs.GPBDIR.all = 0xFFFF;      //  GPIO32-GPIO47 are output
95.  GpioCtrlRegs.GPCDIR.all = 0xFFFF;      // GPIO64-GPIO79 are output
96.  EDIS;
97.  }
```

```
98.  void CalProgram(void)
99.  {
100. GpioDataRegs.GPADAT.bit.GPIO12 = ~GpioDataRegs.GPADAT.bit.GPIO12; //One
     Cycle Calculation
101. //=============Starting ADC process=================//
102. ////////////// Recieve iL ////////////
103. adc_1 = (AdcRegs.ADCRESULT1>>4);  //iLm
104. adc_2 = (AdcRegs.ADCRESULT2>>4);  //iLt
105. ////////////// Recieve iC////////////
106. adc_3 = (AdcRegs.ADCRESULT3>>4);  //iCm
107. adc_4 = (AdcRegs.ADCRESULT4>>4);  //iCt
108. ////////////// Recieve Vpcc ////////////
109. adc_5 = (AdcRegs.ADCRESULT9>>4);  //Vpcc,m
110. adc_6 = (AdcRegs.ADCRESULT10>>4); //Vpcc,t
111. ////////////// Recieve Vdc //////////////
112. adc_7 = (AdcRegs.ADCRESULT11>>4); //Vdc
113. ////////////// Set value of ADC////////////
114. iLm = (adc_1-2048);
115. iLt = (adc_2-2048);
116. iCm = (adc_3-2048);
117. iCt = (adc_4-2048);
118. Vpcc_m =(adc_5-2048);
119. Vpcc_t =(adc_6-2048);
120. Vdc = ((adc_7*710)/10000);
121. //=============Voltage Control=================//
122. ErVdc=Vref-Vdc;
123. PIcontroller_V(ErVdc);
124. //=============PQF=================//
125. ////////////// Active Power Calculation  ////////////
126. P=((Vpcc_m*iLm)+(Vpcc_t*iLt));
127. Q=((-1*Vpcc_t*iLm)+(Vpcc_m*iLt));
128. ////////////// SWFA Filter  ////////////
129. SWFA_P(P);
130. ////////////// Reference Current Calculation ////////////
131. PAC=P-Ptotal1-(1171*Pdc);
132. A=((Vpcc_m*Vpcc_m)+(Vpcc_t*Vpcc_t));
```

```
iCt_ref=((PAC*Vpcc_t)+(Q*Vpcc_m))/A;
iCm_ref=((PAC*Vpcc_m)-(Q*Vpcc_t))/A;
//=============Current Control=================//
//=============error=================//
em=iCm_ref-(iCm);
et=iCt_ref-(iCt);
//=============Zero Crossing and Sum Error=================//
sem=sem+em;
set=set+et;
if (Vpcc_m*Vpcc_mold < 0)
{sem=0;}
if (Vpcc_t*Vpcc_told < 0)
{set=0;}
Vpcc_mold=Vpcc_m;
Vpcc_told=Vpcc_t;
//=============Fuzzy Error and Sum Error=================//
Fuzzy(em,sem);
ulm=V;
Fuzzy(et,set);
ult=V;
//=============Sending output process================//
// 1 V = 3200
// Triangle offset maximum is 3.2 V = 10450
// limit DAC 5 V = 16000
M=ulm*(4000/60);
T=ult*(4000/60);
DACport(M+Bwo,1);
DACport(T+Bwo,2);
//=============End output process================//
}
void PIcontroller_V(int32 ErVdc)
{
Uk=Kp_V*ErVdc;
ui=(Ki_V*ErVdc)/25000;
Ui_new=ui+ Ui_old;
Pdc=(Uk+ Ui_new)/1000;//Pdc
```

```
169.    Ui_old =Ui_new;
170.    if (Pdc<-100) {Pdc=-100;}
171.    if (Pdc>100) {Pdc=100;}
172.    }
173.    void SWFA_P(float P)
174.    {
175.    if (k>=0 && k<N){
176.    Ad[k] = P;
177.    And = And+Ad[k];
178.    A0d = And/N;
179.    Ptotal1 = A0d;
180.    k = k+1;
181.    if (k>=N) {
182.    k = N;
183.    }
184.    }
185.    if (k==N) {
186.    And = And-Ad[j];
187.    Ad[j] = P;
188.    And = And+Ad[j];
189.    A0d = And/N;
190.    Ptotal1 = A0d;
191.    j = j+1;
192.    if (j == N) {
193.    j = 0;
194.    }
195.    }
196.    }
197.    void Fuzzy(float e,float se)
198.    {
199.    //=======mfe1=======//
200.    if(e<=e2)
201.    {
202.    if(e<=e1)
203.    {mfe1=1;}
204.    else if(e>e1 && e<=e2)
```

```
{ mfe1=(e2-e)/(e2-e1);}
}
else
{ mfe1=0;}
//=======mfe2=======//
if(e>=e1 && e<=e3)
{
if(e==e2)
{mfe2=1;}
else if(e>=e1 && e<e2)
{ mfe2=(e-e1)/(e2-e1);}
else if(e>e2 && e<=e3)
{ mfe2=(e3-e)/(e3-e2);}
}
else
{ mfe2=0;}
//=======mfe3=======//
if(e>=e2 && e<=e4)
{
if(e==e3)
{mfe3=1;}
else if(e>=e2 && e<e3)
{ mfe3=(e-e2)/(e3-e2);}
else if(e>e3 && e<=e4)
{ mfe3=(e4-e)/(e4-e3);}
}
else
{ mfe3=0;}
//=======mfe4=======//
if(e>=e3 && e<=e5)
{
if(e==e4)
{mfe4=1;}
else if(e>=e3 && e<e4)
{ mfe4=(e-e3)/(e4-e3);}
else if(e>e4 && e<=e5)
```

```
{ mfe4=(e5-e)/(e5-e4);}
}
else
{ mfe4=0;}
//=======mfe5=======//
if(e>=e4)
{
if(e>=e5)
{mfe5=1;}
else if(e>=e4 && e<e5)
{ mfe5=(e-e4)/(e5-e4);}
}
else
{ mfe5=0;}
//=======mfse1=======//
if(se<=se2)
{
if(se<=se1)
{mfse1=1;}
else if(se>se1 && se<=se2)
{ mfer1=(se2-se)/(se2-se1);}
}
else
{ mfse1=0;}
//=======mfse2=======//
if(se>=se1 && se<=se3)
{
if(se==se2)
{mfse2=1;}
else if(se>=se1 && se<se2)
{ mfse2=(se-se1)/(se2-se1);}
else if(se>se2 && se<=se3)
{ mfse2=(se3-se)/(se3-se2);}
}
else
{ mfse2=0;}
```

```
//=======mfse3=======//
if(se>=se2)
{
if(se>=se3)
{mfse3=1;}
else if(se>=se2 && se<se3)
{ mfse3=(se-se2)/(se3-se2);}
}
else
{ mfse3=0;}
//=======rule 1=======//
if (mfe1>0)
{mf1=mfe1;
V1=v1*mfe1;}
else
{mf1=0;
V1=0;}
//=======rule 2=======//
if (mfe2>0)
{mf2=mfe2;
V2=v2*mfe2;}
else
{mf2=0;
V2=0;}
//=======rule 3,4,5=======//
if (mfe3>0)
{
if(mfse1>0)
{if(mfse1>=mfe3)
{mf3=mfe3;
V3=v4*mf3;}
else if(mfse1<mfe3)
{mf3=mfse1;
V3=v4*mf3;}}
else
{mf3=0;
```

```
V3=0;}
if(mfse2>0)
{if(mfse2>=mfe3)
{mf4=mfe3;
V4=v3*mf4;}
else if(mfse2<mfe3)
{mf4=mfse2;
V4=v3*mf4;}}
else
{mf4=0;
V4=0;}
if(mfse3>0)
{if(mfse3>=mfe3)
{mf5=mfe3;
V2=v2*mf5;}
else if (mfse3<mfe3)
{mf5=mfse3;
V2=v2*mf5;}}
else
{mf5=0;
V5=0;}
}
else
{
mf3=0;
mf4=0;
mf5=0;
V3=0;
V4=0;
V5=0;
}
//=======rule 6=======//
if (mfe4>0)
{mf6=mfe4;
V6=v4*mf6;}
else
```

```
{mf6=0;
V6=0;}
//=======rule 7=======//
if (mfe5>0)
{mf7=mfe5;
V7=v5*mf7;}
else
{mf7=0;
V7=0;}
//=======defuzzy=======//
num=(V1+V2+V3+V4+V5+V6+V7);
den=(mf1+mf2+mf3+mf4+mf5+mf6+mf7);
V=num/den;
}
void DACport(int16 var,int Chan)
{
if (var < 0) {var = 0;}
if (var > 16000){var = 16000;}
if (Chan == 1)
{
GpioDataRegs.GPBDAT.all = 0xff00;    //initial
GpioDataRegs.GPCDAT.all = var;       //load data
GpioDataRegs.GPBDAT.all = 0xff00;
GpioDataRegs.GPBDAT.all = 0xfe00;    //load input latch WR=1
GpioDataRegs.GPBDAT.all = 0xbe00;    //          WR=0
delay_loop();
GpioDataRegs.GPBDAT.all = 0xfd00;    //load D/A latch  WR=1
GpioDataRegs.GPBDAT.all = 0xbd00;    //          WR=0
delay_loop();
}
if (Chan == 2)
{
GpioDataRegs.GPBDAT.all = 0xff00;    //initial
GpioDataRegs.GPCDAT.all = var;       //load data
GpioDataRegs.GPBDAT.all = 0xff00;
GpioDataRegs.GPBDAT.all = 0xfb00;    //load input latch WR=1
```

```
385.    GpioDataRegs.GPBDAT.all = 0xbb00;    //          WR=0
386.    delay_loop();
387.    GpioDataRegs.GPBDAT.all = 0xf700;    //load D/A latch  WR=1
388.    GpioDataRegs.GPBDAT.all = 0xb700;    //          WR=0
389.    delay_loop();
390.    }
391.    if (Chan == 3)
392.    {
393.    GpioDataRegs.GPBDAT.all = 0xff00;    //initial
394.    GpioDataRegs.GPCDAT.all = var;       //load data
395.    GpioDataRegs.GPBDAT.all = 0xff00;
396.    GpioDataRegs.GPBDAT.all = 0xef00;    //load input latch WR=1
397.    GpioDataRegs.GPBDAT.all = 0xaf00;    //          WR=0
398.    delay_loop();
399.    GpioDataRegs.GPBDAT.all = 0xdf00;    //load D/A latch  WR=1
400.    GpioDataRegs.GPBDAT.all = 0x9f00;    //          WR=0
401.    delay_loop();
402.    }
403.    }
404.    void delay_loop(void)
405.    {
406.    short i;
407.    for (i = 0; i < 10; i++) {}
408.    }
```

การอธิบายโค้ดโปรแกรมภาษาซีการควบคุมวงจรกรองกำลังแอกทีฟแบบขนานกรณีใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 1 ถึง 6 คือ การประกาศไลบรารีที่จำเป็นสำหรับการเรียกใช้งานบอร์ด DSP รุ่น eZdsp^{TM}F28335 และฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี

บรรทัดที่ 6 ถึง 12 คือ การตั้งค่า CPU และการตั้งค่าการใช้งานพอร์ต ADC ของบอร์ด DSP รุ่น eZdsp^{TM}F28335

บรรทัดที่ 13 ถึง 19 คือ การประกาศสร้างฟังก์ชันสำหรับการคำนวณต่าง ๆ ที่จำเป็นในการควบคุมวงจรกรองกำลังแอกทีฟแบบขนาน

บรรทัดที่ 20 ถึง 25 คือ การประกาศตัวแปรทั่วไปที่จำเป็น

บรรทัดที่ 26 ถึง 30 คือ การประกาศตัวแปรที่จำเป็นสำหรับการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF

บรรทัดที่ 31 ถึง 33 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 34 ถึง 43 คือ การประกาศตัวแปรที่จำเป็นสำหรับระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 44 ถึง 97 คือ การกำหนดค่าเริ่มต้นสำหรับการใช้งานบอร์ด DSP รุ่น eZdsp^{TM}F28335 และการกำหนดค่าเริ่มต้นของช่องทางการสื่อสาร ADC รวมถึงเรียกใช้ฟังก์ชันการคำนวณระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาน (CalProgram)

บรรทัดที่ 98 ถึง 162 คือ ฟังก์ชันการคำนวณระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาน (CalProgram) โดยสามารถแสดงรายละเอียดได้ดังนี้

บรรทัดที่ 102 ถึง 120 คือ ฟังก์ชันการรับค่าอินพุตสำหรับการคำนวณระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาน

บรรทัดที่ 121 ถึง 120 คือ การคำนวณของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 124 ถึง 134 คือ การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF

บรรทัดที่ 135 ถึง 152 คือ การคำนวณของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 153 ถึง 162 คือ การส่งเอาต์พุตสัญญาณอ้างอิงในการสวิตช์ออกนอกบอร์ด DSP รุ่น eZdsp^{TM}F28335 ผ่านทางพอร์ตเอาต์พุตของบอร์ดเข้าสู่วงจรแปลงดิจิตอลเป็นแอนาล็อก (ฟังก์ชัน DAC) สำหรับเป็นอินพุตให้กับวงจรเปรียบเทียบเพื่อนำสัญญาอ้างอิงดังกล่าวไปเปรียบเทียบกับสัญญาณรูปสามเหลี่ยมจากวงจรพาหะแบบแอนาล็อกเพื่อสร้างสัญญาณพัลส์ในการควบคุมวงจรไอจีบีทีของวงจรกรองกำลังแอกทีฟแบบขนานต่อไป

บรรทัดที่ 163 ถึง 172 คือ รายละเอียดของฟังก์ชันการคำนวณของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 173 ถึง 196 คือ รายละเอียดของฟังก์ชันการคำนวณของวิธี SWFA

บรรทัดที่ 197 ถึง 362 คือ รายละเอียดของฟังก์ชันการคำนวณของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกกรณีใช้อินพุต error และ sum error

บรรทัดที่ 363 ถึง 403 คือ รายละเอียดของฟังก์ชัน DAC

บรรทัดที่ 404 ถึง 408 คือ รายละเอียดของฟังก์ชันการหน่วงเวลา (delay_loop)

ภาคผนวก จ
บทความทางวิชาการที่ได้รับการตีพิมพ์ในระหว่างการศึกษา

รายชื่อบทความทางวิชาการที่ได้รับการตีพิมพ์ในการประชุมวิชาการระดับชาติ

1. ธวิน อุดมกิจปัญญา และ ทศพร ณรงฤทธิ์, “การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม”,**The 7th TNI Academia Conference 2021**, 21 พ.ค. 2560, หน้า 397-402.

2. ธวิน อุดมกิจปัญญา ทศพร ณรงค์ฤทธิ์ และ อาทิตย์ ศรีแก้ว, “การเปรียบเทียบตัวควบคุมพีไอและฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม,” **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44**, น่าน, 17-19 พฤศจิกายน 2564, หน้า 85 – 88.

3. ธวิน อุดมกิจปัญญา และ ทศพร ณรงค์ฤทธิ์, “การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม,” **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45**, นครนายก, 16-18 พฤศจิกายน 2565, หน้า 364 – 367.

4. S. Sirasugol, T. Domkitpanya, T. Narongrit and K. Areerak, "Harmonic Elimination of AC Electric Railway Systems Using Shunt Active Power Filters," **2024 12th International Electrical Engineering Congress (iEECON)**, Pattaya, Thailand, 2024, pp. 1-6, doi: 10.1109/iEECON60677.2024.10537979.

รายชื่อบทความทางวิชาการที่ได้รับการตีพิมพ์ในวารสารวิชาการระดับชาติ

1. ธวิน อุดมกิจปัญญา และ ทศพร ณรงค์ฤทธิ์. (2024). “การตรวจจับฮาร์มอนิกด้วยวิธีพีคิวเอฟร่วมกับการตรวจจับแรงดันลำดับเฟสบวกมูลฐานสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม”. **วารสารวิศวกรรมศาสตร์และนวัตกรรม.** 17(2), 48-63.

การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

Harmonic Detection using Instantaneous Reactive Power Theory for Co-Phase AC Electric Railway Systems

1st ธวิน อุดมกิจปัญญา
Twin Udomkitpanya
กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม
สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์
มหาวิทยาลัยเทคโนโลยีสุรนารี
Power electronics, Energy, Machines,
and Control Research Group
Suranaree University of Technology
Nakhon Ratchasima, Thailand
Twin.ukp@gmail.com

2nd ทศพร ณรงค์ฤทธิ์
Tosaporn Narongrit
กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม
สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์
มหาวิทยาลัยเทคโนโลยีสุรนารี
Power electronics, Energy, Machines,
and Control Research Group
Suranaree University of Technology
Nakhon Ratchasima, Thailand
tosaporn@sut.ac.th

บทคัดย่อ **— บทความนี้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (วิธี PQ) สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม วิธี PQ นี้ใช้คำนวณหาค่ากระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานสำหรับฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม การทดสอบสมรรถนะการตรวจจับฮาร์มอนิกของวิธี PQ กำหนดใช้โหลดปริมาณกระแสฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้า การควบคุมการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานได้ใช้ตัวควบคุมพีไอ (PI controller) ผลการทดสอบโดยใช้วิธีการจำลองสถานการณ์ด้วยโปรแกรม MATLAB/Simulink พบว่ากระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี PQ มีความถูกต้อง ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดกระแสฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมได้อย่างมีประสิทธิผล โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงและอยู่ในกรอบมาตราฐาน IEEEStd.519-2014**

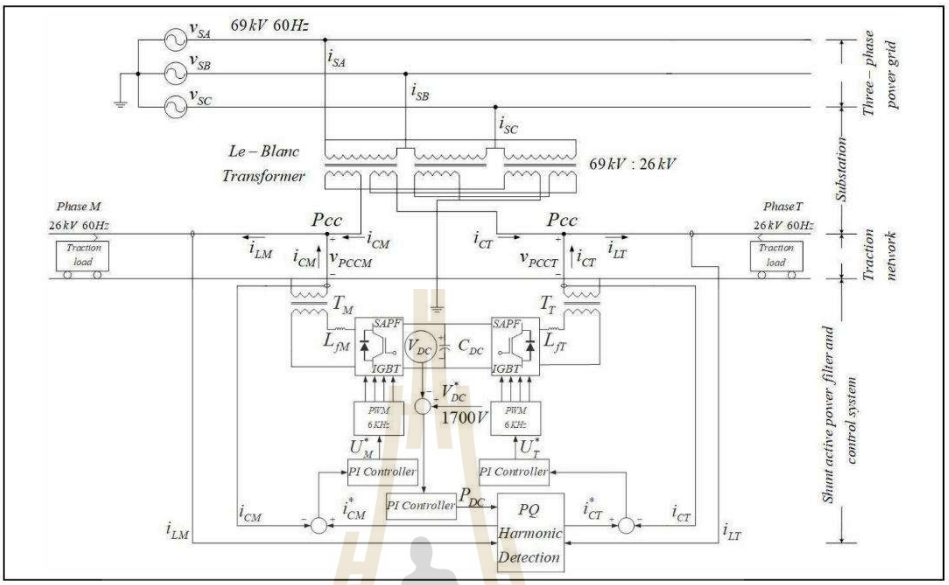
คำสำคัญ ***— การตรวจจับฮาร์มอนิก,วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง, การกำจัดฮาร์มอนิก,วงจรกรองกำลังแอกทีฟ,การปรับปรุงคุณภาพกำลังไฟฟ้า***

ABSTRACT **— This paper presents the harmonic detection using Instantaneous reactive power theory (PQ method) for co-phase AC electric railway systems. The PQ method is applied to calculate the reference current of the shunt active power filter for injecting the compensating current in co-phase electric railway systems. The performance testing of the PQ method use the actual harmonic current load in the railway system. The PI controllers are used to control the compensated current injection of the shunt active power filter. The simulation result by using MATLAB / Simulink program confirm that the reference current obtained from the PQ method is accurate calculation. The shunt active power filter can effectively eliminate harmonic currents in the co-phase electric railway system. in addition, the total harmonic distortion (%THD) after compensation of the source currents in electric railway system are satisfied under the IEEE Std 519-2014.**

Keywords — harmonic detection, instantaneous reactive power theory, harmonic elimination, active power filter, power quality improvement

I. บทนำ

ปัจจุบันมีการใช้งานระบบรางไฟฟ้าอย่างแพร่หลายไม่ว่าจะเป็นประเภทความเร็วปานกลางและประเภทความเร็วสูง โดยนิยมใช้ระบบส่งจ่ายกำลังไฟฟ้าแบบเฟสร่วม (co-phase power supply system) [1] ซึ่งเป็นระบบไฟฟ้ากระแสสลับชนิดสัมผัสเหนือศีรษะ (overhead contact) ระบบนี้มีข้อดีในการช่วยบรรเทาการเกิดปัญหาความไม่สมดุลของกระแสไฟฟ้าสามเฟสที่กริดของระบบส่งจ่ายได้ [2] โหลดรถไฟฟ้าของระบบรางไฟฟ้าประกอบไปด้วย วงจรแปลงผันกำลังไฟฟ้า ชุดควบคุมความเร็วมอเตอร์ อุปกรณ์แสงสว่างและเครื่องปรับอากาศ เป็นต้น ซึ่งโหลดดังกล่าวมีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้นส่งผลให้เกิดฮาร์มอนิกขึ้นในระบบรางไฟฟ้าและก่อให้เกิดผลเสียต่างๆ ได้แก่ การเกิดสัญญาณรบกวนในระบบไฟฟ้ากำลัง การทำงานผิดพลาดของอุปกรณ์ป้องกันและ



รูปที่ I ระบบรางไฟฟ้าที่พิจารณาการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

รีเลย์อายุการใช้งานของตัวเก็บประจุสั้นลง เกิดกำลังสูญเสียและความร้อนขึ้นที่มอเตอร์ เกิดกำลังสูญเสียและความร้อนที่หม้อแปลงไฟฟ้า อุปกรณ์แสงสว่างมีอายุการใช้งานสั้นลง นอกจากนี้ยังส่งผลเสียถึงคุณภาพกำลังไฟฟ้าอีกด้วย [1] จากผลเสียดังกล่าวทำให้การแก้ไขกำจัดฮาร์มอนิกเป็นเรื่องสำคัญอย่างมาก ในปัจจุบันมีวิธีการกำจัดฮาร์มอนิกหลายวิธี เช่น การใช้วงจรกรองกำลังพาสซีฟ (passive power filter) [3] การใช้วงจรกรองกำลังแอกทีฟ (active power filter) [4] และ การใช้วงจรกรองกำลังไฮบริดจ์ (hybrid power filter) [5] โดยในบทความนี้เลือกใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) [6] เนื่องจากสามารถให้ประสิทธิผลในการกำจัดกระแสฮาร์มอนิกที่ดี มีความยืดหยุ่นในการทำงานเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบ และไม่ประสบปัญหาเรโซแนนซ์อีกด้วย ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมสามารถแสดงได้ดังรูปที่ I โดยแบ่งออกได้เป็น 2 ส่วน ในส่วนแรกคือระบบส่งจ่ายกำลังไฟฟ้าของระบบรางที่ประกอบไปด้วยกริดส่งจ่ายกำลังไฟฟ้าสามเฟส (three-phase power grid) สถานีส่งจ่ายกำลังไฟฟ้าให้กับระบบรางไฟฟ้าแบบเฟสร่วม (substation) ที่ใช้หม้อแปลงชนิดเลอร์บลองค์ (Le-blance transformer) และระบบรางไฟฟ้าที่เชื่อมต่อกับโหลดรถไฟฟ้า ส่วนที่สองคือวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุม (shunt active power filter and control system) โดยโครงสร้างของวงจรกรองกำลังแอกทีฟ คือ วงจรอินเวอร์เตอร์หนึ่งเฟส 2 ชุดที่มีแหล่งสะสมพลังงานเป็นตัวเก็บประจุร่วมกัน และระบบควบคุมของวงจรกรองกำลังแอกทีฟที่ประกอบด้วย การตรวจจับฮาร์มอนิกสำหรับคำนวณหากระแสอ้างอิงในการชดเชยฮาร์มอนิกโดยในบทความนี้นำเสนอการประยุกต์ใช้วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (Instantaneous Reactive Power Theory : PQ) [7] ซึ่งสามารถดูรายละเอียดได้จากหัวข้อที่ II และสำหรับการควบคุมกระแสชดเชยและค่าแรงดันบัสไฟตรง ในบทความนี้ได้เลือกใช้ตัวควบคุมพีไอ (PI controller) [8] เนื่องจากมีสมรรถนะการควบคุมที่ดีเพียงพอ และอาศัยการออกแบบที่เรียบง่ายไม่ซับซ้อน

สำหรับการนำเสนอของบทความนี้ ประกอบด้วยในหัวข้อที่ II จะนำเสนอ ขั้นตอนการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้าแบบเฟสร่วม หัวข้อที่ III จะอธิบายการออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟ และในหัวข้อที่ IV จะนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิก และในหัวข้อที่ V จะเป็นการสรุปผลของบทความ

II. การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การตรวจจับกระแสฮาร์มอนิกอ้างอิงด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง หรือวิธี PQ สำหรับระบบรางไฟฟ้าแบบเฟสร่วมมีขั้นตอนในการคำนวณหากระแสอ้างอิงทั้งหมด 4 ขั้นตอนดังต่อไปนี้

ขั้นตอนที่ 1 ทำการกำหนดแรงดันไฟฟ้าที่แหล่งจ่าย (v_{SM}, v_{ST}) และกระแสโหลด (i_{LM}, i_{LT}) จากเฟส M และเฟส T ของระบบรางเป็นปริมาณ

แรงดันไฟฟ้าบนแกน $\alpha\beta$ $\left(v_{S\alpha}, v_{S\beta}\right)$ และกระแสไฟฟ้าบนแกน $\alpha\beta$ $\left(i_{L\alpha}, i_{L\beta}\right)$ ดังสมการที่ (1) และ (2) ตามลำดับ

$$\begin{bmatrix} v_{S\alpha} \\ v_{S\beta} \end{bmatrix} = \begin{bmatrix} v_{SM} \\ v_{ST} \end{bmatrix} \tag{1}$$

$$\begin{bmatrix} i_{L\alpha} \\ i_{L\beta} \end{bmatrix} = \begin{bmatrix} i_{LM} \\ i_{LT} \end{bmatrix} \tag{2}$$

ขั้นตอนที่ 2 คำนวณค่ากำลังแอกทีฟขณะหนึ่งที่โหลด (p_L) และกำลังรีแอกทีฟขณะหนึ่งที่โหลด (q_L) โดยใช้ค่าแรงดันไฟฟ้าและค่ากระแสไฟฟ้าบนแกน $\alpha\beta$ ดังสมการที่ (3)

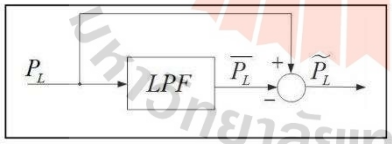
$$\begin{bmatrix} p_L \\ q_L \end{bmatrix} = \begin{bmatrix} v_{SM} & v_{ST} \\ -v_{ST} & v_{SM} \end{bmatrix} \cdot \begin{bmatrix} i_{LM} \\ i_{LT} \end{bmatrix} \tag{3}$$

ขั้นตอนที่ 3 คำนวณค่ากำลังไฟฟ้าสำหรับการชดเชย $(\tilde{p}_C)$ ด้วยสมการที่ (4) และกระแสชดเชยบนแกน $\alpha\beta$ $(i_{C\alpha}, i_{C\beta})$ โดยใช้สมการที่ (5)

$$\tilde{p}_C = \tilde{p}_L - p_{DC} \tag{4}$$

$$\begin{bmatrix} i_{CM} \\ i_{CT} \end{bmatrix} = \begin{bmatrix} v_{SM} & v_{ST} \\ -v_{ST} & v_{SM} \end{bmatrix}^{-1} \cdot \begin{bmatrix} \tilde{p}_C \\ q_L \end{bmatrix} \tag{5}$$

โดยที่ $\tilde{p}_L$ คือ องค์ประกอบฮาร์มอนิกของกำลังแอกทีฟที่แยกออกจาก p_L โดยใช้วงจรกรองแบบผ่านต่ำ (Low Pass Filter : LPF) ดังแสดงในรูปที่ II และ p_{DC} คือ ค่ากำลังไฟฟ้ากระแสตรงซึ่งเป็นเอาต์พุตของตัวควบคุมแรงดันบัสไฟตรง

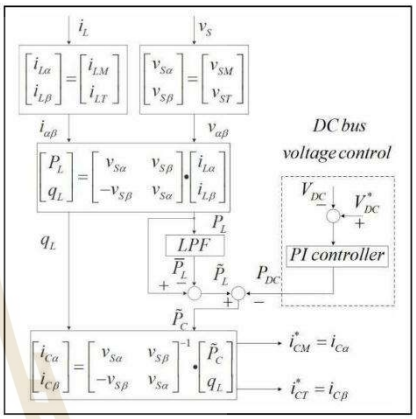


รูปที่ II การใช้วงจรกรองแบบผ่านต่ำเพื่อแยก $\tilde{p}_L$ ออกจาก p_L

ขั้นตอนที่ 4 กำหนดให้กระแสอ้างอิงของเฟส M $\left(i_{CM}^*\right)$ มีค่าเท่ากับ $i_{C\alpha}$ และกระแสอ้างอิงของเฟส T $\left(i_{CT}^*\right)$ มีค่าเท่ากับ $i_{C\beta}$ ดังสมการที่ (6) ซึ่งกระแสดังกล่าวจะถูกใช้เป็นกระแสอ้างอิงสำหรับวงจรกรองกำลังแอกทีฟเพื่อฉีดชดเชยฮาร์มอนิกให้กับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมต่อไป

$$\begin{bmatrix} i_{CM}^* \\ i_{CT}^* \end{bmatrix} = \begin{bmatrix} i_{C\alpha} \\ i_{C\beta} \end{bmatrix} \tag{6}$$

จากขั้นตอนทั้งหมดในข้างต้นสามารถสรุปเป็นแผนภาพการคำนวณหากระแสอ้างอิงด้วยวิธี PQ ได้ดังรูปที่ III

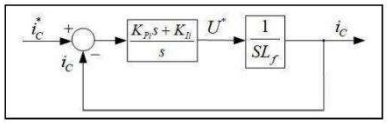


รูปที่ III แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี PQ

III. การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาน

III.I. การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

ระบบควบคุมกระแสชดเชย (i_C) ดังปรากฏในรูปที่ I มีบล็อกไดอะแกรมสำหรับใช้ในการออกแบบแสดงดังรูปที่ IV โดยตัวควบคุมพีไอมีอินพุต คือ ผลต่างของกระแสชดเชยอ้างอิง $\left(i_C^*\right)$ และกระแสชดเชย (i_C) และเอาต์พุตคือแรงดันอ้างอิง (U^*) เพื่อส่งต่อไปยังพลานต์ (plant) ของตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนานเพื่อจำลองการฉีดกระแส i_C ดังรูปที่ 4 จากบล็อกไดอะแกรมดังกล่าวสามารถหาฟังก์ชันถ่ายโอนแบบวงปิด (Closed-loop transfer function) แสดงได้ดังสมการที่ (7)



รูปที่ IV บล็อกไดอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

การออกแบบค่า K_{Pi} และ K_{Ii} ของตัวควมคุมพีไอจะใช้วิธีการประมาณ [8] โดยการเปรียบเทียบฟังก์ชันถ่ายโอนของระบบควบคุมกับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตรฐานดังสมการที่ (8) จากการเปรียบเทียบทำให้สามารถหาค่า K_{Pi} และ K_{Ii} ได้จากสมการที่ (9) และ (10) ตามลำดับ

$$\frac{i_C}{i_C^*} = \frac{\left(\frac{K_{Pi}s + K_{Ii}}{L_f}\right)}{s^2 + \left(\frac{K_{Pi}}{L_f}\right)s + \frac{K_{Ii}}{L_f}} \tag{7}$$

$$G(s) = \frac{\omega_n^2}{s^2 + 2\zeta s\omega_n + \omega_n^2} \tag{8}$$

$$K_{Pi} = 2\zeta_i \omega_{ni} L_f \tag{9}$$

$$K_{Ii} = \omega_{ni}^2 L_f \tag{10}$$

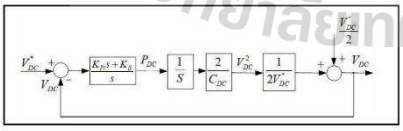
โดยที่ ζ_i คือ อัตราการหน่วง(damping ratio) ของการควบคุมกระแสชดเชย

ω_{ni} คือ ค่าความถี่ธรรมชาติ (natural frequency) ของการควบคุมกระแสชดเชย

จากสมการที่ (8) และ (9) กำหนดให้ ζ_i เท่ากับ 0.707 ω_{ni} เท่ากับ 2 π x 3000 rad/s และค่า L_f เท่ากับ 0.12 mH จะสามารถคำนวณค่า K_{Pi} ได้เท่ากับ 4 และค่า K_{Ii} ได้เท่ากับ 53300

III.II. การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

ระบบควบคุมแรงดันบัสไฟตรง (V_{DC}) ดังปรากฏในรูปที่ I มีบล็อกไดอะแกรมสำหรับใช้ในการออกแบบแสดงได้ดังรูปที่ V โดยตัวควบคุมพีไอมีอินพุต คือ ผลต่างระหว่างค่าแรงดันอ้างอิง (V_{DC}^*) และแรงดันบัสไฟตรง (V_{DC}) ส่วนเอาต์พุต คือ ค่ากำลังไฟฟ้าที่ตัวเก็บประจุ $C_{DC}(P_{DC})$ เพื่อส่งต่อไปยังพลานต์ (plant) ของตัวเก็บประจุ C_{DC} ของวงจรกรองกำลังแอกทีฟแบบขนานเพื่อจำลองค่าแรงดัน V_{DC} จากบล็อกไดอะแกรมดังกล่าวสามารถหาฟังก์ชันถ่ายโอนแบบวงปิดได้ดังสมการที่ (11)



รูปที่ V บล็อกไดอะแกรมของระบบควบคุมแรงดันบัสไฟตรง

สำหรับการออกแบบค่า K_{Pv} และ K_{Iv} ของตัวควบคุมพีไอจะใช้วิธีการประมาณเช่นกัน [8] โดยผลการเปรียบเทียบฟังก์ชันถ่ายโอนของระบบควบคุมกับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตรฐานดังสมการที่ (8) จะทำให้ได้สมการสำหรับออกแบบค่า K_{Pv} และ K_{Iv} ได้ดังสมการที่ (12) และ (13) ตามลำดับ

$$\frac{V_{DC}}{V_{DC}^*} = \frac{1}{2}\frac{s^2 + \frac{2K_{Pv}s}{C_{DC}V_{DC}^*} + \frac{2K_{Iv}}{C_{DC}V_{DC}^*}}{s^2 + \frac{K_{Pv}s}{C_{DC}V_{DC}^*} + \frac{K_{Iv}}{C_{DC}V_{DC}^*}} \tag{11}$$

$$K_{Pv} = 2\zeta_v \omega_{nv} C_{DC} V_{DC}^* \tag{12}$$

$$K_{Iv} = \omega_{nv}^2 C_{DC} V_{DC}^* \tag{13}$$

โดยที่ ζ_v คือ อัตราการหน่วง(damping ratio) ของการควบคุมแรงดัน

ω_{nv} คือ ค่าความถี่ธรรมชาติ (natural frequency) ของการควบคุมแรงดันบัสไฟตรงโดยจะมีค่าเท่ากับ $\frac{4}{T_s\zeta}$ เมื่อพิจารณาให้ค่าผิดพลาดในสถานะคง (e_{ss}) ตัวมีค่าเท่ากับ $\pm$ 2% และ T_s คือ ช่วงเวลาเข้าที่ (settling time)

จากสมการที่ (12) และ (13) กำหนดให้ ζ_v เท่ากับ 0.707 ค่า C_{DC} เท่ากับ 80 mF ค่า V_{DC}^* เท่ากับ 1700 V และ T_s ค่าเท่ากับ 0.05 s จะสามารถคำนวณหาค่า K_{Pv} ได้เท่ากับ 21760 และค่า K_{Iv} ได้เท่ากับ 1741325.88

IV. ผลการจำลองสถานการณ์

จากระบบรางไฟฟ้าที่พิจารณาในรูปที่ I ร่วมกับค่าพารามิเตอร์ของตัวควบคุมพีไอที่ได้ออกแบบไว้ในหัวข้อที่ III สามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ VI ถึง VIII โดยการจำลองสถานการณ์ดังกล่าวจะพิจารณาโหลดของระบบรางไฟฟ้า (traction load) เป็นแหล่งจ่ายกระแสทางอุดมคติที่ประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่กำหนดตามข้อมูลอ้างอิงจากการตรวจวัดปริมาณฮาร์มอนิกเฉลี่ยของระบบรางไฟฟ้าในประเทศไต้หวัน [10]

จากผลจำลองสถานการณ์ระบบรางไฟฟ้าของเฟส M และ T ดังรูปที่ VI และ VII ในช่วงเวลาก่อนการชดเชยตั้งแต่ 0-0.06 วินาที จะสังเกตได้ว่ากระแสที่แหล่งจ่ายทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะรูปสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกระแสโหลด (i_{LM}, i_{LT}) ทุกประการ โดยสามารถคำนวณค่า $\%THD_i$ ตามสมการที่ (14) ได้เท่ากับ 22.16% เท่ากันทั้งสองเฟส อย่างไรก็ตามในช่วงหลังการชดเชยตั้งแต่เวลา 0.06 วินาทีเป็นต้นไปเมื่อวงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมพีไอที่ได้ออกแบบทำการฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีรูปสัญญาณคล้อยตามค่ากระแสอ้างอิง (i_{CM}^*, i_{CT}^*) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี PQ จะเห็นได้ว่า i_{SM} และ i_{ST} มีลักษณะรูปสัญญาณกลับมาเป็นไซน์มากขึ้น

โดยสามารถคำนวณค่า $\%THD_i$ ได้เท่ากับ 3.357% และ 3.085% ตามลำดับเฟส

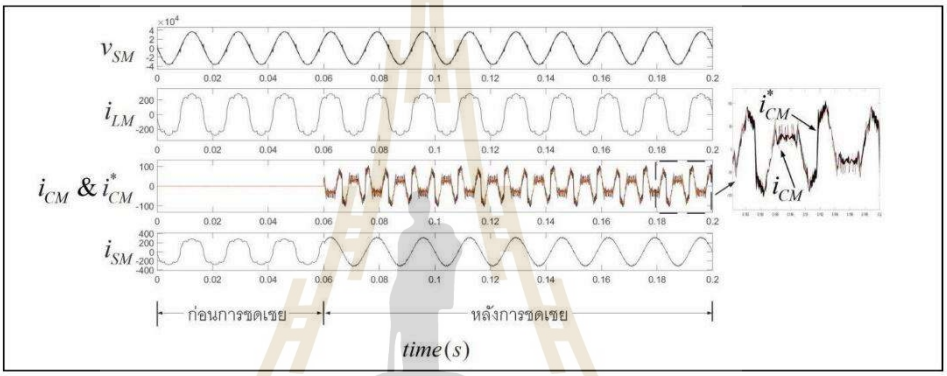
$$\%THD_i = \frac{\sqrt{\sum_{n=2}^{50} I_n^2}}{I_1} \times 100\% \quad (14)$$

โดยที่ I_1 คือค่ากระแสที่ความถี่มูลฐาน 60 Hz

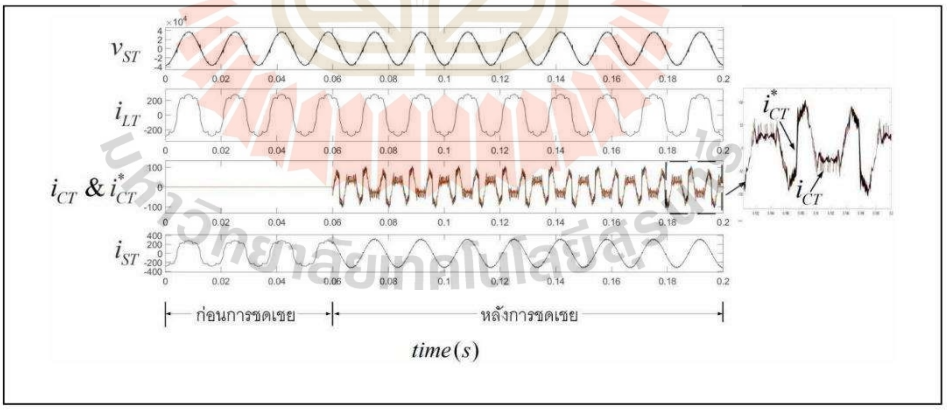
I_n คือค่ากระแสที่ความถี่ฮาร์มอนิกอันดับ 2 ถึง 50

นอกจากนี้ผลการควบคุมแรงดันบัสไฟตรง (V_{DC}) สามารถแสดงได้ดังรูปที่ VII ซึ่งจะเห็นได้ว่าตัวควบคุมพีไอที่ได้จากการออกแบบมีสมรรถนะที่ดีในการควบคุมแรงดันบัสไฟตรงให้มีค่าเท่ากับ 1700 V ตามที่กำหนดไว้ โดยมีค่าการกระเพื่อมของแรงดันเท่ากับ 8.5 V ในสภาวะคงตัว

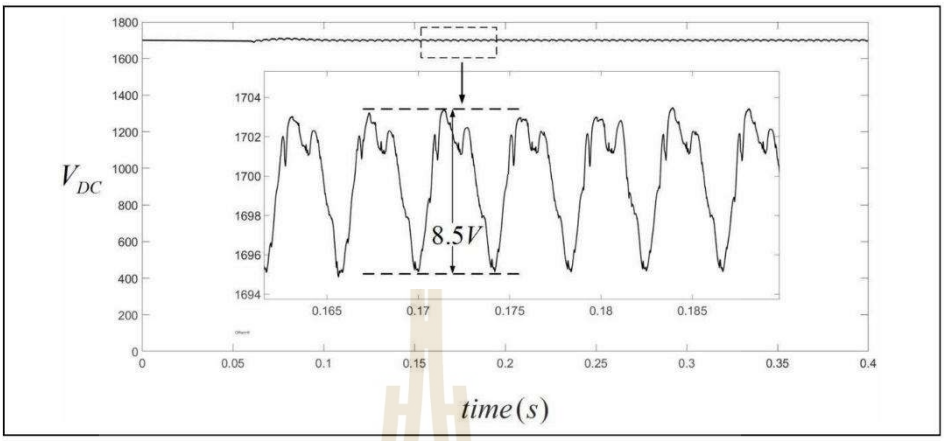
จากผลจำลองสถานการณ์การกำจัดฮาร์มอนิกทั้งหมดในข้างต้น สามารถยืนยันได้ว่าการตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมสามารถคำนวณกระแสอ้างได้อย่างถูกต้อง และค่าพารามิเตอร์ของตัวควบคุมพีไอที่ได้จากการออกแบบที่ได้นำเสนอมีความเหมาะสมกับระบบส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถฉีดกระแสชดเชยกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผลที่ดี โดยค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลง



รูปที่ VI ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส M ในระบบรางไฟฟ้าที่พิจารณา



รูปที่ VII ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส T ในระบบรางไฟฟ้าที่พิจารณา



รูปที่ VIII ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

V. สรุป

บทความนี้ได้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง หรือวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม และรวมถึงนำเสนอการออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมกระแสชดเชยและแรงดันบัสไฟตรงของวงจรกรองกำลังแบบแอกทีฟแบบขนาน ผลการจำลองสถานการณ์ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาโดยใช้โปรแกรม MATLAB / Simulink พบว่า การตรวจจับฮาร์มอนิกด้วยวิธี PQ สามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างถูกต้องส่งผลให้วงจรกรองกำลังแอกทีฟสามารถฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบได้อย่างมีประสิทธิผล โดยค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าอยู่ในกรอบมาตรฐานของ IEEE Std 519-2014

กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณกลุ่มวิจัย อิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม ที่ให้ทุนสนับสนุนงานวิจัย รวมถึงขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารีที่ให้สถานที่และเครื่องมือต่างๆ อันเป็นประโยชน์ต่องานวิจัย

เอกสารอ้างอิง

[1] Shu Z, Xie S, Li Q. Single-Phase Back-To-Back Converter for Active Power Balancing, Reactive Power Compensation and Harmonic Filtering in Traction Power System. IEEE Transactions on Power Electronics. 2011; 26(2): 334–343.

[2] Luo A, Wu C, Shen J, Shuai Z, Ma F. Railway Static Power Conditioners for High-speed Train Traction Power Supply Systems Using Three-phase V/V Transformers. IEEE Transactions on Power Electronics. 2011; 26(10): 2844–2856

[3] Hu H, He Z, Gao S. Passive Filter Design for ChinaHigh-Speed Railway with Considering Harmonic Resonance and Characteristic Harmonics. *IEEE Transactions on Power Delivery*. 2015; 30(1): 505–514.

[4] Jou H-L, Wu J-C, Chu H-Y. New single-phase active power filter. IEE Proceedings – Electric Power Applications. 1994; 141(3): 129–134.

[5] Tan P-C, Loh PC, Holmes DG. A robust multilevel hybrid compensation system for 25-kV electrified railway applications. IEEE Transactions on Power Electronics. 2004; 19(4): 1043–1052

[6] Cirrincione M, Pucci M, Vitale G, Miraoui A. Current harmonic compensation by a singlephase shunt active power filter controlled by adaptive neural filtering. IEEE Transactions on Industrial Electronics. 2009; 56(8): 3128–3143.

[7] ฐานันดร์ ตรงใจ, กองพล อารีรักษ์ และ ทศพร ณรงฤทธิ์, "การเปรียบเทียบวิธีทฤษฎีกำลังรีแอกทีฟ ขณะหนึ่งและวิธีกรอบอ้างอิงซิงโครนัสสำหรับการตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับหนึ่งเฟส," การประชุมวิชาการทางวิศกรรมไฟฟ้า eecon ครั้งที่ 40, พัทยา, โรงแรม เดอะ ซายน์, 16 พ.ย. 2560, หน้า 218-221

[8] Rahmani S, Mendalek N, Al-Haddad K. Experimental Design of a Nonlinear Control Technique for Three-Phase Shunt Active Power Filter. IEEE Transactions on Industrial Electronics.2010; 57: 3364–3375.

[9] Huang S-R, Chen B-N. Harmonic study of the Le Blanc transformer for Taiwan railway's electrification system. IEEE Transactions on Power Delivery. 2002; 17(2): 495–499.

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
The 44th Electrical Engineering Conference (EECON44)
วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน

การเปรียบเทียบตัวควบคุมพีไอและฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

The comparison of PI and Fuzzy Logic controllers for compensating current control of Shunt Active Power Filter in co-phase AC railway systems

ธวิน อุดมกิจปัญญา ทศพร ณรงค์ฤทธิ์ และ อาทิตย์ ศรีแก้ว

กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม

สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี twin.ukp@gmail.com

บทคัดย่อ

บทความนี้นำเสนอการเปรียบเทียบสมรรถนะของตัวควบคุมพีไอและฟัซซีลอจิกสำหรับใช้ควบคุมการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยการทดสอบสมรรถนะในการควบคุมกระแสชดเชยดังกล่าวกำหนดใช้โหลดปริมาณกระแสฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้า ซึ่งผลการทดสอบโดยใช้วิธีการจำลองสถานการณ์ด้วยโปรแกรม MATLAB/Simulink พบว่าตัวควบคุมฟัซซีลอจิกสามารถให้สมรรถนะในควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมพีไอ ส่งผลให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าน้อยกว่าและอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519-2014

คำสำคัญ: การควบคุมกระแสชดเชย, ตัวควบคุมฟัซซีลอจิก, ตัวควบคุมพีไอ, วงจรกรองกำลังแอกทีฟ, การปรับปรุงคุณภาพกำลังไฟฟ้า

Abstract

This paper presents the performance comparison of the PI and Fuzzy Logic controllers for control the compensating current of shunt active power filter in co-phase AC railway systems. The performance testing of the compensating current control use the actual harmonic current load in the railway system. The simulation results by using MATLAB / Simulink program show that the compensating current control using fuzzy logic controller can provide better performance than PI controller. Moreover, the total harmonic distortion (%THD) after compensation of the source currents in electric railway system are lower and satisfied under the IEEE Std 519-2014.

Keywords: compensating current control, fuzzy logic controller, PI controller, active power filter, power quality improvement

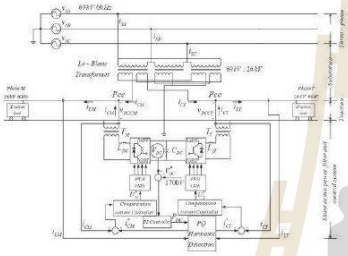
1. บทนำ

การเกิดฮาร์มอนิกในระบบรางไฟฟ้ามีสาเหตุมาจากโหลดรถไฟฟ้าของระบบรางไฟฟ้าที่มีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้น เช่น วงจรแปลงผันกำลังไฟฟ้า ชุดควบคุมความเร็วมอเตอร์ อุปกรณ์แสงสว่างและเครื่องปรับอากาศ เป็นต้น เมื่อมีฮาร์มอนิกเกิดขึ้นในระบบจะก่อให้เกิดผลเสียต่างๆ เช่น การเกิดสัญญาณรบกวนในระบบการสื่อสาร ระบบอาณัติสัญญาณ และวงจรอิเล็กทรอนิกส์ต่างๆ การทำงานผิดพลาดของอุปกรณ์ป้องกันและรีเลย์ อายุการใช้งานของตัวเก็บประจุสั้นลง เกิดกำลังสูญเสียและความร้อนขึ้นที่มอเตอร์ เกิดกำลังสูญเสียและความร้อนที่หม้อแปลงไฟฟ้า อุปกรณ์แสงสว่างมีอายุการใช้งานสั้นลง นอกจากนี้ยังส่งผลเสียถึงคุณภาพกำลังไฟฟ้าอีกด้วย [1] ในปัจจุบันมีวิธีการกำจัดฮาร์มอนิกหลายวิธีซึ่งในบทความนี้เลือกใช้วงจรกรองกำลังแอกทีฟ เนื่องจากสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล มีความยืดหยุ่นในการทำงานเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบ และไม่ประสบปัญหาเรโซแนนซ์ [2] ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาสามารถแสดงได้ดังรูปที่ 1 โดยจะสามารถแบ่งออกได้เป็นสองส่วน ส่วนแรก คือ ส่วนของระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม (co-phase power supply system) [1] ส่วนที่สองคือวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุม (shunt active power filter and control system) [3] โดยที่โครงสร้างของวงจรกรองกำลังแอกทีฟคือวงจรอินเวอร์เตอร์หนึ่งเฟส 2 ชุดที่มีแหล่งสะสมพลังงานเป็นตัวเก็บประจุร่วมกัน สำหรับระบบควบคุมจะประกอบด้วย การตรวจจับฮาร์มอนิกเพื่อใช้คำนวณหาค่ากระแสอ้างอิงสำหรับการชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนาน ซึ่งในบทความนี้เลือกใช้วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (Instantaneous Reactive Power Theory : PQ) สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม [4] ระบบควบคุมแรงดันบัสไฟตรงได้เลือกใช้ตัวควบคุมแบบพีไอ (PI controller) [5] เนื่องจากมีการออกแบบที่ไม่ซับซ้อนและมีประสิทธิผลในการควบคุมที่ดีเพียงพอ และสำหรับระบบควบคุมกระแสชดเชยในบทความนี้จะนำเสนอการใช้ตัวควบคุมพีไอ และตัวควบคุมฟัซซีลอจิก (fuzzy logic controller) เพื่อเปรียบเทียบสมรรถนะการควบคุมการฉีดกระแสชดเชยของตัวควบคุมทั้งสองชนิด และพัฒนาการควบคุมการฉีดกระแสชดเชยให้ดียิ่งขึ้น เนื่องจากการควบคุมการฉีดกระแสชดเชยมีผลต่อการกำจัดฮาร์มอนิกเป็นอย่างมาก หากมีการควบคุมการฉีดกระแสชดเชยที่ดี

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
The 44th Electrical Engineering Conference (EECON44)
วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน

จะส่งผลให้วงจรกรองกำลังแอกทีฟสามารถฉีดกระแสชดเชย (i_C) ที่มีลักษณะเหมือนกระแสอ้างอิง (i_C^*) มากขึ้นส่งผลให้ค่า $\%THD$ มีค่าลดลง

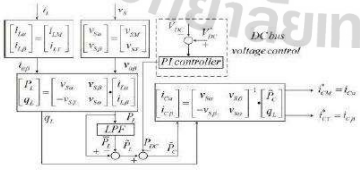
สำหรับการนำเสนอของบทความนี้ประกอบด้วยในหัวข้อที่ 2 จะอธิบายขั้นตอนการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระสลับแบบเฟสร่วม หัวข้อที่ 3 จะอธิบายการออกแบบตัวควบคุมพีไอและตัวควบคุมฟัซซีลอจิกสำหรับใช้ควบคุมการฉีดกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน หัวข้อที่ 4 จะนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกและเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างตัวควบคุมพีไอและฟัซซีลอจิก และในหัวข้อที่ 5 จะเป็นการสรุปผลของบทความ



รูปที่ 1 ระบบรางไฟฟ้าที่พิจารณาการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน

2. การตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งหรือวิธี PQ [4] สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมมีหลักการคำนวณหากระแสอ้างอิงในการชดเชย (i_C^*) คือ การแปลงค่ากระแสที่โหลด (i_{LM}, i_{LT}) และแรงดันที่แหล่งจ่ายบนแกนเฟส (v_{SM}, v_{ST}) ไปเป็นปริมาณกระแสและแรงดันบนแกน $\alpha\beta$ ($i_{L\alpha}, i_{L\beta}$ และ $v_{S\alpha}, v_{S\beta}$) เพื่อคำนวณหาค่ากำลังแอกทีฟและรีแอกทีฟที่โหลด (p_L, q_L) จากนั้นจะนำไปคำนวณกระแสชดเชยบนแกน $\alpha\beta$ ($i_{C\alpha}, i_{C\beta}$) และกำหนดให้กระแสอ้างอิงของเฟส M และเฟส T (i_{CM}^*, i_{CT}^*) มีค่าเท่ากับกระแสบนแกน α และ β ตามลำดับ จากดังกล่าวสามารถสรุปเป็นแผนภาพการคำนวณหากระแสอ้างอิงด้วยวิธี PQ ได้ดังรูปที่ 2

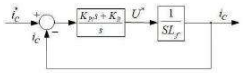


รูปที่ 2 แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี PQ

3. การออกแบบระบบควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

3.1 การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 3



รูปที่ 3 บล็อกไดอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

จากรูปที่ 3 การออกแบบค่า K_P และ K_I ของตัวควบคุมพีไอจะใช้วิธีการประมาณ [5] โดยการเปรียบเทียบฟังก์ชันถ่ายโอนวงปิด (Closed-loop transfer function) จากบล็อกไดอะแกรมดังรูปที่ 3 กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตรฐาน ซึ่งจากการเปรียบเทียบทำให้สามารถหาค่า K_P และ K_I ได้จากสมการที่ (1) และ (2) ตามลำดับ

$$K_P = 2\zeta\omega_n L_f \tag{1}$$

$$K_I = \omega_n^2 L_f \tag{2}$$

จากสมการที่ (1) และ (2) กำหนดให้ ζ มีค่าเท่ากับ 0.707 ส่วน ω_n เท่ากับ 2π x 3000 rad/s และค่า L_f เท่ากับ 0.15 mH ดังนั้นจะสามารถคำนวณค่า K_P ได้เท่ากับ 4 และค่า K_I ได้เท่ากับ 53300 ตามลำดับ

3.2 การควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

การควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกมีโครงสร้างกระบวนการควบคุมแสดงได้ดังรูปที่ 4 ซึ่งประกอบด้วย 4 กระบวนการ [6] กระบวนการที่ 1 คือ การทำฟัซซี (fuzzification) เป็นส่วนที่ทำการแปลงอินพุตชัดเจน (crisp input) ที่เป็นตัวเลขให้อยู่ในรูปค่าอินพุตแบบฟัซซีที่มีการระบุค่าเชิงภาษา (linguistic variable) โดยในบทความนี้กำหนดให้อินพุตคือผลต่าง (error) ระหว่างกระแสอ้างอิง (i_C^*) และกระแสชดเชย (i_C) ซึ่งออกแบบฟังก์ชันสมาชิก (membership function) เป็นรูปร่างสามเหลี่ยมสมดุลที่ประกอบด้วยค่าเชิงภาษา “Neg” “Zero” และ “Pos” ดังแสดงได้ดังรูปที่ 5 โดยสามารถคำนวณขอบเขต error ของกระแสอินพุต (Δi) ได้จากสมการที่ (3) นอกจากนี้ได้กำหนดให้เอาต์พุตคือแรงดันที่ตกคร่อม L_f (v_L) ที่มีฟังก์ชันสมาชิกเป็นรูปร่างสามเหลี่ยมสมดุลเช่นกันประกอบไปด้วยค่าเชิงภาษา “Dec” “Con” และ “Inc” ดังแสดงในรูปที่ 6 กระบวนการที่ 2 คือ ฐานกฎ (rule base) เป็นส่วนที่

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
The 44th Electrical Engineering Conference (EECON44)
วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน

เก็บข้อมูลกฎฟัซซีในการควบคุม ซึ่งจากความสัมพันธ์ฟังก์ชันสมาชิกของอินพุตและเอาต์พุตจะสามารถกำหนดกฎฟัซซีได้ 3 ข้อดังนี้

กฎข้อที่ 1 IF error = Neg THEN voltage = Dec

กฎข้อที่ 2 IF error = Zero THEN voltage = Con

กฎข้อที่ 3 IF error = Pos THEN voltage = Inc

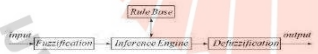
กระบวนการที่ 3 คือ กลไกการอนุมาน (inference engine) เป็นส่วนที่ตรวจสอบและตัดสินใจการดำเนินการของระบบให้สอดคล้องกับกฎฟัซซี ในบทความนี้ได้เลือกใช้การอนุมานฟัซซีแบบ Mamdani โดยเลือกวิธีการประเมินกฎฟัซซีแบบค่าสูงสุด-ต่ำสุด (maximum-minimum) สำหรับกระบวนการที่ 4 คือ การทำดีฟัซซี (defuzzification) เป็นขั้นตอนสุดท้ายของฟัซซีโดยจะทำการแปลงผลลัพธ์เอาต์พุตแบบฟัซซีให้เป็นเอาต์พุตชัดเจนที่เป็นตัวเลข ซึ่งในบทความนี้เลือกใช้วิธีการหาจุดศูนย์ถ่วง (Center of Gravity : COG) ซึ่งสามารถคำนวณได้จากสมการที่ (4) โดยที่ $\mu_0(x)$ คือ ค่าความเป็นสมาชิกของเอาต์พุตที่ตำแหน่งสมาชิก x ใดๆ ส่วน a และ b คือขอบเขตของฟังก์ชันสมาชิกเอาต์พุต

$$\Delta i = \left(\frac{V_{DC} - V_{PCC}}{L_f}\right) \times \Delta t \tag{3}$$

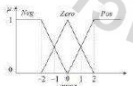
$$COG = \frac{\sum_{x=a}^{b} \mu_0(x)x}{\sum_{x=a}^{b} \mu_0(x)} \tag{4}$$

จากสมการที่ (3) เมื่อกำหนดให้ค่าแรงดันบัสไฟตรง (V_{DC}) มีค่าเท่ากับ 1700 V แรงดันที่จุด PCC (V_{PCC}) มีค่าเท่ากับ 1414 V L_f มีค่าเท่ากับ 0.15 mH และ Δt มีค่าเท่ากับ 1×10^{-6} วินาที จะสามารถคำนวณค่า Δi เท่ากับ 1.902 A ดังนั้นจึงกำหนดให้ขนาดขอบเขตฟังก์ชันสมาชิกอินพุต error ของกระแสอยู่ที่ประมาณ 2 A

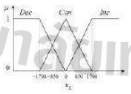
สำหรับฟังก์ชันสมาชิกเอาต์พุตจะกำหนดขอบเขตของ v_L อยู่ในช่วง -1700 V ถึง 1700 V ซึ่งมีค่าขนาดเท่ากับค่าแรงดัน V_{DC}



รูปที่ 4 กระบวนการควบคุมฟัซซีลอจิก



รูปที่ 5 ฟังก์ชันสมาชิกอินพุต



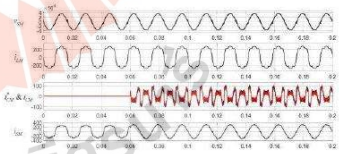
รูปที่ 6 ฟังก์ชันสมาชิกเอาต์พุต

4. ผลการจำลองสถานการณ์

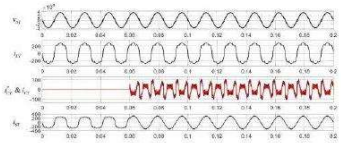
จากระบบรางไฟฟ้าที่พิจารณาในรูปที่ 1 เมื่อใช้การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอและตัวควบคุมฟัซซีลอจิกตามที่ได้ออกแบบไว้ในหัวข้อที่ 3 เพื่อเปรียบเทียบสมรรถนะในการควบคุมการฉีดกระแสชดเชย และกำจัดฮาร์มอนิก สามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ 6 ถึง 11 โดยการจำลองสถานการณ์ดังกล่าวจะกำหนดให้โหลดที่พิจารณาของระบบรางไฟฟ้า (traction load) เป็นแหล่งจ่ายกระแสทางอุดมคติที่ประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่กำหนดตามข้อมูลอ้างอิงจากการตรวจวัดปริมาณฮาร์มอนิกเฉลี่ยของระบบรางไฟฟ้าในประเทศไต้หวัน [7]

จากผลการจำลองสถานการณ์ระบบรางไฟฟ้าของเฟส M และเฟส T ในรูปที่ 6 7 9 และ 10 จะเห็นได้ว่าในช่วงก่อนการชดเชยตั้งแต่วินาทีที่ 0 ถึง 0.06 กระแสที่แหล่งจ่ายของทั้ง 2 เฟส (i_{SM}, i_{ST}) มีรูปสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์และมีลักษณะเหมือนกับกระแสโหลด (i_{LM}, i_{LT}) ทุกประการ โดยสามารถวัดค่า %THD ได้เท่ากับ 22.16 % ทั้งสองเฟส ต่อมาในช่วงเวลาหลังการชดเชยตั้งแต่วินาทีที่ 0.06 เป็นต้นไปพบว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอและฟัซซีลอจิกสามารถฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีลักษณะคล้อยตามกับกระแสอ้างอิง (i_{CM}^*, i_{CT}^*) ที่ได้จากการตรวจจับด้วยวิธี PQ ได้ดีทั้งคู่ (ดูได้จากรูปที่ 8 และ 11) ส่งผลให้กระแสที่แหล่งจ่ายมีลักษณะกลับมาเป็นไซน์มากขึ้น โดยสำหรับกรณีที่ใช้ตัวควบคุมพีไอ (รูปที่ 6 และ 7) วัดค่า %THD ของ i_{SM} ได้เท่ากับ 3.03 % และ i_{ST} เท่ากับ 3.02 % ส่วนกรณีที่ใช้ตัวควบคุมฟัซซีลอจิก (รูปที่ 9 และ 10) วัดค่า %THD ของ i_{SM} และ i_{ST} ได้เท่ากับ 2.53 % และ 2.50 % ตามลำดับ

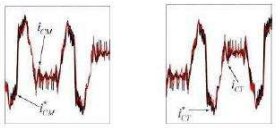
จากผลการจำลองสถานการณ์ดังกล่าวในข้างต้น การเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างการใช้ตัวควบคุมพีไอและฟัซซีลอจิกสามารถสรุปผลค่า %THD ของกระแสที่แหล่งจ่ายแสดงได้ดังตารางที่ 1 ซึ่งจะเห็นได้ว่ากรณีการใช้ตัวควบคุมฟัซซีลอจิกสามารถให้ผลค่า %THD ที่น้อยกว่าการใช้ตัวควบคุมพีไอ ซึ่งหมายความว่าตัวควบคุมฟัซซีลอจิกมีสมรรถนะการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานที่ดีกว่าตัวควบคุมพีไอด้วยเช่นกัน



รูปที่ 6 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส M ด้วยตัวควบคุมพีไอ

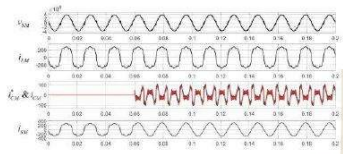


รูปที่ 7 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส T ด้วยตัวควบคุมพีไอ

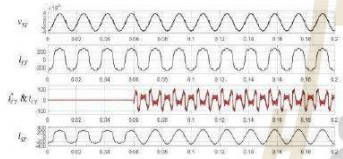


(ก) (ข)

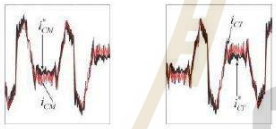
รูปที่ 8 ผลการควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ (ก) เฟส M (ข) เฟส T



รูปที่ 9 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส M ด้วยตัวควบคุมฟัซซีลอจิก



รูปที่ 10 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส T ด้วยตัวควบคุมฟัซซีลอจิก



(ก) (ข)

รูปที่ 11 ผลการควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก (ก) เฟส M (ข) เฟส T

ตารางที่ 1 ผลการกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

ชนิดตัวควบคุม	%THD ของกระแสที่แหล่งจ่าย			
	ก่อนการชดเชย		หลังการชดเชย	
	เฟส M	เฟส T	เฟส M	เฟส T
ตัวควบคุมแบบพีไอ	22.16	22.16	3.03	3.02
ตัวควบคุมแบบฟัซซีลอจิก	22.16	22.16	2.53	2.50

5. สรุป

บทความนี้ได้นำเสนอการเปรียบเทียบสมรรถนะของตัวควบคุมพีไอและฟัซซีลอจิกสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยผลการจำลองสถานการณ์ระบบกำจัดฮาร์มอนิกในระบบรางไฟฟ้าที่พิจารณาใช้ข้อมูลโหลดฮาร์มอนิกที่เกิดขึ้นจริงจากประเทศไต้หวัน พบว่าตัวควบคุมฟัซซีลอจิกสามารถให้ประสิทธิผลการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมแบบพีไอ และให้ค่า %*THD* ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าที่น้อยกว่าด้วยเช่นกัน อย่างไรก็ตามค่า %*THD* ที่ได้จากทั้งสองชนิดตัวควบคุมมีค่าอยู่ในกรอบมาตราฐาน IEEE Std. 519-2014 นอกจากนี้ผลวิจัยในบททวามนี้จะเป็นพื้นฐานในการออกแบบตัวควบคุมฟัซซีลอจิกให้มีสมรรถนะที่ดียิ่งขึ้นในอนาคต

6. กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณกลุ่มวิจัยอิเล็กทรอนิกส์กำลังพลังงานเครื่องจักรกล และการควบคุมที่ให้ทุนสนับสนุนงานวิจัยรวมถึงขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารีที่ให้สถานที่และเครื่องมือต่างๆอันเป็นประโยชน์ต่องานวิจัย

เอกสารอ้างอิง

[1] Shu Z, Xie S, Li Q. Single-Phase Back-To-Back Converter for Active Power Balancing, Reactive Power Compensation and Harmonic Filtering in Traction Power System. IEEE Transactions on Power Electronics. 2011; 26(2): 334–343.

[2] Izhar M, Hadzer CM, Syafrudin M. "Performance for Passive and Active Power Filter in Reducing Harmonics in The Distribution system". In: Proceedings of Power and Energy Conference, PECon. Kuala Lumpur, Malaysia, pp. 104-108. 29-30 November. 2004.

[3] Cirrincione M, Pucci M, Vitale G, Miraoui A. Current harmonic compensation by a singlephase shunt active power filter controlled by adaptive neural filtering. IEEE Transactions on Industrial Electronics. 2009; 56(8): 3128–3143.

[4] ธวิน อุดมกิจปัญญา และ ทศพร ณรงฤทธิ์, "การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม",The 7th TNI Academia Conference 2021, 21 พ.ค. 2560, หน้า 397-402.

[5] Rahmani S, Mendalek N, Al-Haddad K. Experimental Design of a Nonlinear Control Technique for Three-Phase Shunt Active Power Filter. IEEE Transactions on Industrial Electronics.2010; 57: 3364–3375.

[6] Tosaporn Narongrit, Kongpol Areerak & Kongpan Areerak (2015) A New Design Approach of Fuzzy Controller for Shunt Active Power Filter, Electric Power Components and Systems, 43:6, 685-694

[7] Huang S-R, Chen B-N. Harmonic study of the Le Blanc transformer for Taiwan railway's electrification system. IEEE Transactions on Power Delivery. 2002; 17(2): 495–499.

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
The 45th Electrical Engineering Conference (EECON-45)
วันที่ 16-18 พฤศจิกายน 2565 ณ ภูสักธาร รีสอร์ท อำเภอเมือง จังหวัดนครนายก

การออกแบบตัวควบคุมฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

Design of Fuzzy Logic Controller for Compensating Current Control of Shunt Active Power Filter in Co-Phase Railway Systems

ทศพร ณรงค์ฤทธิ์ และ ธวิน อุดมกิจปัญญา

กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม

สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี tosaporn@sut.ac.th

บทคัดย่อ

บทความนี้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม และนำเสนอการเปรียบเทียบระหว่างกรณีที่ใช้ฟังก์ชันสมาชิกอินพุตและเอาต์พุตของตัวควบคุมฟัซซีลอจิกจำนวน 3 และ 5 ค่าเชิงภาษา ผลการทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟัซซีลอจิกด้วยการจำลองสถานการณ์บนโปรแกรม Matlab/Simulink พบว่าตัวควบคุมฟัซซีลอจิกกรณีใช้ 5 ค่าเชิงภาษา มีสมรรถนะในการควบคุมกระแสชดเชยที่ดีกว่ากรณี 3 ค่าเชิงภาษาทั้งในกรณีที่กระแสโหลดปกติ และกระแสโหลดมีการเปลี่ยนแปลง โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519 - 2014

คำสำคัญ: การควบคุมกระแสชดเชย, ตัวควบคุมฟัซซีลอจิก, การกำจัดฮาร์มอนิก, วงจรกรองกำลังแอกทีฟ

Abstract

This paper presents the design of a fuzzy logic controller for control the compensating current of shunt active power filter (SAPF) in co-phase AC railway systems. The comparison between using the input and output membership functions of the fuzzy logic controller with 3 and 5 linguistic values are also presented in the paper. The simulation results by using MATLAB / Simulink program show that the fuzzy logic controller with 5 linguistic values can provide better performance than 3 linguistic values in both case of the normal load current and the load current has changed. Moreover, the total harmonic distortion (%THD) after compensation of the source currents are satisfied under the IEEE Std 519-2014.

Keywords: compensating current control, fuzzy logic controller, harmonic elimination, active power filter

1. บทนำ

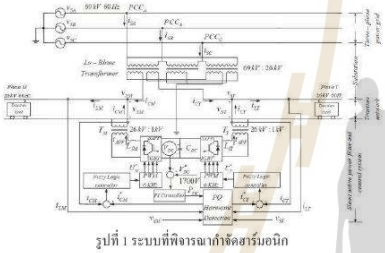
ปัจจุบันได้มีการนำฟัซซีลอจิกมาประยุกต์ใช้ในระบบควบคุมอย่างแพร่หลายเนื่องจากตัวควบคุมฟัซซีลอจิกมีสมรรถนะการควบคุมที่ดี ไม่จำเป็นต้องใช้แบบจำลองทางคณิตศาสตร์ที่แม่นยำในการออกแบบ สามารถรองรับกับระบบที่มีหลายอินพุตและเอาต์พุต สามารถทำงานในระบบที่ไม่เป็นเชิงเส้นซึ่งเหมาะกับการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟ นอกจากนี้ยังสามารถกำหนดพฤติกรรมการทำงานของระบบควบคุมให้เป็นไปตามที่ผู้ออกแบบต้องการได้อีกด้วย จากเหตุผลที่กล่าวมาบทความนี้จึงได้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิก (fuzzy logic controller) สำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน (วงจร SAPF) ซึ่งเป็นส่วนหนึ่งในกระบวนการการกำจัดฮาร์มอนิกในระบบรางไฟฟ้า เพื่อลดผลเสียจากฮาร์มอนิกในระบบรางไฟฟ้า ได้แก่ การเกิดสัญญาณรบกวนในระบบอาณัติสัญญาณ และวงจรอิเล็กทรอนิกส์ต่างๆ การทำงานผิดพลาดของอุปกรณ์ป้องกันและรีเลย์ ตัวเก็บประจุมีอายุการใช้งานสั้นลง เกิดกำลังสูญเสียและความร้อนขึ้นที่มอเตอร์ และหม้อแปลงไฟฟ้า อุปกรณ์แสงสว่างมีอายุการใช้งานสั้นลง นอกจากนี้ยังส่งผลเสียถึงคุณภาพกำลังไฟฟ้าอีกด้วย [1] โดยฮาร์มอนิกในระบบรางไฟฟ้าเกิดจากโหลดของระบบรางไฟฟ้าที่มีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้น ได้แก่ มอเตอร์ขับเคลื่อนรถไฟฟ้า วงจรแปลงผันกำลังไฟฟ้า ชุดควบคุมความเร็วมอเตอร์เพื่อควบคุมความเร็วของรถไฟ นอกจากนี้ยังรวมไปถึงโหลดเสริมสำหรับอำนวยความสะดวกประเภทอื่น ๆ ที่ใช้ภายในรถไฟฟ้า ได้แก่ อุปกรณ์แสงสว่าง และเครื่องปรับอากาศ เป็นต้น

ระบบรางไฟฟ้าที่พิจารณากำจัดฮาร์มอนิกสามารถแสดงได้ดังรูปที่ 1 โดยสามารถแบ่งออกได้เป็นสองส่วน ส่วนแรก คือ ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม (co-phase power supply system) [1] โดยโหลดรถไฟฟ้าของระบบรางไฟฟ้าจะแทนด้วยแหล่งจ่ายกระแสในอุดมคติซึ่งประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้าของประเทศไต้หวัน [2] และส่วนที่สอง คือ วงจร SAPF และระบบควบคุม [3] โดยโครงสร้างของ

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
The 45th Electrical Engineering Conference (EECON-45)
วันที่ 16-18 พฤศจิกายน 2565 ณ ภูสักธาร รีสอร์ท อำเภอเมือง จังหวัดนครนายก

วงจร SAPF คือ วงจรอินเวอร์เตอร์หนึ่งเฟส 2 ชุดที่มีแหล่งสะสมพลังงานเป็นตัวเก็บประจุร่วมกัน สำหรับระบบควบคุมจะประกอบไปด้วยการตรวจจับฮาร์มอนิกโดยในบทความนี้เลือกใช้วิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม [4] ระบบควบคุมแรงดันบัสไฟตรง โดยในบทความนี้เลือกใช้ตัวควบคุมพีไอ [5] และสำหรับระบบควบคุมกระแสชดเชยในบทความนี้จะนำเสนอการใช้ตัวควบคุมฟัซซีลอจิกที่อาศัยการออกแบบง่ายไม่ซับซ้อน

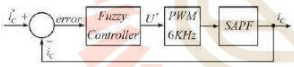
สำหรับการนำเสนอของบทความนี้จะประกอบไปด้วย ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 2 การออกแบบฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 3 การออกแบบกฎฟัซซีจะนำเสนอในหัวข้อที่ 4 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิกจะนำเสนอในหัวข้อที่ 5 ผลการจำลองสถานการณ์จะนำเสนอในหัวข้อที่ 6 และสุดท้ายในหัวข้อที่ 7 จะเป็นการสรุปของบทความ



รูปที่ 1 ระบบที่พิจารณากำจัดฮาร์มอนิก

2. ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

บล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิกสามารถแสดงได้ดังรูปที่ 2



รูปที่ 2 บล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก

จากรูปที่ 2 อินพุตของระบบควบคุม คือ ผลต่างระหว่างกระแสอ้างอิงและกระแสชดเชย (error) จากนั้นอินพุตดังกล่าวจะผ่านตัวควบคุมฟัซซีลอจิกที่ใช้วิธีอนุมานฟัซซีแบบ Mamdani ร่วมกับวิธี COG [6] ซึ่งคำนวณได้จากสมการที่ (1) โดยที่ $\mu_0(x)$ คือ ค่าความเป็นสมาชิกของเอาต์พุตที่ตำแหน่งสมาชิก x ใดๆ ส่วน a และ b คือขอบเขตของฟังก์ชันสมาชิกเอาต์พุต และได้เอาต์พุตของระบบควบคุม คือ แรงดันอ้างอิง (U^*) จากนั้นแรงดันเอาต์พุตดังกล่าวจะถูกนำไปใช้เป็นอินพุตของเทคนิคการสวิตช์แบบ PWM เพื่อทำการสวิตช์อุปกรณ์ IGBT ของวงจร SAPF ต่อไป

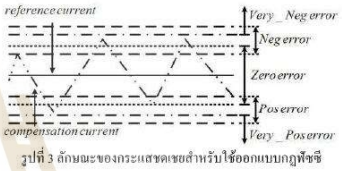
$$COG = \frac{\sum_{x=a}^{b} \mu_0(x)x}{\sum_{x=a}^{b} \mu_0(x)} \qquad (1)$$

3. การออกแบบฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก

โครงสร้างภายในของตัวควบคุมฟัซซีลอจิกจะออกแบบใช้ฟังก์ชันสมาชิกอินพุต error และเอาต์พุต U^* ที่มีฟังก์ชันสมาชิกรูปสามเหลี่ยม โดยการออกแบบตัวแปรภาษาของอินพุต error และเอาต์พุต U^* ดังกล่าวจะแบ่งออกเป็นกรณีใช้ 3 และ 5 ค่าเชิงภาษา สำหรับกรณีที่ใช้ 3 ค่าเชิงภาษา ในส่วนของอินพุต error จะประกอบไปด้วย “Neg” “Zero” และ “Pos” และในส่วนของเอาต์พุต U^* จะประกอบไปด้วย “Dec” “Con” และ“Inc” สำหรับกรณีที่ใช้ 5 ค่าเชิงภาษา ในส่วนของอินพุต error จะประกอบไปด้วย “Very Neg” “Neg” “Zero” “Pos” และ“Very Pos” และในส่วนของเอาต์พุต U^* จะประกอบไปด้วย “Very Dec” “Dec” “Con” “Inc” และ“Very Inc” โดยสามารถดูได้จากรูปที่ 5 และ 6

4. การออกแบบกฎฟัซซี

การออกแบบกฎของตัวควบคุมฟัซซีสำหรับควบคุมกระแสชดเชยมีวัตถุประสงค์ คือ เพื่อควบคุมกระแสชดเชยให้มีลักษณะคล้อยตามกับกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี PQ ดังแสดงในรูปที่ 3



รูปที่ 3 ลักษณะของกระแสชดเชยสำหรับใช้ออกแบบกฎฟัซซี

ตัวควบคุมฟัซซีกรณีที่ใช้ 3 และ 5 ค่าเชิงภาษาสามารถออกแบบกฎได้ 5 ข้อดังนี้ โดยกรณี 3 ค่าเชิงภาษาจะใช้เฉพาะกฎข้อ 2 3 และ 4 เท่านั้น

กฎข้อที่ 1 IF error = Very Neg THEN voltage = Very Dec

กฎข้อที่ 2 IF error = Neg THEN voltage = Dec

กฎข้อที่ 3 IF error = Zero THEN voltage = Con

กฎข้อที่ 4 IF error = Pos THEN voltage = Inc

กฎข้อที่ 5 IF error = Very Pos THEN voltage = Very Inc

5. การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัซซีลอจิก

ในหัวข้อนี้จะนำเสนอการออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error ทั้งในกรณี 3 และ 5 ค่าเชิงภาษา และเอาต์พุต U^* ทั้งในกรณี 3 และ 5 ค่าเชิงภาษา ซึ่งมีรายละเอียดดังนี้

การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error จะอาศัยสมการแรงดันที่ตกคร่อมตัวเหนี่ยวนำ (L_f) ของวงจร SAPF ดังแสดงในสมการที่ (2)

$$v_L = L_f \frac{di_{APF}}{dt} \qquad (2)$$

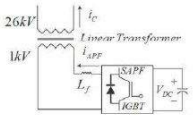
จากสมการที่ (2) จะสามารถแสดงการหาค่าอัตราการเปลี่ยนแปลงกระแสวงจร SAPF ($\frac{di_{APF}}{dt}$) ได้ดังสมการที่ (3)

$$\frac{di_{APF}}{dt} = \frac{v_L}{L_f} = \frac{v_{APF} - v_s}{L_f} \qquad (3)$$

จากสมการที่ (2) สามารถทำการประมาณหาค่าผลต่างของกระแส (Δi_{APF}) ได้ดังสมการที่ (4)

$$\Delta i_{APF} = \left(\frac{v_{APF} - v_s}{L}\right) \times \Delta t \qquad (4)$$

จากสมการที่ (4) เมื่อพิจารณาผลจากการใช้หม้อแปลงเชิงเส้นหนึ่งเฟสเพื่อลดทอนระดับแรงดันที่ระบบไฟฟ้ากำลังสองเฟส ดังแสดงในรูปที่ 4 สามารถแสดงสมการหาค่าผลต่างของกระแสชดเชย (Δi_C) ฝั่งแรงสูงของหม้อแปลงได้ดังสมการที่ (5)



รูปที่ 4 หม้อแปลงเชิงเส้นหนึ่งเฟสสำหรับลดระดับแรงดันไฟฟ้า

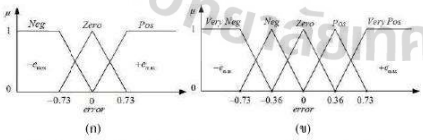
$$\Delta i_C = \left(\frac{v_L}{v_H}\right) \times \Delta i_{APF} = \left(\frac{v_L}{v_H}\right) \times \left(\frac{v_{APF} - v_s}{L_f}\right) \times \Delta t \qquad (5)$$

จากสมการที่ (5) เพื่อการประมาณการออกแบบค่าความผิดพลาดสูงสุด (e_{max}) สำหรับใช้ออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error จะกำหนดให้ v_{APF} มีค่าเท่ากับ mV_{DC} และ v_S มีค่าเท่ากับ 1414 V ซึ่งสามารถแสดงได้ดังสมการที่ (6) โดยที่ m คือ ค่ามอดดูเลชันอินเดกซ์ (modulation index)

$$e_{max} \approx \left(\frac{v_L}{v_H}\right) \times \left(\frac{mV_{DC} - 1414}{L_f}\right) \times \Delta t \qquad (6)$$

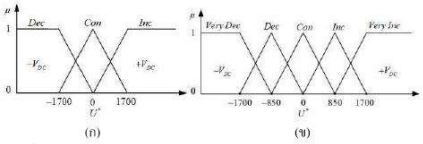
จากสมการที่ (6) เมื่อกำหนดให้ V_{DC} มีค่าเท่ากับ 1700 V v_L มีค่าเท่ากับ 1000 V v_H มีค่าเท่ากับ 26000 V L_f มีค่าเท่ากับ 0.15 mH m มีค่าเท่ากับ 1 และ Δt มีค่าเท่ากับ 1×10^{-5} จะสามารถคำนวณค่า e_{max} ได้เท่ากับ 0.73 A

การออกแบบค่าตำแหน่งสมาชิกของอินพุต error ของตัวควบคุมฟัซซีลอจิกจะกำหนดใช้การออกแบบให้ฟังก์ชันสมาชิกมีลักษณะสมมาตร (+,-) โดยมีค่าขอบเขตตำแหน่งฟังก์ชันสมาชิกเท่ากับค่า e_{max} นั่นคือ 0.73 A ทั้งกรณี 3 และ 5 ค่าเชิงภาษา ดังแสดงในรูปที่ 5



รูปที่ 5 ตำแหน่งฟังก์ชันสมาชิกของอินพุต error (ก) กรณี 3 (ข) กรณี 5 ค่าเชิงภาษา

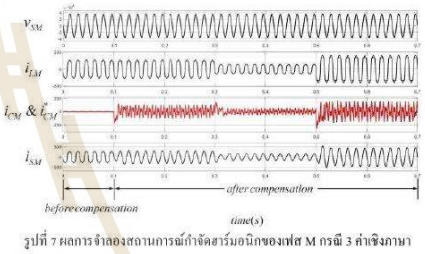
สำหรับการออกแบบฟังก์ชันสมาชิกของเอาต์พุต U^* ของตัวควบคุมฟัซซีลอจิกจะกำหนดใช้การออกแบบให้ฟังก์ชันสมาชิกมีลักษณะสมมาตร (+,-) เช่นกัน โดยกำหนดให้ตำแหน่งฟังก์ชันสมาชิกเท่ากับค่า V_{DC} นั่นคือ 1700 V ทั้งกรณี 3 และ 5 ค่าเชิงภาษา ดังแสดงในรูปที่ 6



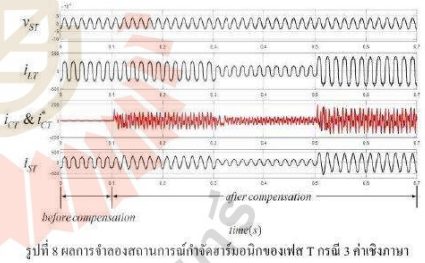
รูปที่ 6 ตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต U^* (ก) กรณี 3 (ข) กรณี 5 ค่าเชิงภาษา

6. ผลการจำลองสถานการณ์

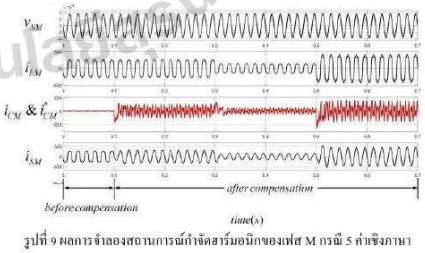
จากระบบที่พิจารณากำจัดฮาร์มอนิกในรูปที่ 1 สำหรับตัวควบคุมฟัซซีลอจิกที่ได้ออกแบบไว้ในหัวข้อที่ผ่านมาสามารถแสดงผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีที่ตัวควบคุมฟัซซีใช้ฟังก์ชันสมาชิก 3 ค่าเชิงภาษา และ 5 ค่าเชิงภาษา ได้ดังรูปที่ 7 ถึง 10



รูปที่ 7 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส M กรณี 3 ค่าเชิงภาษา

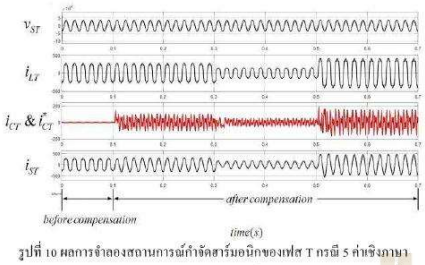


รูปที่ 8 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส T กรณี 3 ค่าเชิงภาษา



รูปที่ 9 ผลการจำลองสถานการณ์กำจัดฮาร์มอนิกของเฟส M กรณี 5 ค่าเชิงภาษา

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
The 45th Electrical Engineering Conference (EECON-45)
วันที่ 16-18 พฤศจิกายน 2565 ณ ภูสักธาร รีสอร์ท อำเภอเมือง จังหวัดนครนายก



รูปที่ 10 ผลการจำลองสถานการณ์กำจัดสาร์มอนิกของเฟส T กรณี 5 ค่าเชิงภาษา

จากผลการจำลองสถานการณ์ในรูปที่ 7 ถึง 10 สังเกตได้ว่าตั้งแต่วินาทีที่ 0 ถึง 0.1 หรือช่วงก่อนการชดเชย กระแสที่แหล่งจ่าย (i_{SM}, i_{ST}) มีลักษณะผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกระแสโหลด (i_{LM}, i_{LT}) ทุกประการ ซึ่งมีค่า %THD เท่า 22.16 % เท่ากันทั้ง 2 เฟส ต่อมาตั้งแต่วินาทีที่ 0.1 เป็นต้นไปหรือช่วงภายหลังการชดเชยเมื่อวงจร SAPF ที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีที่ได้ออกแบบไว้ทำการฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีลักษณะคล้อยตามกับกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากการตรวจจับสาร์มอนิกส่งผลให้กระแสที่แหล่งจ่ายมีลักษณะกลับมาเป็นรูปไซน์มากขึ้นตลอดทุกช่วงรูปสัญญาณ และมีค่า %THD ของกระแสที่แหล่งจ่ายมีค่าลดลง โดยสามารถแบ่งออกได้เป็น 3 ช่วงเวลา คือ ช่วงเวลาโหลดปกติ ช่วงเวลาที่กระแสโหลดมีขนาดลดลง และช่วงเวลาที่กระแสโหลดมีขนาดเพิ่มขึ้น สำหรับกรณีที่ตัวควบคุมฟัซซีลอจิกใช้ 3 ค่าเชิงภาษาจะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสมีค่าเท่ากับ 3.68 % 4.24 % และ 4.20 % ตามลำดับโหลด และ %THD เฉลี่ยที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากับ 3.47 % 3.79 % และ 4.03 % ตามลำดับโหลด ส่วนกรณีที่ตัวควบคุมฟัซซีลอจิกใช้ 5 ค่าเชิงภาษาค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ระบบไฟฟ้ากำลังสองเฟสมีค่าเท่ากับ 3.49 % 4.13 % และ 4.03 % ตามลำดับโหลด และที่ระบบไฟฟ้ากำลังสามเฟสมีค่าเท่ากับ 3.29 % 3.70 % และ 3.88 % ตามลำดับโหลด โดยสามารถดูสรุปผลค่า %THD ของกระแสที่แหล่งจ่ายจากตารางที่ 1

ตารางที่ 1 สรุปผลของ %THD ของกระแสที่แหล่งจ่าย

ตัวควบคุมฟัซซีลอจิก	%THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชย					
	ระบบไฟฟ้ากำลังสองเฟส			ระบบไฟฟ้ากำลังสามเฟส		
	ปกติ	ลด	เพิ่ม	ปกติ	ลด	เพิ่ม
กรณี 3 ค่าเชิงภาษา	3.68	4.24	4.20	3.47	3.79	4.03
กรณี 5 ค่าเชิงภาษา	3.49	4.13	4.03	3.29	3.70	3.88

จากตารางที่ 1จะเห็นได้ว่าตัวควบคุมฟัซซีลอจิกกรณีที่ใช้ 5 ค่าเชิงภาษาจะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งภายหลังการชดเชยที่น้อยกว่ากรณีที่ใช้ 3 ค่าเชิงภาษา ทั้งที่ระบบไฟฟ้ากำลังสองเฟส และที่ระบบไฟฟ้ากำลังสามเฟส แต่อย่างไรก็ตามทั้ง 2 กรณีตัวควบคุมสามารถให้ค่า%THD เฉลี่ยของกระแสที่แหล่งจ่ายภายหลังการชดเชยอยู่ภายใต้กรอบมาตราฐาน IEEE Std. 519 – 2014

7. สรุป

บทความนี้ได้นำเสนอการออกแบบตัวควบคุมฟัซซีลอจิกสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยผลการจำลองสถานการณ์ พบว่าตัวควบคุมฟัซซีลอจิกที่ออกแบบทั้งกรณีที่ใช้ 3 และ 5 ค่าเชิงภาษาสามารถให้ประสิทธิผลการควบคุมกระแสชดเชยที่ดีทั้งในกรณีกระแสโหลดปกติ กรณีกระแสโหลดมีขนาดลดลง และกรณีกระแสโหลดมีขนาดเพิ่มขึ้นโดยกรณีที่ใช้ 5 ค่าเชิงภาษาให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่น้อยกว่ากรณีที่ใช้ 3 ค่าเชิงภาษา อย่างไรก็ตามค่า %THD ที่ได้จากทั้งสองกรณียังมีค่าอยู่ในกรอบมาตราฐาน IEEE Std. 519-2014

8. กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณกลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงานเครื่องจักรกล และการควบคุมที่ให้ทุนสนับสนุนงานวิจัยรวมถึงขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารีที่ให้สถานที่และเครื่องมือต่างๆอันเป็นประโยชน์ต่องานวิจัย

เอกสารอ้างอิง

[1] Shu Z, Xie S, Li Q. Single-Phase Back-To-Back Converter for Active Power Balancing, Reactive Power Compensation and Harmonic Filtering in Traction Power System. IEEE Transactions on Power Electronics. 2011; 26(2): 334–343.

[2] Huang S-R, Chen B-N. Harmonic study of the Le Blanc transformer for Taiwan railway's electrification system. IEEE Transactions on Power Delivery. 2002; 17(2): 495–499.

[3] Cirrincione M, Pucci M, Vitale G, Miraoui A. Current harmonic compensation by a singlephase shunt active power filter controlled by adaptive neural filtering. IEEE Transactions on Industrial Electronics. 2009; 56(8): 3128–3143.

[4] ธวิน อุดมกิจปัญญา และ ทศพร ณรงฤทธิ์, "การตรวจจับฮาร์มอนิกด้วยวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม", The 7th TNI Academia Conference 2021, 21 พ.ค. 2560, หน้า 397-402.

[5] Rahmani S, Mendalek N, Al-Haddad K. Experimental Design of a Nonlinear Control Technique for Three-Phase Shunt Active Power Filter. IEEE Transactions on Industrial Electronics.2010; 57: 3364–3375.

[6] E.H. Mamdani (1974). Applications of Fuzzy Algorithms for Simple Dynamic Plant. IEEE on Control. 121: 1585-1588.

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

Harmonic Elimination of AC Electric Railway Systems Using Shunt Active Power Filters

1st Sooppakit Sirasugol
School of Electrical Engineering,
Suranaree University of Technology,
Nakhon Ratchasima, Thailand
Sooppakit.sirasugol@gmail.com

2nd Twin domkitpanya
School of Electrical Engineering,
Suranaree University of Technology,
Nakhon Ratchasima, Thailand
twin.ukp@gmail.com

3rd Tosaporn Narongrit
School of Electrical Engineering,
Suranaree University of Technology,
Nakhon Ratchasima, Thailand
tosaporn@sut.ac.th

4th Kongpol Areerak
School of Electrical Engineering,
Suranaree University of Technology,
Nakhon Ratchasima, Thailand
kongpol@sut.ac.th

2024 12th International Electrical Engineering Congress (iEECON) | 979-8-3503-8359-1/24/$31.00 ©2024 IEEE | DOI: 10.1109/IEECON60677.2024.10537979

***Abstract*— This article presents the power quality improvement in an AC electric railway system by harmonic elimination using the shunt active power filter. The shunt active power filter's reference current is calculated using the synchronous detection with Fourier analysis (SDF) method. The fuzzy controller is used to regulate the current of the shunt active power filter. The article also presents a method for designing fuzzy controllers that is simple to calculate and does not require a mathematical model of the system. The Simulink/MATLAB program was used to model the AC electric railway system with harmonic reduction by the shunt active power filter. The results confirmed that the Fuzzy controller created by the proposed method performs better than the PI controller for controlling the compensating current. Moreover, the shunt active power filter can reduce current harmonic in the AC electric railway system. The percentage value of total harmonic distortions (%THD) after compensation of the source currents is decreased and follows the IEEE standard 519-2022.**

Keywords— shunt active power filter, fuzzy controller, harmonics, power quality, electric railway

I. Introduction

Nowadays, electric railway systems are increasing worldwide because this technology is highly efficient for transportation and has high security compared with other transportation technologies. DC and AC power systems were applied to feed a traction load or a train. However, because of its stability, the AC power system is used a lot for a long-distance railway. The traction load connected to the AC electric railway system can produce problems for power quality such as unbalanced current, harmonics, and power factor. The harmonics are focused on in the paper. There are a lot of effects from harmonics, such as loss in electric devices and transmission lines, interference in signalling systems and communication devices, instrumentation and protective device failure, and short-life equipment [1]. Thus, the elimination of harmonics in the AC electric railway system is important for reducing the effects and improving power quality. There are three methods to use for eliminating harmonic in an AC electric power system: using a passive power filter, using an active power filter, and using a hybrid power filter (a combination of passive and active power filters)[2]. However, the shunt active power filter (SAPF) is selected to eliminate the current harmonic in the AC electric railway system for this paper. It is because of the higher efficiency for eliminating all harmonic orders, flexibility when loads change, and no resonance problem compared with a passive power filter [3]. Fig. 1 shows the harmonic elimination in the AC electric railway system using SAPF. The substation has received the input of three-phase voltage (69 kV, 60 Hz) from the power grid and generates the output voltage of 26 kV, 60 Hz as a two-phase power supply (M and T) by the Le-blanc transformer. The traction loads are linked to phases M and T of the AC electric railway system, and real traction load data from Taiwan's railway systems [4] is utilized as a case study. Moreover, two single-phase SAPFs are connected to linear transformers TM and TT (1 kV:26 kV) to inject compensatory current into the AC electric railway system to eliminate current harmonic. The SAPF parameters such as the DC bus voltage (V_{DC}), the filter inductance (L_f), and the DC capacitance (C_{DC}) have been designed using the conventional approach [5] and depicted in Fig. 1. The SAPF control system has three major components: harmonic detection, current control, and DC bus voltage control. Harmonic detection is responsible for calculating the reference current of the SAPF. The synchronous detection with the Fourier analysis (SDF) method [6] is applied in the paper. The current control is the component that controls the SAPF's compensating current to follow the reference current calculated using the SDF method. There are many popular controllers to use for controlling this current, such as a Hysteresis controller, a PI controller, and a Fuzzy controller. However, the Fuzzy controller [8] was chosen because it can provide high performance for controlling the compensating current while without requiring a mathematical model of the system for design. The approach to designing the Fuzzy controller is also proposed in section IV of the paper. Finally, the PI controller is sufficient for regulating the SAPF's DC bus voltage.

The paper is organized: Section II explains the SDF harmonic detection method. Section III reviews the conventional approach for designing the PI controllers. Section IV proposes an approach to design the Fuzzy controller. Section V shows the simulation results and discussion. Section VI is the summary of the paper.

979-8-3503-8359-1/24/$31.00 ©2024

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

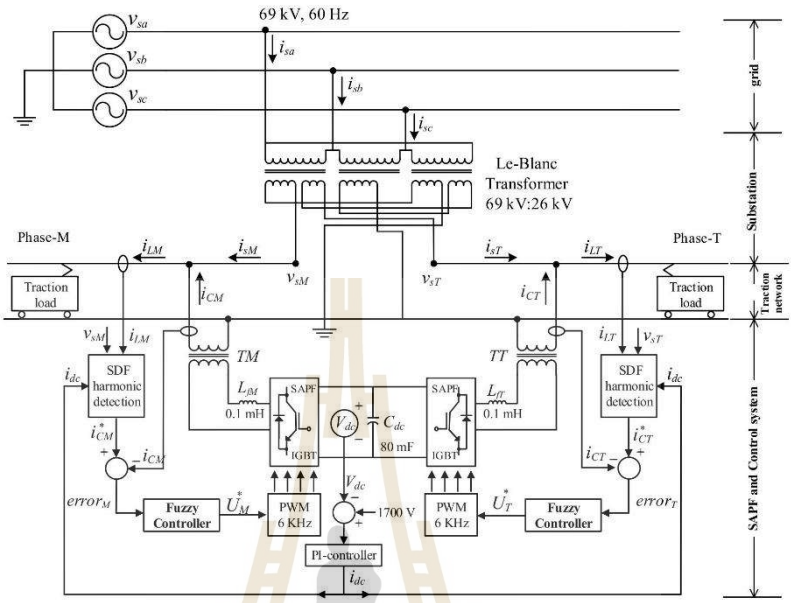


Fig. 1. The considered system.

II. SDF METHOD

The synchronous detection with Fourier analysis (SDF) is a harmonic detection method for determining the SAPF reference current (i_C^*) [6]. The SDF technique is formed by combining the SD method's calculating steps, including the SWFA's high harmonic filtering accuracy. The calculation of the i_C^* by SDF is divided into six steps as shown in Fig. 2. For the AC electric railway systems, the SDF blocks will be used for phases M and T (i_{CM}^*, i_{CT}^*), depicted in Fig. 1.

$$\begin{bmatrix} v_{sA} \\ v_{sB} \end{bmatrix} = \begin{bmatrix} v_s(\theta) \\ v_s(\theta - \frac{\pi}{2}) \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_{LA} \\ i_{LB} \end{bmatrix} = \begin{bmatrix} i_L(\phi) \\ i_L(\phi - \frac{\pi}{2}) \end{bmatrix} \quad (2)$$

From Fig. 2, the inputs of the SDF method are the source voltage (v_s or $v_s(\theta)$) and the load current (i_L or $i_L(\theta)$) of the considered system, which is divided into two axes: A and B, as shown in (1) and (2). The B-axis has been delayed by $\pi/2$ radians from the A-axis as shown in Fig. 3.

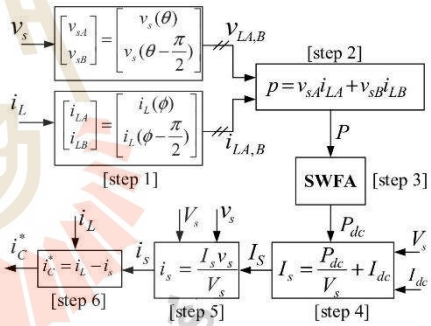


Fig. 2. The SDF method.

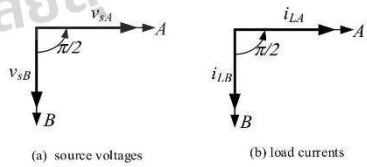


Fig. 3. The quantities on the A and B axis.

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

In step 3 of the SDF method, the power in DC component (P_{dc}) is filtered by the SWFA technique, which considers from the instantaneous power (P) equation of Euler-Fourier as shown in (3). The coefficient A_0 in (3) will be analyzed for calculating the P_{dc} value ($P_{dc}=A_0/2$). There are two steps to computing the A_0 using the SWFA technique. The first step is determining the initial A_0 by (4), which receives the N data in a period of the fundamental frequency ($k=N_0$ to N_0+N-1). The second step is the computation to update the new A_0 ($A_0^{(new)}$). This value can be calculated by (5), which is derived from the sliding window technique as shown in Fig. 4. According to this figure, when the data $P(kT)$ at the window of $k=N_0$ is slid down to $k=N_0-1$ for leaving. Then the remaining data $P(kT)$ at the window for $k=N_0+1$ to $k=N_0+N-1$ are also slid down the window. After that, the new data $P(kT)$ in the window $k=N_0+N$ will be entered to replace the empty window at the old $k=N_0+N-1$ for calculating the $A_0^{(new)}$. In each round of updating A_0, it also provides the new P_{dc} value by (6). Where T (sampling time) is set to 10 µs for the paper.

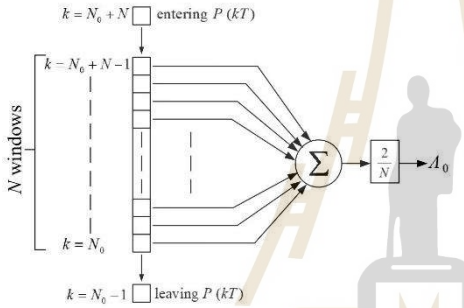


Fig. 4. The A_0 computation by the SWFA technique.

$$P(kT) = \underbrace{\frac{A_0}{2}}_{DC\,component\,(P_{dc})} + \underbrace{\sum_{h=1}^{\infty}[A_h \cos(h\omega kT) + B_h \sin(h\omega kT)]}_{AC\,component} \quad (3)$$

$$A_0 = \frac{2}{N}\sum_{k=N_0}^{N_0+N-1} P(kT) \quad (4)$$

$$A_0^{(new)} = A_0^{(old)} + \frac{2}{N}P([N_0+N]T) - \frac{2}{N}P([N_0]T) \quad (5)$$

$$P_{dc} = \frac{A_0}{2} \quad (6)$$

III. The PI Controller

A. The current control using the PI controller

Fig. 5 shows the block diagram for compensating current control with the PI controller. The difference between the reference current (i_C^*) and the compensating current (i_C) is the error input of the controller, while the output is the reference voltage (U^*). This reference voltage will be used as the input of the PWM technique for generating the control pulses of the SAPF.

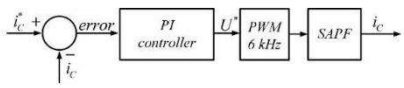


Fig. 5. The current control via the PI controller.

B. PI controller design

Fig. 6 shows the closed-loop control scheme used to design the PI controller. Where the PI controller's gains K_P and K_I can be designed using (7) and (8), respectively [7]. In the paper, the damping ratio (ζ) and the natural frequency (ω_n) are set equal to 0.707 and 6000π, respectively. Thus, the calculation result of the K_P is equal to 4, and the K_I is equal to 53,300. Note that: In the considered AC electric railway system, the same controllers will control the compensating current of SAPF for phases M and T.

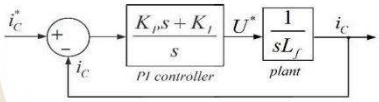


Fig. 6. Closed-loop control to design the PI controller.

$$K_P = 2\zeta\omega_n L_f \quad (7)$$

$$K_I = \omega_n^2 L_f \quad (8)$$

IV. The Fuzzy Controller

A. The current control using the Fuzzy controller

Fig. 7 shows the block diagram when using the fuzzy controller for current control. The error ($i_C^* - i_C$) and the reference voltage (U^*) are the input and output of the Fuzzy controller, respectively. The U^* will be sent to the PWM technique for generating the SAPF control pulses.

Fig. 7. The current control via the Fuzzy controller.

B. Fuzzy controller design

The processes in the Fuzzy controller are shown in Fig. 8. The fuzzy inference by Takagi-Sugeno model [8] and the weighted average (WA) defuzzification method in (9) are specified for the Fuzzy controller design. The membership function of input error is designed with a balanced seven triangle shapes shown in Fig 9. The boundary position of this input is calculated from the e_{max} value which can be

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

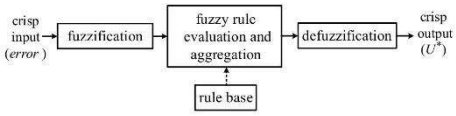


Fig. 8. The processes of the Fuzzy controller.

determined by (10). In Fig. 10, the membership function of the output U^* is designed as the seven bar constants, and the boundary position of the output U^* can be obtained by the SAPF's DC bus voltage or V_{DC} (1700 V). Moreover, the Fuzzy controller is based on seven rules for controlling the compensating current as below:

Rule 1 IF error = *SuperNeg* THEN voltage = *SuperDec*
Rule 2 IF error = *VeryNeg* THEN voltage = *VeryDec*
Rule 3 IF error = *Neg* THEN voltage = *Dec*
Rule 4 IF error = *Zero* THEN voltage = *Con*
Rule 5 IF error = *Pos* THEN voltage = *Inc*
Rule 6 IF error = *VeryPos* THEN voltage = *VeryInc*
Rule 7 IF error = *SuperPos* THEN voltage = *SuperPos*

$$WA = \frac{\sum_{m=1}^{m} \mu(k_m) \times k_m}{\sum_{m=1}^{m} \mu(k_m)} \quad 9)$$

$$e_{\max} = \left(\frac{V_L}{V_H}\right) \times \left(\frac{V_{DC} - 1414}{L_f}\right) \times T \quad (10)$$

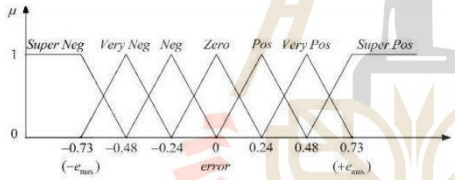


Fig. 9. The input *error*.

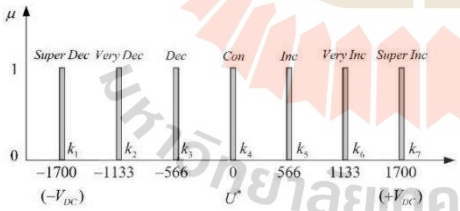


Fig. 10. The output U^*.

From the parameters configuration of the system in Fig. 1, the V_{DC} is equal to 1700 V. The low-voltage side of the transformer (V_L) is 1 kV and the high-voltage side (V_H) is 26 kV. The filter inductance (L_f) of the SAPF is 0.15 mH, and the sampling time (T) is fixed equal to 10 μs. Thus, the calculation result of the e_{max} value using (9) is equal to 0.73 A.

V. Results and Discussions

This section presents a simulation of harmonic removal using SAPF for an AC electric railway system. The system in Fig. 1 is simulated using the SDF harmonic detection method and the proposed Fuzzy controller. The harmonic elimination results for phases M and T of the AC electric railway system are shown in Figs. 11. and 12., respectively.

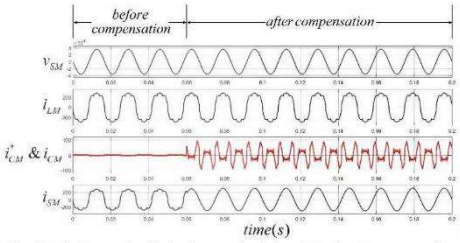


Fig. 11. The harmonic elimination result of phase M using Fuzzy controller.

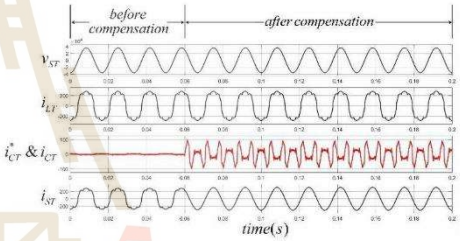


Fig. 12. The harmonic elimination result of phase T using Fuzzy controller.

In the duration time before compensation (at time < 0.06 s), the source currents of phases M and T (i_{SM}, i_{ST}) are highly distorted waveforms (%THD = 22.18%). However, when SAPF injects the compensating currents into the AC electric railway system at times > 0.06 s, the source currents (i_{SM}, i_{ST}) become a sinusoidal waveform. Where the %THD values after compensation are equal to 1.37% and 1.27% for phases M and T, respectively. These %THD results are addressed in Table 1. Moreover, the results show that the proposed Fuzzy controller can control the compensating currents (i_{CM}, i_{CT}) to track the reference currents (i^*_{CM}, i^*_{CT}) from the SDF method throughout the signal waveform.

For performance comparison, the results of controlling the compensating current by the PI controller with the conventional design method are shown in Fig. 13 and 14. It can be seen that the PI controller can also control the compensating currents (i_{CM}, i_{CT}) following the reference currents (i^*_{CM}, i^*_{CT}). Consequently, the source currents (i_{SM}, i_{ST})

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

are also almost a sinusoidal waveform after compensation, and %THD for phase M is 1.91% and phase T is 1.78%.

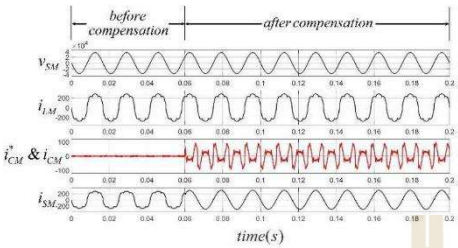


Fig. 13. The harmonic elimination result of phase M using PI controller.

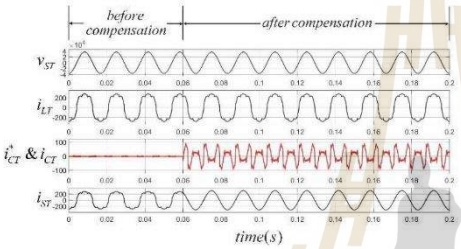


Fig. 14. The harmonic elimination result of phase T using PI controller.

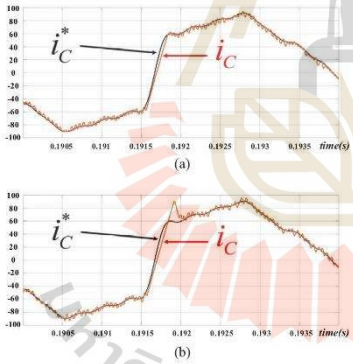


Fig. 15. The performance of current control for phase M using (a) Fuzzy controller and (b) PI controller.

Fig. 15. shows the performance comparison of the current control in phase M, when using the Fuzzy controller (Fig. 15. (a)), and the PI controller (Fig. 15. (b)). According to this figure, both controllers have good performance in controlling the compensating current. The compensating current (i_C) has been tracked following the reference current (i_C^*). However, at the maximum slope of the reference current (0.1915 - 0.192 s), the Fuzzy controller has more efficient control than the PI controller.

In addition, the results in terms of the average %THD value after compensation of the source current using the Fuzzy controller are equal to 1.32%, while using the PI controller is equal to 1.85% as depicted in Table I. As the results, it is confirmed the proposed Fuzzy controller has better performance for controlling the compensating current compared with the PI controller. Moreover, This %THD value is under the IEEE standard 519-2022.

TABLE I. THE %THD RESULTS OF SOURCE CURRENTS

Controller types	%THD before compensation			%THD after compensation		
	phase M	phase T	average	phase M	phase T	average
Fuzzy controller	22.18	22.18	22.18	1.37	1.27	1.32
PI controller				1.91	1.78	1.85

V. CONCLUSION

The elimination of harmonics using the SAPF for the AC electric railway system has been proposed in the paper. The SDF method was used to determine the SAPF's reference current. Moreover, the design of the fuzzy controller was proposed for controlling the current of the SAPF. The simulation results confirmed that the proposed fuzzy controller outperforms the PI controller in terms of controlling the current. Moreover, the SAPF could efficiently eliminate harmonics for the AC electric railway system, and the source current has a sinusoidal waveform after compensation. The %THD values of the source currents are reduced under the IEEE standard 519-2022.

ACKNOWLEDGMENT

This work was supported by PEMC Research Group and by Suranaree University of Technology (SUT).

REFERENCES

[1] C. Panpean, K-L Areerak, P. Santiprapan, K-N Areerak, and S. S. Yeoh, "Harmonic mitigation in electric railway systems using improved model predictive control, " Energies, vol. 14, no. 7, 2021.

[2] A.V. Barva and S. Joshi, "Comparative Analysis of Passive, Active, and Hybrid Active Filters for Power Quality Improvement in Grid-Connected Photovoltaic System," 2023 7th International Conference on Computer Applications in Electrical Engineering-Recent Advances (CERA), Roorkee, India, 2023, pp. 1-6.

[3] A. R. Dekka, A. R. Beig and M. Poshtan, "Comparison of passive and active power filters in oil drilling rigs," 11th International Conference on Electrical Power Quality and Utilisation, Lisbon, Portugal, 2011, pp. 1-6.

[4] Sy-Ruen Huang and Bing-Nan Chen, "Harmonic study of the Le Blanc transformer for Taiwan railway's electrification system," in IEEE Transactions on Power Delivery, vol. 17, no. 2, pp. 495-499, April 2002.

[5] T. Narongrit, K-L. Areerak, and K-N. Areerak, "Optimal Design of Shunt Active Power Filters Using a Particle Swarm Optimization," International Review on Modelling & Simulations, vol. 4, pp. 2871-2878, 2011.

[6] T. Narongrit, P. Santiprapan and S. Janpong, "A Synchronous Detection with Fourier Analysis for Single-Phase Shunt Active Power Filters," 2018 5th International Conference on Electric Power and Energy Conversion Systems (EPECS), Kitakyushu, Japan, 2018, pp. 1-6.

2024 International Electrical Engineering Congress (iEECON 2024)
March 6-8, 2024, Pattaya Chonburi, THAILAND

[7] B A. Angelico, L B.G. Campanhol, S A. Oliveira da silva, "P-I/P-I-D tuning procedure of a single-phase shunt active power filter using Bode diagram," IET Power Electron, vol. 7, pp. 2647-2659, 2014.

[8] T. Narongrit, K-L. Areerak, and K-P. Areerak, "Adaptive Fuzzy Control for Shunt Active Power Filters," Electric Power Components and Systems, vol. 44, no 6, pp. 646-657, May, 2016.

วารสารวิศวกรรมศาสตร์และนวัตกรรม
Journal of Engineering and Innovation

บทความวิจัย

การตรวจจับฮาร์มอนิกด้วยวิธีพีคิวเอฟร่วมกับการตรวจจับแรงดันลำดับเฟสบวกมูลฐานสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

Harmonic detection using PQF with fundamental positive sequence voltage detector for co-phase AC electric railway systems

ธวิน อุดมกิจปัญญา ทศพร ณรงค์ฤทธิ์*

กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี จังหวัดนครราชสีมา 30000

Twin Udomkitpanya Tosaporn Narongrit*

Power Electronics, Energy, Machines and Control Research Group, School of Electrical Engineering, Institute of Engineering, Suranaree University of Technology, Nakhon Ratchasima 30000

* Corresponding author.

E-mail: tosaporn@sut.ac.th; Telephone: 0 4422 4402

วันที่รับบทความ 6 ธันวาคม 2565; วันที่แก้ไขบทความ ครั้งที่ 1 4 กรกฎาคม 2566; วันที่ตอบรับบทความ 16 สิงหาคม 2566

บทคัดย่อ

บทความนี้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีพีคิวเอฟ (PQF) ร่วมกับการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (Fundamental Positive Sequence Voltage Detector : FPSVD) สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม วิธีการที่นำเสนอนี้ใช้สำหรับคำนวณหากระแสอ้างอิงสำหรับการชดเชยฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) ทั้งในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์ และกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิก การทดสอบตรวจจับฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม จะประยุกต์ใช้เทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปที่ใช้ซอฟต์แวร์โปรแกรม Simulink/MATLAB ร่วมกับบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit โดยผลการจำลองสถานการณ์กรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์พบว่าการตรวจจับฮาร์มอนิกด้วยวิธี PQF สามารถคำนวณกระแสอ้างอิงได้อย่างถูกต้องและยืดหยุ่นกว่าวิธี PQ แบบดั้งเดิม ส่งผลให้ค่าเปอร์เซ็นต์ความเพี้ยนฮาร์มอนิกรวม (percentage of total harmonic distortion : %THD) ที่ระบบไฟฟ้ากำลังสามเฟสซึ่งเป็นจุดต่อร่วม (Point of Common Coupling : PCC) มีค่าน้อยกว่า 0.42% ส่วนในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิกพบว่าการตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ FPSVD มีสมรรถนะในการตรวจจับฮาร์มอนิกที่ดีกว่าการใช้เพียงวิธี PQF ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมได้อย่างมีประสิทธิผล และมีค่า %THD ภายหลังการชดเชยมีค่าน้อยกว่า 0.86% นอกจากนี้ค่า %THD ภายหลังการชดเชยของกระแสที่แหล่งจ่ายมีค่าลดลงอยู่ภายใต้กรอบมาตรฐาน IEEE Standard 519-2014

คำสำคัญ

การตรวจจับฮาร์มอนิก การตรวจจับแรงดันลำดับเฟสบวกมูลฐาน ตัวควบคุมพีไอ วงจรกรองกำลังแอกทีฟ การปรับปรุงคุณภาพกำลังไฟฟ้า

Abstract

This paper presents the harmonic detection using PQF in combination with the fundamental positive sequence voltage detector (Fundamental Positive Sequence Voltage Detector : FPSVD) for co-phase AC railway systems. The

proposed method is used to calculate the reference current for harmonic compensation of the shunt active power filter (Shunt Active Power Filter : SAPF), both in cases where the voltage source of the railway system is a pure sinusoidal waveform and in cases where the voltage source of the railway system is distorted due to harmonics. Harmonic detection tests in co-phase AC railway systems apply hardware in the loop simulation techniques using Simulink/MATLAB software with the TMS320C2000™ Experimenter Kit DSP board. The simulation results for the case where the voltage source of the railway systems is a pure sinusoidal waveform found that harmonic detection using the PQF method can calculate the reference current more accurately and flexibly than the conventional PQ method. As a result, the percentage of total harmonic distortion (%THD) after compensation at the three-phase power system, which is the Point of Common Coupling (PCC) is less than 0.42%. In cases where the voltage supply of the railway systems is distorted. It was found that harmonic detection by the PQF method combined with the FPSVD method has better performance than using only the PQF method, resulting in the shunt active power filter effectively removing harmonics in co-phase AC railway systems, and %THD after compensation at the PCC point is less than 0.86%. Moreover, the %THD after compensation of the source current decreases within the framework of IEEE Standard 519-2014.

Keywords

active power filter; fundamental positive sequence voltage detector; harmonic detection; PI controller; power quality improvement

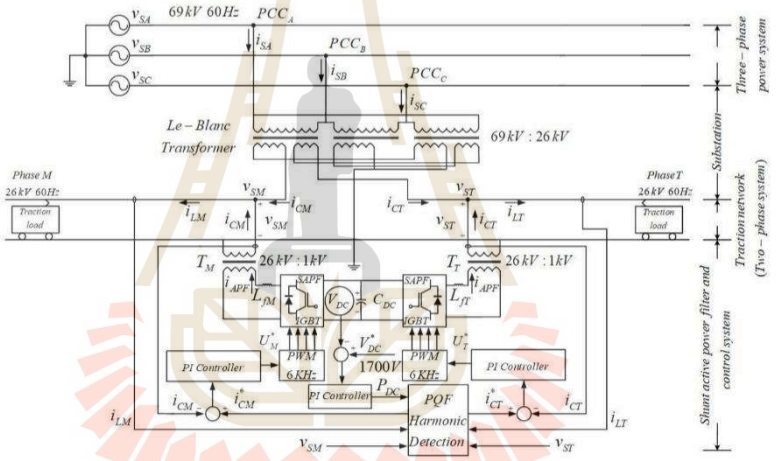
1. คำนำ

ปัจจุบันมีการใช้งานระบบรางไฟฟ้าในระบบขนส่งเป็นจำนวนมากไม่ว่าจะเป็นการขนส่งสินค้าหรือขนส่งมวลชน เนื่องจากเป็นระบบขนส่งที่มีประสิทธิภาพ และความปลอดภัยสูงเมื่อเปรียบเทียบกับระบบขนส่งประเภทอื่น ๆ การขับเคลื่อนรถไฟฟ้าในระบบรางไฟฟ้าจำเป็นต้องมีการใช้งานโหลดที่สำคัญ คือ มอเตอร์ขับเคลื่อนรถไฟฟ้า ชุดควบคุมความเร็วมอเตอร์เพื่อควบคุมความเร็วของรถไฟฟ้า วงจรแปลงผันกำลังไฟฟ้า นอกจากนี้ยังมีการใช้งานโหลดอำนวยความสะดวกอื่น ๆ บนรถไฟฟ้าอีกด้วย เช่น โหลดแสงสว่าง และโหลดเครื่องปรับอากาศ ซึ่งโหลดดังกล่าวมีพฤติกรรมการทำงานที่ไม่เป็นเชิงเส้น (non-linear) ส่งผลให้เกิดฮาร์มอนิก ขึ้นในระบบรางไฟฟ้าและก่อให้เกิดผลเสียต่าง ๆ ตามมา เช่น การเกิดสัญญาณรบกวนในระบบการสื่อสาร ระบบอาณัติสัญญาณและวงจรอิเล็กทรอนิกส์ต่าง ๆ [1] เกิดการทำงานผิดพลาดของอุปกรณ์ป้องกันและรีเลย์ ตัวเก็บประจุ และอุปกรณ์แสงสว่างมีอายุการใช้งานสั้นลง [2] การเกิดกำลังสูญเสียที่สายส่ง [3,4] เกิดกำลังสูญเสียและความร้อนขึ้นที่มอเตอร์ และหม้อแปลงไฟฟ้า [5] นอกจากนี้ยังส่งผลเสียถึงคุณภาพกำลังไฟฟ้าอีกด้วย [6] ดังนั้นการกำจัดฮาร์มอนิกในระบบรางไฟฟ้าจึงเป็นเรื่องที่สำคัญอย่างมาก ปัจจุบันมีวิธีกำจัดฮาร์มอนิกที่นิยมใช้อยู่ 3 วิธี ได้แก่ การใช้วงจรกรองกำลังแบบพาสซีฟ (passive power filter) [7] การใช้วงจรกรองกำลังแบบแอกทีฟ (active power filter) [8] และการใช้วงจรกรองกำลังแบบไฮบริด (hybrid power filter) [9] โดยในบทความนี้จะเลือกใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) เนื่องจากวงจรดังกล่าวสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผล มีความยืดหยุ่นในการทำงานเมื่อเกิดการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบ และไม่ประสบปัญหาการเกิดเรโซแนนซ์แบบกรณีของวงจรกรองกำลังพาสซีฟ [10]

การตรวจจับฮาร์มอนิกเป็นกระบวนการหนึ่งที่สำคัญในการกำจัดฮาร์มอนิกด้วยวงจร SAPF โดยมีหน้าที่ในการคำนวณกระแสอ้างอิงสำหรับการชดเชยให้กับวงจร SAPF โดยปกติแล้วการตรวจจับฮาร์มอนิกจะสามารถคำนวณกระแสอ้างอิงได้อย่างถูกต้องได้ก็ต่อเมื่อแรงดันไฟฟ้าที่แหล่งจ่ายไฟฟ้าของระบบมีลักษณะเป็นรูปคลื่นไซน์บริสุทธิ์ แต่ในกรณีที่มีฮาร์มอนิกปะปนที่แรงดันไฟฟ้าที่แหล่งจ่ายไฟฟ้าของระบบจะส่งผลให้การคำนวณตรวจจับฮาร์มอนิกเกิดความผิดพลาดซึ่งส่งผลเสียต่อการกำจัดฮาร์มอนิกโดยตรง บทความนี้จึงนำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีพีคิวเอฟ (PQF) สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมซึ่งเป็นวิธีที่พัฒนามาจากวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม [11] และนำเสนอการใช้วิธี PQF ร่วมกับการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

(Fundamental Positive Sequence Voltage Detector : FPSVD) [12] เพื่อแก้ไขปัญหาการตรวจจับฮาร์มอนิกผิดพลาดในกรณีที่แรงดันไฟฟ้าที่แหล่งจ่ายของระบบรางมีฮาร์มอนิกปะปนโดยระบบรางไฟฟ้าที่ใช้พิจารณาในการทดสอบการตรวจจับฮาร์มอนิก สามารถแสดงได้ดังรูปที่ 1 ซึ่งประกอบไปด้วย 2 ส่วน ส่วนแรก คือ ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม (co-phase power supply systems) ที่รับกำลังไฟฟ้าจากระบบส่งจ่ายกำลังไฟฟ้าสามเฟสผ่านหม้อแปลงเลอร์บลองค์ (Le-Blanc transformer) และส่วนที่ 2 คือ วงจร SAPF และระบบควบคุม (control systems) โดยในบทความนี้ได้เลือกใช้ตัวควบคุมแบบพีไอ (PI controller) [13,14] เพื่อความสะดวกในการวิเคราะห์ผลทั้งในระบบควบคุมกระแสชดเชย และระบบควบคุมแรงดันบัสไฟตรงเนื่องจากตัวควบคุมดังกล่าวมีการออกแบบที่ง่ายไม่ซับซ้อนและให้สมรรถนะในการควบคุมที่ดีเพียงพอ

สำหรับการนำเสนอของบทความนี้ประกอบด้วย หัวข้อที่ 2 จะอธิบายขั้นตอนการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม หัวข้อที่ 3 จะอธิบายขั้นตอนการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี PQF สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม หัวข้อที่ 4 จะอธิบายขั้นตอนการคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐาน หัวข้อที่ 5 จะอธิบายการออกแบบระบบควบคุมของวงจร SAPF หัวข้อที่ 6 จะนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าด้วยเทคนิคฮาร์ดแวร์ในลูป หัวข้อที่ 7 จะนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกและการอภิปรายผล หัวข้อที่ 8 คือ การสรุปผลของบทความ และในหัวข้อที่ 9 คือข้อเสนอแนะ



รูปที่ 1 ระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณากำจัดฮาร์มอนิก

2. การตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การตรวจจับฮาร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม เป็นการประยุกต์ใช้วิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (Instantaneous Reactive Power Theory) [15,16] ในการคำนวณกระแสอ้างอิงของระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมพร้อมกันทั้งสองเฟส โดยมีขั้นตอนในการคำนวณทั้งหมด 5 ขั้นตอน ดังนี้

ขั้นตอนที่ 1 แปลงแรงดันไฟฟ้าที่แหล่งจ่ายของระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) และกระแสโหลด (i_{LM}, i_{LT}) ของ

ระบบรางไฟฟ้าเป็นปริมาณแรงดันไฟฟ้าบนแกน $\alpha\beta$ $(v_{S\alpha}, v_{S\beta})$ และกระแสไฟฟ้าบนแกน $\alpha\beta$ $(i_{L\alpha}, i_{L\beta})$ ดังแสดงในสมการที่ (1) และ (2) ตามลำดับ

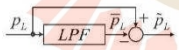
$$\begin{bmatrix} v_{S\alpha} \\ v_{S\beta} \end{bmatrix} = \begin{bmatrix} v_{SM} \\ v_{ST} \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_{L\alpha} \\ i_{L\beta} \end{bmatrix} = \begin{bmatrix} i_{LM} \\ i_{LT} \end{bmatrix} \quad (2)$$

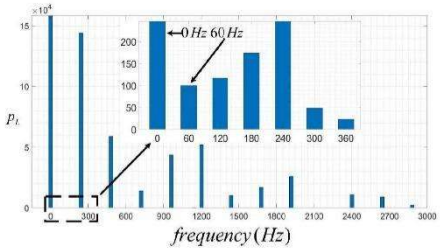
ขั้นตอนที่ 2 คำนวณค่ากำลังแอกทีฟและค่ากำลังรีแอกทีฟที่โหลด (p_L, q_L) โดยใช้สมการที่ (3)

$$\begin{bmatrix} p_L \\ q_L \end{bmatrix} = \begin{bmatrix} v_{SM} & v_{ST} \\ -v_{ST} & v_{SM} \end{bmatrix} \cdot \begin{bmatrix} i_{LM} \\ i_{LT} \end{bmatrix} \quad (3)$$

ขั้นตอนที่ 3 แยกองค์ประกอบฮาร์มอนิกของกำลังแอกทีฟ $(\tilde{p}_L)$ ด้วยวงจรกรองแบบต่ำผ่าน (Low Pass Filter : LPF) ดังแสดงในรูปที่ 2 เมื่อพิจารณากราฟสเปกตรัมของกำลังแอกทีฟที่โหลด (p_L) ดังรูปที่ 3 พบว่ามีค่ากำลังไฟฟ้าแอกทีฟมูลฐานปรากฏ $(\bar{p}_L)$ ที่ค่าความถี่ 0 Hz และค่ากำลังไฟฟ้าแอกทีฟฮาร์มอนิก $(\tilde{p}_L)$ อันดับต่ำที่สุดปรากฏที่ค่าความถี่ 60 Hz ในบทความนี้จึงเลือกใช้วงจรกรองอันดับ 2 ที่มีค่าความถี่ตัด (Cutoff Frequency) เท่ากับ 50 Hz ซึ่งอยู่ระหว่างความถี่ที่ปรากฏค่ากำลังไฟฟ้าแอกทีฟมูลฐาน และกำลังไฟฟ้าแอกทีฟฮาร์มอนิกอันดับต่ำที่สุด



รูปที่ 2 การแยกปริมาณฮาร์มอนิกของกำลังแอกทีฟ ด้วยวงจรกรองแบบต่ำผ่าน (LPF) [17]



รูปที่ 3 สเปกตรัมของกำลังไฟฟ้าแอกทีฟในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

ขั้นตอนที่ 4 คำนวณหาค่ากำลังไฟฟ้าสำหรับการชดเชย $(\tilde{p}_C)$ โดยใช้สมการที่ (4) และคำนวณค่ากระแสชดเชยบนแกน $\alpha\beta$ $(i_{C\alpha}, i_{C\beta})$ โดยใช้สมการที่ (5)

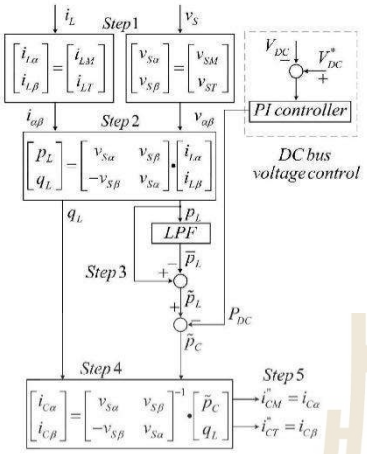
$$\tilde{p}_C = \tilde{p}_L - P_{DC} \quad (4)$$

$$\begin{bmatrix} i_{C\alpha} \\ i_{C\beta} \end{bmatrix} = \begin{bmatrix} v_{SM} & v_{ST} \\ -v_{ST} & v_{SM} \end{bmatrix}^{-1} \cdot \begin{bmatrix} \tilde{p}_C \\ q_L \end{bmatrix} \quad (5)$$

ขั้นตอนที่ 5 กำหนดให้กระแสอ้างอิงของเฟส M (i^*_{CM}) มีค่าเท่ากับ $i_{C\alpha}$ และกระแสอ้างอิงของเฟส T (i^*_{CT}) มีค่าเท่ากับ $i_{C\beta}$ ดังแสดงในสมการที่ (6)

$$\begin{bmatrix} i^*_{CM} \\ i^*_{CT} \end{bmatrix} = \begin{bmatrix} i_{C\alpha} \\ i_{C\beta} \end{bmatrix} \quad (6)$$

จากขั้นตอนทั้งหมดในข้างต้นสามารถสรุปเป็นแผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ ได้ดังรูปที่ 4 โดยที่ค่ากำลังไฟฟ้ากระแสตรง (P_{DC}) คือ ค่าเอาต์พุตที่ได้จากส่วนการควบคุมแรงดันบัสไฟตรง (V_{DC}) ของวงจร SAPF



รูปที่ 4 แผนภาพการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ

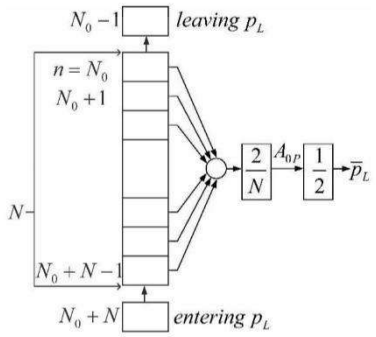
3. การตรวจจับฮาร์มอนิกด้วยวิธี PQF สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม

การตรวจจับฮาร์มอนิกด้วยวิธี PQF สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมนั้นมีขั้นตอนในการคำนวณตรวจจับฮาร์มอนิกเช่นเดียวกันกับวิธี PQ ในหัวข้อที่ผ่านมาแต่ในขั้นตอนที่ 3 ของการแยกองค์ประกอบฮาร์มอนิกของ กำลังแอกทีฟ ($\tilde{p}_L$) จะประยุกต์ใช้วิธีวิเคราะห์ฟูริเยร์แบบ วินโดว์เลื่อน (Sliding Window Fourier Analysis : SWFA) [18] แทนการใช้วงจร LPF ซึ่งสามารถแสดงได้ดังรูปที่ 5

รูปที่ 5 การใช้วิธี SWFA แยกปริมาณฮาร์มอนิกของกำลังแอกทีฟ [17]

ปริมาณกำลังไฟฟ้าแอกทีฟจะประกอบด้วย 2 ส่วน คือ องค์ประกอบกระแสตรง (DC component) และองค์ประกอบกระแสสลับ (AC component) ดังแสดงในสมการที่ (7) โดยการใช้วิธี SWFA ในการแยกปริมาณฮาร์มอนิกของกำลังแอกทีฟจะอาศัยการคำนวณค่าองค์ประกอบกระแสตรงซึ่งเป็นปริมาณมูลฐานของกำลังแอกทีฟ ($\bar{p}_L$) จากนั้นจะนำมาหักลบกับค่ากำลังไฟฟ้าแอกทีฟ (p_L) เพื่อให้ได้ค่า $\tilde{p}_L$ โดยกระบวนการในการคำนวณหาค่า $\bar{p}_L$ สามารถแสดงได้ดังรูปที่ 6

$$p_L(kT_s) = \underbrace{\frac{A_{0P}}{2}}_{\text{DC Component}} + \underbrace{\sum_{h=1}^{\infty}[A_{hp}\cos(h\omega kT_s) + B_{hp}\sin(h\omega kT_s)]}_{\text{AC Component}} \quad (7)$$



รูปที่ 6 การคำนวณค่า $\bar{p}_L$ [17]

จากรูปที่ 6 ในการคำนวณหาค่า $\bar{p}_L$ จะเริ่มจากการเก็บข้อมูล p_L มา 1 คาบเวลา ซึ่งกำหนดให้มีจำนวน N ข้อมูล ($n = N_0 : N_0 + N - 1$) เพื่อนำมาคำนวณค่าสัมประสิทธิ์ A_{0P} โดยใช้สมการที่ (8) และนำค่าสัมประสิทธิ์ดังกล่าวมาคำนวณค่า $\bar{p}_L$ โดยใช้สมการที่ (9) จากนั้นนำค่า $\bar{p}_L$ ที่ได้หักลบออกจากค่า p_L เพื่อคำนวณค่า $\tilde{p}_L$ ดังสมการที่ (10)

สำหรับการคำนวณในรอบถัดไปจะทำการดึงค่า p_L ที่ตำแหน่ง $n = N_0$ ออกจากชุดข้อมูล N โดยจะกำหนดให้เป็นข้อมูลที่ตำแหน่ง $n = N_0 - 1$ ในขณะเดียวกันจะรับค่าข้อมูลค่าใหม่จาก p_L ที่ตำแหน่ง $n = N_0 + N$ มาเก็บไว้ในชุดข้อมูล N ซึ่งจะกลายเป็นข้อมูลที่ตำแหน่ง $n = N_0 + N - 1$ แทน จากนั้นจะทำการคำนวณหาค่าสัมประสิทธิ์ A_{0P} ค่าใหม่เพื่อใช้คำนวณค่า $\bar{p}_L$ และ $\tilde{p}_L$ ค่าใหม่สำหรับใช้คำนวณค่ากระแสอ้างอิง i_{CM}^* และ i_{CT}^* ในขั้นตอนที่ 4 และ 5 ตามวิธี PQ ต่อไป

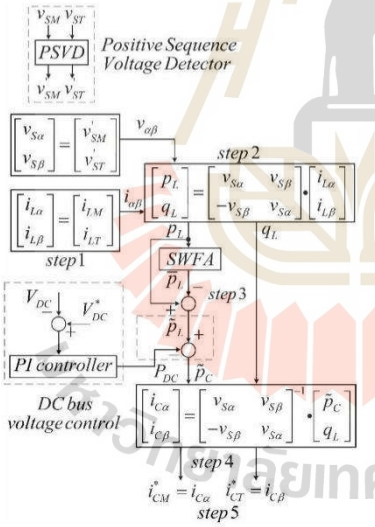
$$A_{0P} = \frac{2}{N}\sum_{n=N_0}^{N_0+N-1} p_L(nT_s) \quad (8)$$

$$\overline{p}_L = \frac{A_{0P}}{2} \quad (9)$$

$$\tilde{p}_L = p_L - \overline{p}_L \quad (10)$$

4. การตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

ในหัวข้อนี้จะนำเสนอการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน หรือ FPSVD ซึ่งวิธีดังกล่าวจะช่วยแก้ปัญหาเรื่องการคำนวณตรวจจับฮาร์มอนิกผิดพลาดในกรณีที่แรงดันไฟฟ้าที่แหล่งจ่ายของระบบไฟฟ้ากำลังมีสัญญาณไม่เป็นรูปไซน์บริสุทธิ์ เนื่องจากมีฮาร์มอนิกปะปน โดย FPSVD จะใช้ในการคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐานที่ระบบไฟฟ้ากำลังสองเฟสของระบบรางไฟฟ้า (v'_{SM}, v'_{ST}) จากนั้นจะนำค่าแรงดันไฟฟ้าดังกล่าวไปใช้ในการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ต่อไป ดังแสดงในรูปที่ 7



รูปที่ 7 การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ FPSVD

FPSVD มีขั้นตอนในการคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐาน 7 ขั้นตอน ดังนี้

ขั้นตอนที่ 1 ทำการแปลงแรงดันไฟฟ้าที่ระบบไฟฟ้ากำลังสองเฟส (v_S) เป็นปริมาณแรงดันไฟฟ้าบนแกน $\alpha\beta$ (v_α, v_β) ดังแสดงในสมการที่ (11)

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} v_S(\theta_{v_s}) \\ v_S\left(\theta_{v_s} - \frac{\pi}{2}\right) \end{bmatrix} \quad (11)$$

ขั้นตอนที่ 2 คำนวณค่ามุมเฟสของแรงดันไฟฟ้า (θ_{v_s}) ที่ระบบไฟฟ้ากำลังสองเฟสด้วยวงจรเฟสล็อกลูป (Phase Lock Loop : PLL) [19]

ขั้นตอนที่ 3 คำนวณค่ากระแสบนแกน $\alpha\beta$ (i'_α, i'_β) โดยใช้สมการที่ (12)

$$\begin{bmatrix} i'_\alpha \\ i'_\beta \end{bmatrix} = \sqrt{\frac{3}{2}} \begin{bmatrix} \sin\theta_{v_S} \\ -\cos\theta_{v_S} \end{bmatrix} \quad (12)$$

ขั้นตอนที่ 4 คำนวณค่ากำลังไฟฟ้าสนับสนุน (auxiliary instantaneous power) (p', q') โดยใช้สมการที่ (13)

$$\begin{bmatrix} p' \\ q' \end{bmatrix} = \begin{bmatrix} v_\alpha \cdot i'_\alpha + v_\beta \cdot i'_\beta \\ v_\beta \cdot i'_\alpha - v_\alpha \cdot i'_\beta \end{bmatrix} \quad (13)$$

ขั้นตอนที่ 5 แยกองค์ประกอบมูลฐานของกำลังไฟฟ้าสนับสนุน $(\overline{p}', \overline{q}')$ ออกจากองค์ประกอบฮาร์มอนิกของกำลังไฟฟ้าสนับสนุน $(\tilde{p}', \tilde{q}')$ โดยใช้วงจร LPF

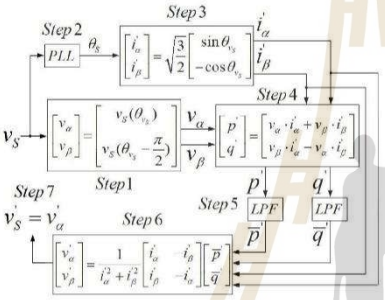
ขั้นตอนที่ 6 คำนวณค่าแรงดันไฟฟ้าอ้างอิงบนแกน $\alpha\beta$ (v'_α, v'_β) โดยใช้สมการที่ (14)

$$\begin{bmatrix} v'_\alpha \\ v'_\beta \end{bmatrix} = \frac{1}{i'^2_\alpha + i'^2_\beta} \begin{bmatrix} i'_\alpha & -i'_\beta \\ i'_\beta & -i'_\alpha \end{bmatrix} \begin{bmatrix} \overline{p}' \\ \overline{q}' \end{bmatrix} \quad (14)$$

ขั้นตอนที่ 7 กำหนดให้แรงดันไฟฟ้าลำดับเฟสบวกมูลฐานของระบบไฟฟ้ากำลังสองเฟส ($v_S^{'}$) มีค่าเท่ากับแรงดันไฟฟ้าอ้างอิงบนแกน α ($v_\alpha^{'}$) ดังแสดงในสมการที่ (15)

$$\left[v_S^{'}\right]=\left[v_\alpha^{'}\right] \tag{15}$$

จากขั้นตอนทั้งหมดในข้างต้นสามารถสรุปเป็นแผนภาพการคำนวณตรวจจับแรงดันลำดับเฟสบวกมูลฐานได้ดังรูปที่ 8 โดยเป็นการอธิบายการคำนวณ $v_S^{'}$ สำหรับเฟสเดียวเท่านั้น ดังนั้นจะต้องใช้การคำนวณทั้งหมด 2 ชุด เพื่อคำนวณหาค่า $v_S^{'}$ ของเฟส M และเฟส T ของระบบรางไฟฟ้า ($v_{SM}^{'}, v_{ST}^{'}$)

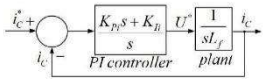


รูปที่ 8 แผนภาพการคำนวณ FPSVD

5. การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาน

5.1 การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ (PI controller) สามารถแสดงบล็อกไดอะแกรมการออกแบบตัวควบคุมได้ดังรูปที่ 9 โดยการออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอจะใช้วิธีการประมาณ [20] โดยการเปรียบเทียบสัมประสิทธิ์ของฟังก์ชันถ่ายโอนวงปิด (closed loop transfer function) ของบล็อกไดอะแกรมดังกล่าวดังแสดงในสมการที่ (16) กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตรฐานดังแสดงในสมการที่ (17) จากการเปรียบเทียบสัมประสิทธิ์จะสามารถหาค่า K_{Pi} และ K_{Ii} ของตัวควบคุมกระแสชดเชยได้ดังสมการที่ (18) และ (19) ตามลำดับ



รูปที่ 9 บล็อกไดอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ

$$\frac{i_C}{i_C^*}=\frac{\left(\dfrac{K_{Pi}s+K_{Ii}}{L_f}\right)}{s^2+\left(\dfrac{K_{Pi}}{L_f}\right)s+\dfrac{K_{Ii}}{L_f}} \tag{16}$$

$$G(s)=\frac{\omega_n^2}{s^2+2\zeta s\omega_n+\omega_n^2} \tag{17}$$

$$K_{Pi}=2\zeta_i\omega_{ni}L_f \tag{18}$$

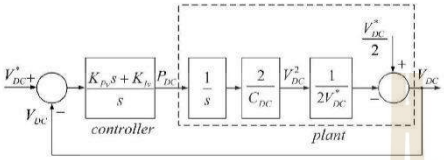
$$K_{Ii}=\omega_{ni}^2L_f \tag{19}$$

โดยที่ ζ_i คือ อัตราส่วนการหน่วง (Damping ratio) ของการควบคุมกระแสชดเชยโดยบทความนี้กำหนดให้มีค่าเท่ากับ 0.707 ส่วน ω_{ni} คือ ค่าความถี่ธรรมชาติ (Natural frequency) ของการควบคุมกระแสชดเชยกำหนดให้มีค่าเท่ากับ 2π x 3000 rad/s (พิจารณากำจัดฮาร์มอนิกอันดับสูงสุดที่ 50 ซึ่งมีความถี่ 3000 Hz เนื่องจากฮาร์มอนิกตั้งแต่อันดับที่ 51 เป็นต้นไปจะถือว่าเป็นสัญญาณรบกวน (Noise) และไม่ถูกนำมาคำนวณค่า %THD) และ L_f คือ ค่าตัวเหนี่ยวนำ ของวงจร SAPF กำหนดให้มีค่าเท่ากับ 0.15 mH จากค่าพารามิเตอร์ดังกล่าวจะสามารถคำนวณออกแบบค่า K_{Pi} และ K_{Ii} ได้เท่ากับ 4 และ 53,300 ตามลำดับ [11]

5.2 การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

ระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสามารถแสดงบล็อกไดอะแกรมสำหรับการออกแบบตัวควบคุมได้ดังรูปที่ 10 โดยการออกแบบค่าพารามิเตอร์ของตัวควบคุมจะใช้

วิธีการประมาณ [20] เช่นเดียวกันกับตัวควบคุมกระแสชดเชย โดยผลการเปรียบเทียบสัมประสิทธิ์ระหว่างฟังก์ชันถ่ายโอนวงปิดของบล็อกไดอะแกรมดังสมการที่ (20) กับพจน์พหุนามลักษณะเฉพาะของฟังก์ชันถ่ายโอนอันดับสองมาตรฐานดังสมการที่ (17) จะสามารถหาค่า K_{Pv} และ K_{Iv} ของตัวควบคุมพีไอได้ดังสมการที่ (21) และ (22) ตามลำดับ



รูปที่ 10 บล็อกไดอะแกรมระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

$$\frac{V_{DC}}{V_{DC}^*}=\frac{1}{2}\frac{s^2+\frac{2K_{Pv}s}{C_{DC}V_{DC}^*}+\frac{2K_{Iv}}{C_{DC}V_{DC}^*}}{s^2+\frac{K_{Pv}s}{C_{DC}V_{DC}^*}+\frac{K_{Iv}}{C_{DC}V_{DC}^*}} \quad (20)$$

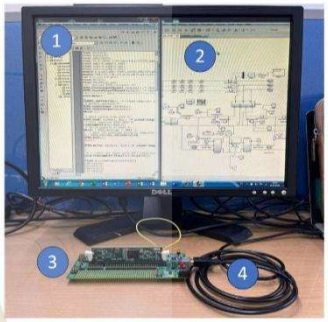
$$K_{Pv}=2\zeta_v\omega_{nv}C_{DC}V_{DC}^* \quad (21)$$

$$K_{Iv}=\omega_{nv}^2C_{DC}V_{DC}^* \quad (22)$$

โดยที่ ζ_v คือ อัตราส่วนการหน่วงของการควบคุมแรงดันบัสไฟตรงกำหนดให้มีค่าเท่ากับ 0.707 ส่วน ω_{nv} คือ ค่าความถี่ธรรมชาติ (Natural frequency) ของการควบคุมแรงดันบัสไฟตรงกำหนดให้มีค่าเท่ากับ $\frac{4}{T_S\zeta}$ (กรณีพิจารณาให้ค่าความผิดพลาดในสถานะคงตัวมีค่าเท่ากับ ± 2%) [21] และ T_S คือ ช่วงเวลาเข้าที่ (settling time) ซึ่งกำหนดให้มีค่าเท่ากับ 0.05 s สำหรับ C_{DC} คือ ค่าตัวเก็บประจุของวงจร SAPF กำหนดให้มีค่าเท่ากับ 80 mF และ V_{DC} คือ ค่าแรงดันบัสไฟตรงโดยได้ออกแบบให้มีค่าเท่ากับ 1,700 V จากค่าพารามิเตอร์ดังกล่าวสามารถคำนวณค่า K_{Pv} และ K_{Iv} ได้เท่ากับ 21,760 และ 1,741,325.88 ตามลำดับ [11]

6. การจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป

การจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป (hardware in the loop : HIL) [22] ประกอบด้วย 2 ส่วน คือ ส่วนที่เป็นซอฟต์แวร์ (Software) คือ โปรแกรม Simulink/ MATLAB และส่วนที่เป็นฮาร์ดแวร์ (Hardware) คือ บอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ซึ่งอาศัยการควบคุมผ่านโปรแกรม CCStudio V3.3 โดยทั้งสองส่วนจะเชื่อมต่อกันผ่านสาย USB JTAG emulator ดังแสดงในรูปที่ 11

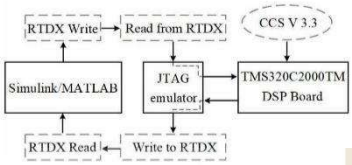


1. CCStudio v3.3 2. Simulink program
3. TMS320c2000™ Experimenter Kit
4. JTAG emulator

รูปที่ 11 การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

แผนภาพกระบวนการทำงานของระบบจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปสามารถแสดงได้ดังรูปที่ 12 โดยเริ่มจากบล็อก RTDX Write บนโปรแกรม Simulink จะทำการส่งข้อมูลอินพุตผ่านสาย USB JTAG emulator ไปยังบอร์ด DSP ในขณะเดียวกันบอร์ด DSP จะรับข้อมูลอินพุตด้วยคำสั่ง Read from RTDX ซึ่งมีการเขียนโค้ดคำสั่งด้วยโปรแกรม CCStudio V3.3 จากนั้นบอร์ด DSP จะคำนวณหรือประมวลผลตามโปรแกรม และส่งข้อมูลเอาต์พุตด้วยคำสั่ง Write to RTDX ไปยังโปรแกรม Simulink ผ่านสาย USB JTAG emulator ในขณะเดียวกันโปรแกรม Simulink จะรับข้อมูลเอาต์พุตด้วยบล็อก RTDX Read โดยกระบวนการทำงานในข้างต้นเป็น

กระบวนการทำงาน 1 รอบของช่วงเวลาชักตัวอย่าง (sampling time) สำหรับการคำนวณในรอบต่อ ๆ ไปจะดำเนินการเช่นเดิมแต่ข้อมูลอินพุตจะเปลี่ยนไปตามเวลา ที่จำลองสถานการณ์



รูปที่ 12 แผนภาพกระบวนการทำงานของระบบจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

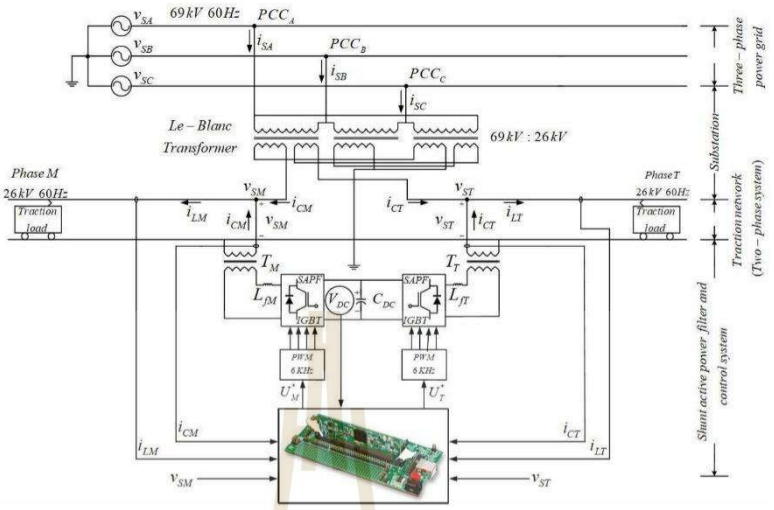
จากระบบในรูปที่ 1 ส่วนของระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม และวงจร SAPF จะถูกสร้างขึ้นบนโปรแกรม Simulink/ MATLAB โดยใช้บล็อกไฟฟ้ากำลัง (Simscape/Power System) ในขณะที่ส่วนของการคำนวณตรวจจับฮาร์มอนิกด้วยวิธี PQ หรือวิธี PQF การคำนวณแรงดันลำดับเฟสบวกมูลฐานด้วย FPSVD ระบบควบคุมกระแสชดเชยและระบบควบคุมแรงดันบัสไฟตรงจะถูกโปรแกรมสร้างขึ้นที่บอร์ด DSP (สามารถดูสรุปค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมได้ดังตาราง ที่ 1) ในส่วนของข้อมูลอินพุตที่ส่งให้กับบอร์ด DSP ประกอบไปด้วยค่ากระแสโหลด (i_{LM}, i_{LT}) ค่าแรงดันไฟฟ้าที่แหล่งจ่ายของระบบไฟฟ้ากำลังสองเฟส (v_{SM}, v_{ST}) ค่าแรงดันบัสไฟตรง (V_{DC}) และค่ากระแสชดเชย (i_{CM}, i_{CT}) ในส่วนของข้อมูลเอาต์พุตจากบอร์ด DSP คือ ค่าแรงดันอ้างอิง (U_M^*, U_T^*) โดยค่าแรงดันดังกล่าวจะถูกนำไปเปรียบเทียบกับสัญญาณรูปสามเหลี่ยม (triangular carrier) เพื่อสร้างสัญญาณพัลส์ในการควบคุมสวิตช์อุปกรณ์ไอจีบีที (IGBT) แบบอุดมคติของวงจร SAPF เพื่อฉีดกระแสชดเชยกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมบนโปรแกรม Simulink ต่อไป ดังแสดงในรูปที่ 13

ตารางที่ 1 สรุปค่าพารามิเตอร์ของวงจรกรอง SAPF และระบบควบคุม

ส่วนที่พิจารณาออกแบบ	ค่าพารามิเตอร์
วงจร SAPF	$L_f = 0.15$ mH $C_{DC} = 80$ mF $V_{DC} = 1,700$ V
ระบบควบคุมกระแสชดเชย (PI Controller)	$K_{Pi} = 4$ $K_{Ii} = 53,300$
ระบบควบคุมแรงดันบัสไฟตรง (PI Controller)	$K_{Pv} = 21,760$ $K_{Iv} = 1,741,325.88$

7. ผลการจำลองสถานการณ์และการอภิปรายผล

ระบบการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูปเพื่อทดสอบสมรรถนะการตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับ FPSVD สามารถแสดงได้ดังรูปที่ 13 โดยจะใช้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยเป็นตัวชี้วัดประสิทธิผลซึ่งสามารถคำนวณได้จากสมการที่ (23) การทดสอบจะแบ่งออกเป็น 2 กรณี คือ กรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์ และกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางมีฮาร์มอนิกปะปน โดยในการจำลองสถานการณ์ดังกล่าวจะพิจารณาแทนโหลดรถไฟฟ้า (traction load) ของระบบรางไฟฟ้าด้วยแหล่งจ่ายกระแสในอุดมคติที่ประกอบไปด้วยองค์ประกอบมูลฐานและองค์ประกอบฮาร์มอนิกที่เกิดขึ้นจริงในระบบรางไฟฟ้าของประเทศไต้หวัน [23]



รูปที่ 13 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยเทคนิคฮาร์ดแวร์ในลูป

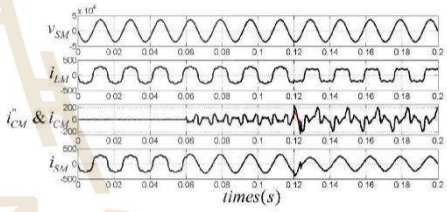
$$\%THD_i = \frac{\sqrt{\sum_{n=2}^{50} I_h^2}}{I_1} \times 100\% \qquad (23)$$

โดยที่ I_1 คือ ค่ากระแสที่ความถี่มูลฐาน 60 Hz

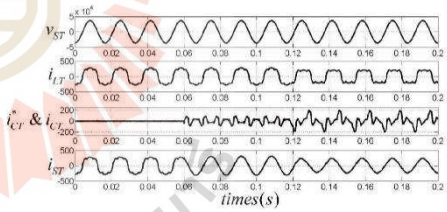
I_h คือ ค่ากระแสที่ความถี่ฮาร์มอนิกอันดับ 2 ถึง 50

7.1 กรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์

การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าดังรูปที่ 13 กรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์จะนำเสนอการเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกระหว่างวิธี PQ และวิธี PQF โดยผลการจำลองสถานการณ์กรณีที่ใช้วิธี PQ ของเฟส M และเฟส T สามารถแสดงได้ดังรูปที่ 14 ผลการจำลองสถานการณ์กรณีที่ใช้วิธี PQF ของเฟส M และเฟส T สามารถแสดงได้ดังรูปที่ 15 และสามารถดูสรุปค่า %THD ของกระแสที่แหล่งจ่ายทั้งที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสของระบบรางได้ดังตารางที่ 2

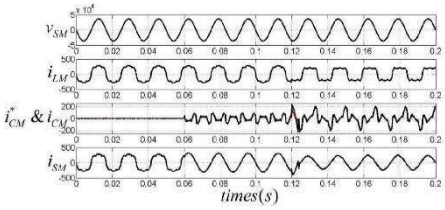


(ก) เฟส M

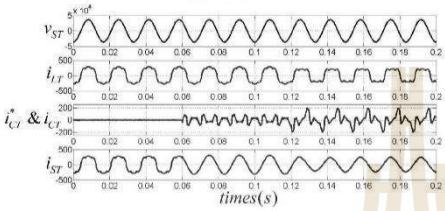


(ข) เฟส T

รูปที่ 14 ผลการจำลองสถานการณ์กรณีใช้วิธี PQ



(ก) เฟส M



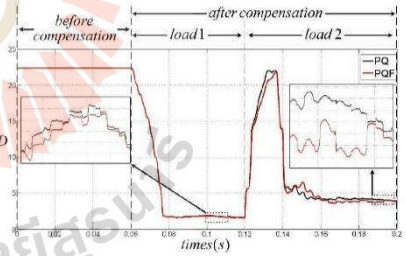
(ข) เฟส T

รูปที่ 15 ผลการจำลองสถานการณ์กรณีใช้วิธี PQF

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าของเฟส M และเฟส T ดังแสดงในรูปที่ 14 และ 15 จะสังเกตเห็นว่าแรงดันไฟฟ้าของระบบรางในเฟส M และเฟส T (v_{SM}, v_{ST}) มีลักษณะเป็นรูปคลื่นไซน์บริสุทธิ์ และเมื่อพิจารณาตั้งแต่เวลา 0 ถึง 0.06 วินาที หรือช่วงก่อนการชดเชย สังเกตได้ว่ากระแสที่แหล่งจ่ายของทั้งสองเฟส (i_{SM}, i_{ST}) มีลักษณะผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกระแสโหลด (i_{LM}, i_{LT}) ทุกประการซึ่งสามารถวัดค่า %THD ของเฟส M และเฟส T ได้เท่ากับ 22.39% และ 22.40% ตามลำดับ เฟส ต่อมาตั้งแต่เวลา 0.06 วินาทีเป็นต้นไปหรือช่วงภายหลังการชดเชยสังเกตได้ว่าวงจร SAPF ร่วมกับระบบควบคุมสามารถฉีดกระแสชดเชย (i_{CM}, i_{CT}) ที่มีลักษณะคล้อยตามกับกระแสอ้างอิง (i^*_{CM}, i^*_{CT}) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี PQ (รูปที่ 14) และวิธี PQF (รูปที่ 15) ส่งผลให้ i_{SM} และ i_{ST} มีลักษณะกลับมาเป็นรูปไซน์มากขึ้นและมีค่า %THD ลดลง โดยในช่วงเวลา 0.06 ถึง 0.12 วินาที หรือช่วงโหลดปกติ (load 1) กรณีใช้วิธี PQ วัดค่า %THD ของกระแสที่แหล่งจ่ายเฟส M และเฟส T ได้ค่าเท่ากับ 1.62% เท่ากันทั้งสองเฟส ส่วนกรณีที่ใช้วิธี PQF วัดค่า %THD ของกระแสที่แหล่งจ่ายได้ค่าเท่ากับ 1.60% และ 1.59% ตามลำดับเฟส ต่อจากนั้นในช่วงเวลา 0.12 วินาทีเป็นต้นไปกำหนดให้โหลดของระบบรางไฟฟ้ามีการเปลี่ยนแปลงรูปร่าง (load 2) พบว่า กรณีใช้วิธี PQ วัดค่า %THD ของกระแสที่แหล่งจ่ายของเฟส M และเฟส T ได้เท่ากับ 4.27% และ 4.08% ตามลำดับเฟส ส่วนกรณีใช้วิธี PQF วัดค่า %THD ได้เท่ากับ 3.70% และ 3.81% ตามลำดับเฟส

จากผลค่า %THD ดังตารางที่ 2 พบว่าในช่วงโหลดปกติค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟสภายหลังการชดเชย กรณีที่ใช้วิธี PQ และกรณีที่ใช้วิธี PQF จะมีค่าใกล้เคียงกัน (1.62% และ 1.59% ตามลำดับ) สำหรับกรณีที่โหลดมีการเปลี่ยนแปลงรูปร่างพบว่ากรณีที่ใช้วิธี PQF จะให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟสภายหลังการชดเชยมีค่าเท่ากับ 3.75% ซึ่งน้อยกว่ากรณีที่ใช้วิธี PQ ที่ให้ค่า %THD เท่ากับ 4.17% (มีค่าน้อยกว่า 0.42%) ซึ่งแสดงให้เห็นว่าวิธี PQF มีสมรรถนะในการคำนวณตรวจจับที่ดีกว่า ซึ่งเป็นผลมากจากวิธี SWFA มีความยืดหยุ่น และมีสมรรถนะในการแยกปริมาณฮาร์มอนิกของกำลังแอกทีฟที่ดีกว่าวงจร LPF

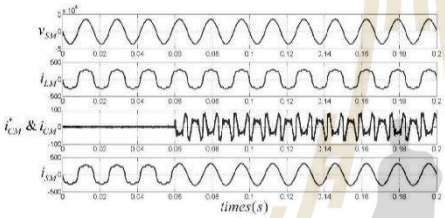
โดยผลการเปรียบเทียบค่า %THD เฉลี่ยที่ระบบไฟฟ้ากำลังสามเฟสซึ่งเป็นจุดต่อร่วม (Point of Common Coupling : PCC) หลังการชดเชยที่ได้จากวิธี PQ และวิธี PQF ทุกช่วงเวลาสามารถแสดงได้ดังรูปที่ 16 โดยจะสังเกตเห็นได้ว่าวิธี PQF สามารถให้ผลค่า %THD หลังการชดเชยน้อยกว่าวิธี PQ แม้โหลดมีการเปลี่ยนแปลง



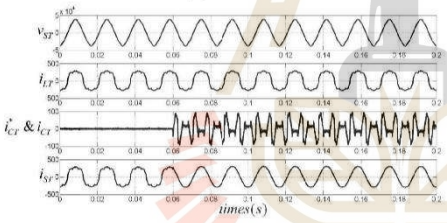
รูปที่ 16 ค่า %THD เฉลี่ยที่ระบบไฟฟ้ากำลังสามเฟสกรณีแหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์

ตารางที่ 2 สรุปผลค่า %THD กรณีแรงดันไฟฟ้าที่แหล่งจ่ายของระบบเป็นรูปคลื่นไซน์บริสุทธิ์

วิธีการตรวจจับฮาร์มอนิก	%THD ของกระแสที่แหล่งจ่าย						
	ระบบไฟฟ้ากำลังสองเฟส (i_{SM}, i_{ST})			ระบบไฟฟ้ากำลังสามเฟส (i_{SA}, i_{SB}, i_{SC})			
	M	T	เฉลี่ย	A	B	C	เฉลี่ย
ก่อนการชดเชย							
-	22.39	22.40	22.40	22.38	22.38	22.37	22.38
หลังการชดเชยช่วงโหลดปกติ							
PQ	1.62	1.62	1.62	1.62	1.61	1.62	1.62
PQF	1.60	1.59	1.60	1.59	1.56	1.63	1.59
หลังการชดเชยช่วงโหลดมีการเปลี่ยนแปลงรูปร่าง							
PQ	4.27	4.08	4.18	4.26	4.14	4.10	4.17
PQF	3.70	3.81	3.76	3.70	3.71	3.84	3.75



(ก) เฟส M



(ข) เฟส T

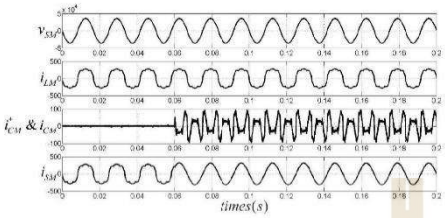
รูปที่ 17 ผลการจำลองสถานการณ์กรณีใช้วิธี PQF

7.2 กรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้าที่ระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิก

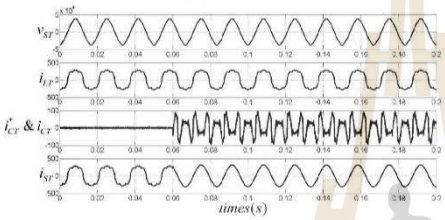
การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าดังรูปที่ 13 กรณีที่แหล่งจ่ายแรงดันไฟฟ้าที่ระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิกจะนำเสนอการเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกระหว่างวิธี PQF และวิธี PQF ร่วมกับ FPSVD โดยผลการจำลองสถานการณ์กรณีที่ใช้วิธี PQF ของเฟส M และเฟส T สามารถแสดงได้ดังรูปที่ 17 ส่วนผลการจำลองสถานการณ์กรณีที่ใช้วิธี PQF ร่วมกับ FPSVD ของเฟส M และเฟส T สามารถแสดงได้ดังรูปที่ 18 และสามารถดูสรุปค่า %THD ของกระแสที่แหล่งจ่ายทั้งที่ระบบไฟฟ้ากำลังสองเฟสและที่ระบบไฟฟ้ากำลังสามเฟสของระบบรางได้ดังตารางที่ 3

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบรางไฟฟ้าของเฟส M และเฟส T ดังแสดงในรูปที่ 17 และ 18 จะสังเกตว่าแรงดันไฟฟ้าของเฟส M และเฟส T (v_{SM}, v_{ST}) มีลักษณะไม่เป็นรูปคลื่นไซน์บริสุทธิ์เนื่องจากมีฮาร์มอนิกปะปนที่ค่า %THD เท่ากับ 3.20% โดยผลการตรวจจับฮาร์มอนิกด้วยวิธี PQF และวิธี PQF ร่วมกับ FPSVD มีลักษณะคล้ายกัน คือ ช่วงก่อนการชดเชยตั้งแต่เวลา 0 ถึง 0.06 วินาที กระแสที่แหล่งจ่าย (i_{SM}, i_{ST}) ทั้งสองเฟสจะมีลักษณะผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับกระแสโหลด (i_{LM}, i_{LT}) ทุกประการซึ่งสามารถวัดค่า %THD ของเฟส M และเฟส T ได้เท่ากับ 22.34% และ 22.09% ตามลำดับเฟส ต่อมาตั้งแต่เวลา 0.06 วินาทีเป็นต้นไป เมื่อวงจร SAPF ร่วมกับระบบควบคุมทำการฉีดกระแสชดเชยที่มีลักษณะคล้อยตามกับกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี PQF (รูปที่ 17) และวิธี PQF ร่วมกับ FPSVD (รูปที่ 18) ส่งผลให้ i_{SM} และ i_{ST} มีลักษณะกลับมาเป็นรูปไซน์มากขึ้นและมีค่า %THD ลดลงโดยกรณีที่ใช้วิธี PQF วัดค่า %THD ของกระแสที่แหล่งจ่ายของเฟส M และ

เฟส T ได้ค่าเท่ากับ 2.48 % และ 2.58% ตามลำดับเฟส ส่วนกรณีที่ใช้วิธี PQF ร่วมกับ FPSVD วัดค่า %THD ได้เท่ากับ 1.74 % และ 1.59 % ตามลำดับเฟส



(ก) เฟส M

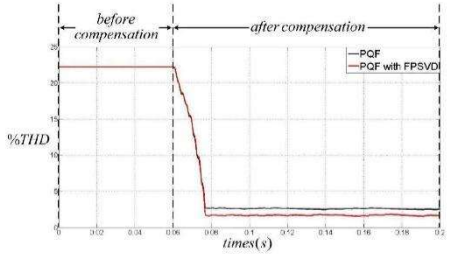


(ข) เฟส T

รูปที่ 18 ผลการจำลองสถานการณ์กรณีใช้วิธี PQF ร่วมกับ FPSVD

จากตารางที่ 3 พบว่าวิธี PQF ร่วมกับ FPSVD สามารถให้ค่า %THD เฉลี่ยของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟสภายหลังการชดเชยมีค่าเท่ากับ 1.66% ซึ่งน้อยกว่าวิธี PQF ที่มีค่าเท่ากับ 2.52% (มีค่าน้อยกว่า 0.86%) จากผลดังกล่าวแสดงให้เห็นว่าการใช้ FPSVD ร่วมในการคำนวณตรวจจับฮาร์มอนิกกับวิธี PQF สามารถช่วยลดปัญหาการคำนวณตรวจจับกระแสฮาร์มอนิกที่ผิดพลาดเนื่องจากมีฮาร์มอนิกปะปนที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางได้จึงส่งผลให้วงจร SAPF สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผลที่ดีกว่ากรณีที่ใช้วิธี PQF เพียงอย่างเดียว

โดยผลการเปรียบเทียบค่า %THD เฉลี่ยที่ระบบไฟฟ้ากำลังสามเฟสซึ่งเป็นจุดต่อร่วม (Point of Common Coupling : PCC) หลังการชดเชยที่ได้จากวิธี PQF และวิธี PQF ร่วมกับ FPSVD ทุกช่วงเวลาสามารถแสดงได้ดังรูปที่ 19 ซึ่งจะเห็นได้ว่าวิธี PQF ร่วมกับ FPSVD สามารถให้ค่า %THD ที่น้อยกว่าอย่างชัดเจนในช่วงเวลาหลังการชดเชย



รูปที่ 19 ค่า %THD เฉลี่ยที่ระบบไฟฟ้ากำลังสามเฟสกรณีแหล่งจ่ายแรงดันไฟฟ้าของระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิก

8. สรุป

บทความนี้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธี PQF ร่วมกับการตรวจจับแรงดันด้วย FPSVD สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม โดยการทดสอบสมรรถนะการคำนวณตรวจจับฮาร์มอนิกได้ถูกแบ่งออกเป็น 2 กรณี คือ กรณีที่แหล่งจ่ายแรงดันไฟฟ้าที่ระบบรางเป็นรูปคลื่นไซน์บริสุทธิ์ และกรณีที่แหล่งจ่ายแรงดันไฟฟ้าที่ระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิก ซึ่งผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปในกรณีที่แหล่งจ่ายแรงดันไฟฟ้าของระบบรางเป็นรูปไซน์บริสุทธิ์ พบว่าการตรวจจับฮาร์มอนิกด้วยวิธี PQF สามารถให้สมรรถนะในการตรวจจับฮาร์มอนิกที่ดี และยืดหยุ่นกว่าวิธี PQ ส่วนในกรณีแหล่งจ่ายแรงดันไฟฟ้าของระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิกพบว่าวิธี PQF ร่วมกับ FPSVD สามารถคำนวณตรวจจับฮาร์มอนิกได้อย่างถูกต้องและแม่นยำกว่าการใช้วิธี PQF ส่งผลให้วงจร SAPF สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิผลและค่า %THD ของกระแสที่แหล่งจ่ายที่ระบบไฟฟ้ากำลังสามเฟสภายหลังการชดเชยมีค่าลดลงอยู่ในกรอบมาตรฐาน IEEE Std. 519-2014 [24] อย่างไรก็ตามผลการทดสอบการตรวจจับฮาร์มอนิกที่ได้นำเสนอในบทความนี้เป็นเพียงการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปด้วยซอฟต์แวร์โปรแกรม Simulink/MATLAB ร่วมกับบอร์ด DSP

รุ่น TMS320C2000™ ซึ่งมีความแตกต่างจากการใช้งานจริงในระบบฮาร์ดแวร์ เนื่องจากระบบฮาร์ดแวร์มีความซับซ้อนมากกว่า และมีปัจจัยอื่น ๆ ที่ไม่ได้พิจารณาในการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป เช่น ความแม่นยำของเครื่องมือวัด สมรรถนะของอุปกรณ์ต่าง ๆ ในระบบฮาร์ดแวร์ หรือสัญญาณรบกวนต่าง ๆ เป็นต้น ซึ่งอาจส่งผลต่อการคำนวณตรวจจับฮาร์มอนิกด้วยวิธีที่นำเสนอ

ตารางที่ 3 สรุปผลค่า %THD กรณีแรงดันไฟฟ้าที่แหล่งจ่ายของระบบรางมีความเพี้ยนเนื่องจากฮาร์มอนิก

วิธีการตรวจจับฮาร์มอนิก	%THD ของกระแสที่แหล่งจ่าย						
	ระบบไฟฟ้ากำลังสองเฟส (i_{SM}, i_{ST})			ระบบไฟฟ้ากำลังสามเฟส (i_{SA}, i_{SB}, i_{SC})			
	M	T	เฉลี่ย	A	B	C	เฉลี่ย
ก่อนการชดเชย							
-	22.34	22.09	22.22	22.32	22.14	22.13	22.20
ภายหลังการชดเชย							
PQF	2.48	2.58	2.53	2.48	2.66	2.43	2.52
PQF ร่วมกับ FPSVD	1.74	1.59	1.66	1.74	1.59	1.66	1.66

9. ข้อเสนอแนะ

บทความนี้พิจารณาศึกษาการตรวจจับฮาร์มอนิกรวมไปถึงการชดเชยฮาร์มอนิกเฉพาะในสถานะอยู่ตัว (Steady states) เป็นหลัก ในกรณีที่มีผลตอบสนองพลวัต (dynamic responds) อาจมีการศึกษาวิธีกรอบอ้างอิงซิงโครนัส (Synchronous Reference Frame : SRF) [25] เพื่อปรับความสมดุลเฟสประกอบการศึกษาในอนาคต

กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณกลุ่มวิจัย อิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม ที่ให้ทุนสนับสนุนงานวิจัย รวมถึงขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารีที่ให้สถานที่และเครื่องมือต่าง ๆ อันเป็นประโยชน์ต่องานวิจัย

เอกสารอ้างอิง

[1] Staples CE. Electrification: its effect on signaling and communications. in *IEEE Transactions on Industry Applications*.1972; IA-8(4): 491-498.

[2] Ho JM, Liu CC. The effects of harmonics on differential relay for a transformer. *16th International Conference and Exhibition on Electricity Distribution, 2001. Part 1: Contributions. CIRED. (IEE Conf. Publ No. 482), Amsterdam, Netherlands*. 2001, pp. 5.

[3] Rice DE. Adjustable speed drive and power rectifier harmonics-their effect on power systems components. *IEEE Transactions on Industry Applications*. 1986; IA-22(1): 161-177.

[4] Staples CE. Electrification: its effect on signaling and communications. *IEEE Transactions on Industry Applications*.1972; IA-8 (4):491-498.

[5] Wagner VE, Balda J, Griffith DC, McEachern A, Barnes TM, et al. Effects of harmonics on equipment, *IEEE Transactions on Power Delivery*. 1993; 8(2): 672-680.

[6] Shu Z, Xie S, Li Q. Single-phase back-to-back converter for active power balancing, reactive power compensation, and harmonic filtering in traction power system. *IEEE Transactions on Power Electronics*. 2011; 26(2): 334 -343.

[7] Hu H, He Z, Gao S. Passive filter design for china high-speed railway with considering harmonic resonance and characteristic harmonics. *IEEE Transactions on Power Delivery*. 2015; 30(1): 505-514.

[8] Cirrincione M, Pucci M, Vitale G, Miraoui A. Current harmonic compensation by a single-phase shunt active power filter controlled by adaptive neural filtering. *IEEE Transactions on Industrial Electronics*. 2009;56(8):3128-3143.

[9] Tan PC, Loh PC, Holmes DG. A robust multilevel hybrid compensation system for 25 kV electrified railway applications. *IEEE 34th Annual Conference on Power Electronics Specialist, 2003, PESC '03., Acapulco, Mexico*. 2003. p. 1020-1025.

[10] Izhar M, Hadzer CM, Syafrudin, Taib MS, Idris S. Performance for passive and active power filter in reducing harmonics in the distribution system. *PECon 2004, Proceedings of National Power and Energy Conference, 2004. , Kuala Lumpur, Malaysia*. 2004. p. 104-108.

[11] Udomkitpanya T, Narongrit T. Harmonic detection using instantaneous reactive power theory for co -phase AC electric railway systems. *Proceeding of the 7th TNI Academia Conference 2021*. 2021. p. 397-402.

[12] Zhiqiang W, Jing B, Yawei W, Guofeng Li. A novel algorithm of fundamental positive sequence voltage detector under unbalanced and distorted voltages. *International Journal of Online and Biomedical Engineering*. 2013; 9(3): 61-66.

[13] Angelico BA, Campanhol LBG, Oliveira da silva SA. P-I/P-I-D tuning procedure of a single-phase shunt active power filter using Bode diagram. *IET Power Electron*. 2014; 7: 2647–2659.

[14] Ghosh SK, Roy TK, Pramanik MAH, Mahmud MA. Design of nonlinear backstepping double-integral sliding mode controllers to stabilize the DC-bus voltage for DC– DC converters feeding CPLs. *Energies*. 2021; 14(20): 6753.

[15] Peng FZ, Lai JS. Generalized instantaneous reactive power theory for three-phase power systems. *IEEE Transactions on Instrumentation and Measurement*. 1996; 45(1): 293-297.

[16] Sanjan PS, Yamini NG, Gowtham N. Performance comparison of single - phase SAPF using PQ theory and SRF theory. *International Conference for Emerging Technology (INCET), 2020, Belgaum, India*. 2020, pp. 1-6.

[17] Tiyarachakun S, Areerak K, Areerak K. Instantaneous power theory with Fourier and optimal predictive controller design for shunt active power filter. *Modelling and Simulation in Engineering*. 2014; 23-23.

[18] El- Habrouk M, Darwish MK. Design and implementation of a modified Fourier analysis harmonic current computation technique for power active filters using DSPs. *IEEE Proceedings-Electric Power Applications*. 2001; 148(1): 21-28.

[19] Kaura V, Blasko V. Operation of a phase locked loop system under distorted utility conditions. *IEEE Transactions on Industry Applications*. 1997; 33(1): 58-63.

[20] Rahmani S, Mendalek N, Al- Haddad K. Experimental design of a nonlinear control technique for three-phase shunt active power filter. IEEE Transection on Industrial Electronics. 2010; 57: 3364–3375.

[21] Bert C. An improved approximation for settling time of second- order linear systems. *IEEE Transactions on Automatic Control*. 1986; 31(7): 642-643.

[22] Narongrit T, Areerak K, Areerak K. A new design approach of fuzzy controller for shunt active power filter. *Electric Power Components and Systems*. 2015; 43(6): 685-694.

[23] Huang S-R, Chen B-N. Harmonic study of the LeBlanc transformer for Taiwan railway' s electrification system. *IEEE Transactions on Power Delivery*. 2002; 17(2): 495–499.

[24] IEEE Standard. IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power System. IEEE Standard 519-2014, 27 March 2014.

[25] Zhang B. (1999, July). The method based on a generalized dq/sub k/coordinate transform for current detection of an active power filter and power system. *In 30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No. 99CH36321) Charleston, SC, USA*, 1999, pp. 242-248.

ประวัติผู้เขียน

นายธวิน อุดมกิจปัญญา เกิดเมื่อวันที่ 18 เมษายน พ.ศ. 2541 เกิดที่อำเภอสัตหีบ จังหวัดชลบุรี สำเร็จการศึกษาระดับมัธยมศึกษาจากโรงเรียนสาธิต “พิบูลพำเพ็ญ” มหาวิทยาลัยบูรพา และสำเร็จการศึกษาระดับปริญญาตรีวิศวกรรมศาสตร์บัณฑิต เกียรตินิยมอันดับหนึ่ง (วิศวกรรมไฟฟ้า) จากมหาวิทยาลัยเทคโนโลยีสุรนารี เมื่อปี พ.ศ. 2563 และในปีเดียวกันได้เข้าศึกษาต่อระดับปริญญาโท สาขาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี โดยขณะที่ศึกษาได้รับทุนการศึกษากิตติบัณฑิต มหาวิทยาลัยเทคโนโลยีสุรนารี