

การออกแบบตัวควบคุมพีชชีสำหรับวงจรรอกกำลังแอกทีฟแบบขนาน
ในระบบไฟฟ้ากำลังหนึ่งเฟส



นางสาวสุทธิณี ว่าวสูงเนิน

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

มหาวิทยาลัยเทคโนโลยีสุรนารี

ปีการศึกษา 2567

DESIGN OF THE FUZZY CONTROLLER FOR
SHUNT ACTIVE POWER FILTER IN SINGLE-PHASE POWER SYSTEMS



SUTTHINEE WAOSUNGNERN

A Thesis Submitted in Partial Fulfillment of the Requirements for the Degree of
Master of Engineering in Electrical Engineering
Suranaree University of Technology
Academic Year 2024

การออกแบบตัวควบคุมฟuzzyสำหรับวงจรรอกำลังแอกทีฟแบบขนาน
ในระบบไฟฟ้ากำลังหนึ่งเฟส

มหาวิทยาลัยเทคโนโลยีสุรนารี อนุมัติให้นักศึกษานี้เป็นส่วนหนึ่งของการศึกษา
ตามหลักสูตรปริญญาโทบัณฑิต

คณะกรรมการสอบวิทยานิพนธ์



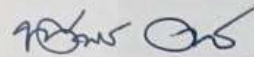
(รศ. ดร. กิตติ อัดถกิจมงคล)

ประธานกรรมการ



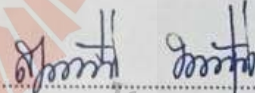
(รศ. ดร. กองพล อารีรักษ์)

กรรมการ (อาจารย์ที่ปรึกษาวิทยานิพนธ์)



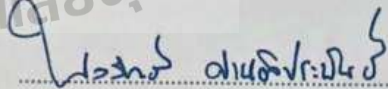
(ผศ. ดร. ทศพร ณรงค์ฤทธิ์)

กรรมการ (อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม)



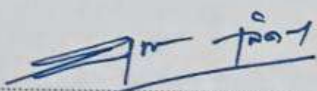
(ผศ. ดร. สุดารัตน์ ชัยอ้อน)

กรรมการ



(ผศ. ดร. พลสิทธิ์ ศานติประพันธ์)

กรรมการ



(รศ. ดร. ยุพาพร รักสกุลพิวัฒน์)

รองอธิการบดีฝ่ายวิชาการและประกันคุณภาพ



(รศ. ดร. พรศิริ จงกล)

คณบดีสำนักวิชาวิศวกรรมศาสตร์

สุทธิณี ว้าวสูงเนิน : การออกแบบตัวควบคุมฟuzzyสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส (DESIGN OF THE FUZZY CONTROLLER FOR SHUNT ACTIVE POWER FILTER IN SINGLE-PHASE POWER SYSTEMS)

อาจารย์ที่ปรึกษาวิทยานิพนธ์ : รศ. ดร. กองพล อารีรักษ์, 249 หน้า

คำสำคัญ: การกำจัดฮาร์มอนิก/ วงจรกรองกำลังแอกทีฟแบบขนาน/ การตรวจจับฮาร์มอนิกวิธีฟูรีเยร์เอสดี/ ตัวควบคุมฟuzzy/ ตัวควบคุมพีไอ

งานวิจัยวิทยานิพนธ์นี้นำเสนอการออกแบบตัวควบคุมฟuzzyสำหรับควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส วงจรกรองกำลังแอกทีฟแบบขนานดังกล่าวใช้สำหรับการชดเชยหรือกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้า การคำนวณกระแสอ้างอิงในการชดเชยได้ใช้การตรวจจับฮาร์มอนิกได้ใช้วิธีฟูรีเยร์เอสดี (SDF) และการควบคุมแรงดันบัลไฟตรงได้ใช้ตัวควบคุมพีไอที่ออกแบบด้วยวิธีการประมาณแบบดั้งเดิม การออกแบบตัวควบคุมฟuzzyสามารถแบ่งเป็น 2 ส่วนหลัก โดยส่วนแรกคือการออกแบบโครงสร้างของตัวควบคุมฟuzzyที่ประกอบด้วยการทดสอบรูปร่างฟังก์ชันสมาชิก ค่าเชิงภาษา วิธีการอนุมาน และการออกแบบกฎฟuzzy ส่วนที่สองคือการออกแบบตำแหน่งฟังก์ชันสมาชิกด้วยแนวทางการคำนวณ 2 วิธีการ คือ วิธีการคำนวณโดยอาศัยค่าความชันสูงสุดของกระแสอ้างอิงโดยตรง และวิธีการคำนวณโดยอาศัยวิธีการของ Ingram and Round การทดสอบสมรรถนะของตัวควบคุมฟuzzyที่ออกแบบได้ใช้โปรแกรม Simulink/MATLAB เพื่อจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณา ผลการจำลองสถานการณ์พบว่า ตัวควบคุมฟuzzyที่ได้จากการออกแบบทั้งสองวิธีมีสมรรถนะที่ดีในการควบคุมกระแสชดเชยให้เกาะคล้อยตามกระแสอ้างอิงที่ได้จากวิธี SDF ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ โดยค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลง และอยู่ในกรอบมาตรฐาน IEEE std. 519-2022 (5%) นอกจากนี้ ได้ทำการทดสอบตัวควบคุมฟuzzyเพิ่มเติมในกรณีการเปลี่ยนแปลงโหลดทั้งหมด 4 กรณี ได้แก่ กรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด โดยการทดสอบได้ใช้การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปที่ใช้โปรแกรม Simulink/MATLAB ร่วมกับบอร์ด DSP รุ่น TMS320C2000™ Experimenter Kit ซึ่งผลการทดสอบพบว่า ตัวควบคุมฟuzzyยังคงสามารถควบคุมกระแสชดเชยในกรณีที่โหลดมีการเปลี่ยนแปลงได้ดี ส่งผลให้ค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยลดลงที่ค่าเท่ากับ 1.87% 2.99% 2.17% และ 5.62% ตามลำดับกรณีโหลด อย่างไรก็ตามจะเห็นได้ว่าค่า $\%THD_i$ ของกรณีโหลดเปลี่ยนแปลงรูปร่างกระแส (5.62%) มีค่าเกินมาตรฐานกำหนด ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงนำเสนอการพัฒนาเพิ่ม

สมรรถนะของตัวควบคุมพีชซีให้ดียิ่งขึ้นโดยการออกแบบให้สามารถปรับตัวได้เมื่อโหลดมีการเปลี่ยนแปลง การออกแบบตัวควบคุมพีชซีแบบปรับตัวได้ประกอบด้วย 2 ส่วน คือ ตัวควบคุมพีชซีหลัก (ซึ่งออกแบบเหมือนกับตัวควบคุมพีชซีที่ได้นำเสนอ) และพีชซีช่วย ที่ออกแบบให้ทำหน้าที่ปรับค่าตำแหน่งฟังก์ชันสมาชิกเอาต์พุตของตัวควบคุมพีชซีหลัก โดยผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปพบว่าตัวควบคุมพีชซีแบบปรับตัวได้มีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าในกรณีที่โหลดมีการเปลี่ยนแปลงเมื่อเปรียบเทียบกับตัวควบคุมพีชซี จากผลดังกล่าวทำให้วงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสได้อย่างมีประสิทธิภาพมากยิ่งขึ้น โดยค่า $\%THD$, ภายหลังการชดเชยมีค่าลดลงเหลือเท่ากับ 1.87% 2.22% 1.52% และ 4.57% ตามลำดับกรณีโหลด ซึ่งค่า $\%THD$, เหล่านี้อยู่ภายใต้มาตรฐาน IEEE std. 519-2022

นอกจากนี้ในงานวิจัยวิทยานิพนธ์ยังได้นำเสนอการกำจัดกระแสฮาร์มอนิกในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังมีความเพี้ยนเนื่องจากฮาร์มอนิก โดยในกรณีที่น่าวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (PSVD) มาทำงานร่วมกับการตรวจจับฮาร์มอนิกด้วยวิธี SDF เพื่อให้ได้ผลการตรวจจับฮาร์มอนิกที่ถูกต้องยิ่งขึ้น โดยผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปพบว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้วิธี SDF ร่วมกับวิธี PSVD สามารถกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้าที่แรงดันมีความเพี้ยนได้ดี ส่งผลให้ค่า $\%THD$, ของกระแสที่แหล่งจ่าย ภายหลังการชดเชยมีค่าลดลงเหลือเท่ากับ 2.40% และเป็นไปตามมาตรฐาน IEEE std. 519-2022



สาขาวิชา วิศวกรรมไฟฟ้า

ปีการศึกษา 2567

ลายมือชื่อนักศึกษา สุภาณิณี คำสูงเนิน

ลายมือชื่ออาจารย์ที่ปรึกษา

ลายมือชื่ออาจารย์ที่ปรึกษาร่วม

SUTTHINEE WAOSUNGNERN : DESIGN OF THE FUZZY CONTROLLER FOR SHUNT ACTIVE POWER FILTER IN SINGLE-PHASE POWER SYSTEMS.

THESIS ADVISOR : ASSOC. PROF. KONGPOL AREERAK, Ph.D. 249 PP.

Keyword: HARMONIC ELIMINATION/ SHUNT ACTIVE POWER FILTER/ SDF DETECTION/ FUZZY CONTROLLER / PI CONTROLLER

This thesis presents the fuzzy controller design for the compensating current control of a shunt active power filter (SAPF) in a single-phase power system. The shunt active power filter is used to compensate or eliminate current harmonic in the power system. Calculating the reference current for compensation uses harmonic detection by synchronous detection with Fourier analysis (SDF) method and the DC bus voltage control uses the PI controller designed by the conventional approximation method. The design of the fuzzy controller is divided into two main parts. The first part is the fuzzy structure design, which consists of testing membership function shapes, linguistic value, Inference, and fuzzy rule design. The second part is the position design of the membership functions by presenting two approaches, the calculating approach depending on the maximum slope of reference current, and the calculating approach using the Ingram and Round method. The performance of the designed fuzzy controller is tested using the Simulink/MATLAB program to simulate the harmonic elimination in the considered single-phase power system. The simulation results show that the fuzzy controller designed using both approaches can provide good performance to control the compensating current tracking the reference current waveform produced by SDF method. As a result, the shunt active power filter can eliminate harmonics effectively. The % THD_i value of the source current after compensation is reduced and satisfied under the IEEE std. 519-2022 (5%). Moreover, the fuzzy controller's performance is tested in 4 cases changing the load namely the normal load case, increased load current case, decreased load current case, and changed load current shape case. This test applies the Hardware-In-the-Loop (HIL) simulation technique using the Simulink/MATLAB program and the TMS320C2000™ Experimenter Kit DSP board. The testing results show that the fuzzy controller can

still control the compensating current in all cases of load changes. The %THD_i values of source current after compensation are reduced to 1.87%, 2.99%, 2.17%, and 5.62% according to the mentioned load cases, respectively. However, it can be seen that the %THD_i value in the case of the changed load current shape (5.62%) is over the limit of the standard. Therefore, the thesis presents a performance improvement of the fuzzy controller with an adaptive design when the load is changed. The design of an adaptive fuzzy controller consists of two parts, the main fuzzy controller (using the same design as the fuzzy controller) and the auxiliary fuzzy, which is designed to adjust the positions of the output membership function in the main fuzzy controller. The HIL simulation results confirm that the adaptive fuzzy controller can provide the best performance to control the compensating current in case of load changes compared with the fuzzy controller. From the result, the shunt active power filter can eliminate harmonics more effectively in the single-phase power system. The %THD_i values after compensation are reduced to 1.87% 2.22% 1.52% and 4.57% respectively. These %THD_i values are under the limits of the IEEE std. 519-2022.

Furthermore, this thesis also presents the current harmonic elimination in the case of the source voltage of the power system being distorted by harmonics. In this case, the positive sequence voltage detector (PSVD) technique is applied to improve the accuracy of harmonic detection of the SDF method. The HIL simulation results show that the active power filter using the SDF in cooperation with the PSVD method can eliminate current harmonic in the distorted voltage power system. The %THD_i value of the source current after compensation is reduced to 2.40% and follows the IEEE std. 519-2022.

School of Electrical Engineering
Academic Year 2024

Student's Signature สุกัญญา อ่างสูงเนิน
 Advisor's Signature 129
 Co-advisor's Signature 95ms as

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จลุล่วงด้วยดีเนื่องจากได้รับการช่วยเหลืออย่างยิ่ง ผู้วิจัยขอขอบพระคุณบุคคลและกลุ่มบุคคลผู้มีอุปการคุณทั้งทางด้านวิชาการ การดำเนินงานวิจัย วิทยานิพนธ์ และการเขียนรูปเล่มวิทยานิพนธ์ ดังต่อไปนี้

รองศาสตราจารย์ ดร. กองพล อารีรักษ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ และผู้ช่วยศาสตราจารย์ ดร. ทศพร ณรงค์ฤทธิ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ที่ให้โอกาสทางการศึกษา ให้คำปรึกษา ให้คำแนะนำแนวทางอันเป็นประโยชน์ทั้งในด้านการศึกษา ช่วยตรวจทานชี้แนะแก้ไขงานวิจัย วิทยานิพนธ์นี้ และในด้านการดำเนินชีวิต รวมถึงให้กำลังใจแก่ผู้วิจัยมาโดยตลอด

อาจารย์ประจำสาขาวิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีสุรนารี ทุกท่านที่ให้อบรม คำแนะนำ และความรู้ทางวิชาการเป็นอย่างดีมาโดยตลอด

ขอขอบคุณ ดร. ชาศริต ปานแป้น นางสาวมณีนรัตน์ ผดุงศิลป์ นายธวิน อุดมกิจปัญญา นางสาว อลิสา ถนอมเมือง และนายนันทการณ มังคลา ที่ช่วยให้คำแนะนำ แลกเปลี่ยนความรู้ และให้ความช่วยเหลือทั้งทางด้านการศึกษา การดำเนินงานวิจัยวิทยานิพนธ์ และให้กำลังใจมาโดยตลอด

ขอขอบคุณคุณอนุสรฯ ประกอบแก้ว เลขานุการประจำสาขาวิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีสุรนารี ที่ให้ความช่วยเหลือ และอำนวยความสะดวกด้านเอกสารในระหว่างการศึกษา รวมถึงนางสาวธัญลักษณ์ อันดี และนายกสิณพจน์ ทองประวัตสิริ ผู้ช่วยสอนประจำสาขาวิชา วิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีสุรนารี ที่ช่วยติดต่อประสานงาน และช่วยอำนวยความสะดวกในการปฏิบัติหน้าที่สอนปฏิบัติการในระหว่างการศึกษา

ท้ายนี้ขอกราบขอบพระคุณอาจารย์ผู้สอนทุกท่านที่ให้ความรู้ทั้งในอดีตจนถึงปัจจุบัน สำหรับ คุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์เล่มนี้ ผู้วิจัยขอมอบให้ บิดา มารดา รวมถึงญาติพี่น้องของผู้วิจัยทุกท่านที่ให้การเลี้ยงดูอบรม ให้กำลังใจ และให้การส่งเสริมการศึกษาเป็นอย่างดีมาตลอดจนสำเร็จการศึกษา

สุทธิณี ว่าวสูงเนิน

สารบัญ

หน้า

บทคัดย่อ (ภาษาไทย)	ก
บทคัดย่อ (ภาษาอังกฤษ)	ค
กิตติกรรมประกาศ	ฉ
สารบัญ	ช
สารบัญตาราง	ฅ
สารบัญรูป	ท
บทที่	
1. บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของการวิจัย	3
1.3 ข้อตกลงเบื้องต้น	3
1.4 ขอบเขตงานวิจัย	4
1.5 ประโยชน์ที่คาดว่าจะได้รับ	4
1.6 การจัดรูปเล่มรายงานการวิจัย	4
2. ปรัชญาวรรณกรรมและงานวิจัยที่เกี่ยวข้อง	7
2.1 บทนำ	7
2.2 งานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรองกำลังแอกทีฟ	7
2.3 งานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของ วงจรรองกำลังแอกทีฟแบบขนาน	15
2.4 งานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก	19
2.5 งานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย	23
2.6 งานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัลไฟตรง	27
2.7 สรุป	30

สารบัญ (ต่อ)

หน้า

3.	การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส	32
3.1	บทนำ	32
3.2	การตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส	32
3.3	การตรวจจับกระแสฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดี	35
3.4	การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการตรวจจับฮาร์มอนิก	38
3.5	สรุป	47
4.	การออกแบบวงจรรองกำลังแอกทีฟแบบขนานและระบบควบคุม	49
4.1	บทนำ	49
4.2	วงจรรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส	49
4.3	การออกแบบค่าพารามิเตอร์ของวงจรรองกำลังแอกทีฟแบบขนาน	51
4.3.1	การออกแบบตัวเหนี่ยวนำของวงจรรองกำลังแอกทีฟแบบขนาน	51
4.3.2	การออกแบบค่าตัวเก็บประจุของวงจรรองกำลังแอกทีฟแบบขนาน	53
4.4	การออกแบบค่าพารามิเตอร์ของตัวควบคุมฮีสเทอรีซิส สำหรับควบคุมกระแสชดเชย	54
4.5	การออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอ สำหรับควบคุมแรงดันบัสไฟตรง	57
4.6	การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการกำจัดฮาร์มอนิก	60
4.7	สรุป	63
5.	พื้นฐานพีชชีลอจิก	65
5.1	บทนำ	65
5.2	ทฤษฎีพีชชีเซต	65
5.3	โครงสร้างของตัวควบคุมพีชชี	68
5.4	ตัวแปรทางภาษา	69
5.5	ฟังก์ชันสมาชิก	70

สารบัญ (ต่อ)

หน้า

5.6	กฎของฟัชซี	71
5.7	การอนุมานฟัชซี	72
5.7.1	การอนุมานฟัชซีแบบ Mamdani	72
5.7.2	การอนุมานฟัชซีแบบ Takagi-Sugeno	75
5.8	สรุป	77
6.	การควบคุมกระแสดัดด้วยตัวควบคุมฟัชซี	78
6.1	บทนำ	78
6.2	การควบคุมกระแสดัดด้วยตัวควบคุมฟัชซี	79
6.3	การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัชซีสำหรับใช้ ควบคุมกระแสดัด	80
6.4	การทดสอบจำนวนค่าเชิงภาษาของตัวควบคุมฟัชซีสำหรับใช้ ควบคุมกระแสดัด	83
6.5	การทดสอบวิธีการอนุมานของตัวควบคุมฟัชซีสำหรับใช้ควบคุมกระแสดัด	86
6.6	การออกแบบกฎของตัวควบคุมฟัชซีสำหรับควบคุมกระแสดัด	88
6.7	การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟัชซีสำหรับใช้ ควบคุมกระแสดัด	91
6.7.1	การออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error	91
	วิธีการที่ 1 การคำนวณโดยใช้ค่าความชันสูงสุดของกระแสอ้างอิง	93
	วิธีการที่ 2 การคำนวณโดยอาศัยวิธีการ Ingram and Round	95
6.7.2	การออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage	97
6.8	การจำลองสถานการณ์เพื่อทดสอบสมรรถนะของตัวควบคุมฟัชซี	98
6.9	สรุป	103
7.	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของ วงจรรองกำลังแอกทีฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในรูป	105

สารบัญ (ต่อ)

	หน้า
7.1	บทนำ 105
7.2	การสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วย เทคนิคฮาร์ดแวร์ในรูป 106
7.3	การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของ ตัวควบคุมพีซีซีด้วยเทคนิคฮาร์ดแวร์ในรูป 108
7.4	สรุป 116
8.	การออกแบบตัวควบคุมพีซีซีแบบปรับตัวได้ 117
8.1	บทนำ 117
8.2	ตัวควบคุมพีซีซีแบบปรับตัวได้ 117
8.3	การออกแบบตัวควบคุมพีซีซีหลัก 119
8.4	การออกแบบพีซีซีช่วย 121
8.5	การจำลองสถานการณ์เพื่อตรวจสอบสมรรถนะการควบคุมกระแสชดเชยของ ตัวควบคุมพีซีซีแบบปรับตัวได้ 127
8.6	สรุป 139
9.	การกำจัดกระแสฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้า กำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิก 140
9.1	บทนำ 140
9.2	วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน 140
9.3	การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับ วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน 143
9.4	การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสใน กรณีแรงดันที่แหล่งจ่ายมีความเพี้ยน 145
9.5	สรุป 152

สารบัญ (ต่อ)

	หน้า
10. สรุปและข้อเสนอแนะ	154
10.1 สรุป	154
10.2 ข้อเสนอแนะเพื่อพัฒนางานวิจัยในอนาคต	157
รายการอ้างอิง	158
ภาคผนวก	
ภาคผนวก ก แสดงรายละเอียดโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์การกำจัด ฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟิชซี ในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป	168
ภาคผนวก ข แสดงรายละเอียดโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์การกำจัด ฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟิชซี แบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป ..	178
ภาคผนวก ค แสดงรายละเอียดโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์การกำจัด ฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับ ฮาร์มอนิกด้วยวิธีฟูรีเยร์แอสตี่ร่วมกับวิธีการตรวจจับแรงดันลำดับเฟสบวก มูลฐานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิค ฮาร์ดแวร์ในรูป	192
ภาคผนวก ง บทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่	209
ประวัติผู้เขียน	249

สารบัญตาราง

ตารางที่	หน้า
2.1	ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรอกกำลังแอกทีฟ 8
2.2	เปรียบเทียบคุณสมบัติของวงจรรอกกำลังแอกทีฟแบบขนาน 14
2.3	ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของ วงจรรอกกำลังแอกทีฟแบบขนาน 15
2.4	ผลงานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก 19
2.5	สรุปเปรียบเทียบคุณสมบัติของวิธีตรวจจับกระแสฮาร์มอนิก 22
2.6	ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย 23
2.7	ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัสไฟตรง 27
3.1	ขนาดของกระแสที่แหล่งจ่ายที่เกิดขึ้นในระบบไฟฟ้า 43
3.2	ค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย (i_s) และค่าตัวประกอบกำลัง (PF) 47
4.1	สรุปผลการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานและระบบควบคุม 60
4.2	ผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย (i_s) และค่าตัวประกอบกำลัง 63
6.1	ผลการทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟuzzy 82
6.2	ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟuzzy กรณีค่าเชิงภาษา 3 ค่า 83
6.3	ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟuzzy กรณีค่าเชิงภาษา 5 ค่า 84
6.4	ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟuzzy กรณีค่าเชิงภาษา 7 ค่า 85
6.5	ผลการทดสอบจำนวนค่าเชิงภาษาของตัวควบคุมฟuzzy 86
6.6	ผลการทดสอบวิธีการอนุมานของตัวควบคุมฟuzzy 88
6.7	การออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error กรณีใช้วิธีการที่ 1 94
6.8	การออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error กรณีใช้วิธีการที่ 2 96
6.9	การออกแบบตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage 97
6.10	ผลการจำลองสถานการณ์เปรียบเทียบตัวควบคุมกระแสชดเชยระหว่างตัวควบคุมฟuzzy กับ ตัวควบคุมฮีสเทอรีซิส 103
7.1	ผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย 115

สารบัญตาราง (ต่อ)

ตารางที่		หน้า
8.1	การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzyหลัก	120
8.2	ตัวแปรภาษาและค่าเชิงภาษาของฟuzzyช่วย	124
8.3	การออกแบบตำแหน่งฟังก์ชันสมาชิกของฟuzzyช่วย	124
8.4	การเปรียบเทียบประสิทธิผลการกำจัดฮาร์มอนิกระหว่างการใช้ตัวควบคุมฟuzzyและ ตัวควบคุมฟuzzyแบบปรับตัวได้	138
9.1	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลัง มีความเพี้ยนฮาร์มอนิก	152



สารบัญรูป

รูปที่		หน้า
1.1	ระบบการกำจัดกระแสฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนาน ในระบบไฟฟ้ากำลังหนึ่งเฟส	2
2.1	ภาพรวมพิธีศน์วรรณกรรม	31
3.1	การแยกปริมาณกำลังแอกทีฟมูลฐานโดยใช้ตัวกรอง LPF	33
3.2	สเปกตรัมของค่ากำลังแอกทีฟ	34
3.3	แผนภาพการตรวจจับกระแสฮาร์มอนิกด้วยวิธี SD	35
3.4	แผนภาพการคำนวณหาค่าสัมประสิทธิ์ A_0	37
3.5	แผนภาพการตรวจจับกระแสฮาร์มอนิกด้วยวิธี SDF	37
3.6	ระบบสำหรับใช้ทดสอบสมรรถนะการตรวจจับฮาร์มอนิก	38
3.7	ผลการจำลองสถานการณ์ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD	40
3.8	ผลการจำลองสถานการณ์ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF	41
3.9	สเปกตรัมของกระแสที่แหล่งจ่ายก่อนการชดเชย	41
3.10	สเปกตรัมของกระแสที่แหล่งจ่ายหลังการชดเชยกรณีใช้วิธี SD	42
3.11	สเปกตรัมของกระแสที่แหล่งจ่ายหลังการชดเชยกรณีใช้วิธี SDF	42
3.12	รูปสัญญาณของค่ากำลังแอกทีฟ	44
3.13	รูปสัญญาณของปริมาณกำลังแอกทีฟมูลฐานที่ได้จากตัวกรอง LPF	45
3.14	รูปสัญญาณของปริมาณกำลังแอกทีฟมูลฐานที่ได้จากการวิเคราะห์ SWFA	45
3.15	สเปกตรัมของปริมาณกำลังแอกทีฟมูลฐาน	46
4.1	ระบบการกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนาน	50
4.2	วงจรรอกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ ชนิดแหล่งจ่ายแรงดัน	51
4.3	สัญญาณกระแสอ้างอิง	52

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.4	สัญญาณเทอมปริพันธ์ผลคูณระหว่างแรงดันไฟฟ้าที่จุดต่อร่วม PCC และกระแสอ้างอิง 54
4.5	แผนภาพการส่งสัญญาณพัลส์สำหรับควบคุมสวิตช์ IGBT ของตัวควบคุมฮีสเตอร์รีซีส 55
4.6	แผนภาพบล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอร์รีซีส 55
4.7	หลักการควบคุมกระแสชดเชยของตัวควบคุมฮีสเตอร์รีซีส 55
4.8	แผนภาพบล็อกไดอะแกรมของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ 57
4.9	แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี SDF ที่มีการควบคุมแรงดันบัสไฟตรง ผ่านค่า I_{DC} 58
4.10	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน ที่ได้จากการออกแบบ 60
4.11	ผลจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน 61
4.12	ผลการควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอร์รีซีส 62
4.13	ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ 62
5.1	ฟังก์ชันแสดงความเป็นสมาชิกภาพของฟัซซีเซต 66
5.2	ฟังก์ชันแสดงความเป็นสมาชิกภาพของเซตชัดเจน 66
5.3	(ก) การยูเนียนของฟัซซีเซต A และฟัซซีเซต B (OR) (ข) การอินเตอร์เซกชันของฟัซซีเซต A และฟัซซีเซต B (AND) (ค) ส่วนเติมเต็มของฟัซซีเซต A (\bar{A}) 68
5.4	โครงสร้างพื้นฐานของตัวควบคุมฟัซซี 68
5.5	(ก) ฟังก์ชันสมาชิกรูปสามเหลี่ยม (ข) ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู (ค) ฟังก์ชันสมาชิกรูปเกาส์เซียน (ง) ฟังก์ชันสมาชิกรูปประฆังคว่ำ 70
5.6	แสดงจำนวนกฎฟัซซีในรูปแบบเมตริกซ์ FAM 72
5.7	การอนุมานแบบค่าสูงสุด-ต่ำสุด (การตัดยอด) 73
5.8	การอนุมานแบบค่าสูงสุด-ผลคูณ (การปรับขนาด) 73
5.9	การทำดีฟัซซีแบบ COG 75
5.10	การอนุมานแบบ Takagi-Sugeno 76
5.11	การทำดีฟัซซีแบบ WA 77

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.1	ระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzy 79
6.2	แผนภาพบล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzy 80
6.3	ฟังก์ชันสมาชิกกรณีสองเหลี่ยม 81
6.4	ฟังก์ชันสมาชิกกรณีสี่เหลี่ยมคางหมู 81
6.5	ฟังก์ชันสมาชิกกรณีสี่เหลี่ยม 81
6.6	ฟังก์ชันสมาชิกกรณีสี่เหลี่ยมคางหมู 82
6.7	ฟังก์ชันสมาชิกของจำนวนค่าเชิงภาษา 5 ค่า 84
6.8	ฟังก์ชันสมาชิกของจำนวนค่าเชิงภาษา 7 ค่า 85
6.9	ฟังก์ชันสมาชิกสำหรับทดสอบการอนุมานฟuzzyแบบ Mamdani 87
6.10	ฟังก์ชันสมาชิกสำหรับทดสอบการอนุมานฟuzzyแบบ Takagi-Sugeno 87
6.11	กฎของฟuzzyกรณีสี่เหลี่ยมคางหมู 3 ค่า 88
6.12	กฎของฟuzzyกรณีสี่เหลี่ยมคางหมู 5 ค่า 89
6.13	กฎของฟuzzyกรณีสี่เหลี่ยมคางหมู 7 ค่า 90
6.14	การควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิง 92
6.15	ตำแหน่งฟังก์ชันสมาชิกของอินพุต error 93
6.16	ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 1 94
6.17	สเปกตรัมของกระแสอ้างอิงในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้พิจารณา 96
6.18	ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 2 96
6.19	ตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage 97
6.20	ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage 98
6.21	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีสี่เหลี่ยมคางหมูที่ออกแบบด้วย วิธีการคำนวณที่ 1 99
6.22	สมรรถนะการควบคุมกระแสชดเชยกรณีสี่เหลี่ยมคางหมูที่ออกแบบด้วย วิธีการคำนวณที่ 1 99
6.23	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีสี่เหลี่ยมคางหมูที่ออกแบบด้วย วิธีการคำนวณที่ 2 100

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.24	สมรรถนะการควบคุมกระแสชดเชยกรณีใช้ตัวควบคุมพีซีซีที่ออกแบบด้วย วิธีการคำนวณที่ 2 100
6.25	สมรรถนะการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ กรณีการควบคุมกระแส ใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 1 102
6.26	สมรรถนะการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ กรณีการควบคุมกระแส ใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 2 102
7.1	การเชื่อมต่อระหว่างคอมพิวเตอร์กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit 106
7.2	แผนภาพกระบวนการทำงานของเทคนิคฮาร์ดแวร์ในลูบ 107
7.3	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิก 108
7.4	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ 108
7.5	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ 110
7.6	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ กรณีโหลดปกติ 110
7.7	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ กรณีเพิ่มขนาดกระแสโหลด 111
7.8	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ กรณีลดขนาดกระแสโหลด 112
7.9	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ กรณีเปลี่ยนแปลงรูปร่างกระแสโหลด 113
7.10	ผลสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีซีซีในการจำลองสถานการณ์ ด้วยเทคนิคฮาร์ดแวร์ในลูบ 114
7.11	ผลสมรรถนะการควบคุมแรงดันบัสไฟตรงของตัวควบคุมพีไอในการจำลองสถานการณ์ ด้วยเทคนิคฮาร์ดแวร์ในลูบ 115

สารบัญญรูป (ต่อ)

รูปที่	หน้า
8.1	แผนภาพบล็อกไดอะแกรมระบบควบคุมกระแสชดเชย ด้วยตัวควบคุมพีซีแบบปรับตัวได้ 118
8.2	แผนภาพกระบวนการทำงานของพีซีช่วย 119
8.3	ผลการออกแบบตำแหน่งของฟังก์ชันสมาชิกของตัวควบคุมพีซีหลัก 120
8.4	ลักษณะสัญญาณกระแสชดเชยเทียบกับกระแสอ้างอิงที่ส่งผลต่อค่า sum error 122
8.5	การพิจารณาหาค่า sum error จากรูปสัญญาณกระแสชดเชยเทียบกับกระแสอ้างอิง ... 122
8.6	ตำแหน่งของฟังก์ชันสมาชิกของพีซีช่วย 124
8.7	ผลการออกแบบตำแหน่งของฟังก์ชันสมาชิกของพีซีช่วย 125
8.8	กฎของพีซีช่วย 125
8.9	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟ ที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ 128
8.10	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกำลังแอกทีฟแบบขนาน ที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ 128
8.11	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ กรณีโหลดปกติ 129
8.12	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ กรณีเพิ่มขนาดกระแสโหลด 130
8.13	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ กรณีลดขนาดกระแสโหลด 131
8.14	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ กรณีเปลี่ยนแปลงรูปร่างกระแสโหลด 132
8.15	ผลการควบคุมกระแสชดเชยกรณีโหลดปกติ 133
8.16	ผลการควบคุมกระแสชดเชยกรณีเพิ่มขนาดกระแสโหลด 134
8.17	ผลการควบคุมกระแสชดเชยกรณีลดขนาดกระแสโหลด 135

สารบัญรูป (ต่อ)

รูปที่	หน้า
8.18	ผลการควบคุมกระแสชดเชยกรณีเปลี่ยนแปลงรูปร่างกระแสไหลด 136
8.19	ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอเมื่อใช้ตัวควบคุมพีซีแบบปรับตัวได้ ในการควบคุมกระแสชดเชย 137
9.1	การแยกปริมาณกำลังไฟฟ้าช่วยมูลฐาน 142
9.2	แผนภาพการคำนวณของวิธี PSVD 143
9.3	แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD 144
9.4	ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส กรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิก 146
9.5	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีที่ใช้การตรวจจับฮาร์มอนิก ด้วยวิธี SDF 147
9.6	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกแบบขยายกรณีใช้วิธี SDF 148
9.7	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีที่ใช้การตรวจจับฮาร์มอนิก ด้วยวิธี SDF ร่วมกับวิธี PSVD 149
9.8	ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกแบบขยาย กรณีใช้วิธี SDF ร่วมกับวิธี PSVD 150
9.9	ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณีใช้วิธี SDF 151
9.10	ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณีใช้วิธี SDF ร่วมกับวิธี PSVD 151

บทที่ 1

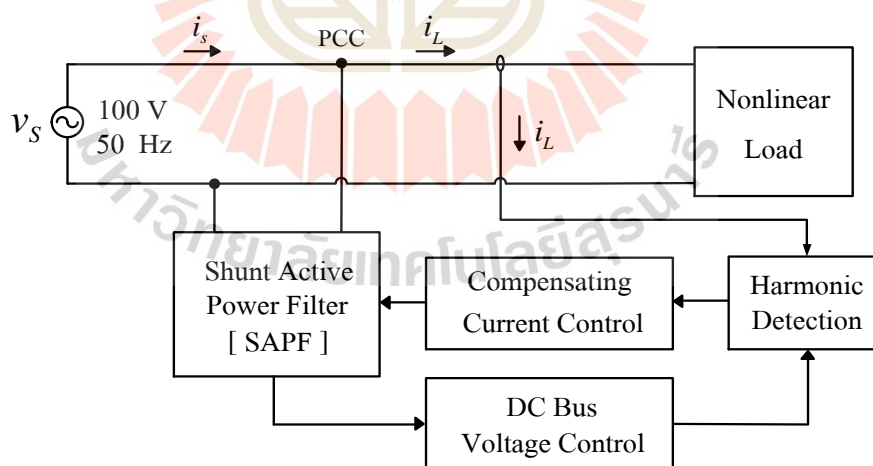
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันการเชื่อมต่อใช้งานระบบไฟฟ้ากำลังหนึ่งเฟสทั้งในโรงงานอุตสาหกรรม สำนักงาน รวมถึงที่พักอาศัยได้ต่อใช้งานโหลดที่มีการทำงานแบบไม่เป็นเชิงเส้น (Nonlinear Load) อย่างมากมาย เช่น เครื่องคอมพิวเตอร์ อุปกรณ์สำรองไฟฟ้า (UPS) บัลลาสต์อิเล็กทรอนิกส์ วงจรเรียงกระแส วงจรสวิตชิงเพาเวอร์ซัพพลาย (Zhu, Xie, Wang, and Cao, 2012) วงจรควบคุมความเร็วรอบของมอเตอร์ไฟฟ้า อุปกรณ์เครื่องเชื่อมแบบอาร์ค วงจรโซล่าเซลล์ (Schwanz, Busatto, Bollen and Larsson, 2018) และอุปกรณ์ชุดชาร์จรถยนต์ไฟฟ้า (EV Charger) (Li, Wang and Deng, 2018) เป็นต้น โดยโหลดดังกล่าวก่อให้เกิดปัญหาฮาร์มอนิกในระบบไฟฟ้าซึ่งส่งผลเสียหลายประการ เช่น ทำให้เกิดกำลังสูญเสียใน สายส่ง เกิดความร้อนและกำลังสูญเสียที่หม้อแปลงและเครื่องจักรกลไฟฟ้า (Said and Nor, 2008) ทำให้อายุการใช้งานของอุปกรณ์ไฟฟ้าสั้นลง อุปกรณ์ป้องกันทำงานผิดพลาด (Wagner, 1993) เป็นต้น จากผลเสียดังกล่าวจึงมีความจำเป็นที่ต้องกำจัดฮาร์มอนิกในระบบให้หมดหรือลดลง โดยจากการศึกษาวิธีการกำจัดฮาร์มอนิกพบว่ามีวิธีที่นิยมใช้อยู่ 3 วิธี ได้แก่ การใช้วงจรกรองกำลังพาสซีฟ (Passive Power Filter: PPF) (Das, 2004) การใช้วงจรกรองกำลังแอคทีฟ (Active Power Filter: APF) (Peng, Akagi and Nabae, 1990) และ การใช้วงจรที่ผสมระหว่างทั้งสองวงจรซึ่งเรียกว่า วงจรกรองกำลังไฮบริด (Hybrid Power Filter: HPF) (Seifossadat, Kianinezhad, Ghasemi and Monadi, 2008) อย่างไรก็ตามงานวิจัยวิทยานิพนธ์นี้มุ่งเน้นการกำจัดกระแสฮาร์มอนิกจึงได้เลือกใช้วงจรกรองกำลังแอคทีฟแบบขนาน (Shunt Active Power Filter: SAPF) เนื่องจากวงจรดังกล่าวสามารถให้ประสิทธิภาพการกำจัดกระแสฮาร์มอนิกที่ดี และมีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบไฟฟ้า นอกจากนี้ยังไม่ต้องประสบปัญหาเรโซแนนซ์เช่นเดียวกับวงจรกรองกำลังพาสซีฟ (Motta and Faúndes, 2016)

จากการศึกษาวิธีการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลังแอคทีฟแบบขนานพบว่ามีส่วนประกอบที่สำคัญ 4 ส่วน ซึ่งสามารถแสดงได้ดังรูปที่ 1.1 โดยในส่วนแรก คือ การตรวจจับฮาร์มอนิก (Harmonic Detection) ทำหน้าที่คำนวณหาค่ากระแสฮาร์มอนิกที่เกิดขึ้นในระบบไฟฟ้ากำลังหนึ่งเฟสสำหรับใช้เป็นกระแสอ้างอิงในการชดเชยให้กับวงจรกรองกำลัง

แอกทีฟแบบขนาน ส่วนที่สอง คือ การควบคุมกระแสชดเชย (Compensating Current Control) ทำหน้าที่ควบคุมกระแสชดเชยของวงจรรองกำลังแอกทีฟแบบขนานให้มีลักษณะตาม รูปสัญญาณกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิก ส่วนที่สาม คือ การควบคุมแรงดันบัสไฟตรง (DC Bus Voltage Control) ทำหน้าที่ควบคุมค่าแรงดันที่ตกคร่อมตัวเก็บประจุของวงจรรองกำลังแอกทีฟแบบขนานให้มีค่าคงที่ตามค่าแรงดันอ้างอิง และในส่วนสุดท้าย คือ วงจรรองกำลังแอกทีฟแบบขนานทำหน้าที่ฉีดกระแสชดเชยเข้าสู่ระบบไฟฟ้าที่จุดต่อร่วม PCC (Point of Common Coupling) เพื่อกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส (Mattar, Strutz, Hausman, Oliveira and Pares, 2013) โดยงานวิจัยวิทยานิพนธ์นี้ จะทำการศึกษาวิธีการออกแบบค่าพารามิเตอร์ของวงจรรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน (Voltage Source Inverter) ศึกษาการตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (Synchronous Detection) สำหรับระบบไฟฟ้ากำลังหนึ่งเฟส ศึกษาวิธีการออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมแรงดันบัสไฟตรง และศึกษาพร้อมทั้งคิดค้นพัฒนาวิธีการออกแบบตัวควบคุมพีซีสำหรับใช้ควบคุมกระแสชดเชยของวงจรรองกำลังแอกทีฟแบบขนาน โดยมีวัตถุประสงค์เพื่อเพิ่มสมรรถนะให้วงจรรองกำลังแอกทีฟแบบขนานสามารถกำจัดกระแสฮาร์มอนิกได้อย่างมีประสิทธิภาพที่ดียิ่งขึ้น



รูปที่ 1.1 ระบบการกำจัดกระแสฮาร์มอนิกด้วยวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

การทดสอบสมรรถนะการกำจัดฮาร์มอนิกของวงจรรอกำลังแอกทีฟแบบขนานจะเริ่มต้นจากการจำลองสถานการณ์ด้วยซอฟต์แวร์โดยใช้โปรแกรม Simulink/MATLAB จากนั้นเพื่อให้ผลการจำลองสถานการณ์มีความถูกต้องสมจริงและใกล้เคียงกับการทดสอบทางปฏิบัติมากขึ้น ในงานวิทยานิพนธ์นี้จึงนำเสนอการทดสอบสมรรถนะระบบกำจัดฮาร์มอนิกด้วยเทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูป (Hardware in the loop: HIL) ที่ใช้โปรแกรม Simulink/MATLAB (ส่วนที่เป็นซอฟต์แวร์) ทำงานร่วมกับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit (ส่วนที่เป็นฮาร์ดแวร์)

1.2 วัตถุประสงค์ของการวิจัย

- 1.2.1 เพื่อศึกษาองค์ความรู้เกี่ยวกับการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.2.2 เพื่อศึกษาโครงสร้างและการออกแบบวงจรรอกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.2.3 เพื่อศึกษาการตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซึ่งโครน์สสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.2.4 เพื่อศึกษาและออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมแรงดันบัสไฟตรงของวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.2.5 เพื่อศึกษาและคิดค้นวิธีการออกแบบตัวควบคุมพีซีสำหรับใช้ควบคุมกระแสชดเชยของวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.2.6 เพื่อศึกษาและสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในลูป

1.3 ข้อตกลงเบื้องต้น

- 1.3.1 งานวิจัยวิทยานิพนธ์นี้มุ่งเน้นการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.3.2 วิธีที่ใช้กำจัดกระแสฮาร์มอนิกเป็นวงจรรอกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน
- 1.3.3 การวัดประสิทธิภาพการกำจัดฮาร์มอนิกใช้ค่าเปอร์เซ็นต์ความเพี้ยนฮาร์มอนิกรวม (% THD_r) ของกระแสที่แหล่งจ่าย โดย % THD_r ภายหลังจากชดเชยต้องมีค่าลดลง

- 1.3.4 การจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูปที่ใช้โปรแกรม Simulink/MATLAB ร่วมกับบอร์ด DSP

1.4 ขอบเขตงานวิจัย

- 1.4.1 งานวิจัยวิทยานิพนธ์นี้พิจารณาเฉพาะการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.4.2 งานวิจัยวิทยานิพนธ์นี้พิจารณาทั้งกรณีแรงดันไฟฟ้าที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์ และกรณีแรงดันไฟฟ้าที่แหล่งจ่ายมีความผิดเพี้ยนจากฮาร์มอนิก

1.5 ประโยชน์ที่คาดว่าจะได้รับ

- 1.5.1 ได้ความรู้เกี่ยวกับการกำจัดฮาร์มอนิกสำหรับระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกกำลังแอกทีฟแบบขนาน
- 1.5.2 ได้ความรู้เกี่ยวกับโครงสร้าง คุณสมบัติ และการออกแบบของวงจรรอกกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.5.3 ได้ความรู้เกี่ยวกับการตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัสสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.5.4 ได้ความรู้เกี่ยวกับการออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมแรงดันบัสไฟตรงของวงจรรอกกำลังแอกทีฟแบบขนาน
- 1.5.5 ได้ความรู้และวิธีการออกแบบตัวควบคุมพีซีสำหรับใช้ควบคุมกระแสชดเชยสำหรับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส
- 1.5.6 ได้ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูป
- 1.5.7 ได้บทความวิจัยเผยแพร่ระดับชาติและ/หรือระดับนานาชาติ

1.6 การจัดรูปเล่มรายงานการวิจัย

รายงานงานวิจัยวิทยานิพนธ์เล่มนี้ประกอบด้วยเนื้อหาจำนวน 10 บท ซึ่งในแต่ละบทได้นำเสนอเนื้อหาดังต่อไปนี้

บทที่ 1 บทนำ กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ ขอบเขต และประโยชน์ที่คาดว่าจะได้รับของงานวิจัยวิทยานิพนธ์

บทที่ 2 กล่าวถึงผลการค้นคว้าปริทัศน์วรรณกรรม และงานวิจัยที่เกี่ยวข้องเกี่ยวกับการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส

บทที่ 3 อธิบายวิธีการตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัสและวิธีฟูรีเยร์เอสดี ซึ่งถูกพัฒนามาจากวิธีการตรวจจับซิงโครนัสใช้งานร่วมกับวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส

บทที่ 4 นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน การออกแบบตัวควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเทอรีซิส การออกแบบตัวควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ รวมถึงผลการจำลองสถานการณ์สมรรถนะการกำจัดกระแสฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้จากการออกแบบ

บทที่ 5 อธิบายความรู้เบื้องต้นของทฤษฎีฟuzzyลอจิกสำหรับนำมาประยุกต์ใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

บทที่ 6 นำเสนอการออกแบบตัวควบคุมฟuzzyสำหรับใช้ควบคุมกระแสชดเชยให้กับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส และนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyที่ได้จากการออกแบบ

บทที่ 7 นำเสนอการจำลองสถานการณ์กำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzyที่ออกแบบไว้ในบทที่ 6 ด้วยเทคนิคฮาร์ดแวร์ในรูป และดำเนินการทดสอบการเปลี่ยนแปลงโหลดทั้งหมด 4 กรณี ได้แก่ กรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด ทั้งนี้เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzy

บทที่ 8 นำเสนอการปรับปรุงสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyในกรณีที่ระบบไฟฟ้ามีการเปลี่ยนแปลงโหลดด้วยการออกแบบตัวควบคุมฟuzzyที่สามารถปรับตัวได้ โดยการออกแบบจะแบ่งออกเป็น 2 ส่วน ได้แก่ ตัวควบคุมฟuzzyหลัก (Main fuzzy controller) และฟuzzyช่วย (Auxiliary fuzzy) นอกจากนี้ได้นำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูปเพื่อตรวจสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyแบบปรับตัวได้

บทที่ 9 นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzyแบบปรับตัวได้ในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ามีฮาร์มอนิกปะปนเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyแบบปรับตัวได้ และนำเสนอการเพิ่มสมรรถนะการกำจัดฮาร์มอนิกด้วยการใช้การตรวจจับฮาร์มอนิก

วิธีฟูรีเยร์เอสดีทำงานร่วมกับการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน นอกจากนี้ได้นำเสนอผล
สมรรถนะของการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูป

บทที่ 10 บทสรุปและข้อเสนอแนะ

ภาคผนวกมีทั้งหมด 4 ส่วน ได้แก่ ภาคผนวก ก แสดงรายละเอียดโค้ดโปรแกรมภาษาซีการ
จำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีซีซีใน
ระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป ภาคผนวก ข แสดงรายละเอียดโค้ดโปรแกรม
ภาษาซีการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้
ตัวควบคุมพีซีซีแบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป ภาคผนวก ค
แสดงรายละเอียดโค้ดโปรแกรมภาษาซีการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอก
กำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับแรงดัน
ลำดับเฟสบวกมูลฐานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป และภาคผนวก ง
บทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่



บทที่ 2

ปรัทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง

2.1 บทนำ

งานวิทยานิพนธ์นี้ดำเนินการวิจัยเกี่ยวกับการกำจัดกระแสฮาร์มอนิกด้วยวงจรกรองกำลัง แยกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งในอดีตที่ผ่านมางานวิจัยดังกล่าวได้ถูกนำเสนอ แนวคิดและการพัฒนาอย่างต่อเนื่อง ดังนั้นในบทนี้จึงนำเสนอการสำรวจงานวิจัยที่เกี่ยวข้องกับการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแยกทีฟแบบขนาน เพื่อนำไปใช้เป็นแนวคิดและพื้นฐานความรู้สำหรับพัฒนาสมรรถนะการกำจัดฮาร์มอนิกให้มีประสิทธิภาพที่ดียิ่งขึ้น โดยจากการค้นคว้าสามารถแบ่งผลงานวิจัยที่เกี่ยวข้องได้ 5 หัวข้อ ได้แก่ ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแยกทีฟ ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแยกทีฟแบบขนาน ผลงานวิจัยที่เกี่ยวข้องกับวิธีการตรวจจับกระแสฮาร์มอนิก ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย และผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัลไฟตรง ซึ่งสามารถดูรายละเอียดสาระสำคัญของงานวิจัย คณะผู้วิจัย และปีที่ตีพิมพ์ได้จากหัวข้อต่อไปนี้

2.2 งานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแยกทีฟ

วงจรกรองกำลังแยกทีฟเป็นหนึ่งในวิธีที่นิยมใช้งานในการกำจัดฮาร์มอนิกเนื่องจากเป็นวิธีที่สามารถให้ประสิทธิภาพในการกำจัดที่ดีและมีความยืดหยุ่นต่อการใช้งาน โดยโครงสร้างของวงจรกรองกำลังแยกทีฟมีหลากหลายรูปแบบ ซึ่งแต่ละโครงสร้างจะมีคุณสมบัติการใช้งานและข้อดีข้อเสียที่แตกต่างกัน ดังนั้นเพื่อให้สามารถเลือกใช้งานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟสได้อย่างเหมาะสมจึงจำเป็นต้องศึกษาสำรวจงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแยกทีฟดังกล่าว โดยผลการสำรวจสามารถดูได้ดังตารางที่ 2.1

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรองกำลังแอกทีฟ

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
1995	Shoji Fukuda and Takayoshi Endoh	นำเสนอวงจรรองกำลังไฮบริดที่มีการทำงานร่วมกันระหว่างวงจรรองกำลังแอกทีฟแบบขนานกับวงจรรองกำลังพาสซีฟชนิดตัวกรองแบบผ่านสูง โดยแสดงรายละเอียดการออกแบบวงจรรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส ผลการทดสอบพบว่าวงจรรองกำลังไฮบริดสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ นอกจากนี้วงจรรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสมีความเสถียรภาพและมีการตอบสนองที่ดีทำให้สามารถกำจัดฮาร์มอนิกที่เกิดจากโหลดและแหล่งจ่ายได้อย่างดี อย่างไรก็ตามวงจรรองกำลังไฮบริดดังกล่าวสามารถทำงานได้ดีในระบบที่มีค่าพารามิเตอร์ของระบบไฟฟ้าที่ใช้พิจารณาคงที่เท่านั้น
1996	Haroon I. Yunus and Richard M. Bass	นำเสนอการทดสอบสมรรถนะของวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่มีโครงสร้างเป็นวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส งานวิจัยนี้จึงมุ่งเน้นการแสดงผลดีของวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส โดยทำการทดสอบและเปรียบเทียบผลกับวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันพบว่าวงจรรินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสสามารถจัดเก็บพลังงานกระแสตรงได้ดีกว่าชนิดแหล่งจ่ายแรงดัน
2000	M.El-Habrouk, M.K. Darwish and P. Mehta	นำเสนอคุณสมบัติและการจัดหมวดหมู่โครงสร้างของวงจรรองกำลังแอกทีฟ พบว่าวงจรรองกำลังแอกทีฟสามารถแบ่งออกเป็น วงจรรองกำลังแอกทีฟแบบขนานสำหรับใช้กำจัดกระแสฮาร์มอนิกในระบบไฟฟ้า วงจรรองกำลังแอกทีฟแบบอนุกรมสำหรับใช้กำจัดแรงดันฮาร์มอนิกในระบบไฟฟ้า และวงจรรองกำลังแอกทีฟแบบผสมซึ่งเป็นวงจรรวมข้อดีของ

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรองกำลังแอกทีฟ (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		<p>วงจรรองกำลังสองแบบ นอกจากนี้วงจรรองกำลังแอกทีฟแบบขนานสามารถแบ่งตามชนิดของวงจรรีเลย์อินเวอร์เตอร์ที่ใช้ได้แก่ ชนิดแหล่งจ่ายแรงดันและชนิดแหล่งจ่ายกระแส ซึ่งวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันมีความซับซ้อนน้อยกว่า มีการตอบสนองที่เร็วกว่า และการเกิดกำลังสูญเสียที่น้อยกว่าวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสทำให้ชนิดแหล่งจ่ายแรงดันเหมาะสมกับระบบไฟฟ้ากำลังหนึ่งเฟส</p>
2004	M. Izhar, C.M. Hadzer, Syafrudin M., S. Taib and S. Idris	<p>นำเสนอการเปรียบเทียบสมรรถนะการกำจัดฮาร์มอนิกระหว่างวงจรรองกำลังพาสซีฟที่ใช้ตัวกรอง LC กับวงจรรองกำลังแอกทีฟแบบขนานที่ใช้โครงสร้างเป็นวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน โดยกำหนดโหลดสำหรับทดสอบ 3 กรณี ได้แก่ กรณีโหลดที่มีเฉพาะฮาร์มอนิกอันดับที่ 3 กรณีโหลดที่มีเฉพาะฮาร์มอนิกอันดับที่ 5 และกรณีโหลดที่มีฮาร์มอนิกอันดับที่ 3, 5, และ 7 พบว่าวงจรรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกอันดับต่าง ๆ ได้ดีกว่า ซึ่งแตกต่างจากวงจรรองกำลังพาสซีฟที่ต้องใช้ตัวกรองแยกกันเพื่อกำจัดฮาร์มอนิกในแต่ละอันดับ อย่างไรก็ตามเนื่องจากวงจรรองกำลังแอกทีฟแบบขนานมีการใช้งานสวิตซ์ทำให้มีความถี่สูงกว่าเมื่อเทียบกับวงจรรองกำลังพาสซีฟ</p>
2007	Mikko Routimo, Mika Salo and Heikki Tuusa	<p>นำเสนอการทดสอบเพื่อเปรียบเทียบสมรรถนะของวงจรรองกำลังแอกทีฟแบบขนานที่ใช้โครงสร้างเป็นวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันกับชนิดแหล่งจ่ายกระแส ซึ่งจากผลการทดสอบพบว่าวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันสามารถกำจัดฮาร์มอนิกได้ดีกว่าชนิดแหล่งจ่ายกระแสเล็กน้อย โดยสรุปจุดเด่น-จุดด้อยของวงจรรีเลย์อินเวอร์เตอร์ทั้ง 2 ชนิด ได้ คือ ชนิด</p>

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรอกกำลังแอกทีฟ (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		แหล่งจ่ายแรงดันมีจุดเด่น คือ มีประสิทธิภาพในการทำงานสูง ณ จุดทำงาน ส่วนจุดด้อย คือ กระแสชดเชยที่ได้มีการกระเพื่อมที่เกิดจากการเปิด-ปิดสวิตช์ ตัวเก็บประจุมีอายุการใช้งานจำกัด และเกิดกำลังสูญเสียที่ระบบไฟฟ้า อย่างไรก็ตามกำลังสูญเสียที่เกิดขึ้นมีค่าน้อยกว่าชนิดแหล่งจ่ายกระแส ส่วนวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสมีจุดเด่น คือ มีประสิทธิภาพสูงในโหลดที่มีกำลังไฟฟ้าต่ำและสามารถควบคุมกระแสแบบวงเปิดได้ง่าย แต่มีจุดด้อย คือ ขดลวดเหนี่ยวนำมีขนาดใหญ่ทำให้มีน้ำหนักมาก เกิดกำลังสูญเสียสูงในสายส่งดีซี และต้องทำงานร่วมกับวงจรป้องกันแรงดันเกิน
2014	J. R. Mattar, J. C. Strutz, R. Hausman, S. V.G. Oliveira and A. Peres	นำเสนอวงจรรอกกำลังแอกทีฟแบบขนานที่ประกอบด้วยระบบควบคุมลูปแรงดันและระบบควบคุมลูปกระแสในการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส โดยใช้โครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันแบบเต็มบริดจ์ที่มีสวิตช์ทั้งหมด 4 ตัว ซึ่งมีการทดสอบโหลด 4 กรณี ได้แก่ กรณีวงจรเรียงกระแสร่วมกับโหลด RC กรณีวงจรเรียงกระแสร่วมกับโหลด RL กรณีโหลด R และกรณีโหลด RL พบว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ได้นำเสนอสามารถกำจัดฮาร์มอนิกในระบบไฟฟ้าได้ดีในทุกกรณีโหลด นอกจากนี้วงจรที่ได้นำเสนอสามารถปรับปรุงค่าตัวประกอบกำลังได้ด้วยเช่นกัน
2019	Rahimi Baharom, Nadiyah Ahman and Nor F. Abdul Rahman	นำเสนอวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันแบบเต็มบริดจ์ โดยใช้ตัวควบคุมพีไอร่วมกับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) ซึ่งผลการทดสอบพบว่าวงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดกระแสฮาร์มอนิกในระบบได้อย่างมีประสิทธิภาพที่ดี

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรอกกำลังแอกทีฟ (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2021	Zineb Hekss, Abdelmajid Abouloifa, Ibtissam Lachkar, Fouad Giri, Salwa Echalih, and Josep M. Guerrero	งานวิจัยนี้นำเสนอการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันแบบครึ่งบริดจ์ที่ใช้สวิตช์สองตัว ใช้ร่วมกับการเชื่อมต่อวงจรโซล่าเซลล์ (Photovoltaic) กับตัวเก็บประจุดีซีเพื่อลดการบริโภคไฟฟ้าในระบบและคงสถานะตัวเก็บประจุดีซีให้มีค่าคงที่ด้วยการจ่ายกระแสไฟฟ้าเพื่อชาร์จตัวเก็บประจุ ซึ่งวงจรรอกกำลังแอกทีฟแบบขนานมีการทดสอบ 4 กรณี ได้แก่กรณีที่ 1 ทดสอบในสภาวะปกติ กรณีที่ 2 ทดสอบเปลี่ยนความเข้มรังสีของดวงอาทิตย์ กรณีที่ 3 ทดสอบเปลี่ยนอุณหภูมิ และกรณีสุดท้ายทดสอบเปลี่ยนโหลด พบว่าในทุกกรณีทดสอบวงจรที่ได้นำเสนอสามารถทำให้รูปสัญญาณของกระแสที่แหล่งจ่ายภายหลังการชดเชยกลับมาเป็นรูปไซน์และมีค่า %THD ลดลงภายใต้มาตรฐาน IEEE 519
2021	Jie Gong, Dayi Li, Tingkang Wang, Wenhao Pan and Xinzhi Ding	งานวิจัยนี้นำเสนอการจำกัดประเพทและสรุปเกี่ยวกับการกำจัดฮาร์มอนิกด้วยวงจรรอก โดยพิจารณาตามโครงสร้างของวงจรรอก หลักการทำงาน สถานการณ์การใช้งาน และนำเสนอข้อดีข้อเสีย พบว่าวงจรรอกที่ใช้งานอยู่แบบดั้งเดิม ได้แก่ วงจรรอกกำลังพาสซีฟสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ แต่มีข้อด้อย คือ กำจัดฮาร์มอนิกได้บางอันดับและทำให้เกิดสถานะเรโซแนนซ์ และวงจรรอกกำลังแอกทีฟสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพเช่นเดียวกัน แต่มีข้อด้อย คือ ไม่สามารถระบุเจาะจงอันดับฮาร์มอนิกในการกำจัดได้ โดยที่วงจรรอกกำลังแอกทีฟสามารถแบ่งตามการใช้งาน ได้แก่ การต่อใช้งานแบบขนานเหมาะสำหรับการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้า การต่อใช้งานแบบอนุกรมจะเหมาะกับการกำจัดแรงดัน

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรรอกำลังแอกทีฟ (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		ฮาร์มอนิก และการต่อใช้งานแบบผสมซึ่งเป็นการรวมข้อดีของทั้งสองรูปแบบให้เหมาะกับการกำจัดกระแสฮาร์มอนิกและรักษาสมดุลของแรงดัน นอกจากนี้วงจรรอกำลังแอกทีฟแบบขนานยังสามารถแบ่งตามโครงสร้างออกเป็น 2 แบบ คือ วงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันและชนิดแหล่งจ่ายกระแส
2022	Abdul Balikci, Hossein Hafezi and Eyup Akpinar	นำเสนอโครงสร้างสองแบบของวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน ได้แก่ แบบ H-bridge (มีสวิตช์ IGBT 4 ตัว, ตัวเก็บประจุ 1 ตัว) และแบบ U-cell หรือ Multilevel (มีสวิตช์ IGBT 6 ตัว, ตัวเก็บประจุ 2 ตัว) เพื่อการยืนยันสมรรถนะการทำงานสำหรับวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ผลการทดสอบพบว่าการต่อใช้งานสวิตช์ทั้งสองแบบสามารถทำงานได้ดี โดยที่แบบ U-cell มีโครงสร้างที่มีประสิทธิภาพที่ดีกว่า การกระเพื่อมของแรงดันบัสไฟตรงต่ำกว่า และให้ค่า %THD น้อยกว่าแบบ H-bridge อย่างไรก็ตามโครงสร้างแบบ U-cell ใช้งานจำนวนอุปกรณ์มากกว่าแบบ H-bridge จึงมีค่าใช้จ่ายอุปกรณ์สูงกว่า
2023	Susatyo Handoko, Mochammad Facta and Tejo Sukmadi	นำเสนอวงจรรอกำลังแอกทีฟแบบขนานที่ต่อใช้งานตัวเก็บประจุของโครงสร้างวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันแบบเต็มบริดจ์เข้ากับวงจรบูสต์คอนเวอร์เตอร์ (Boost converter) และวงจรโซล่าเซลล์เพื่อทำหน้าที่ชาร์ตตัวเก็บประจุ โดยงานวิจัยนี้มีวัตถุประสงค์เพื่อให้สามารถถ่ายโอนกำลังไฟฟ้าสูงสุด เพื่อปรับปรุงค่าตัวประกอบกำลัง และเพื่อลดฮาร์มอนิกที่เกิดขึ้นในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งการจำลองสถานการณ์ได้แบ่งการทดสอบเป็น 3 กรณี ได้แก่ กรณีที่ 1 ค่ากำลังไฟฟ้าของวงจรโซล่าเซลล์เท่ากับ 0 W ทำให้ไม่มีการส่งกำลังไฟฟ้าไปยังวงจร

ตารางที่ 2.1 ผลงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟ (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		<p>อินเวอร์เตอร์พบว่าค่า %THD หลังการชดเชยเท่ากับ 2.3% กรณีที่ 2 ค่ากำลังไฟฟ้าของวงจรโซล่าเซลล์มีค่าน้อยกว่าค่ากำลังไฟฟ้าของโหลด ทำให้มีการส่งกำลังไฟฟ้าไปยังวงจรอินเวอร์เตอร์ พบว่าค่า %THD หลังการชดเชยเท่ากับ 4.1% กรณีที่ 3 ค่ากำลังไฟฟ้าของวงจรโซล่าเซลล์มีค่ามากกว่าค่ากำลังไฟฟ้าของโหลด ทำให้ตอบสนองความต้องการกำลังไฟฟ้าของโหลดทั้งหมด โดยกำลังไฟฟ้าที่ใช้งานเพิ่มขึ้นจะถูกนำไปปรับปรุงค่าตัวประกอบกำลัง พบว่าค่า %THD หลังการชดเชยเท่ากับ 3.3% จะเห็นว่าภายหลังการชดเชยค่า %THD ทุกกรณีมีค่าลดลง นอกจากนี้ทุกกรณีการทดสอบสามารถปรับปรุงค่าตัวประกอบกำลังให้มีค่าเท่ากับ 1 ได้</p>

จากตารางที่ 2.1 พบว่ามีวิธีการกำจัดฮาร์มอนิกที่นิยมใช้อยู่ 3 วิธี คือ วงจรกรองกำลังแอกทีฟ (Active Power Filter) วงจรกรองกำลังพาสซีฟ (Passive Power Filter) และวงจรกรองกำลังไฮบริด (Hybrid Power Filter) โดยงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้วงจรกรองกำลังแอกทีฟเนื่องจากเป็นวิธีที่มีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบไฟฟ้า และไม่ทำให้เกิดสถานะเรโซแนนซ์ ซึ่งวงจรกรองกำลังแอกทีฟสามารถแบ่งตามการใช้งานได้ 3 แบบ คือ วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter) สำหรับใช้กำจัดกระแสฮาร์มอนิก วงจรกรองกำลังแอกทีฟแบบอนุกรม (Series Active Power Filter) สำหรับใช้กำจัดแรงดันฮาร์มอนิก และวงจรกรองกำลังแอกทีฟแบบผสม (Combination Active Power Filter) สำหรับใช้กำจัดทั้งกระแสและแรงดันฮาร์มอนิก อย่างไรก็ตามงานวิจัยวิทยานิพนธ์นี้มุ่งเน้นการกำจัดกระแสฮาร์มอนิกเพียงอย่างเดียว ดังนั้นจึงเลือกใช้เป็นวงจรกรองกำลังแอกทีฟแบบขนาน

นอกจากนี้จากผลการสำรวจงานวิจัยพบว่าวงจรกรองกำลังแอกทีฟแบบขนานสามารถแบ่งตามโครงสร้างของวงจรอินเวอร์เตอร์ได้ 2 ชนิด คือ วงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน (Voltage Source Inverter: VSI) และชนิดแหล่งจ่ายกระแส (Current Source Inverter: CSI) โดยสามารถ

สรุปการเปรียบเทียบคุณสมบัติของการใช้งานอินเวอร์เตอร์ทั้งสองชนิดนี้ได้ดังตารางที่ 2.2 จากตารางดังกล่าวพบว่าวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันมีขนาดเล็กกว่า เกิดกำลังสูญเสียน้อยกว่า และมีราคาที่ถูกกว่า นอกจากนี้วงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันไม่จำเป็นต้องใช้วงจรรองกันแรงดันเกินเหมือนวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสทำให้มีโครงสร้างไม่ซับซ้อน ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้วงจรรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างแบบวงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน

ตารางที่ 2.2 เปรียบเทียบคุณสมบัติของวงจรรองกำลังแอกทีฟแบบขนาน

คุณสมบัติ	โครงสร้างวงจรรองกำลังแอกทีฟแบบขนาน	
	วงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน: VSI	วงจรรีเลย์อินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส: CSI
ระบบไฟฟ้าที่พิจารณา	หนึ่งเฟส	หนึ่งเฟส
แหล่งสะสมพลังงาน	ตัวเก็บประจุ	ตัวเหนี่ยวนำ
หลักการทำงาน	สัญญาณเอาต์พุตที่ได้เป็นค่าแรงดัน จะใช้ตัวเหนี่ยวนำเพื่อแปลงเป็นกระแสสำหรับฉีดไปยังจุดต่อร่วมของระบบไฟฟ้า	สัญญาณเอาต์พุตเป็นค่ากระแส วดเซยสามารถฉีดไปยังจุดต่อร่วมของระบบไฟฟ้า
ประสิทธิภาพในการกำจัดฮาร์มอนิก	ดี	ดี
ความซับซ้อนในการควบคุม	ไม่ซับซ้อน	ซับซ้อน
อุปกรณ์ที่ใช้งาน	1 เฟส: 4 สวิตช์	1 เฟส: 4 สวิตช์
ความไวในการตอบสนองในการทำงาน	เร็ว	ปานกลาง
ขนาดของวงจร	ปานกลาง	ใหญ่
ราคาต้นทุน	ถูก	แพง

2.3 งานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน

การกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันจำเป็นต้องทำการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน ได้แก่ ค่าตัวเหนี่ยวนำของวงจรรอก ค่าตัวเก็บประจุดีซี และค่าแรงดันบัลไฟตรงอ้างอิง ให้มีค่าที่เหมาะสมเพื่อให้ได้สมรรถนะการทำงานของวงจรและประสิทธิผลการกำจัดฮาร์มอนิกที่ดี ดังนั้นในหัวข้อนี้จึงเป็นการค้นคว้าสำรวจงานวิจัยที่เกี่ยวข้องกับวิธีการออกแบบค่าพารามิเตอร์ดังกล่าว โดยผลการสำรวจงานวิจัยที่เกี่ยวข้องสามารถแสดงได้ดังตารางที่ 2.3

ตารางที่ 2.3 ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
1997	D.M.E. Ingram and S.D. Round	นำเสนอการออกแบบตัวเหนี่ยวนำของวงจรรอกกำลังแอกทีฟแบบขนานที่ควบคุมกระแสด้วยตัวควบคุมฮีสเตอร์ซีส โดยพิจารณาจากสมการแรงดันที่ตกคร่อมตัวเหนี่ยวนำ ซึ่งผลการออกแบบจะอยู่ในรูปของค่าขอบเขตสูงสุดของตัวเหนี่ยวนำและเลือกใช้ค่าตัวเหนี่ยวนำภายในขอบเขตดังกล่าว
1998	T. Thomas, K. Haddad, G. Joos and A. Jaafari	นำเสนอการออกแบบตัวเก็บประจุดีซีของวงจรรอกกำลังแอกทีฟแบบขนาน โดยอาศัยค่าการกระเพื่อมของผลคูณของค่าแรงดันกับกระแส และงานวิจัยนี้ได้นำเสนอการออกแบบแรงดันบัลไฟตรงอ้างอิงให้มีค่ามากกว่าสองเท่าของผลรวมของค่ายอดของแรงดันที่จุดต่อร่วมของระบบไฟฟ้ากับค่าแรงดันตกคร่อมตัวเหนี่ยวนำ ซึ่งผลการออกแบบจะเป็นค่าขอบเขตขั้นต่ำของตัวเก็บประจุ จากนั้นจึงเลือกใช้ค่าตัวเก็บประจุที่มากกว่าค่าขอบเขต

ตารางที่ 2.3 ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2006	Yubin Wang, Jiwen Li and Jing Yu	นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ได้แก่ ออกแบบแรงดันบัลไฟตรงอ้างอิงให้มีค่ามากกว่าค่ายอดของแรงดันที่แหล่งจ่าย 1.1 ถึง 1.3 เท่า ออกแบบค่าตัวเก็บประจุดีซีจากการพิจารณาสมการช่วงการกระเพื่อมของแรงดันบัลไฟตรง และออกแบบค่าตัวเหนี่ยวนำโดยพิจารณาสมการจากค่าประสิทธิภาพการทำงานของวงจรรอกกำลังแอกทีฟฝั่งดีซี โดยพบว่าวิธีการออกแบบข้างต้นสามารถให้ประสิทธิผลที่ดี
2007	Dai Wenjin and Huang Taiyang	นำเสนอการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส ได้แก่ ค่ากระแสฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงและค่าแรงดันบัลไฟตรงอ้างอิงด้วยวิธีโครงข่ายประสาทเชิงปรับตัว (Adaptive artificial Neural Network control: ANN) โดยพบว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ได้ออกแบบด้วยวิธี ANN สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ มีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบไฟฟ้า และสามารถทำงานในระบบที่แรงดันไฟฟ้ามีฮาร์มอนิกปะปนได้
2009	T. Narasa Reddy and M.V. Subramanyam	นำเสนอการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยการออกแบบตัวเก็บประจุอาศัยสมการการหาพลังงานชั่วคราวของโหลดและการออกแบบตัวเหนี่ยวนำอาศัยสมการแรงดันที่ตกคร่อมตัวเหนี่ยวนำ โดยกำหนดค่าอัตราการเปลี่ยนแปลงกระแสของตัวเหนี่ยวนำเทียบกับเวลาสูงสุดให้น้อยกว่าความชันของรูปคลื่นพหุสามเหลี่ยม ซึ่งจะเลือกใช้ค่าตัวเก็บประจุและตัวเหนี่ยวนำมากกว่าค่าที่คำนวณได้

ตารางที่ 2.3 ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2009	T. Narongrit, K-L. Areerak and A. Srikaew	นำเสนอการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานด้วยวิธีการค้นหาทางปัญญาประดิษฐ์แบบตามูเชิงปรับตัว (Adaptive Tabu Search: ATS) และนำเสนอการเปรียบเทียบกับวิธีการคำนวณของ D.M.E. Ingram และ S.D. Round พบว่าได้ผลลัพธ์ที่ใกล้เคียงกันและให้ประสิทธิภาพที่ดีทั้งสองวิธี
2010	K-L. Areerak and T. Narongrit	นำเสนอการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานซึ่งแสดงการเปรียบเทียบระหว่างวิธีการค้นหาที่เหมาะสมที่สุดทางปัญญาประดิษฐ์แบบเจเนติกอัลกอริทึม (Genetic Algorithm: GA) กับวิธีการคำนวณของ D.M.E. Ingram และ S.D. Round พบว่าค่าพารามิเตอร์ที่ได้มีค่าใกล้เคียงกัน นอกจากนี้วิธี GA ไม่จำเป็นต้องใช้แบบจำลองทางคณิตศาสตร์ของวงจรรอกกำลังแอกทีฟแบบขนาน ดังนั้นวิธี GA จึงมีประโยชน์และมีความยืดหยุ่นต่อการออกแบบวงจรดังกล่าวมาก
2019	T. Trongjai, T. Narongrit and K. Areerak	นำเสนอการออกแบบวงจรรอกกำลังแอกทีฟแบบขนานในระบบรางไฟฟ้าที่ใช้ระบบไฟฟ้ากำลังหนึ่งเฟสสองสายหรือเรียกว่าระบบไฟฟ้าแบบเฟสร่วม งานวิจัยนี้ได้ออกแบบแรงดันบัสไฟตรงอ้างอิงให้มีค่ามากกว่าค่าแรงดันที่จุดต่อร่วมของระบบไฟฟ้า
2023	Prasanta Kumar Barik, Gauri Shankar Pradeepta Kumar Sahoo, Rajvikram Madurai Elavarasan	นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน ได้แก่ ค่าตัวเก็บประจุที่ช้ออกแบบจากค่ากระแสชดเชยร่วมกับค่ายอดแรงดันบัสไฟตรงและค่าเวลาการฟื้นตัวของตัวเก็บประจุ ส่วนค่าแรงดันบัสไฟตรงอ้างอิงคำนวณจากประมาณ 1.6 เท่า ของค่าแรงดันที่จุดต่อร่วมของระบบไฟฟ้าคุณอยู่กับค่าตัวปรับคุณ (modulation) และตัว

ตารางที่ 2.3 ผลงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
	Sachin Kumar, Federico Martin Ibanez, Mohamad Abou Houran, Ankit Kumar Srivastava and Vladimir Terzija	เหนี่ยวนำ ของวงจรรอกจะอาศัยค่าแรงดันบัลไฟตรงอ้างอิงร่วมกับค่าการกระเพื่อมของกระแสชดเชย โดยงานวิจัยนี้ได้ทดสอบโหลด 2 กรณี ได้แก่ กรณีวงจรเรียงกระแสร่วมกับโหลด RL และกรณีวงจรเรียงกระแสร่วมกับโหลด RC พบว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบดังกล่าวสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ ซึ่งมีค่า %THD น้อยกว่า 5% ทุกกรณีการทดสอบ

จากตารางที่ 2.3 พบว่าวิธีการออกแบบตัวเหนี่ยวนำของวงจรรอกและตัวเก็บประจุดีซีมีหลายรูปแบบทั้งการคำนวณจากสมการและการใช้วิธีการค้นหาด้วยวิธีปัญญาประดิษฐ์ อย่างไรก็ตามงานวิจัยวิทยานิพนธ์นี้เลือกใช้การออกแบบตัวเหนี่ยวนำด้วยวิธีการคำนวณของ D.M.E. Ingram และ S.D. Round ส่วนตัวเก็บประจุดีซีจะใช้วิธีการคำนวณของ T. Thomas เนื่องจากเป็นวิธีการออกแบบที่ง่ายและมีความยืดหยุ่นต่อการเลือกใช้งาน โดยวิธีการของ D.M.E. Ingram และ S.D. Round จะอาศัยการคำนวณหาค่าขอบเขตตัวเหนี่ยวนำสูงสุด และวิธีของ T. Thomas จะอาศัยค่าขอบเขตตัวเก็บประจุที่ได้เป็นค่าต่ำสุดที่จะสามารถเลือกใช้งานได้เหมาะสมกับระบบ ส่วนการออกแบบแรงดันบัลไฟตรงอ้างอิงพบว่างานวิจัยที่นำเสนอส่วนใหญ่การออกแบบให้มีค่ามากกว่าค่ายอดของแรงดันที่จุดต่อร่วมของระบบไฟฟ้า ซึ่งจะถูกนำไปปรับใช้ให้เหมาะสมกับงานวิจัยวิทยานิพนธ์นี้ด้วยเช่นกัน

2.4 งานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก

การตรวจจับกระแสฮาร์มอนิกมีความสำคัญต่อการทำงานของวงจรรอกำลังแอกทีฟแบบขนานเป็นอย่างมาก เนื่องจากสมรรถนะการกำจัดฮาร์มอนิกที่ดีจะต้องอาศัยรูปสัญญาณกระแสฮาร์มอนิกที่ถูกต้องสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรรอกำลังแอกทีฟแบบขนานในการฉีดกระแสชดเชย โดยในปัจจุบันมีวิธีตรวจจับกระแสฮาร์มอนิกหลายวิธีจึงต้องศึกษาและสำรวจงานวิจัยเพื่อให้เลือกใช้งานได้อย่างเหมาะสม โดยผลการสำรวจงานวิจัยที่เกี่ยวข้องสามารถแสดงได้ดังตารางที่ 2.4 ดังนี้

ตารางที่ 2.4 ผลงานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
1993	C.L. Chen, C.E. Lin and C.L. Huang	ได้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (Synchronous Detection: SD) เนื่องจากเป็นวิธีที่มีการคำนวณที่หลากหลาย ได้แก่ วิธีการตรวจจับซิงโครนัสแบบกำลังไฟฟ้าเท่ากัน (Equal Power Synchronous Detection: PSD) วิธีการตรวจจับซิงโครนัสแบบกระแสไฟฟ้าเท่ากัน (Equal Current Synchronous Detection: CSD) และวิธีการตรวจจับซิงโครนัสแบบรีซิสแตนซ์เท่ากัน (Equal Resistance Synchronous Detection: RSD) โดยทั้งสามวิธีมีรูปแบบขั้นตอนการคำนวณคล้ายกัน แต่มีวิธีการคำนวณหากระแสที่แหล่งจ่ายมูลฐานแตกต่างกัน ดังนั้นการเลือกใช้งานจะเลือกตามความเหมาะสมและวัตถุประสงค์ของงาน
2011	Md Ashfanoor Kabir and Upal Mahbub	นำเสนอการกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนาน โดยใช้วิธีตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (SD) เปรียบเทียบกับวิธีทฤษฎีกำลังรีแอกทีฟขณะหนึ่ง (Instantaneous Reactive Power: PQ) โดยพบว่าทั้งสองวิธีมีประสิทธิภาพที่ดี อย่างไรก็ตามวิธี SD มีรูปแบบการคำนวณที่ง่ายกว่าวิธี PQ

ตารางที่ 2.4 ผลงานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2014	Sachi Sharma	นำเสนอการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลังแอกทีฟแบบขนานร่วมกับการคำนวณหากระแสอ้างอิงด้วยวิธี DQ หรือวิธีกรอบอ้างอิงซิงโครนัส (Synchronous Reference Frame: SRF) ซึ่งพบว่า วงจรดังกล่าวสามารถกำจัดฮาร์มอนิกและปรับปรุงค่าตัวประกอบกำลังได้อย่างดี
2014	Mohammad Pichan, Adib Abrishamifar, Mehdi Fazeli and Masoud Arefian	การทดสอบการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟ โดยนำเสนอการเปรียบเทียบวิธีการตรวจจับฮาร์มอนิกระหว่างวิธี PQ กับวิธี SD ในระบบที่มีโหลดที่มีค่า %THD ของกระแสโหลดเท่ากับ 27.88% ผลการทดสอบพบว่า การใช้วิธี SD ให้ค่า %THD เท่ากับ 3% ซึ่งให้ประสิทธิภาพที่ดีกว่าการใช้วิธี PQ ที่ให้ค่า %THD เท่ากับ 4.22%
2015	Xiangshun Li, Hongliang He, Jianghua Lu and Zhiwei Liang	นำเสนอการปรับปรุงการตรวจจับฮาร์มอนิกวิธีกรอบอ้างอิงซิงโครนัส (SRF) ด้วยการทำงานร่วมกับวิธีการคำนวณตัวประกอบลำดับเฟสบวกมูลฐาน (fundamental positive - sequence component) โดยทดสอบประสิทธิภาพผลในระบบแรงดันที่แหล่งจ่ายไฟฟ้าที่มีฮาร์มอนิกปะปนในอันดับที่ 5 พบว่าวิธี SRF แบบปรับปรุงมีประสิทธิภาพที่ดีขึ้นเมื่อเทียบกับวิธี SRF แบบดั้งเดิม
2018	T. Narongrit, P. Santiprapan, and K. Areerak	นำเสนอการตรวจจับฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวิธี SD และนำเสนอการพัฒนาวิธี SD ด้วยการนำหลักการวิเคราะห์ฟูรีเยร์แบบวินโดว์เลื่อน (Sliding Window with Fourier Analysis: SWFA) มาทำหน้าที่แทนวงจรกรองผ่านต่ำของวิธี SD พบว่าการพัฒนาวิธี SD ดังกล่าวทำให้มีประสิทธิภาพการคำนวณหากระแสอ้างอิงดียิ่งขึ้น

ตารางที่ 2.4 ผลงานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2018	M. Padungsin, T. Narongrit and K. Areerak	นำเสนอการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลังแอกทีฟแบบขนาน ทำการทดสอบการตรวจจับกระแสฮาร์มอนิก ได้แก่ วิธี PQ วิธี SRF และวิธี SWFA โดยแบ่งการทดสอบเป็นกรณีแรงดันที่แหล่งจ่ายที่มีรูปสัญญาณเป็นรูปไซน์และกรณีแรงดันที่แหล่งจ่ายที่มีรูปสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์พบว่าวิธี PQ และวิธี SRF สามารถทำงานได้ดีในกรณีแรงดันที่แหล่งจ่ายที่เป็นรูปไซน์ ส่วนวิธี SWFA สามารถให้ผลการตรวจจับฮาร์มอนิกที่ดีทั้งกรณีแรงดันที่แหล่งจ่ายที่มีรูปสัญญาณเป็นรูปไซน์และมีรูปสัญญาณผิดเพี้ยน
2021	M. Pavan Kumar, Dr. D. Kumaraswamy, K. Pavan, J. Kavitha, M. Manohar, Y. Tejasri, K. Alekhya and G. Ajay Kumar	นำเสนอการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD แบบกำลังไฟฟ้าเท่ากัน จากการจำลองสถานการณ์พบว่าวิธี SD สามารถคำนวณกระแสอ้างอิงได้อย่างดี ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพผลและรูปสัญญาณของกระแสที่แหล่งจ่ายกลับมาเป็นรูปไซน์
2023	Young-Gook Jung	นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธี SD ที่ทำงานร่วมกับการตรวจจับลำดับเฟสบวก (Positive Sequence Detector: PSD) สำหรับกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน จากการทดสอบพบว่าผลการตรวจจับฮาร์มอนิกใช้วิธี SD แบบดั้งเดิมในระบบแรงดันที่แหล่งจ่ายเป็นไซน์บริสุทธิ์สามารถทำงานได้ดี ส่วนในระบบที่แรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปนพบว่ารูปสัญญาณของกระแสที่แหล่งจ่ายภายหลังการชดเชย

ตารางที่ 2.4 ผลงานวิจัยที่เกี่ยวข้องกับวิธีตรวจจับกระแสฮาร์มอนิก (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		มีลักษณะกลับมาเป็นไซน์มากขึ้นแต่ยังบิดเบี้ยวเล็กน้อย เมื่อนำวิธี SD แบบดั้งเดิมเปรียบเทียบกับวิธีการตรวจจับฮาร์มอนิกที่ได้นำเสนอ คือ วิธี SD ทำงานร่วมกับ PSD พบว่าสามารถทำงานได้อย่างดีส่งผลให้รูปสัญญาณของกระแสที่แหล่งจ่ายกลับมาเป็นรูปไซน์ทั้งในระบบที่แรงดันที่แหล่งจ่ายรูปสัญญาณเป็นไซน์และมีฮาร์มอนิกปะปน

จากการศึกษาในงานวิจัยในตารางที่ 2.4 สามารถเขียนสรุปคุณสมบัติของแต่ละวิธีได้ดังตารางที่ 2.5 และงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้การตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัสหรือวิธี SD เนื่องจากเป็นวิธีที่มีความแม่นยำในการตรวจจับฮาร์มอนิกสามารถปรับปรุ่ค่าตัวประกอบกำลังได้ดี และมีรูปแบบการคำนวณที่ง่ายเหมาะกับการนำมาประมวลผลในทางดิจิทัล

ตารางที่ 2.5 สรุปเปรียบเทียบคุณสมบัติของวิธีตรวจจับกระแสฮาร์มอนิก

คุณสมบัติ	วิธีตรวจจับกระแสฮาร์มอนิก			
	วิธี SRF	วิธี PQ	วิธี SD	วิธี SWFA
ความซับซ้อนในการคำนวณ	ปานกลาง	ปานกลาง	ง่าย	ซับซ้อน
ความแม่นยำในกาตรวจจับกระแสฮาร์มอนิก	แม่นยำ	แม่นยำ	แม่นยำ	แม่นยำที่สุด
ใช้งานร่วมกับแหล่งจ่ายแรงดันที่มีฮาร์มอนิก	ได้	ไม่ได้	ไม่ได้	ได้
ปรับปรุ่ค่าตัวประกอบกำลัง	ได้	ได้	ได้	ได้

2.5 งานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย

วงจรรอกำลังแอกทีฟแบบขนานจะสามารถกำจัดกระแสฮาร์มอนิกได้อย่างมีประสิทธิภาพ นอกจากขึ้นอยู่กับความแม่นยำของการตรวจจับฮาร์มอนิกยังขึ้นอยู่กับความสามารถของตัวควบคุมที่ใช้ควบคุมกระแสชดเชยให้มีลักษณะรูปสัญญาณคล้ายตามกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกให้ได้มากที่สุด ดังนั้นจึงมีความจำเป็นต้องศึกษางานวิจัยที่เกี่ยวกับตัวควบคุมสำหรับใช้ควบคุมกระแสชดเชย ซึ่งผลการสำรวจสามารถแสดงได้ดังตารางที่ 2.6

ตารางที่ 2.6 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2002	Santolo Meo and Aldo Perfetto	นำเสนอการเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุม 3 ชนิด ได้แก่ ตัวควบคุมทำนาย (Predictive Controller) ตัวควบคุมฮิสเทอรีซิส (Hysteresis Controller) และตัวควบคุมโครงข่ายประสาท (Neural Network Controller: NN) ที่ทำงานร่วมกับเทคนิคการสวิตช์แบบ SVPWM (Space Vector Pulse Width Modulation) สำหรับระบบกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนานพบว่าตัวควบคุมทั้งสามชนิดมีสมรรถนะในการกำจัดฮาร์มอนิกที่ใกล้เคียงกัน โดยที่ตัวควบคุมโครงข่ายประสาทให้ประสิทธิภาพในการกำจัดฮาร์มอนิกที่ดีที่สุด
2003	A. Dell'Aquila, A. Lecci and M. Liserre	นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยระบบฮาร์ดแวร์ และนำเสนอการเปรียบเทียบตัวควบคุมกระแสชดเชย ได้แก่ ตัวควบคุมทำนาย ตัวควบคุมฮิสเทอรีซิส และตัวควบคุมฟัซซี (Fuzzy Controller) โดยใช้งานบอร์ด SH7045F Hitachi® microcontroller จากการจำลองสถานการณ์พบว่าวงจรรอกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟัซซีให้ผลการกำจัดฮาร์มอนิกที่ดีที่สุดและใช้เวลาดำเนินการน้อยที่สุด

ตารางที่ 2.6 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2011	Suresh Mikkili and Anup Kumar Panda	นำเสนอการเปรียบเทียบการควบคุมกระแสชดเชยระหว่างการใช้ตัวควบคุมพีไอ (PI Controller) และตัวควบคุมพีซี โดยผลการทดสอบพบว่าการใช้ตัวควบคุมพีซีให้สมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมพีไอส่งผลให้วงจรรอกกำลังแอกทีฟสามารถกำจัดฮาร์มอนิกได้ดีกว่า
2012	R. Panigrahi, P. C. Panda and B. D. Subudhi	นำเสนอการใช้ตัวควบคุมเดดบีท (Dead Beat Controller: DBC) ในการควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟในระบบไฟฟ้าหนึ่งเฟส เนื่องจากตัวควบคุมเดดบีทเป็นวิธีที่มีการตอบสนองไดนามิกที่ดี และนำเสนอตัวควบคุมเดดบีทเปรียบเทียบสมรรถนะควบคุมกับตัวควบคุมฮีสเทอรีซิส จากผลการทดสอบพบว่าทั้งสองตัวควบคุมมีสมรรถนะในการทำงานที่ดี โดยที่ตัวควบคุมฮีสเทอรีซิสสามารถกำจัดฮาร์มอนิกได้ดีกว่าตัวควบคุมเดดบีท
2012	NFA. A. Rahman and S.Z.M. Noor	นำเสนอการกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยใช้ตัวควบคุมพีไอควบคุมกระแสชดเชย จากการทดสอบพบว่าวงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกให้มีค่าลดลงได้
2012	Sangeetha S.P. and Pradeep R.	นำเสนอการเปรียบเทียบตัวควบคุมพีไอกับตัวควบคุมโครงข่ายประสาทสำหรับควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนาน พบว่าตัวควบคุมโครงข่ายประสาทให้ผลการกำจัดฮาร์มอนิกที่ดีกว่าตัวควบคุมพีไอ โดยตัวควบคุมโครงข่ายประสาทสามารถลดกำลังสูญเสียที่เกิดจากการสับสวิตซ์ได้และใช้จำนวนสวิตซ์น้อยกว่าเมื่อเทียบกับตัวควบคุมพีไอ

ตารางที่ 2.6 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2013	Hamisu Usman, Hashim Hizam and M.A.M. Radzi	นำเสนอการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกกำลังแอกทีฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมพีซี ซึ่งจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยโปรแกรม Simulink/MATLAB ผลการจำลองสถานการณ์พบว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีซีควบคุมกระแสชดเชยสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพโดยสามารถให้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลง
2016	S. Sudhakar and B. Jegajothi	นำเสนอการควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยตัวควบคุมพีซีทำงานร่วมกับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) พบว่าการใช้ตัวควบคุมพีซีควบคุมกระแสชดเชยมีประสิทธิภาพที่ดี ทำให้วงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ
2017	Pratap Sekhar Puhan, Pravat Kumar Ray and Gayadhar Panda	นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้วิธีการตรวจจับซิงโครนัสในการคำนวณหากระแสอ้างอิงและได้นำเสนอระบบควบคุมที่ใช้ตัวควบคุมฮีสเตอร์ซิสควบคุมกระแสชดเชย และเพื่อยืนยันสมรรถนะของระบบที่นำเสนอตั้งกล่าวได้ทำการทดสอบทั้งในระบบไฟฟ้ากำลังหนึ่งเฟสและสามเฟส ผลการทดสอบพบว่าตัวควบคุมฮีสเตอร์ซิสมีสมรรถนะการควบคุมที่ดีทำให้วงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกในระบบหนึ่งเฟสให้มีค่า %THD จาก 20.64% ลดลงเป็น 0.544% และระบบสามเฟสให้มีค่า %THD จาก 31.25% ลดลงเป็น 1.25% ได้

ตารางที่ 2.6 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมกระแสชดเชย (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2021	Garima Goswami and Pankaj Kumar Goswami	นำเสนอการเปรียบเทียบตัวควบคุมสำหรับใช้ควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ได้แก่ ตัวควบคุมพีไอ ตัวควบคุมพีซี และตัวควบคุมพีไอดี (PID Controller) โดยจำลองสถานการณ์ในระบบโหลดที่ไม่เป็นเชิงเส้นที่มีค่า %THD เท่ากับ 92.3% พบว่าตัวควบคุมพีไอดีให้ผลการกำจัดฮาร์มอนิกที่ดีที่สุด ซึ่งให้ค่า %THD เท่ากับ 0.49%
2022	Roberto Morales-Caporal	นำเสนอการพัฒนาตัวควบคุมทำนายด้วยการเพิ่มการคำนวณเวลาทำงานที่เหมาะสม (on – time) เรียกว่า ตัวควบคุมทำนายแบบทางอ้อม (Indirect Predictive Controller: IPC) สำหรับควบคุมกระแสชดเชยให้วงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยการคำนวณหาเวลาทำงานที่เหมาะสมมี 2 แบบ ได้แก่ การอาศัยเทคนิคเดดบิตและการอาศัยค่าเฉลี่ยการกระเพื่อมของสัญญาณสี่เหลี่ยม จากการจำลองสถานการณ์พบว่าตัวควบคุมทำนายแบบทางอ้อมที่อาศัยการคำนวณจากค่าเฉลี่ยการกระเพื่อมของสัญญาณสี่เหลี่ยมให้ค่า %THD ที่ดีกว่าการคำนวณจากเทคนิคเดดบิต และเมื่อทำการทดสอบในระบบฮาร์ดแวร์จะใช้โหลดสำหรับทดสอบ 2 กรณี คือ กรณีวงจรเรียงกระแสร่วมกับโหลด RC และกรณีวงจรเรียงกระแสร่วมกับโหลด RL พบว่าภายหลังการชดเชยตัวควบคุมทำนายแบบทางอ้อมให้ค่า %THD เท่ากับ 1.75% และ 3.10% ตามลำดับ ซึ่งมีสมรรถนะการควบคุมกระแสชดเชยดีกว่าตัวควบคุมทำนายแบบดั้งเดิมที่ให้ค่า %THD เท่ากับ 8.29% และ 7.92% ตามลำดับ

จากการสำรวจงานวิจัยดังตารางข้างต้น พบว่าตัวควบคุมที่นิยมนำมาใช้ควบคุมกระแสชดเชยของวงจรรองกำลังแอกทีฟแบบขนาน ได้แก่ ตัวควบคุมพีไอ ตัวควบคุมพีไอดี ตัวควบคุมฮีสเทอรีซิส ตัวควบคุมทำนาย ตัวควบคุมโครงข่ายประสาท ตัวควบคุมเดดบิต และตัวควบคุมพีซีซี อย่างไรก็ตามในงานวิจัยวิทยานิพนธ์นี้จะเลือกศึกษาการใช้ตัวควบคุมพีซีซี เนื่องจากเป็นตัวควบคุมที่สามารถทำงานในระบบที่โหลดไม่เป็นเชิงเส้นได้ดีและไม่จำเป็นต้องใช้แบบจำลองทางคณิตศาสตร์ในการออกแบบ และเพื่อเพิ่มสมรรถนะในการควบคุมกระแสชดเชยให้ดียิ่งขึ้นงานวิจัยวิทยานิพนธ์นี้จะทำการพัฒนาเทคนิคการออกแบบตัวควบคุมพีซีซีให้มีสมรรถนะการควบคุมที่ดียิ่งขึ้น

2.6 งานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัลไฟตรง

การควบคุมแรงดันบัลไฟตรงหรือแรงดันดีซีของวงจรรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันเป็นส่วนที่สำคัญอีกหนึ่งอย่าง ทั้งนี้เพื่อให้วงจรรองกำลังแอกทีฟสามารถทำงานได้เต็มพิกัดหรือมีสมรรถนะตามที่ได้ออกแบบไว้ ซึ่งจากการศึกษา งานวิจัยที่เกี่ยวข้องสามารถแสดงผลการสำรวจได้ดังตารางที่ 2.7

ตารางที่ 2.7 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัลไฟตรง

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2003	R. Grino, R. Costa-Castello and E. Fossas	นำเสนอและออกแบบการใช้ตัวควบคุมพีไอควบคุมแรงดันบัลไฟตรงของวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งผลการทดสอบพบว่าตัวควบคุมพีไอสามารถควบคุมแรงดันบัลไฟตรงให้มีค่าคงที่ได้ดี
2008	M.K. Hamzah, A.F. Abdul Ghafar and M.N. Mohd Hussain	นำเสนอการกำจัดฮาร์มอนิกด้วยวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้วงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันแบบครึ่งบริดจ์ และนำเสนอการเปรียบเทียบสมรรถนะการควบคุมแรงดันบัลไฟตรงระหว่างตัวควบคุมพีซีซีกับตัวควบคุมพีไอพบว่าตัวควบคุมพีซีซีมีประสิทธิภาพที่ดีและมีการตอบสนองที่เร็วกว่า

ตารางที่ 2.7 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัสไฟตรง (ต่อ)

ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
2010	Ilhami Colak, Ramazan Bayindir and Ferhat Tas	นำเสนอการใช้ตัวควบคุมพีซีควบคุมแรงดันบัสไฟตรงของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยพบว่าตัวควบคุมพีซีสามารถควบคุมให้ระดับแรงดันมีค่าคงที่ได้เป็นอย่างดีและมีประสิทธิภาพสูง
2013	V.B. Malvezzi, S.A.O.D. Silva, L.B.G. Campanhol and B.A. Angelico	นำเสนอการใช้ตัวควบคุมพีไอควบคุมแรงดันบัสไฟตรงของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้งานร่วมกับตัวควบคุมกระแสชดเชย 2 ชนิด คือ ตัวควบคุมพีไอ และตัวควบคุมพีซี โดยพบว่าตัวควบคุมพีไอในรูปควบคุมแรงดันสามารถทำงานร่วมกับตัวควบคุมกระแสชดเชยทั้งสองชนิดได้ดีและสามารถควบคุมแรงดันบัสไฟตรงให้มีระดับแรงดันคงที่ได้
2019	Abul Hasan Fahad and Md. Shamim Reza	นำเสนอการใช้ตัวควบคุมพีไอแบบชาร์จตัวเอง (Self-charging) เพื่อเพิ่มความแม่นยำในการควบคุมแรงดันบัสไฟตรงของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้วงจรอินเวอร์เตอร์ชนิดแหล่งแรงดันที่มีตัวเก็บประจุ 2 ตัว โดยผลการทดสอบพบว่าตัวควบคุมพีไอสามารถควบคุมแรงดันบัสไฟตรงได้อย่างดี
2021	Youcef Bekakra, Laid Zellouma and Om Malik	นำเสนอการออกแบบตัวควบคุมพีไอสำหรับวงจรรอกกำลังแอกทีฟแบบขนาน โดยได้นำเสนอวิธีการออกแบบ 3 วิธี ได้แก่ วิธีที่ 1 อาศัยการคำนวณจากการเปรียบเทียบฟังก์ชันถ่ายโอนของระบบควบคุมกับฟังก์ชันถ่ายโอนมาตรฐานอันดับสอง ส่วนวิธีที่ 2 และวิธีที่ 3 จะอาศัยการค้นหาคำตอบที่เหมาะสมที่สุด ได้แก่ วิธี Grey Wolf Optimizer (GWO) และวิธี Ant Lion Optimizer (ALO) ตามลำดับ จากการจำลองสถานการณ์พบว่า การออกแบบด้วยวิธีที่ 2 และ 3 ไม่เกิดแรงดันเกิน (Overshoot) ณ เวลาฉีกกระแสชดเชย ส่วนวิธีที่ 1 เกิดแรงดันเกินขึ้น 2.25% เมื่อทดสอบการลดกระแสไหลพบว่าเกิดแรงดันเกินทุกวิธีการ

ตารางที่ 2.7 ผลงานวิจัยที่เกี่ยวข้องกับระบบควบคุมแรงดันบัลไฟตรง (ต่อ)

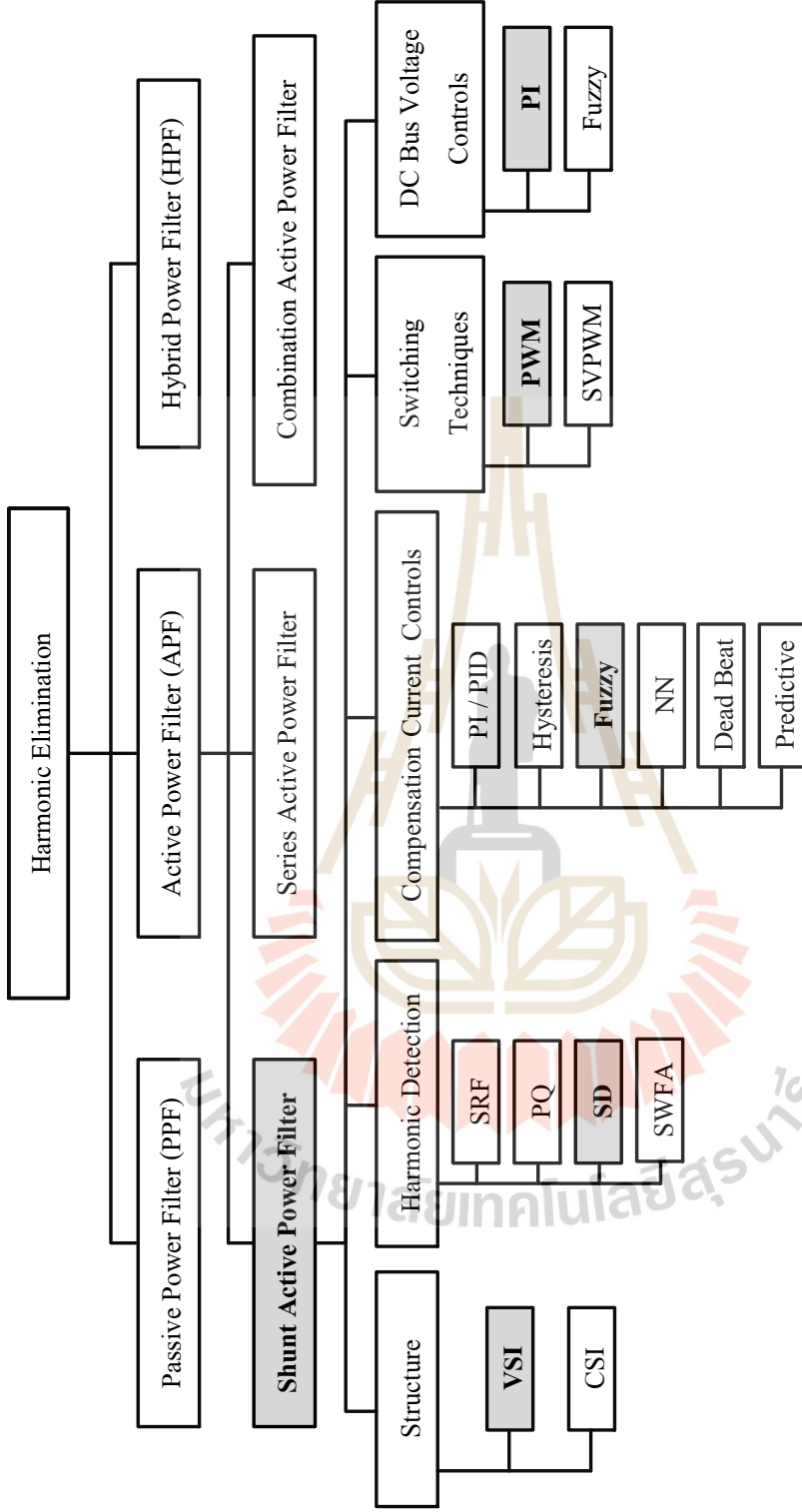
ปีที่ตีพิมพ์ (ค.ศ.)	คณะผู้วิจัย	สาระสำคัญของงานวิจัย (พอสังเขป)
		<p>ควบคุมโดยที่วิธีที่ 2 มีค่าน้อยที่สุด และวิธีที่ 3 เกิดแรงดันเกินมากที่สุด และเมื่อทดสอบการเพิ่มกระแสโหลดพบว่าเกิดแรงดันตก (Undershoot) ทุกวิธีโดยที่วิธีที่ 2 มีค่าน้อยที่สุด และวิธีที่ 3 เกิดแรงดันตกมากที่สุด ถัดมาเมื่อพิจารณาค่ากำลังไฟฟ้าแอกทีฟพบว่า การออกแบบด้วยวิธีที่ 3 มีค่ายอดกำลังไฟฟ้าต่ำสุดและมีค่าการกระเพื่อมของกำลังไฟฟ้าน้อยที่สุด ส่วนวิธีที่ให้ค่ายอดกำลังไฟฟ้าและค่าการกระเพื่อมสูงสุด คือ วิธีที่ 2 นอกจากนี้เมื่อเปรียบเทียบค่า %THD พบว่าการออกแบบวิธีที่ 1 เท่ากับ 1.57% วิธีที่ 2 เท่ากับ 3.81% และวิธีที่ 3 เท่ากับ 1.4% และเมื่อทำการทดสอบในระบบฮาร์ดแวร์ เพื่อเปรียบเทียบค่า %THD พบว่าการออกแบบวิธีที่ 1 เท่ากับ 3.4% วิธีที่ 2 เท่ากับ 5.7% และวิธีที่ 3 เท่ากับ 2.8% จากผลดังกล่าวแสดงให้เห็นว่าการออกแบบตัวควบคุมพีไอด้วยวิธี ALO ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้ดีที่สุด</p>
2022	Chaimaa Taghzaoui, Abdelmajid Abouloifa, Boujemaa Tighazouane, Elallali Aicha, Ibtissam Lachkar, Youssef Mchaouar and Fouad Giri	<p>นำเสนอการควบคุมแรงดันบัลไฟตรงด้วยระบบอนุมานนิวโรฟัซซีแบบปรับตัวได้ (Adaptive Neuro-Fuzzy Inference System: ANFIS) สำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยแบ่งการทดสอบเป็น 2 กรณี ได้แก่ ทดสอบเปลี่ยนขนาดแรงดันบัลไฟตรงอ้างอิงและทดสอบเปลี่ยนขนาดกระแสโหลด พบว่าวิธี ANFIS สามารถควบคุมแรงดันบัลไฟตรง ตามค่าแรงดันบัลไฟตรงอ้างอิงได้อย่างมีประสิทธิภาพ และไม่ปรากฏการกระเพื่อมของแรงดันในกรณีเปลี่ยนขนาดกระแสโหลด นอกจากนี้สามารถปรับค่าแรงดันบัลไฟตรงตามค่าอ้างอิงได้อย่างรวดเร็วทั้งสองกรณีการทดสอบ</p>

จากการสำรวจงานวิจัยดังตารางในข้างต้นพบว่าตัวควบคุมที่นิยมใช้ควบคุมแรงดันบัลไฟตรงของวงจรรอกำลังแอกทีฟแบบขนานมีอยู่ 2 ชนิด คือ ตัวควบคุมพีไอ และตัวควบคุมพีซี อย่างไรก็ตามงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้เป็นตัวควบคุมพีไอ เนื่องจากเป็นตัวควบคุมที่มีสมรรถนะการควบคุมที่ดีเพียงพอสำหรับควบคุมค่าแรงดันให้มีค่าคงที่และมีการออกแบบที่ง่ายกว่าตัวควบคุมพีซี

2.7 สรุป

ในบทนี้ได้นำเสนอการสำรวจผลงานวิจัยที่เกี่ยวข้องกับการกำจัดฮาร์มอนิกเพื่อเป็นความรู้พื้นฐานซึ่งมีประโยชน์ต่อผู้วิจัยให้สามารถนำไปพัฒนาการกำจัดฮาร์มอนิกให้ผลที่ดียิ่งขึ้น โดยผลการสำรวจสามารถสรุปเป็นแผนภาพปรีทัศน์วรรณกรรมได้ดังรูปที่ 2.1 ซึ่งจากผลการสำรวจในรูปดังกล่าวงานวิจัยวิทยานิพนธ์นี้ได้เลือกใช้วงจรรอกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันในการกำจัดกระแสฮาร์มอนิก และในส่วนองค์ประกอบการควบคุมการทำงานของวงจรรอกำลังแอกทีฟแบบขนานได้เลือกใช้การตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (วิธี SD) ส่วนระบบควบคุมกระแสชดเชยเลือกใช้ตัวควบคุมพีซี ซึ่งจะดำเนินการพัฒนาคิดค้นวิธีการออกแบบให้เหมาะสมกับระบบและให้ได้สมรรถนะการควบคุมที่ดีมากยิ่งขึ้น และในส่วนของระบบควบคุมแรงดันบัลไฟตรงได้เลือกใช้ตัวควบคุมพีไอ เนื่องจากมีสมรรถนะที่ดีเพียงพอในการควบคุมแรงดันให้มีค่าคงที่ตามที่ได้ออกแบบค่าอ้างอิงไว้





VSI : Voltage Source Inverter
 CSI : Current Source Inverter
 PQ : Instantaneous Reactive Power
 SD : Synchronous Detection
 SRF : Synchronous Reference Frame
 SWFA : Sliding Window with Fourier Analysis
 PWM : Pulse Width Modulation
 SVPWM : Space Vector Pulse Width Modulation
 PID : Proportional Integral Derivative
 PI : Proportional Integral
 NN : Neural Network

**หมายเหตุ: บล็อกที่ไฮไลต์สีแดงคือโครงสร้างที่เลือกใช้งาน

รูปที่ 2.1 ภาพรวมปริทัศน์วรรณกรรม

บทที่ 3

การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส

3.1 บทนำ

การตรวจจับฮาร์มอนิกมีความสำคัญต่อสมรรถนะการกำจัดฮาร์มอนิกเป็นอย่างมาก เนื่องจากกระแสฮาร์มอนิกที่ได้จากการตรวจจับจะถูกนำไปใช้ป้อนสัญญาณอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานสำหรับฉีดกระแสชดเชย ด้วยเหตุนี้งานวิจัยวิทยานิพนธ์จึงได้ศึกษาและประยุกต์ใช้วิธีการตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (Synchronous Detection: SD) สำหรับระบบไฟฟ้ากำลังหนึ่งเฟส การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัสเป็นวิธีการคำนวณหากระแสอ้างอิงในการชดเชยที่มีสมรรถนะที่ดี มีรูปแบบการคำนวณที่ง่าย และสามารถปรับปรุงค่าตัวประกอบกำลัง (Power Factor: PF) ของระบบไฟฟ้าได้อย่างมีประสิทธิภาพ โดยรายละเอียดขั้นตอนการคำนวณของวิธีการตรวจจับซิงโครนัสจะนำเสนอในหัวข้อที่ 3.2 นอกจากนี้เพื่อเพิ่มสมรรถนะการตรวจจับฮาร์มอนิกของวิธีการตรวจจับซิงโครนัสให้ดียิ่งขึ้นจึงนำเสนอการนำเทคนิคการวิเคราะห์ฟูรีเยอร์แบบวินโดว์เลื่อน (Sliding Window with Fourier Analysis: SWFA) เข้ามาช่วยแยกปริมาณกำลังแอกทีฟมูลฐานแทนการใช้ตัวกรอง (Filters) ซึ่งจะอธิบายไว้ในหัวข้อที่ 3.3 ส่วนการทดสอบเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกระหว่างวิธีการตรวจจับซิงโครนัสและวิธีการตรวจจับซิงโครนัสที่ทำงานร่วมกับเทคนิคการวิเคราะห์ฟูรีเยอร์แบบวินโดว์เลื่อนจะนำเสนอในหัวข้อที่ 3.4

3.2 การตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส

การตรวจจับกระแสฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส หรือเรียกว่าวิธี SD สำหรับระบบไฟฟ้ากำลังหนึ่งเฟส (T. Narongrit, P. Santiprapan and K. Areerak, 2018) สามารถอธิบายการคำนวณหาค่ากระแสฮาร์มอนิกที่เกิดขึ้นในระบบไฟฟ้าสำหรับใช้เป็นกระแสอ้างอิง (i_c^*) ให้กับวงจรกรองกำลังแอกทีฟแบบขนานได้ดังนี้

ขั้นที่ 1 แปลงค่าแรงดันไฟฟ้าที่แหล่งจ่าย (v_s) บนแกนเฟสไปอยู่บนแกน $\alpha\beta$ ($v_{s,\alpha}, v_{s,\beta}$) และแปลงค่ากระแสที่โหลด (i_L) บนแกนเฟสไปอยู่บนแกน $\alpha\beta$ ($i_{L,\alpha}, i_{L,\beta}$) ดังสมการที่ (3.1) และ (3.2) โดยที่ θ_{v_s} คือ ค่ามุมเฟสของแรงดันไฟฟ้าที่แหล่งจ่าย และ θ_{i_L} คือ ค่ามุมเฟสของกระแสที่โหลด

$$\begin{bmatrix} v_{s,\alpha} \\ v_{s,\beta} \end{bmatrix} = \begin{bmatrix} v_s(\theta_{v_s}) \\ v_s(\theta_{v_s} - \frac{\pi}{2}) \end{bmatrix} \quad (3.1)$$

$$\begin{bmatrix} i_{L,\alpha} \\ i_{L,\beta} \end{bmatrix} = \begin{bmatrix} i_L(\theta_{i_L}) \\ i_L(\theta_{i_L} - \frac{\pi}{2}) \end{bmatrix} \quad (3.2)$$

ขั้นที่ 2 คำนวณหาค่ากำลังแอกทีฟ (P) ตามสมการที่ (3.3) โดยอาศัยค่าแรงดันที่แหล่งจ่าย ($v_{s,\alpha}, v_{s,\beta}$) และกระแสที่โหลดที่อยู่บนแกน $\alpha\beta$ ($i_{L,\alpha}, i_{L,\beta}$) ซึ่งค่ากำลังแอกทีฟที่คำนวณได้จะประกอบไปด้วยปริมาณกำลังแอกทีฟมูลฐาน (P_{dc}) และปริมาณกำลังแอกทีฟฮาร์มอนิก (P_{ac}) ดังแสดงในสมการที่ (3.4)

$$P = v_{s,\alpha} i_{L,\alpha} + v_{s,\beta} i_{L,\beta} \quad (3.3)$$

$$P = P_{dc} + P_{ac} \quad (3.4)$$

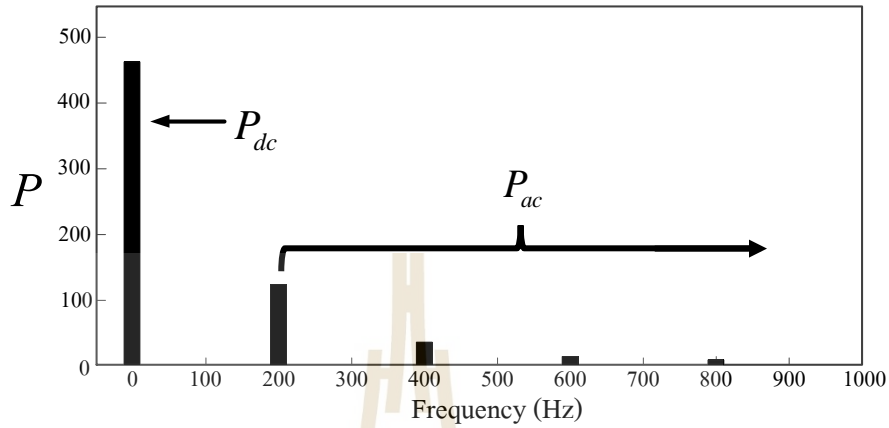
ขั้นที่ 3 ใช้ตัวกรองผ่านต่ำ (Low Pass Filter: LPF) ทำหน้าที่แยกปริมาณกำลังแอกทีฟมูลฐานออกจากปริมาณกำลังแอกทีฟฮาร์มอนิกดังแสดงในรูปที่ 3.1



รูปที่ 3.1 การแยกปริมาณกำลังแอกทีฟมูลฐานโดยใช้ตัวกรอง LPF

การออกแบบตัวกรอง LPF จะกำหนดใช้ตัวกรองอันดับสองและค่าความถี่ตัด (f_c) จะพิจารณาจากสเปกตรัมของค่ากำลังแอกทีฟเพื่อให้ตัวกรอง LPF สามารถแยกปริมาณกำลังแอกทีฟมูลฐานได้อย่างมีประสิทธิภาพ โดยจากค่ากำลังแอกทีฟที่ได้จากการคำนวณตามสมการที่ 3.3 สามารถนำมาวิเคราะห์กราฟสเปกตรัมแสดงได้ดังรูปที่ 3.2 ซึ่งพบว่ามีความถี่ที่ปรากฏปริมาณแอกทีฟมูลฐานในตำแหน่งความถี่เท่ากับ 0 Hz และปรากฏปริมาณกำลังแอกทีฟฮาร์มอนิกที่ตำแหน่งความถี่เท่ากับ 200 Hz เป็นต้นไป จากสเปกตรัมดังกล่าวทำให้สามารถเลือกออกแบบค่าความถี่ตัดได้ในช่วง

0 Hz ถึง 200 Hz ($0 \text{ Hz} < f_c < 200 \text{ Hz}$) (ทศพร ฌรงค์ฤทธิ์, 2552) ดังนั้นงานวิทยานิพนธ์นี้จึงออกแบบให้ตัวกรอง LPF มีค่าความถี่ตัดเท่ากับ 50 Hz ($f_c = 50 \text{ Hz}$)



รูปที่ 3.2 สเปกตรัมของค่ากำลังแอกทีฟ

ขั้นที่ 4 คำนวณหาค่ายอดของกระแสที่แหล่งจ่ายที่ความถี่มูลฐาน (I_s) จากปริมาณกำลังแอกทีฟมูลฐาน (P_{dc}) และค่ายอดแรงดันไฟฟ้าที่แหล่งจ่าย (V_s) โดยใช้สมการที่ (3.5)

$$I_s = \frac{P_{dc}}{V_s} \quad (3.5)$$

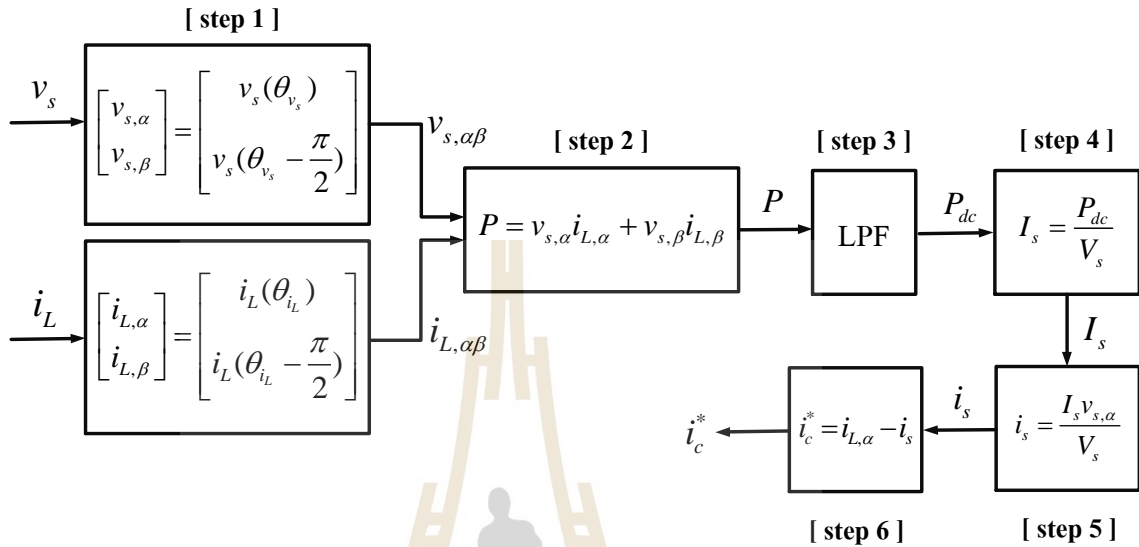
ขั้นที่ 5 คำนวณหาค่ากระแสที่แหล่งจ่ายความถี่มูลฐาน (i_s) โดยกำหนดให้มุมเฟสของกระแสที่แหล่งจ่าย (θ_{i_s}) มีค่าเท่ากับมุมเฟสของแรงดันที่แหล่งจ่าย (θ_{v_s}) เพื่อวัตถุประสงค์ในการปรับปรุงค่าตัวประกอบกำลังดังสมการที่ (3.6)

$$i_s = I_s \cos(\theta_{i_s}) = I_s \cos(\theta_{v_s}) = \frac{I_s v_{s,\alpha}}{V_s} \quad (3.6)$$

ขั้นที่ 6 คำนวณหาค่ากระแสอ้างอิงสำหรับการชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน จากผลต่างระหว่างกระแสที่โหลดบนแกน α ($i_{L,\alpha}$) และกระแสที่แหล่งจ่ายความถี่มูลฐาน (i_s) ดังสมการที่ (3.7)

$$i_c^* = i_{L,\alpha} - i_s \quad (3.7)$$

จากขั้นตอนในการตรวจจับกระแสฮาร์มอนิกด้วยวิธี SD สำหรับระบบไฟฟ้ากำลังหนึ่งเฟส ตามที่ได้อธิบายในข้างต้นสามารถสรุปเป็นแผนภาพการคำนวณแสดงได้ดังรูปที่ 3.3



รูปที่ 3.3 แผนภาพการตรวจจับกระแสฮาร์มอนิกด้วยวิธี SD

3.3 การตรวจจับกระแสฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดี

การตรวจจับกระแสฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดี (Synchronous Detection with Fourier Analysis: SDF) หรือเรียกว่าวิธี SDF เป็นวิธีที่พัฒนาขึ้นจากวิธี SD โดยการนำเทคนิคการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (SWFA) (T. Narongrit, et al., 2018) เข้ามาช่วยในการแยกปริมาณกำลังแอกทีฟมูลฐานออกจากปริมาณกำลังแอกทีฟฮาร์มอนิกแทนการใช้ตัวกรอง LPF ในขั้นตอนที่ 3 ของวิธี SD ซึ่งจะเริ่มต้นจากการพิจารณาสมการความสัมพันธ์ออยเลอร์ฟูริเยร์ (Euler-Fourier formular) ของกำลังแอกทีฟ (P) ดังสมการที่ (3.8) ซึ่งประกอบด้วย 2 ส่วน คือ ส่วนประกอบกระแสตรง (DC Component) ซึ่งเป็นปริมาณมูลฐานของกำลังแอกทีฟ (P_{dc}) และส่วนประกอบกระแสสลับ (AC Component) ซึ่งเป็นปริมาณฮาร์มอนิกของกำลังแอกทีฟ (P_{ac})

$$P(kT) = \underbrace{\frac{A_0}{2}}_{\text{DC Component } (P_{dc})} + \underbrace{\sum_{h=1}^{\infty} [A_h \cos(h\omega kT) + B_h \sin(h\omega kT)]}_{\text{AC Component } (P_{ac})} \quad (3.8)$$

เนื่องจากวัตถุประสงค์ที่ต้องการกรองเฉพาะปริมาณกำลังแอกทีฟมูลฐานหรือ P_{dc} เท่านั้น ดังนั้นการวิเคราะห์ SWFA จึงพิจารณาเฉพาะส่วนประกอบกระแสตรง ($A_0/2$) โดยการคำนวณจะเริ่มจากหาค่าสัมประสิทธิ์ของส่วนประกอบกระแสตรง (A_0) โดยใช้สมการที่ (3.9) จากนั้นจะดำเนินการคำนวณหาค่า P_{dc} ด้วยสมการที่ (3.10) โดยการคำนวณหาค่าสัมประสิทธิ์ A_0 ตามสมการที่ (3.9) ในรอบแรกจะรับข้อมูลค่ากำลังแอกทีฟ ($P(nT)$) ที่ได้จากการคำนวณในขั้นตอนที่ 2 ของวิธี SD จำนวน N ข้อมูลต่อหนึ่งคาบ (ข้อมูลที่ตำแหน่ง $n = N_0 : N_0 + N - 1$) ดังแสดงในรูปที่ 3.4 ผลการคำนวณค่า A_0 ในรอบแรกนี้จะถูกกำหนดให้เป็นค่าเริ่มต้นและจะเปลี่ยนเป็นค่าสัมประสิทธิ์ A_0 ค่าเก่า (A_0^{old}) สำหรับการคำนวณในรอบถัดไป

$$A_0 = \frac{2}{N} \sum_{n=N_0}^{N_0+N-1} P(nT) \quad (3.9)$$

$$P_{dc}(kT) = \frac{A_0}{2} \quad (3.10)$$

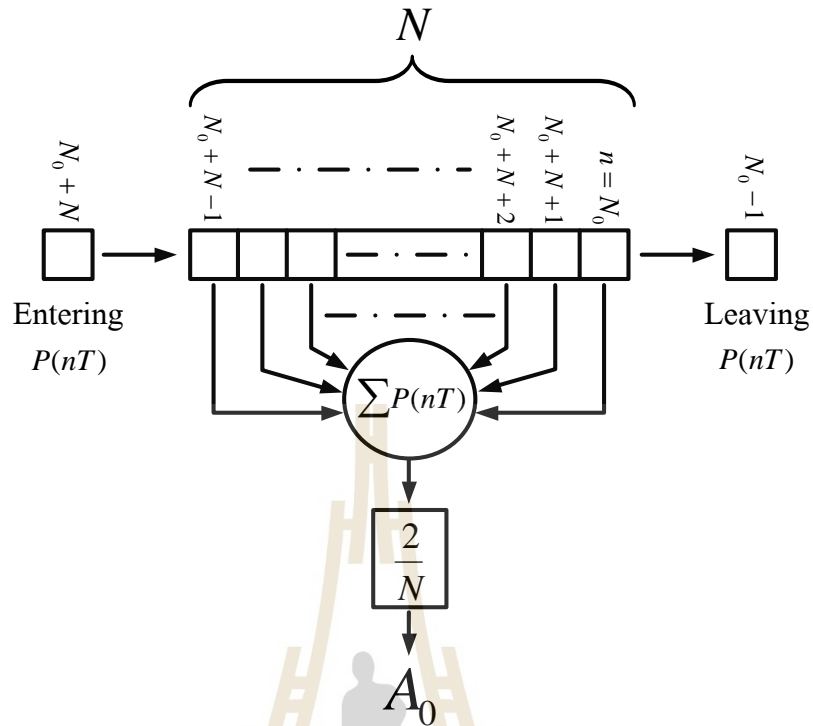
โดยที่ N คือ จำนวนข้อมูล

T คือ ช่วงเวลาในการซิกตัวอย่างรับข้อมูล (Sampling time)

k คือ ค่าตัวบ่งชี้ ($k = 0, 1, 2, \dots$)

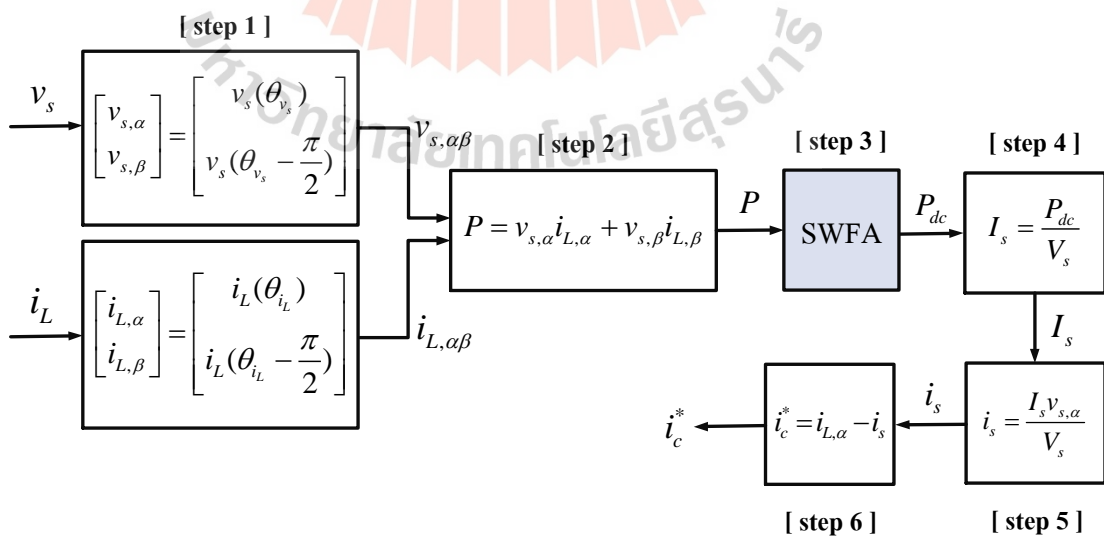
สำหรับการคำนวณหา A_0 ในรอบถัดไปจะเลื่อนเพิ่มข้อมูลค่า $P(nT)$ ค่าใหม่ (ข้อมูลที่ตำแหน่ง $n = N_0 + N$) และเลื่อนลบข้อมูลค่า $P(nT)$ เก่า (ข้อมูลที่ตำแหน่ง $n = N_0 - 1$) ออกจากค่า A_0^{old} ตามรูปที่ 3.4 ซึ่งสามารถอธิบายการคำนวณได้ดังสมการที่ (3.11) การคำนวณในรอบนี้จะทำให้ได้ค่าสัมประสิทธิ์ A_0 ค่าใหม่ (A_0^{new}) และเมื่อได้ค่า A_0^{new} แล้วจะนำไปใช้คำนวณหา P_{dc} ตามสมการที่ (3.10) และจากนั้นจะดำเนินการตามขั้นตอนที่ 4 5 และ 6 ต่อเพื่อคำนวณค่ากระแสอ้างอิงตามวิธี SD ต่อไป

$$A_0^{new} = A_0^{old} + \underbrace{\frac{2}{N} P((N_0 + N)T)}_{\substack{\text{เพิ่มข้อมูล } n \\ \text{ตำแหน่ง } N_0 + N}} - \underbrace{\frac{2}{N} P((N_0 - 1)T)}_{\substack{\text{ลบข้อมูล } n \\ \text{ตำแหน่ง } N_0 - 1}} \quad (3.11)$$



รูปที่ 3.4 แผนภาพการคำนวณหาค่าสัมประสิทธิ์ A_0

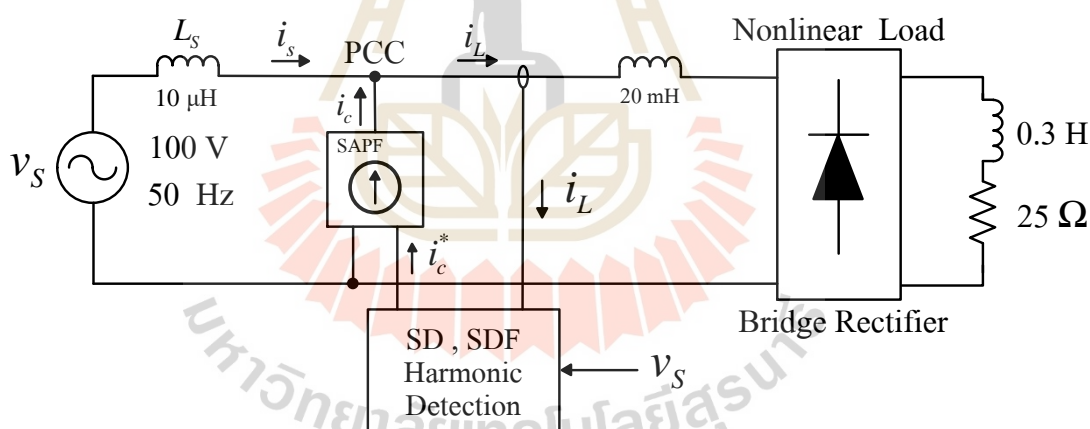
จากการอธิบายขั้นตอนการคำนวณปริมาณกำลังแอกทีฟพื้นฐานโดยใช้เทคนิค SWFA ในข้างต้นจะสามารถเขียนสรุปเป็นแผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี SDF ได้ดังรูปที่ 3.5



รูปที่ 3.5 แผนภาพการตรวจจับกระแสฮาร์มอนิกด้วยวิธี SDF

3.4 การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการตรวจจับฮาร์มอนิก

ระบบที่พิจารณาสำหรับใช้จำลองสถานการณ์การกำจัดกระแสฮาร์มอนิกด้วยวงจรกรองกำลัง แยกที่ฟแบบขนาน เพื่อทดสอบเปรียบเทียบสมรรถนะการตรวจจับกระแสฮาร์มอนิกระหว่างวิธี SD และวิธี SDF สามารถแสดงระบบได้ดังรูปที่ 3.6 โดยระบบไฟฟ้าที่พิจารณามีพิกัดแรงดันที่แหล่งจ่าย เท่ากับ $100 \text{ V}_{\text{rms}}$ โดยอ้างอิงพิกัดแรงดันจากงานวิจัยวิทยานิพนธ์ของ มณีรัตน์ ผดุงศิลป์ (2563) (มณีรัตน์ ผดุงศิลป์, 2563) มีความถี่มูลฐานเท่ากับ 50 Hz ต่อเข้ากับโหลดตัวเหนี่ยวนำขนาดเท่ากับ 20 mH ที่ต่ออนุกรมกับวงจรเรียงกระแสแบบบริดจ์ (Bridge Rectifier) ที่มีโหลดเป็นตัวเหนี่ยวนำขนาดเท่ากับ 0.3 H ต่ออนุกรมกับตัวต้านทานขนาดเท่ากับ 25Ω มีขนาดกระแสโหลดเท่ากับ 3 A_{rms} โดยโหลดดังกล่าวคือโหลดไม่เป็นเชิงเส้น ซึ่งก่อให้เกิดปัญหาฮาร์มอนิกในระบบไฟฟ้าและยังทำให้ค่าตัวประกอบกำลังของระบบมีค่าต่ำเท่ากับ 0.82 สำหรับการทดสอบจะกำหนดใช้วงจรกรองกำลัง แยกที่ฟแบบขนานที่เป็นแหล่งจ่ายกระแสแบบอุดมคติ (Ideal current source) ทั้งนี้เนื่องจากต้องการตรวจสอบสมรรถนะเฉพาะส่วนการตรวจจับกระแสฮาร์มอนิกเท่านั้น โดยยังไม่พิจารณาถึงผลกระทบทางด้านโครงสร้างของวงจรกรองกำลังแยกที่ฟแบบขนานและระบบควบคุมที่เกี่ยวข้อง

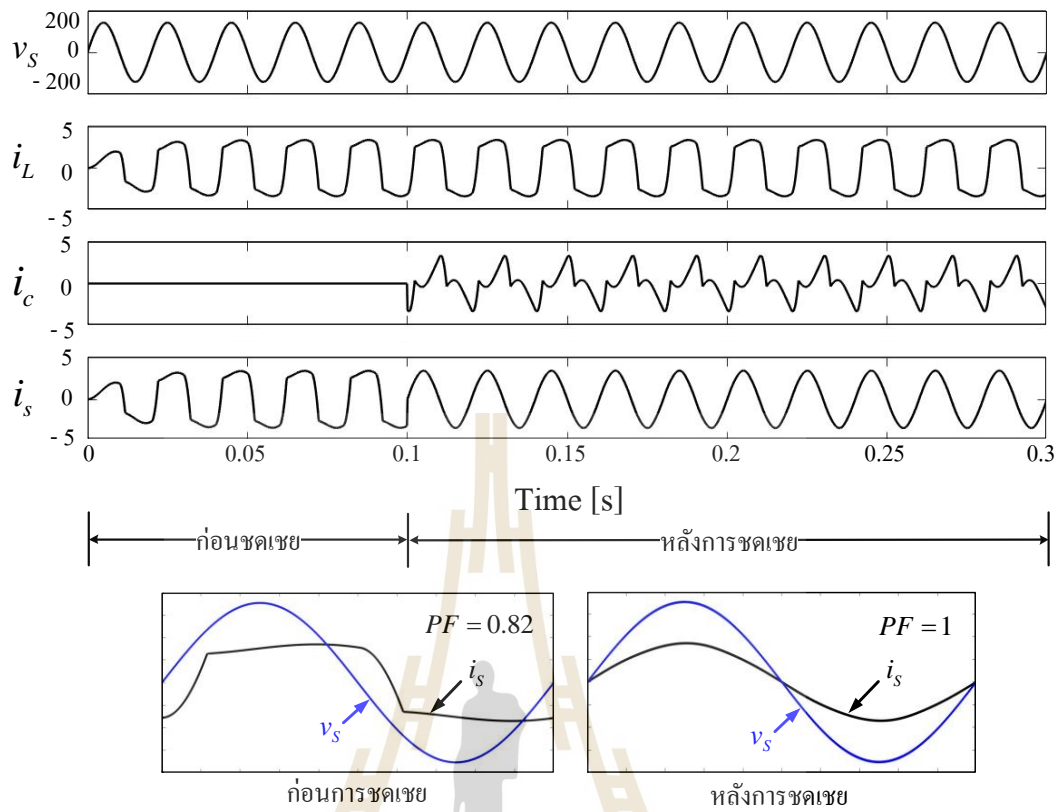


รูปที่ 3.6 ระบบสำหรับใช้ทดสอบสมรรถนะการตรวจจับฮาร์มอนิก

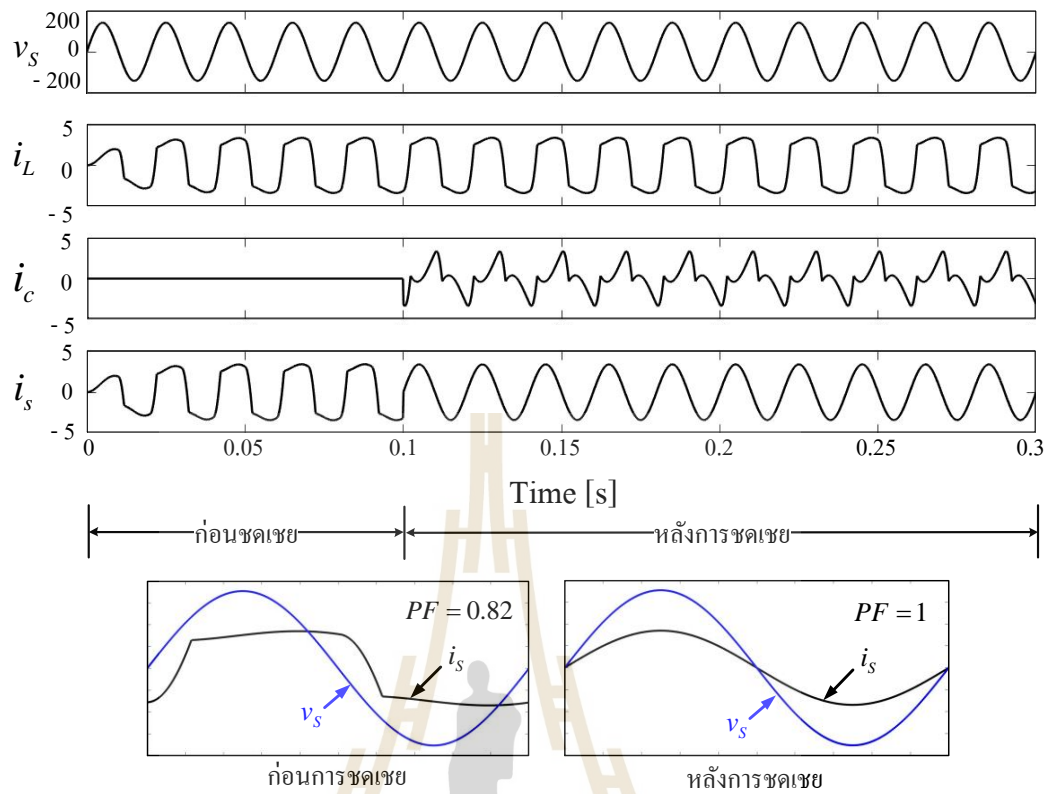
จากระบบดังรูปที่ 3.6 การจำลองสถานการณ์การกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลัง หนึ่งเฟสด้วยวงจรกรองกำลังแยกที่ฟแบบขนานกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD และวิธี SDF สามารถแสดงผลได้ดังรูปที่ 3.7 และ 3.8 ตามลำดับ ได้กำหนดเวลาในการจำลองสถานการณ์ ตั้งแต่เวลา 0 ถึง 0.3 วินาที โดยใช้ค่าช่วงเวลาในการซิกตัวอย่าง (sampling time) เท่ากับ $10 \mu\text{s}$ จากรูปดังกล่าวสังเกตได้ว่าการชดเชยตั้งแต่เวลา 0 ถึง 0.1 วินาที กระแสที่แหล่งจ่าย (i_s) มีลักษณะรูปสัญญาณเหมือนกับกระแสที่โหลด (i_L) ซึ่งผิดเพี้ยนไม่เป็นรูปไซน์และเมื่อคำนวณ

ค่าเปอร์เซ็นต์ความเพี้ยนกระแสฮาร์มอนิกรวม (The percentage of total harmonic distortion: %THD_i) ของกระแสที่แหล่งจ่ายก่อนการชดเชยตามสมการที่ (3.12) ได้เท่ากับ 26.9% จากนั้นตั้งแต่วเวลา 0.1 วินาที เป็นต้นไป เมื่อวงจรกรองกำลังแอกทีฟแบบขนานที่เป็นแหล่งจ่ายกระแสแบบอุดมคติทำการฉีดกระแสชดเชย (i_c) เข้าสู่ระบบไฟฟ้าที่จุดต่อร่วม PCC (Point of Common Coupling) ตามลักษณะของรูปสัญญาณกระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SD และวิธี SDF (กรณีวิธี SD ดูได้จากผลในรูปที่ 3.7 ส่วนกรณีวิธี SDF ดูได้จากผลในรูปที่ 3.8) พบว่ากระแสที่แหล่งจ่ายหลังการชดเชยมีลักษณะรูปสัญญาณกลับมาเป็นรูปไซน์ โดยคำนวณค่า %THD_i ได้เท่ากับ 1.10% และ 0.0000015% สำหรับวิธี SD และวิธี SDF ตามลำดับ โดยค่า %THD_i ดังกล่าวสามารถดูได้จากตารางที่ 3.2 นอกจากนี้เมื่อพิจารณาวิเคราะห์สเปกตรัมของกระแสที่แหล่งจ่ายก่อนการชดเชย ($i_{s,before}$) สามารถแสดงได้ดังรูปที่ 3.9 ซึ่งพบว่ากระแสดังกล่าวที่มีความถี่มูลฐาน (I_1) มีขนาดเท่ากับ 3.97 A และปรากฏกระแสฮาร์มอนิกที่อันดับหลัก ๆ คือ 3 5 7 9 11 และ 13 โดยมีขนาดเท่ากับ 0.96 A 0.46 A 0.24 A 0.12 A 0.07 A และ 0.05 A ตามลำดับ ในขณะที่สเปกตรัมของกระแสที่แหล่งจ่ายหลังการชดเชย ($i_{s,after}$) กรณีใช้วิธี SD และวิธี SDF สามารถแสดงได้ดังรูปที่ 3.10 และ 3.11 ตามลำดับ โดยพบว่าทั้งสองวิธีส่งผลให้ขนาดของกระแสที่แหล่งจ่ายที่ความถี่มูลฐานลดลงเล็กน้อยเท่ากับ 3.38 A ทั้งนี้เกิดจากผลของการปรับปรุงค่าตัวประกอบกำลังของการตรวจจับฮาร์มอนิกทั้งวิธี SD และวิธี SDF นอกจากนี้เมื่อพิจารณากระแสที่แหล่งจ่ายกรณีใช้วิธี SD พบว่ายังคงปรากฏกระแสฮาร์มอนิกอันดับที่ 3 และ 5 เหลืออยู่ชัดเจนที่ค่าเท่ากับ 0.03 A ส่วนกรณีใช้วิธี SDF พบว่าปริมาณกระแสฮาร์มอนิกมีค่าน้อยมาก ๆ ทำให้ไม่ปรากฏเห็นสเปกตรัมปริมาณฮาร์มอนิก ซึ่งสามารถแสดงรายละเอียดปริมาณกระแสทั้งหมดได้ดังตารางที่ 3.1

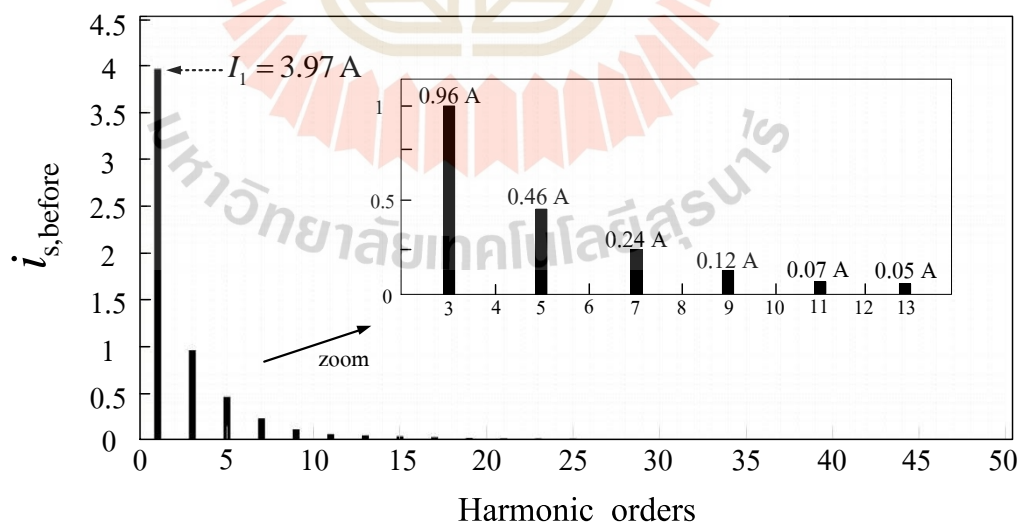
$$\%THD_i = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_1} \times 100\% \quad (3.12)$$



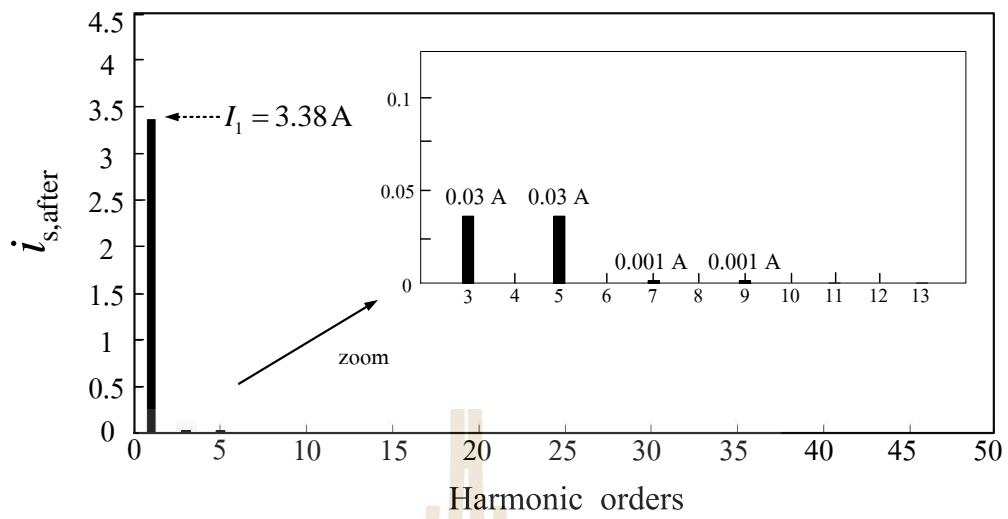
รูปที่ 3.7 ผลการจำลองสถานการณ์ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD



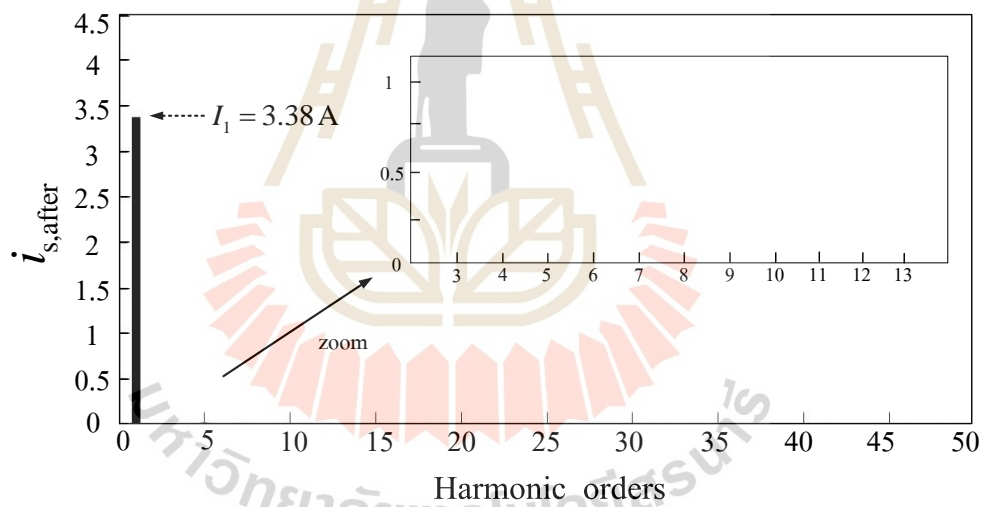
รูปที่ 3.8 ผลการจำลองสถานการณ์ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF



รูปที่ 3.9 สเปกตรัมของกระแสที่แหล่งจ่ายก่อนการชดเชย



รูปที่ 3.10 สเปกตรัมของกระแสที่แหล่งจ่ายหลังการชดเชยกรณีใช้วิธี SD

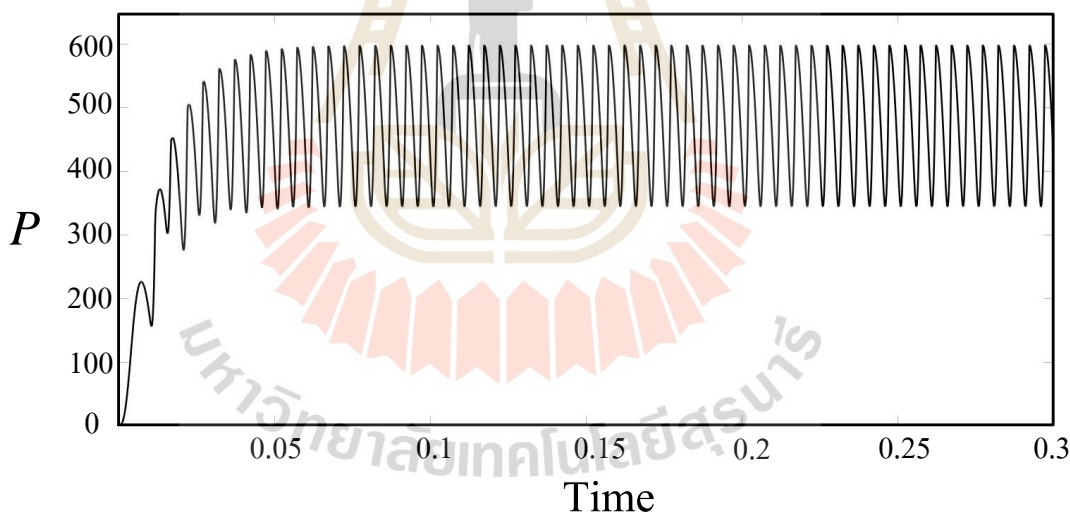


รูปที่ 3.11 สเปกตรัมของกระแสที่แหล่งจ่ายหลังการชดเชยกรณีใช้วิธี SDF

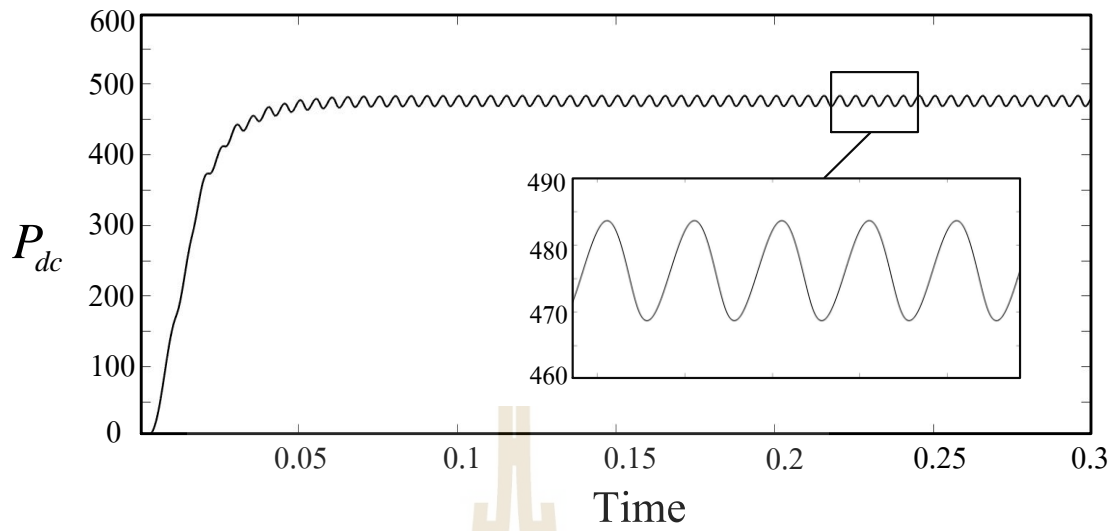
ตารางที่ 3.1 ขนาดของกระแสที่แหล่งจ่ายที่เกิดขึ้นในระบบไฟฟ้า

ลำดับฮาร์มอนิก	$i_{s,before}$ (A)	$i_{s,after}$ (A)	
		วิธี SD	วิธี SDF
1	3.97	3.38	3.38
3	0.96	0.03	0.0007
5	0.46	0.03	0.0005
7	0.24	0.001	0.0004
9	0.12	0.001	0.0003
11	0.07	0.0003	0.0003
13	0.05	0.0003	0.0002
15	0.01	0.0001	0.0002
17	0.02	0.0001	0.0002
19	0.02	0.00003	0.0002
21	0.01	0.00003	0.0001
23	0.01	0.00003	0.0001
25	0.01	0.00003	0.0001
27	0.01	0.00003	0.0001
29	0.01	0.00003	0.00005
31	0.0095	0.00003	0.00005
33	0.0088	0.00003	0.00005
35	0.0079	0.00003	0.00005
37	0.0067	0.00003	0.00005
39	0.0059	0.00003	0.00005
41	0.0055	0.00003	0.00005
43	0.0052	0.00003	0.00005
45	0.0047	0.00003	0.00005
47	0.0041	0.00003	0.00005
49	0.0038	0.00003	0.00005

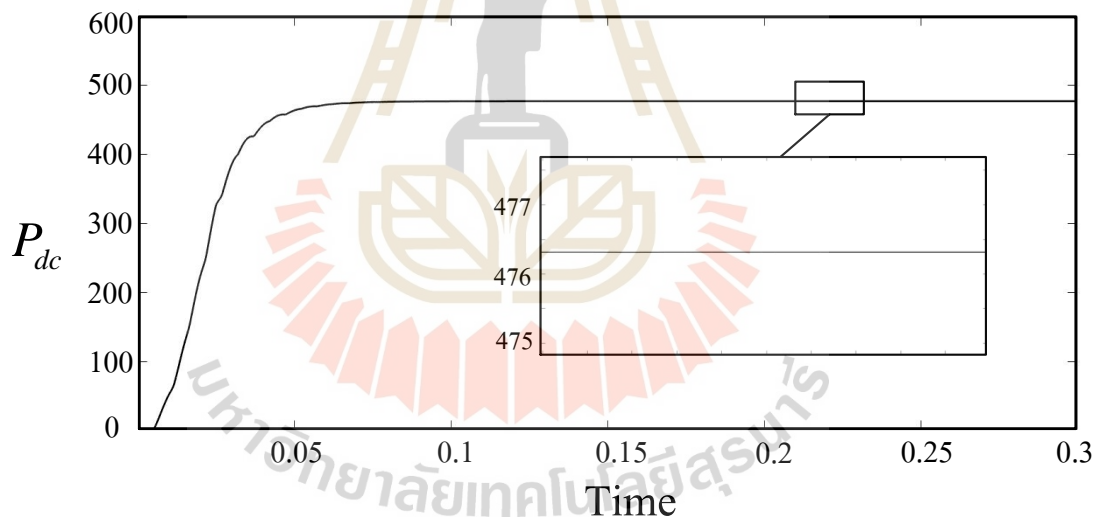
พิจารณาารูปสัญญาณของกำลังแอกทีฟที่ได้จากการคำนวณในขั้นตอนที่ 2 ของวิธี SD และวิธี SDF ดังรูปที่ 3.12 เพื่อตรวจสอบสมรรถนะการแยกปริมาณกำลังแอกทีฟมูลฐาน (P_{dc}) ออกจากปริมาณกำลังแอกทีฟฮาร์มอนิก (P_{ac}) ในขั้นตอนที่ 3 ของการตรวจจับฮาร์มอนิกระหว่างการใช้ตัวกรอง LPF ของวิธี SD และการใช้เทคนิค SWFA ของวิธี SDF สามารถแสดงผลได้ดังรูปที่ 3.13 และ 3.14 ตามลำดับ จากรูปดังกล่าวพบว่ากรณีที่ใช้ตัวกรอง LPF สามารถแยกปริมาณกำลังแอกทีฟมูลฐานได้ แต่ยังมีการกระเพื่อมของรูปสัญญาณในช่วงเวลาสถานะคงตัว ส่วนกรณีที่ใช้เทคนิค SWFA พบว่าเมื่อเข้าสู่ช่วงเวลาสถานะคงตัวรูปสัญญาณมีลักษณะเรียบกว่ากรณีที่ใช้ LPF อย่างชัดเจน และเมื่อพิจารณาเปรียบเทียบกราฟสเปกตรัมของปริมาณกำลังแอกทีฟมูลฐานที่ได้จากทั้งสองกรณีดังรูปที่ 3.15 พบว่าสเปกตรัมปริมาณกำลังแอกทีฟมูลฐานที่ได้จากตัวกรอง LPF ยังคงปรากฏปริมาณกำลังแอกทีฟฮาร์มอนิกในตำแหน่งความถี่เท่ากับ 200 Hz และ 400 Hz ในขณะที่สเปกตรัมของปริมาณกำลังแอกทีฟมูลฐานที่ได้จากเทคนิค SWFA พบว่ามีเพียงปริมาณมูลฐาน (ความถี่เท่ากับ 0 Hz) เท่านั้นจากผลดังกล่าวแสดงให้เห็นว่าเทคนิค SWFA มีสมรรถนะการแยกปริมาณกำลังแอกทีฟมูลฐานที่ดีกว่าตัวกรอง LPF



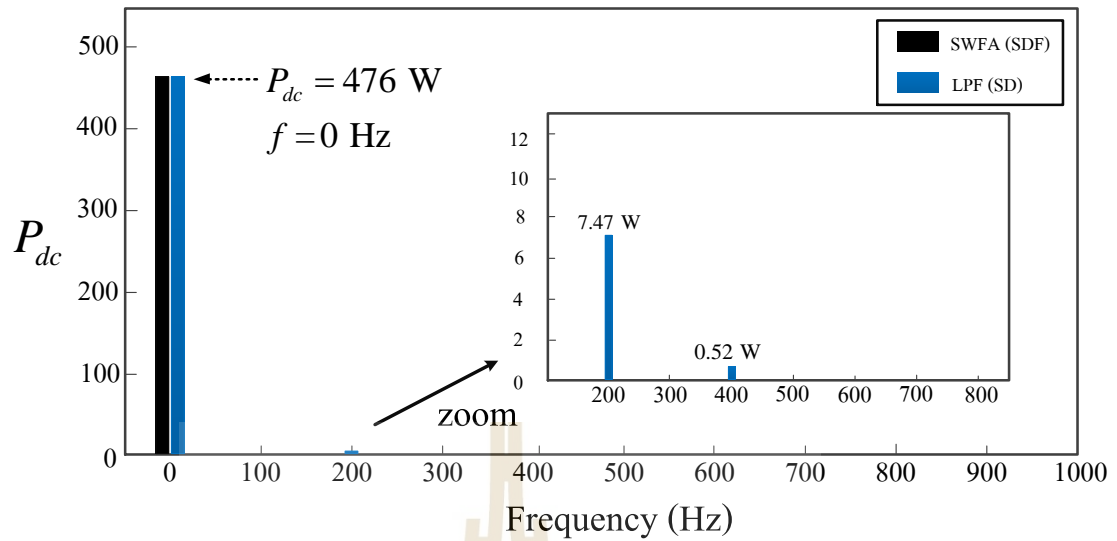
รูปที่ 3.12 รูปสัญญาณของค่ากำลังแอกทีฟ



รูปที่ 3.13 รูปสัญญาณของปริมาณกำลังแอกทีฟพื้นฐานที่ได้จากตัวกรอง LPF



รูปที่ 3.14 รูปสัญญาณของปริมาณกำลังแอกทีฟพื้นฐานที่ได้จากการวิเคราะห์ SWFA



รูปที่ 3.15 สเปกตรัมของปริมาณกำลังแอกทีฟมูลฐาน

นอกจากนี้เมื่อพิจารณาวิเคราะห์หาค่าตัวประกอบกำลัง (Power Factor: PF) ดังสมการที่ (3.13) ซึ่งประกอบด้วยค่าตัวประกอบกำลังความเพี้ยน (Distortion Power Factor: PF_{dist}) ที่เป็นค่าตัวประกอบกำลังที่เกิดจากความเพี้ยนเนื่องจากมีปริมาณฮาร์มอนิก สามารถคำนวณได้จากสมการที่ (3.14) และค่าตัวประกอบกำลังการกระจัด (Displacement Power Factor: PF_{disp}) ที่เป็นค่าตัวประกอบกำลังที่เกิดขึ้นจากความต่างเฟสระหว่างมุมเฟสของแรงดันไฟฟ้าและมุมเฟสของกระแสไฟฟ้า ซึ่งสามารถคำนวณได้จากสมการที่ (3.15) โดยจากผลการจำลองสถานการณ์ในรูปที่ 3.7 และ 3.8 พบว่าวงจรรอกกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพส่งผลให้ค่า PF_{dist} ถูกปรับปรุง ส่วนการปรับปรุงค่า PF_{disp} เกิดจากรูปร่างของกระแสอ้างอิงที่ได้จากการคำนวณโดยการกำหนดมุมเฟสของกระแสที่แหล่งจ่าย (θ_{i_s}) ให้ตรงกับมุมเฟสของแรงดันที่แหล่งจ่าย (θ_{v_s}) ในขั้นตอนที่ 5 ของวิธี SD และวิธี SDF ส่งผลให้ภายหลังการชดเชยสามารถปรับปรุงค่า PF_{disp} ด้วยเช่นกัน ดังนั้นจึงทำให้ค่าตัวประกอบกำลังรวม (PF) มีค่าเท่ากับ 1 ภายหลังการชดเชยได้ทั้งสองวิธี ในขณะที่ก่อนการชดเชยมีค่าเท่ากับ 0.82 ดังผลที่แสดงไว้ในตารางที่ 3.2

$$PF = PF_{dist} \times PF_{disp} \quad (3.13)$$

$$PF_{dist} = \frac{1}{\sqrt{1 + THD_i^2}} \quad (3.14)$$

$$PF_{disp} = \frac{P}{S_1} = \frac{P}{\sqrt{P_1^2 + Q_1^2}} = \cos(\theta_{v_s} - \theta_{i_s}) \quad (3.15)$$

- โดยที่ I_h คือ ค่ากระแสฮาร์โมนิกอันดับที่ h
 I_1 คือ ค่ากระแสความถี่มูลฐาน
 PF คือ ค่าตัวประกอบกำลัง (Power Factor)
 P คือ ค่ากำลังแอกทีฟ (Active Power)
 S_1 คือ ค่ากำลังปรากฏที่ความถี่มูลฐาน (Apparent Power)
 Q_1 คือ ค่ากำลังรีแอกทีฟที่ความถี่มูลฐาน (Reactive Power)

ตารางที่ 3.2 ค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย (i_s) และค่าตัวประกอบกำลัง (PF)

ตัวชี้วัด	ก่อนการชดเชย	หลังการชดเชย	
		กรณีใช้วิธี SD	กรณีใช้วิธี SDF
$\%THD_i$	26.9%	1.10%	0.0000015%
PF_{dist}	0.96	1	1
PF_{disp}	0.85	1	1
PF	0.82	1	1

จากค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายและค่าตัวประกอบกำลังที่แสดงในตารางที่ 3.2 พบว่าการตรวจจับฮาร์โมนิกด้วยวิธี SD และวิธี SDF มีสมรรถนะในการตรวจจับกระแสฮาร์โมนิกที่ดี สามารถลดค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายได้ โดยกรณีวิธี SDF ให้ค่า $\%THD_i$ เท่ากับ 0.0000015% ซึ่งน้อยกว่าวิธี SD ที่ให้ค่า $\%THD_i$ เท่ากับ 1.10% จากผลดังกล่าวหมายความว่า วิธี SDF สามารถตรวจจับฮาร์โมนิกได้อย่างถูกต้องแม่นยำมากกว่าวิธี SD อย่างไรก็ตามการตรวจจับฮาร์โมนิกทั้งสองวิธีสามารถปรับปรุงค่าตัวประกอบกำลังของระบบไฟฟ้าให้มีค่าเท่ากับ 1 ได้ในภายหลังการชดเชย

3.5 สรุป

การตรวจจับฮาร์โมนิกเพื่อคำนวณหาค่ากระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนานมีความสำคัญต่อประสิทธิภาพของการกำจัดฮาร์โมนิกในระบบไฟฟ้าอย่างยิ่ง ในบทนี้จึงได้นำเสนอวิธีการตรวจจับกระแสฮาร์โมนิกด้วยวิธี SD ซึ่งมีหลักการคำนวณที่ง่ายไม่ซับซ้อนและมี

สมรรถนะที่ดีในการตรวจจับกระแสฮาร์มอนิก นอกจากนี้ได้นำเสนอการพัฒนาวิธี SD ด้วยการใช้เทคนิคการวิเคราะห์ SWFA ทำหน้าที่ในการแยกปริมาณกำลังแอกทีฟมูลฐานแทนการใช้ตัวกรอง LPF โดยเรียกวิธีการตรวจจับกระแสฮาร์มอนิกนี้ว่าวิธี SDF จากผลการจำลองสถานการณ์พบว่าการใช้เทคนิคการวิเคราะห์ SWFA สามารถแยกปริมาณกำลังแอกทีฟมูลฐานได้ดีกว่าการใช้ตัวกรอง LPF และส่งผลให้สมรรถนะการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้วิธี SDF ดีกว่าวิธี SD ซึ่งพิจารณาจากค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชย โดยวิธี SDF มีค่าเท่ากับ 0.0000015% ซึ่งน้อยกว่าวิธี SD ที่มีค่าเท่ากับ 1.10% อย่างไรก็ตามทั้งสองวิธีสามารถปรับปรุงค่าตัวประกอบกำลังของระบบไฟฟ้าให้เท่ากับ 1 ได้ภายหลังการชดเชย ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้วิธี SDF สำหรับการคำนวณตรวจจับกระแสฮาร์มอนิกในบทต่อ ๆ ไป



บทที่ 4

การออกแบบวงจรรอกำลังแอกทีฟแบบขนานและระบบควบคุม

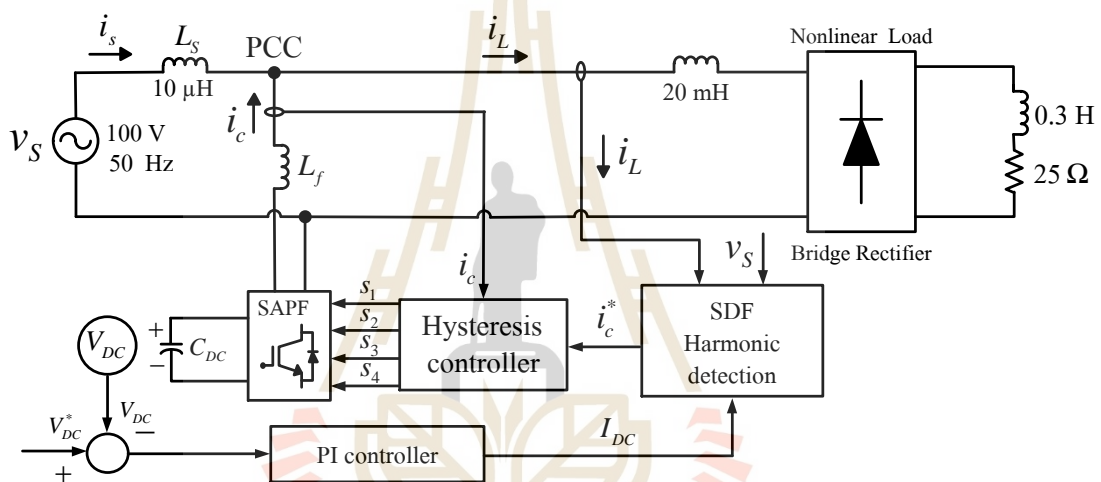
4.1 บทนำ

นอกจากการตรวจจับฮาร์มอนิกที่ได้นำเสนอในบทที่ 3 จะมีผลต่อสมรรถนะการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของวงจรรอกำลังแอกทีฟแบบขนานแล้ว ยังมีส่วนประกอบอื่น ๆ ที่ส่งผลต่อสมรรถนะการกำจัดฮาร์มอนิกเช่นเดียวกัน ได้แก่ โครงสร้างของวงจรรอกำลังแอกทีฟแบบขนาน ระบบควบคุมกระแสชดเชย ซึ่งในบทนี้จะนำเสนอการใช้ตัวควบคุมฮิสเทอรีซิส (Hysteresis controller) และระบบควบคุมแรงดันบัสไฟตรงที่ใช้ตัวควบคุมพีไอ (PI controller) โดยตัวควบคุมทั้งสองชนิดมีรูปแบบการออกแบบและการทำงานที่ง่ายจึงเหมาะสำหรับนำมาศึกษากระบวนการกำจัดฮาร์มอนิกของวงจรรอกำลังแอกทีฟแบบขนาน และเพื่อให้วงจรรอกำลังแอกทีฟแบบขนานสามารถทำงานได้อย่างมีประสิทธิภาพ จึงมีความจำเป็นต้องออกแบบค่าพารามิเตอร์ของวงจรและตัวควบคุมดังกล่าวให้เหมาะสมกับระบบที่ใช้พิจารณา ในบทนี้จะนำเสนอรายละเอียดโครงสร้างของวงจรรอกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส การออกแบบค่าพารามิเตอร์ของวงจรรอกำลังแอกทีฟแบบขนาน การออกแบบค่าพารามิเตอร์ของตัวควบคุมฮิสเทอรีซิสสำหรับควบคุมกระแสชดเชย การออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอสำหรับควบคุมแรงดันบัสไฟตรง และการจำลองสถานการณ์การกำจัดกระแสฮาร์มอนิกเพื่อทดสอบสมรรถนะของวงจรรอกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้จากการออกแบบ

4.2 วงจรรอกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส

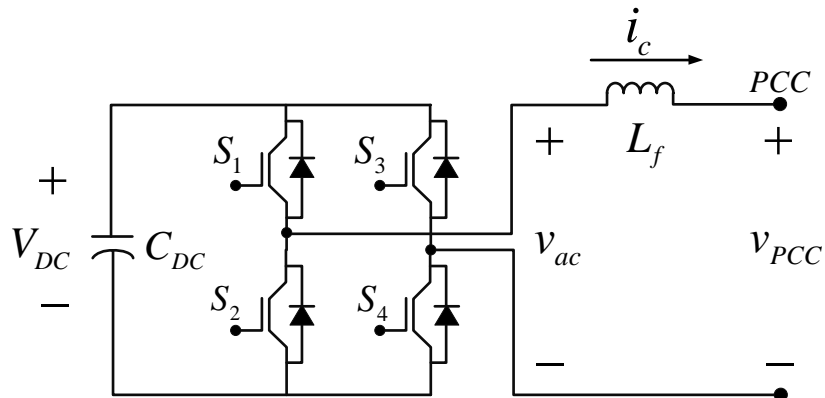
ระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณากำจัดฮาร์มอนิกแสดงดังรูปที่ 4.1 จากรูประบบกำจัดฮาร์มอนิกโดยใช้วงจรรอกำลังแอกทีฟแบบขนานประกอบด้วยบล็อกระบบตรวจจับฮาร์มอนิกด้วยวิธี SDF (รายละเอียดนำเสนอไว้แล้วในบทที่ 3) ซึ่งจะทำหน้าที่คำนวณหากระแสอ้างอิง (i_c^*) บล็อกตัวควบคุมฮิสเทอรีซิสสำหรับควบคุมกระแสชดเชย ทำหน้าที่ควบคุมรูปสัญญาณของกระแสชดเชย (i_c) ให้คล้อยตามกระแสอ้างอิง บล็อกตัวควบคุมพีไอสำหรับควบคุมแรงดันบัสไฟตรง ทำหน้าที่ควบคุมให้แรงดันมีค่าคงที่ตามค่าแรงดันบัสไฟตรงอ้างอิง และบล็อกวงจรรอกำลังแอกทีฟแบบขนาน (SAPF) ซึ่งมีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันที่มีตัวเก็บประจุ (C_{DC})

จำนวน 1 ตัว สำหรับเก็บสะสมพลังงานไฟฟ้าหรือแหล่งจ่ายแรงดันบัสไฟตรง (V_{DC}) และตัวเหนี่ยวนำ (L_f) จำนวน 1 ตัว สำหรับทำหน้าที่เหนี่ยวนำกระแสชดเชยผิดไปยังจุดต่อร่วม PCC ของระบบไฟฟ้ากำลังหนึ่งเฟส โดยโครงสร้างของวงจรรอกกำลังแอกทีฟแบบขนานแสดงได้ดังรูปที่ 4.2 จากส่วนประกอบของระบบกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานดังกล่าวจึงมีความจำเป็นต้องออกแบบค่าพารามิเตอร์ของตัวควบคุมฮีสเทอรีซิส ออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอ และออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน ได้แก่ ค่าตัวเหนี่ยวนำ และค่าตัวเก็บประจุ รวมถึงค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) รายละเอียดการออกแบบในแต่ละส่วนสามารถดูได้ในหัวข้อที่ 4.3 ถึง 4.5



รูปที่ 4.1 ระบบการกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนาน

จากรูปที่ 4.2 โครงสร้างของวงจรรอกกำลังแอกทีฟแบบขนาน ประกอบด้วยสวิตช์ IGBT 4 ตัว (S_1 ถึง S_4) เชื่อมต่อกันแบบเต็มบริดจ์ ซึ่งสวิตช์จะทำงานพร้อมกันครั้งละ 2 ตัว โดยถ้าสวิตช์ S_1 และ S_4 นำกระแส จะทำให้แรงดันไฟฟ้าเอาต์พุตฝั่งกระแสสลับ (v_{ac}) มีค่าเท่ากับค่าบวกของแรงดันบัสไฟตรง ($v_{ac} = +V_{DC}$) แต่ถ้าสวิตช์ S_2 และ S_3 นำกระแส จะทำให้แรงดันไฟฟ้ามีค่าเท่ากับค่าลบของแรงดันบัสไฟตรง ($v_{ac} = -V_{DC}$) และถ้าสวิตช์ S_1 และ S_3 นำกระแส หรือถ้าสวิตช์ S_2 และ S_4 นำกระแส จะทำให้แรงดันไฟฟ้ามีค่าเท่ากับศูนย์ ($v_{ac} = 0$ V) จากรูปแบบการสวิตช์ดังกล่าว ทำให้ได้แรงดันไฟฟ้ากระแสสลับ (v_{ac}) สำหรับผ่านตัวเหนี่ยวนำ เพื่อให้วงจรรอกกำลังแอกทีฟแบบขนานสามารถชดเชยกระแสชดเชยเข้าสู่ระบบไฟฟ้าที่จุดต่อร่วม PCC



รูปที่ 4.2 วงจรกรองกำลังแอกทีฟแบบขนานที่มีโครงสร้างเป็นวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน

4.3 การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน

4.3.1 การออกแบบตัวเหนี่ยวนำของวงจรกรองกำลังแอกทีฟแบบขนาน

การออกแบบตัวเหนี่ยวนำ (L_f) ของวงจรกรองกำลังแอกทีฟแบบขนานจะใช้วิธีการของ D.M.E. Ingram และ S.D. Round (Ingram and Round, 1997) โดยเริ่มต้นจากการคำนวณหาค่าตัวเหนี่ยวนำขนาดสูงสุด ($L_{f,max}$) ด้วยสมการที่ (4.1) สำหรับใช้เป็นขอบเขตในการเลือกค่าตัวเหนี่ยวนำ (L_f) ที่มีขนาดไม่เกินค่าตัวเหนี่ยวนำสูงสุด ทั้งนี้เพื่อให้สามารถรองรับอัตราการเปลี่ยนแปลงสูงสุดของกระแสชดเชยได้

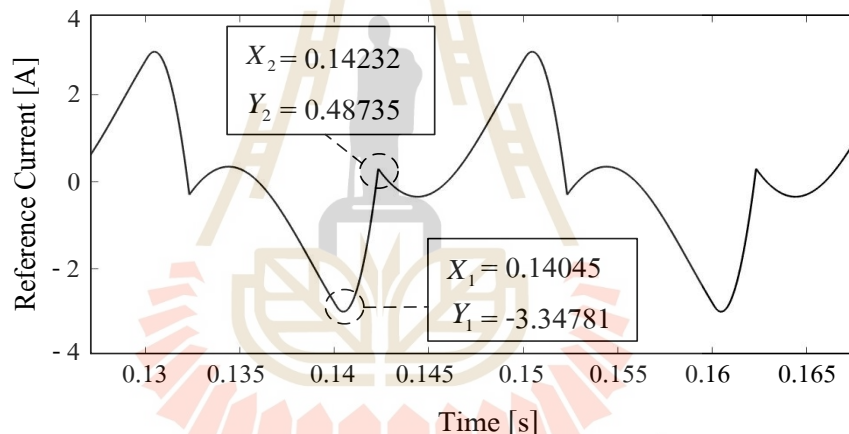
$$L_{f,max} = \frac{V_{DC}^* - V_{PCC}}{\max[di_c^*/dt]} \quad (4.1)$$

จากระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาดังรูปที่ 4.1 มีพิกัดค่ายอดของแรงดันไฟฟ้าที่จุดต่อร่วม PCC (V_{PCC}) เท่ากับ $100\sqrt{2}$ V และงานวิจัยวิทยานิพนธ์นี้ได้เลือกออกแบบค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) ให้มีค่ามากกว่าค่า V_{PCC} เพื่อให้สามารถฉีดกระแสชดเชยไปยังจุดต่อร่วม PCC ได้ (Wang, Li and Yu, 2006) ดังนั้นจึงออกแบบให้ V_{DC}^* มีค่าเท่ากับ 160 V (ประมาณ 1.13 เท่าของค่า V_{PCC}) ส่วนค่าอัตราการเปลี่ยนแปลงของกระแสอ้างอิงสำหรับการชดเชยสูงสุดเทียบกับเวลา ($\max[di_c^*/dt]$) สามารถคำนวณได้จากการประมาณค่าเท่ากับค่าความชันสูงสุดของกระแสอ้างอิง ($\max[\Delta i_c^*/\Delta t]$) ที่ได้จากการคำนวณตรวจจับกระแสฮาร์มอนิกด้วยวิธี SDF แสดงดังสมการที่ (4.2) โดยค่าความชันของกระแสอ้างอิง ($\Delta i_c^*/\Delta t$) สามารถคำนวณได้จากสมการที่ (4.3)

$$\max \left[\frac{di_c^*}{dt} \right] \approx \max \left[\frac{\Delta i_c^*}{\Delta t} \right] \quad (4.2)$$

$$\frac{\Delta i_c^*}{\Delta t} = \frac{Y_2 - Y_1}{X_2 - X_1} \quad (4.3)$$

จากสมการที่ (4.2) และ (4.3) การคำนวณหาค่า $\max[di_c^*/dt]$ จะพิจารณาจากการคำนวณหาค่าความชันบริเวณที่มีค่าสูงสุดของรูปสัญญาณกระแสอ้างอิงของระบบที่พิจารณา ซึ่งกระแสอ้างอิงดังกล่าวได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF แสดงในรูปที่ 4.3 ซึ่งจากผลการคำนวณค่าความชัน จึงได้ค่า $\max[di_c^*/dt]$ ประมาณเท่ากับ 2050.888 A/s แสดงรายละเอียดการคำนวณได้ดังนี้



รูปที่ 4.3 สัญญาณกระแสอ้างอิง

$$\max \left[\frac{di_c^*}{dt} \right] \approx \frac{0.48735 - (-3.34781)}{0.14232 - 0.14045} = 2050.888 \text{ A/s}$$

จากค่า $\max[di_c^*/dt]$ ที่ได้ทำให้สามารถคำนวณหาค่า $L_{f,\max}$ ตามสมการที่ (4.1) ได้เท่ากับ 9.059 mH แสดงรายละเอียดการคำนวณได้ดังนี้

$$L_{f,\max} = \frac{160 - 100\sqrt{2}}{2050.888} = 9.059 \text{ mH}$$

สำหรับการเลือกใช้ค่า L_f ภายใต้ขอบเขตค่า $L_{f,max}$ ในงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้เท่ากับ 5 mH

4.3.2 การออกแบบค่าตัวเก็บประจุของวงจรกรองกำลังแอกทีฟแบบขนาน

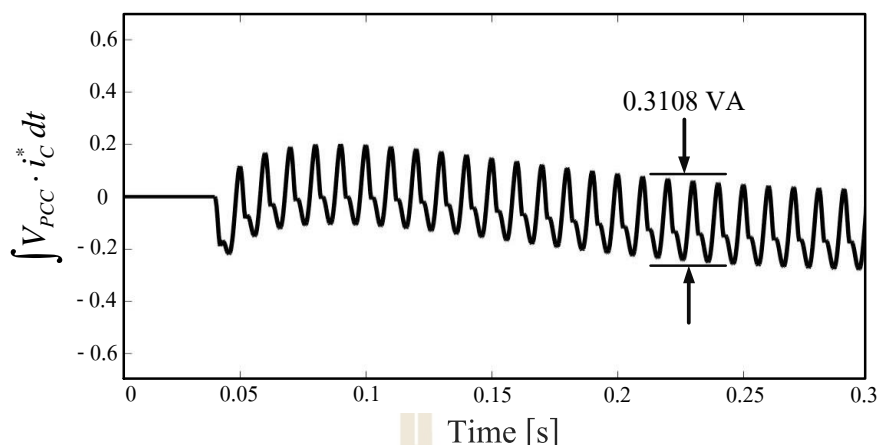
การออกแบบค่าตัวเก็บประจุ (C_{DC}) จะใช้วิธีการคำนวณของ Thierry Thomas (Thomas, Haddad, Joos and Jaafari, 1998) โดยจะคำนวณหาค่าตัวเก็บประจุที่มีขอบเขตต่ำสุด ($C_{DC,min}$) เพื่อใช้ในการเลือกค่า C_{DC} สำหรับใช้เก็บสะสมพลังงานให้กับวงจรกรองกำลังแอกทีฟแบบขนานได้เพียงพอ ซึ่งตัวเก็บประจุขนาดต่ำสุดดังกล่าวสามารถคำนวณได้จากสมการที่ (4.4)

$$C_{DC,min} = \frac{\Delta \int v_{pcc} \cdot i_c^* dt}{\Delta V_{DC} \times V_{DC}^*} \quad (4.4)$$

จากการออกแบบให้ค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) มีเท่ากับ 160 V จึงกำหนดให้ค่าการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) อยู่ในเกณฑ์ที่ยอมรับได้ คือ ไม่เกิน 2% ของค่า V_{DC}^* ดังนั้นค่าการกระเพื่อมของแรงดันบัสไฟตรงจึงมีค่าเท่ากับ 3.2 V ส่วนค่าการกระเพื่อมของเทอมปริพันธ์ผลคูณระหว่างแรงดันไฟฟ้าที่จุดต่อรวม PCC และกระแสอ้างอิง ($\Delta \int v_{pcc} \cdot i_c^* dt$) สามารถหาได้จากรูปที่ 4.4 โดยพบว่าค่า $\Delta \int v_{pcc} \cdot i_c^* dt$ ตามรูปสัญญาณดังกล่าวมีค่าประมาณเท่ากับ 0.3108 VA ดังนั้นจึงสามารถคำนวณหาค่า $C_{DC,min}$ ได้เท่ากับ 0.607 mF แสดงการคำนวณได้ดังนี้

$$C_{DC,min} = \frac{0.3108}{3.2 \times 160} = 0.607 \text{ mF}$$

การเลือกใช้ค่าตัวเก็บประจุ (C_{DC}) จะเลือกใช้ขนาดที่มากกว่าค่า $C_{DC,min}$ ที่คำนวณได้เพื่อไม่ให้ค่าการกระเพื่อมของแรงดันบัสไฟตรงเกิน 3.2 V และเพื่อให้สามารถสะสมพลังงานไฟฟ้ากระแสตรงได้มากเพียงพอ ดังนั้นจึงเลือกใช้ค่าตัวเก็บประจุที่เท่ากับ 2.8 mF

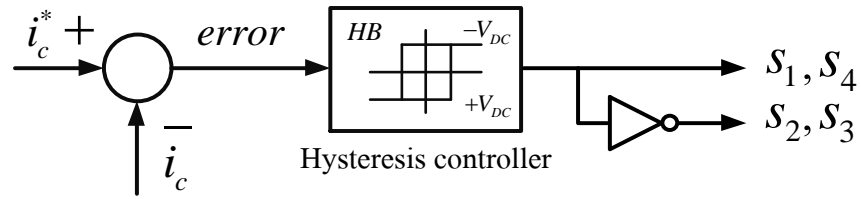


รูปที่ 4.4 สัญญาณเทอมปริพันธ์ผลคูณระหว่างแรงดันไฟฟ้าที่จุดต่อร่วม PCC และกระแสอ้างอิง

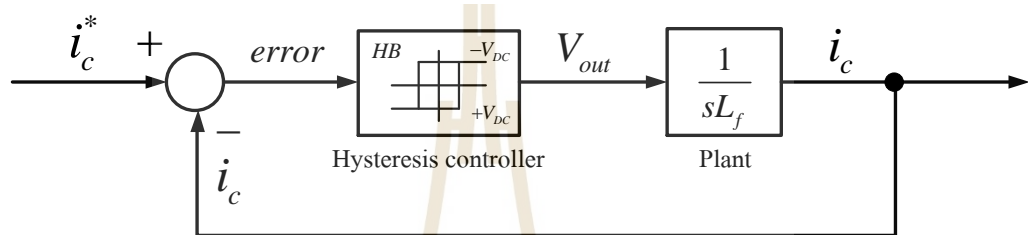
4.4 การออกแบบค่าพารามิเตอร์ของตัวควบคุมฮีสเตอร์ซิสสำหรับควบคุม

กระแสชดเชย

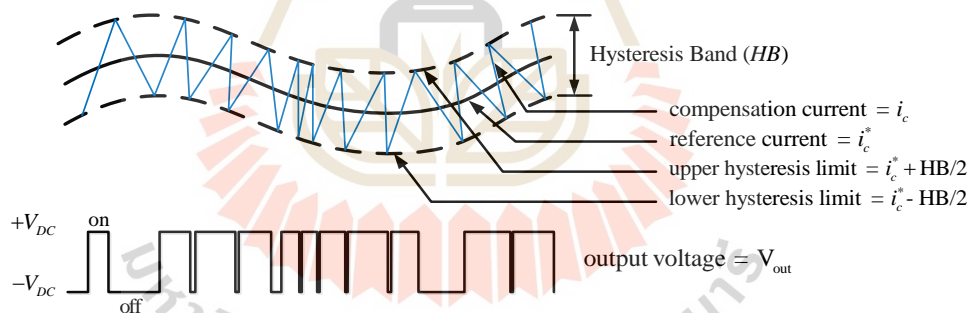
ระบบควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนาน ในบทนี้จะนำเสนอตัวควบคุมฮีสเตอร์ซิส เนื่องจากเป็นตัวควบคุมที่มีสมรรถนะที่ดี และมีการออกแบบที่ไม่ซับซ้อน ตัวควบคุมฮีสเตอร์ซิสมีหลักการการทำงานที่ง่ายสามารถสร้างพัลส์สำหรับควบคุมสวิตช์ IGBT ของวงจรรอกกำลังแอกทีฟแบบขนานได้โดยไม่ต้องเทียบกับสัญญาณพาหะแสดงได้ดังรูปที่ 4.5 นอกจากนี้ยังเป็นตัวควบคุมที่นิยมใช้ในระบบฮาร์ดแวร์และในระบบอุตสาหกรรม จึงเหมาะสำหรับนำมาศึกษากระบวนการควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานในเบื้องต้น โดยสามารถพิจารณาบล็อกไดอะแกรมระบบควบคุมกระแสชดเชยที่ใช้ตัวควบคุมฮีสเตอร์ซิสได้ตามรูปที่ 4.6 จากรูปดังกล่าวอินพุตของตัวควบคุมฮีสเตอร์ซิส คือ ค่าผลต่างระหว่างค่ากระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF กับค่ากระแสชดเชย (i_c) หรือ ค่าความผิดพลาด (*error*) ส่วนเอาต์พุตของตัวควบคุมฮีสเตอร์ซิส คือ ค่าแรงดันเอาต์พุต (V_{out}) จะมีค่าเท่ากับค่าแรงดันบัสไฟตรง ($+V_{DC}$ หรือ $-V_{DC}$) และจะถูกส่งไปยัง พลานท์ (Plant) ของระบบควบคุมเพื่อสร้างกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานด้วยการใช้ตัวเหนี่ยวนำ (L_f) โดยหลักการควบคุมกระแสชดเชยของตัวควบคุมฮีสเตอร์ซิสสามารถอธิบายได้ดังรูปที่ 4.7



รูปที่ 4.5 แผนภาพการส่งสัญญาณพัลส์สำหรับควบคุมสวิตช์ IGBT ของตัวควบคุมฮีสเทอรีซิส



รูปที่ 4.6 แผนภาพบล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเทอรีซิส



รูปที่ 4.7 หลักการควบคุมกระแสชดเชยของตัวควบคุมฮีสเทอรีซิส

จากรูปที่ 4.7 ตัวควบคุมฮีสเทอรีซิสจะควบคุมให้กระแสชดเชยมีค่าแกว่งขึ้นลงในขอบเขตของตัวควบคุมที่เรียกว่า ค่าแถบฮีสเทอรีซิส (Hysteresis Band: HB) ซึ่งมีลักษณะคร่อมขนานไปกับรูปสัญญาณของกระแสอ้างอิง หลักการทำงานของตัวควบคุมฮีสเทอรีซิส คือ เมื่อกระแสชดเชยมีค่าลดลงจนถึงขอบเขตล่างของแถบฮีสเทอรีซิส (lower hysteresis limit) ตัวควบคุมฮีสเทอรีซิสจะสั่งให้ค่าแรงดันเอาต์พุตมีค่าเป็น $+V_{DC}$ ($V_{out} = +V_{DC}$) ทำให้สวิตช์ IGBT S_1 และ S_4 นำกระแส เพื่อเพิ่มค่ากระแสชดเชย และเมื่อกระแสชดเชยเพิ่มขึ้นจนถึงขอบเขตบนของแถบฮีสเทอรีซิส (upper hysteresis limit) ตัวควบคุมฮีสเทอรีซิสจะสั่งให้ค่าแรงดันเอาต์พุตมีค่าเป็น $-V_{DC}$ ($V_{out} = -V_{DC}$)

ทำให้สวิตช์ IGBT S_2 และ S_3 นำกระแส เพื่อลดค่ากระแสชดเชย โดยจะทำงานสลับไป-มาตลอด การฉีดกระแสชดเชย ซึ่งหลักการทำงานดังกล่าวของตัวควบคุมฮีสเตอร์ซิส ทำให้สามารถควบคุม กระแสชดเชยให้เกาะตามกระแสอ้างอิงได้

จากหลักการทำงานดังอธิบายในข้างต้นจะเห็นว่าค่าแถบฮีสเตอร์ซิสมีผลต่อการควบคุมกระแส ชดเชย ดังนั้นจึงต้องออกแบบให้เหมาะสม โดยงานวิจัยวิทยานิพนธ์นี้ได้อาศัยการออกแบบค่าแถบ ฮีสเตอร์ซิสจากการพิจารณาสมการแรงดันไฟฟ้าที่ตกคร่อมตัวเหนี่ยวนำ ซึ่งสามารถแปลงสมการ สำหรับคำนวณหาขนาดค่าแถบฮีสเตอร์ซิสได้ดังสมการที่ (4.5) (มณีรัตน์ ผดุงศิลป์, 2563)

$$HB = \frac{V_{DC} - v_{PCC}}{2L_f f_{sw}} \quad (4.5)$$

เมื่อพิจารณาสมการที่ (4.5) สามารถคำนวณเพื่อหาขอบเขตของค่าแถบฮีสเตอร์ซิส (HB) ด้วยการแบ่งการคำนวณเป็น 2 กรณี คือ กรณีแรงดันที่จุดต่อร่วม PCC (v_{PCC}) มีค่าน้อยที่สุด ($v_{PCC} = -V_{PCC}$) จะได้สมการคำนวณหาขอบเขตสูงสุดของค่าแถบฮีสเตอร์ซิส (HB_{max}) ดังสมการที่ (4.6) และกรณีแรงดัน v_{PCC} มีค่าสูงสุด ($v_{PCC} = +V_{PCC}$) จะได้สมการคำนวณหาขอบเขตต่ำสุดของ ค่าแถบฮีสเตอร์ซิส (HB_{min}) ดังสมการที่ (4.7) โดยค่าแถบฮีสเตอร์ซิสจะเลือกใช้ค่าระหว่างขอบเขต HB_{max} กับ HB_{min} ที่คำนวณได้

$$HB_{max} = \frac{V_{DC} + V_{PCC}}{2L_f f_{sw}} \quad (4.6)$$

$$HB_{min} = \frac{V_{DC} - V_{PCC}}{2L_f f_{sw}} \quad (4.7)$$

จากสมการที่ (4.6) และ (4.7) เมื่อกำหนดค่า V_{DC} เท่ากับ 160 V ค่า V_{PCC} ของระบบที่ พิจารณาเท่ากับ $100\sqrt{2}$ V กำหนดใช้ค่าความถี่ในการสวิตช์สูงสุด (f_{sw}) เท่ากับ 30 kHz ซึ่งอ้างอิง จากค่าความถี่ในการสวิตช์สูงสุดของสวิตช์ IGBT (โมดูลรุ่น SK45GH063) และจากการออกแบบค่า L_f มีค่าเท่ากับ 5 mH จึงสามารถคำนวณค่าขอบเขต HB_{max} และ HB_{min} ได้เท่ากับ 1.005 A และ 0.062 A ตามลำดับ แสดงการคำนวณดังนี้

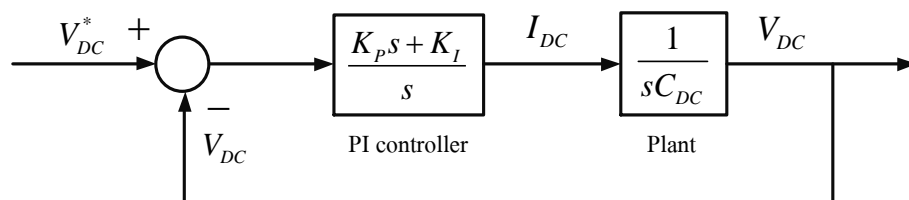
$$HB_{max} = \frac{160 + 100\sqrt{2}}{2 \times (5 \times 10^{-3}) \times (30 \times 10^3)} = 1.005 \text{ A}$$

$$HB_{\min} = \frac{160 - 100\sqrt{2}}{2 \times (5 \times 10^{-3}) \times (30 \times 10^3)} = 0.062 \text{ A}$$

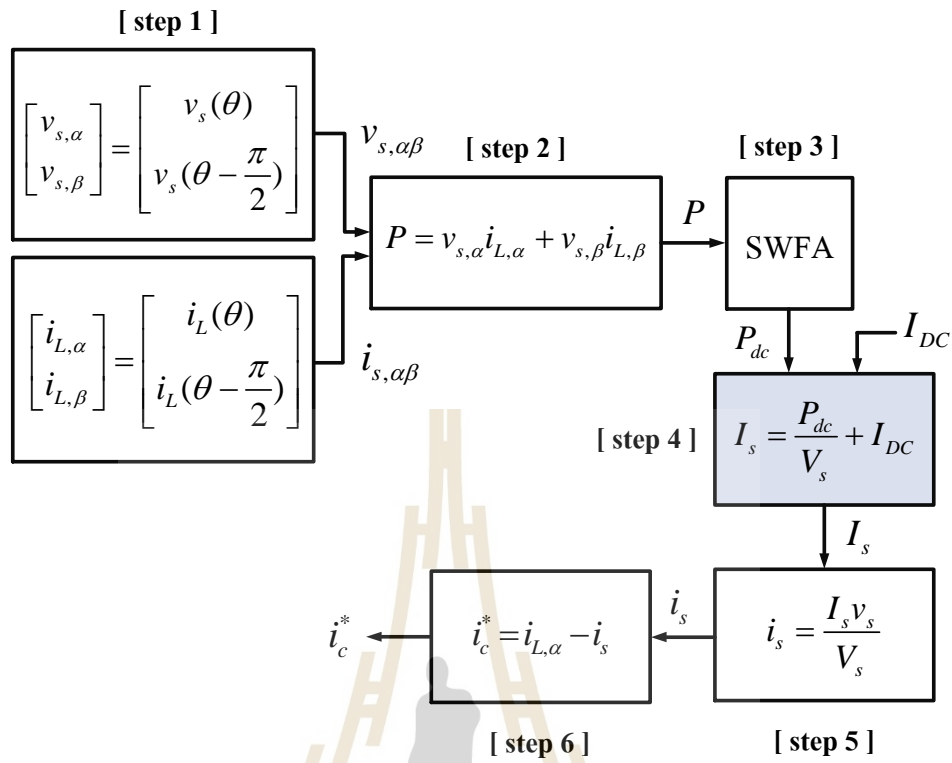
งานวิจัยวิทยานิพนธ์นี้ได้เลือกใช้ค่าแถบฮีสเตอร์ซิสสำหรับควบคุมกระแสขงของวงจรรองกำลังแอกทีฟแบบขนานให้อยู่ภายใต้ขอบเขตค่า HB_{\max} และค่า HB_{\min} ที่คำนวณได้ในข้างต้น และเพื่อให้กระแสขงมีการแกว่งขึ้นลงของรูปสัญญาณไม่สูงจนเกินไป ดังนั้นจึงเลือกใช้ค่าแถบฮีสเตอร์ซิสเท่ากับ 0.1 A

4.5 การออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอสำหรับควบคุมแรงดันบัสไฟตรง

ระบบควบคุมแรงดันบัสไฟตรงของวงจรรองกำลังแอกทีฟแบบขนาน งานวิจัยวิทยานิพนธ์นี้ได้เลือกใช้ตัวควบคุมพีไอ เนื่องจากเป็นตัวควบคุมที่สามารถออกแบบได้ง่ายและมีสมรรถนะการควบคุมแรงดันไฟฟ้าให้มีค่าคงที่ได้ดีเพียงพอ สำหรับแผนภาพบล็อกไดอะแกรมระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอสามารถแสดงได้ดังรูปที่ 4.8 โดยตัวควบคุมพีไอมีอินพุตเป็นค่าผลต่างระหว่างค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) กับค่าแรงดันบัสไฟตรง (V_{DC}) ที่ตกคร่อมตัวเก็บประจุ (C_{DC}) และมีเอาต์พุตเป็นค่ากระแสไฟฟ้าดีซี (I_{DC}) สำหรับส่งไปผ่านพลานท์ตัวเก็บประจุดีซีเพื่อจำลองเป็นค่าแรงดันไฟฟ้ากระแสตรงของวงจรรองกำลังแอกทีฟ โดยค่า I_{DC} จะถูกส่งไปยังส่วนการตรวจจับฮาร์มอนิกด้วยวิธี SDF ในขั้นตอนที่ 4 รวมกับค่า P_{dc}/V_S ($I_S = P_{dc}/V_S + I_{DC}$) ต่อไป แสดงในดังรูปที่ 4.9 การออกแบบค่าพารามิเตอร์ K_p และ K_I ของตัวควบคุมพีไอจะใช้วิธีการประมาณโดยการเปรียบเทียบฟังก์ชันถ่ายโอนของระบบควบคุมแรงดันบัสไฟตรงของวงจรรองกำลังแอกทีฟแบบขนานดังสมการที่ (4.8) กับฟังก์ชันถ่ายโอนมาตรฐานอันดับสองดังสมการที่ (4.9) ซึ่งจะได้สมการสำหรับการออกแบบค่าพารามิเตอร์ K_p และ K_I ของตัวควบคุมพีไอแสดงดังสมการที่ (4.10) และ (4.11) ตามลำดับ (Bekakra, Zellouma and Malik, 2021)



รูปที่ 4.8 แผนภาพบล็อกไดอะแกรมของระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ



รูปที่ 4.9 แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี SDF ที่มีการควบคุมแรงดันบัสไฟตรงผ่านค่า I_{DC}

$$\frac{V_{DC}}{V_{DC}^*} = \frac{\left(s + \frac{K_P}{K_I} \right)}{s^2 + \left(\frac{K_P}{C_{DC}} \right) s + \frac{K_I}{C_{DC}}} \quad (4.8)$$

$$T(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (4.9)$$

$$K_P = 2\zeta\omega_n C_{DC} \quad (4.10)$$

$$K_I = \omega_n^2 C_{DC} \quad (4.11)$$

โดยที่ ω_n คือ ความถี่ธรรมชาติ (natural frequency)

ζ คือ อัตราส่วนการหน่วง (damping ratio)

ในงานวิจัยวิทยานิพนธ์นี้กำหนดให้ค่า ω_n คำนวณจากสมการที่ (4.12) (ทศพร ณรงค์ฤทธิ์, 2557) และกำหนดให้ค่า ζ เท่ากับ $\sqrt{2}/2$ เพื่อให้ได้ผลการตอบสนองเป็นแบบหน่วงต่ำกว่าวิกฤต (underdamped response) โดยในส่วนของค่าช่วงเวลาเข้าที่ (setting time: T_s) กำหนดให้มีค่าเท่ากับ 0.05 s เพื่อให้ระบบควบคุมแรงดันบัสไฟตรงทำงานช้ากว่าระบบควบคุมกระแสชดเชย จากค่าดังกล่าวจึงคำนวณค่า ω_n ได้เท่ากับ 113.137 rad/s สามารถแสดงรายละเอียดการคำนวณได้ดังนี้

$$\omega_n = \frac{4}{T_s \zeta} \quad (4.12)$$

$$\omega_n = \frac{4}{0.05 \times \sqrt{2}/2} = 113.137 \text{ rad/s}$$

จากการออกแบบค่า C_{DC} เท่ากับ 2.8 mF จึงสามารถคำนวณหาค่า K_p และค่า K_I ตามสมการที่ (4.10) และ (4.11) ตามลำดับ ได้เท่ากับ 0.448 และ 35.84 ตามลำดับ แสดงการคำนวณได้ดังนี้

$$K_p = 2 \left(\frac{\sqrt{2}}{2} \right) (113.137) (2.8 \times 10^{-3}) = 0.448$$

$$K_I = (113.137^2) (2.8 \times 10^{-3}) = 35.84$$

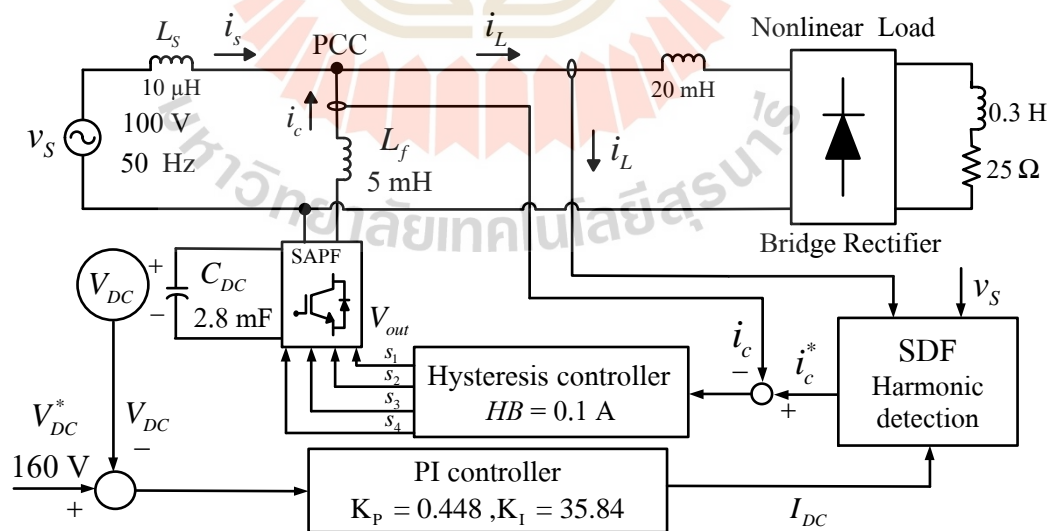
จากการออกแบบค่าพารามิเตอร์ของวงจรรองกำลังแยกที่ฟแบบขนาน (ค่า L_f ค่า C_{DC} และค่า V_{DC}^*) และค่าพารามิเตอร์ของระบบควบคุมที่ประกอบด้วย ระบบควบคุมกระแสชดเชยที่ใช้ตัวควบคุมฮีสเตอร์ซิส (ค่า HB) และระบบควบคุมแรงดันบัสไฟตรงที่ใช้ตัวควบคุมพีไอ (ค่า K_p และค่า K_I) ในหัวข้อที่ 4.3 ถึง 4.5 ที่ผ่านมา สามารถสรุปผลการออกแบบค่าพารามิเตอร์ของวงจรและของระบบควบคุม ได้ดังตารางที่ 4.1

ตารางที่ 4.1 สรุปผลการออกแบบวงจรรอกำลังแอกทีฟแบบขนานและระบบควบคุม

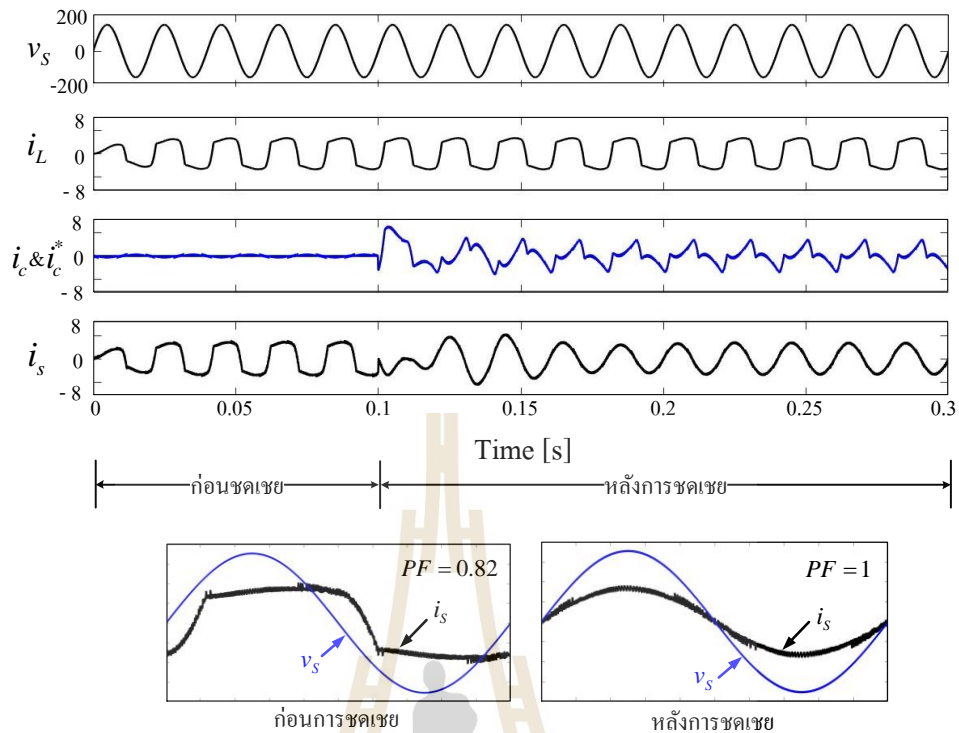
ส่วนที่พิจารณาออกแบบ	ค่าพารามิเตอร์
วงจรรอกำลังแอกทีฟแบบขนาน	$L_f = 5 \text{ mH}$, $C_{DC} = 2.8 \text{ mF}$ และ $V_{DC}^* = 160 \text{ V}$
ระบบควบคุมกระแสชดเชย (ตัวควบคุมฮิสเตอร์ซิส)	$HB = 0.1 \text{ A}$
ระบบควบคุมแรงดันบัลไฟตรง (ตัวควบคุมพีไอ)	$K_P = 0.448$ และ $K_I = 35.84$

4.6 การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการกำจัดฮาร์มอนิก

ระบบจำลองสถานการณ์เพื่อทดสอบสมรรถนะการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบในหัวข้อที่ผ่านมา สามารถแสดงดังรูปที่ 4.10 โดยโหลดไม่เป็นเชิงเส้นที่ใช้สำหรับการทดสอบ คือ ตัวเหนี่ยวนำขนาดเท่ากับ 20 mH ต่ออนุกรมกับวงจรเรียงกระแสแบบบริดจ์ที่มีโหลดตัวเหนี่ยวนำขนาดเท่ากับ 0.3 H ต่ออนุกรมกับตัวต้านทานเท่ากับ 25 Ω ซึ่งโหลดไม่เป็นเชิงเส้นดังกล่าวมีขนาดกระแสไหลเท่ากับ 3 A_{rms} และมีค่าตัวประกอบกำลังเท่ากับ 0.82 สามารถแสดงผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกได้ดังรูปที่ 4.11



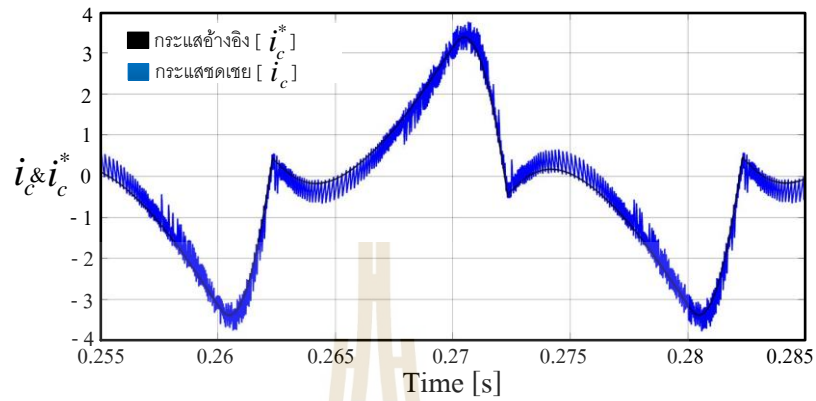
รูปที่ 4.10 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบ



รูปที่ 4.11 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนาน

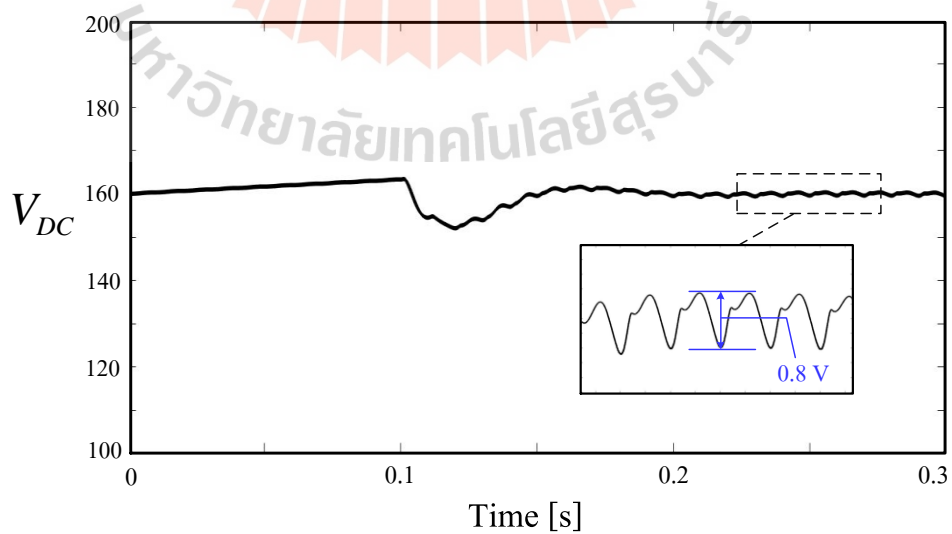
จากรูปที่ 4.11 สังเกตได้ว่าในช่วงก่อนการฉีดกระแสชดเชย (i_c) ตั้งแต่เวลา 0 ถึง 0.1 วินาที รูปสัญญาณของกระแสที่แหล่งจ่าย (i_s) มีลักษณะรูปสัญญาณที่ผิดเพี้ยนไปจากรูปไซน์และเมื่อคำนวณหาค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายพบว่ามีค่าเท่ากับ 26.9% ต่อมาตั้งแต่เวลา 0.1 วินาที เป็นต้นไป วงจรรอกำลังแอกทีฟแบบขนานที่ทำงานร่วมกับตัวควบคุมฮีสเตอร์ซิสทำการฉีดกระแสชดเชยเข้าสู่ระบบไฟฟ้าที่จุดต่อรวม PCC พบว่ากระแสที่แหล่งจ่ายสามารถกลับมาเป็นรูปไซน์และมีค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงเหลือเท่ากับ 3.14% ซึ่งสามารถดูผลค่า $\%THD_i$ ได้จากตารางที่ 4.2 นอกจากนี้จากรูปที่ 4.11 จะเห็นได้ว่าการปรับปรุงค่าตัวประกอบกำลังการกระจัด (Displacement Power Factor: PF_{disp}) ของการตรวจจับฮาร์มอนิกด้วยวิธี SDF ส่งผลให้รูปสัญญาณของกระแสที่แหล่งจ่าย (i_s) มีมุมเฟสตรงกับรูปสัญญาณแรงดันที่แหล่งจ่าย (v_s) และจากการปรับปรุงค่าตัวประกอบกำลังความเพี้ยน (Distortion Power Factor: PF_{dist}) ด้วยการฉีดกระแสชดเชยเพื่อกำจัดฮาร์มอนิกของวงจรรอกำลังแอกทีฟแบบขนาน ส่งผลให้หลังการฉีดกระแสชดเชยระบบไฟฟ้าที่พิจารณามีค่าตัวประกอบกำลัง (PF) เท่ากับ 1 และเมื่อพิจารณาสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฮีสเตอร์ซิสที่ได้จากการออกแบบสามารถแสดงผลการควบคุมได้ดังรูปที่ 4.12 จากรูปดังกล่าวสังเกตได้ว่าตัวควบคุมฮีสเตอร์ซิสมี

สมรรถนะการควบคุมที่ดีสามารถควบคุมให้กระแสชดเชยเกาะตามกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF ได้ดีตลอดรูปคลื่นสัญญาณ



รูปที่ 4.12 ผลการควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเทอรีซิส

นอกจากนี้ผลการควบคุมแรงดันบัสไฟตรง (V_{DC}) ด้วยตัวควบคุมพีไอสามารถแสดงได้ดังรูปที่ 4.13 จากรูปจะเห็นได้ว่าตัวควบคุมพีไอที่ได้จากการออกแบบสามารถควบคุมแรงดันบัสไฟตรงให้มีค่าประมาณเท่ากับ 160 V ได้ตามค่าแรงดันบัสไฟตรงอ้างอิง โดยมีความการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) เท่ากับ 0.8 V ซึ่งมีค่าไม่เกินค่า 2% ของ V_{DC} (ไม่เกิน 3.2 V) ตามวัตถุประสงค์การออกแบบ จากผลดังกล่าวแสดงว่าตัวควบคุมพีไอมีสมรรถนะการควบคุมที่ดีเพียงพอ



รูปที่ 4.13 ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

ตารางที่ 4.2 ผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย (i_s) และค่าตัวประกอบกำลัง

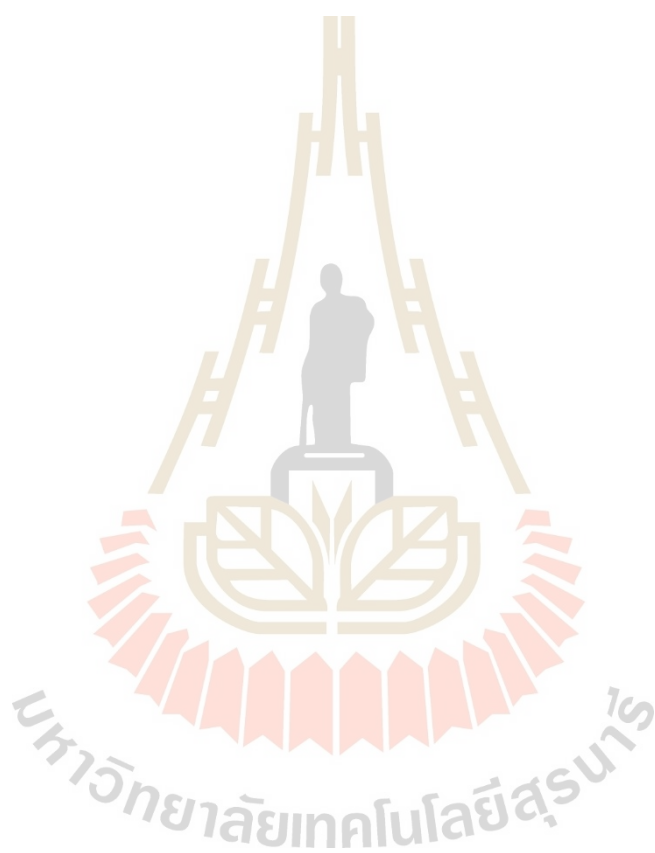
ตัวชี้วัด	ก่อนการชดเชย	หลังการชดเชย
$\%THD_i$	26.90%	3.14%
PF_{dist}	0.96	1
PF_{disp}	0.85	1
PF	0.82	1

จากตารางที่ 4.2 พบว่าค่า $\%THD_i$ ภายหลังจากการชดเชยของกระแสที่แหล่งจ่ายลดลงเหลือเท่ากับ 3.14% จากผลดังกล่าวแสดงว่าวงจรรองกำลังแอกทีฟแบบขนานและระบบควบคุมที่ได้จากการออกแบบมีสมรรถนะการทำงานที่ดี ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานสามารถการกำจัดฮาร์มอนิกของระบบไฟฟ้าได้อย่างมีประสิทธิภาพ นอกจากนี้ยังสามารถปรับปรุงค่าตัวประกอบกำลังให้มีค่าเท่ากับ 1 ได้ ภายหลังจากการชดเชย

4.7 สรุป

วงจรรองกำลังแอกทีฟแบบขนานมีหลายส่วนประกอบที่ส่งผลต่อสมรรถนะการกำจัดฮาร์มอนิก ในบทนี้จึงได้นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรรองกำลังแอกทีฟแบบขนาน ได้แก่ ค่าตัวเหนี่ยวนำ (L_f) ค่าตัวเก็บประจุ (C_{DC}) และค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) นำเสนอการออกแบบพารามิเตอร์ของตัวควบคุมฮีสเทอรีซิส (ค่า HB) สำหรับควบคุมกระแสชดเชย และนำเสนอการออกแบบพารามิเตอร์ของตัวควบคุมพีไอ (ค่า K_p และค่า K_i) สำหรับควบคุมแรงดันบัสไฟตรง เพื่อทดสอบสมรรถนะของวงจรรองกำลังแอกทีฟแบบขนานที่ได้ออกแบบจึงทำการจำลองสถานการณ์การกำจัดฮาร์มอนิก โดยผลการจำลองสถานการณ์พบว่าตัวควบคุมฮีสเทอรีซิสมีสมรรถนะการควบคุมกระแสชดเชยให้สามารถเกาะตามกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF ได้เป็นอย่างดี ในส่วนของตัวควบคุมพีไอสามารถควบคุมค่าแรงดันบัสไฟตรงให้คงค่าอยู่ที่ประมาณ 160 V ตามค่าแรงดันบัสไฟตรงอ้างอิงที่ออกแบบไว้ได้ ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบสามารถชดเชยกระแสชดเชยกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาได้อย่างมีประสิทธิภาพ โดยกระแสที่แหล่งจ่ายภายหลังจากการชดเชยมีลักษณะเป็นรูปไซน์ และมีค่า $\%THD_i$ หลังการชดเชยลดลงเหลือเท่ากับ 3.14% นอกจากนี้ยังสามารถปรับปรุงค่าตัวประกอบกำลังให้มีค่าเท่ากับ 1 ได้ อย่างไรก็ตาม ในบทนี้ได้นำเสนอใช้ตัวควบคุมฮีสเทอรีซิสเพื่อการศึกษาทำความเข้าใจภาพรวมของการกำจัดฮาร์มอนิกด้วยวงจรรองกำลังแอกทีฟแบบขนานใน

เบื้องต้นเท่านั้น โดยในบทถัดไปจะเป็นการนำเสนอการพัฒนาสมรรถนะการควบคุมกระแสชดเชยโดย
ประยุกต์ใช้ตัวควบคุมแบบฟัซซี่



บทที่ 5

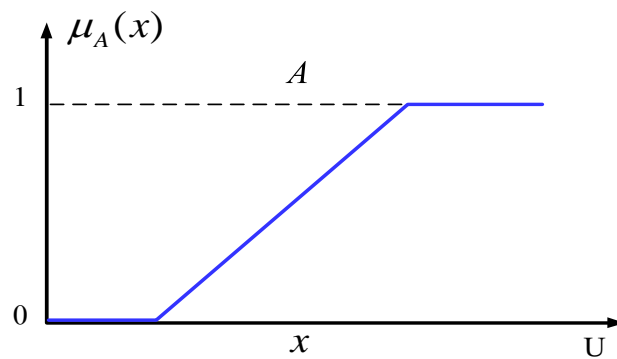
พื้นฐานทฤษฎีฟัซซีลอจิก

5.1 บทนำ

การประมวลข้อมูลแบบตรรกะหลายระดับ (multi-valued logic) ถูกนำเสนอครั้งแรกโดยนักตรรกศาสตร์ชื่อ Jan Lukasiewicz ในช่วง ค.ศ. 1930 แต่ไม่เป็นที่นิยมเนื่องจากข้อจำกัดด้านเทคโนโลยี ต่อมาถูกนำเสนออีกครั้งโดยศาสตราจารย์ Lotfi Zadeh ในปี 1965 (อาทิตย์ ศรีแก้ว, 2552) ได้ตีพิมพ์เทคนิคการประมวลข้อมูลที่มีความคลุมเครือในเรื่อง ทฤษฎีฟัซซีลอจิก (Fuzzy logic theory) หรือ ทฤษฎีฟัซซีเซต (Fuzzy set theory) ซึ่งเป็นขณะเดียวกันที่เทคโนโลยีถูกพัฒนาขึ้นทำให้สามารถรองรับการประมวลข้อมูลแบบทฤษฎีฟัซซีลอจิกจึงได้รับความสนใจเป็นอย่างมาก และนอกจากนี้ทฤษฎีฟัซซีลอจิกสามารถทำงานในระบบไม่เป็นเชิงเส้น ระบบที่มีซับซ้อนคลุมเครือ และสามารถรองรับอินพุตได้มากกว่าหนึ่งอินพุต ด้วยเหตุนี้งานวิจัยวิทยานิพนธ์จึงเลือกศึกษาและพัฒนาการนำทฤษฎีฟัซซีลอจิกมาประยุกต์ใช้ควบคุมกระแสชดเชยให้กับวงจรรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส โดยเนื้อหาในบทนี้จะเริ่มจากการนำเสนอทฤษฎีต่าง ๆ ของฟัซซีลอจิกเพื่อเป็นองค์ความรู้พื้นฐานสำหรับนำไปใช้ออกแบบตัวควบคุมฟัซซีต่อไป

5.2 ทฤษฎีฟัซซีลอจิก

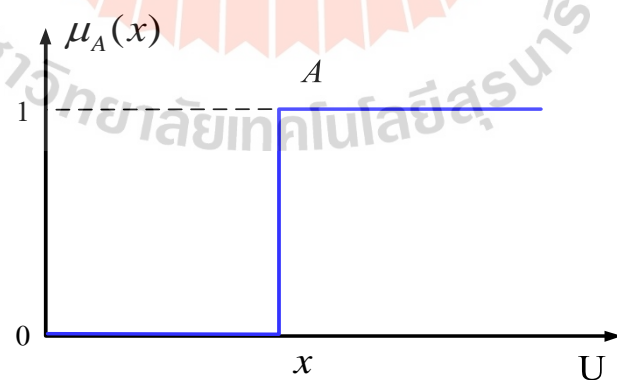
ทฤษฎีฟัซซีลอจิก คือ เครื่องมือการประมวลข้อมูลที่มีความคลุมเครือ ไม่ชัดเจน โดยสามารถอธิบายข้อมูลดังกล่าวด้วยฟัซซีเซต (fuzzy set) ที่มีลักษณะเป็นตรรกะหลายระดับ มีการเปลี่ยนแปลงของค่าของข้อมูลหรือค่าความเป็นสมาชิกตั้งแต่ 0 ไปจนถึง 1 โดยยกตัวอย่าง ฟัซซีเซต A สามารถแสดงความเป็นสมาชิกภาพของฟัซซีเซตได้ดังรูปที่ 5.1 จากรูปกำหนดให้ U คือ เอกภพสัมพัทธ์ และ $\mu_A(x)$ คือ ค่าความเป็นสมาชิกภาพของ x ในฟัซซีเซต A ที่อยู่ในเอกภพสัมพัทธ์ U เมื่อค่าความเป็นสมาชิก x เป็น 0 ($\mu_A(x) = 0$) แสดงว่า x ไม่เป็นสมาชิกของฟัซซีเซต A จากนั้นค่าความเป็นสมาชิก x ค่อย ๆ เพิ่มขึ้น ($0 < \mu_A(x) < 1$) ซึ่งเป็นช่วงที่ x เป็นสมาชิกของฟัซซีเซต A บางส่วน จนกระทั่งค่าความเป็นสมาชิก x เป็น 1 ($\mu_A(x) = 1$) แสดงว่า x เป็นสมาชิกของฟัซซีเซต A



รูปที่ 5.1 ฟังก์ชันแสดงความเป็นสมาชิกภาพของฟัซซีเซต

โดยที่
$$\mu_A(x) = \begin{cases} 1 & ; x \text{ เป็นสมาชิกในฟัซซีเซต } A \text{ ทั้งหมด} \\ 0 & ; x \text{ ไม่เป็นสมาชิกในฟัซซีเซต } A \\ 0 < \mu_A(x) < 1 & ; x \text{ เป็นสมาชิกในฟัซซีเซต } A \text{ บางส่วน} \end{cases}$$

เนื่องจากฟัซซีเซตมีลักษณะเป็นตรรกะหลายระดับจึงมีความแตกต่างไปจากเซตชัดเจน (crisp set) ที่มีค่าความเป็นสมาชิกที่ชัดเจน คือ ค่า 0 กับ 1 เท่านั้น โดยจะเรียกว่า ตรรกะบูลีน สามารถแสดงความเป็นสมาชิกภาพของเซตชัดเจนได้ดังรูปที่ 5.2 จากรูปจะเห็นว่าเซตชัดเจน A ที่อยู่ในเอกภพสัมพัทธ์ U และ x มีค่าความเป็นสมาชิกภาพของเซตชัดเจน A ($\mu_A(x)$) เท่ากับ 0 หรือ 1 เท่านั้น หมายความว่า x ไม่เป็นและเป็นสมาชิกภาพของเซตชัดเจน A



รูปที่ 5.2 ฟังก์ชันแสดงความเป็นสมาชิกภาพของเซตชัดเจน

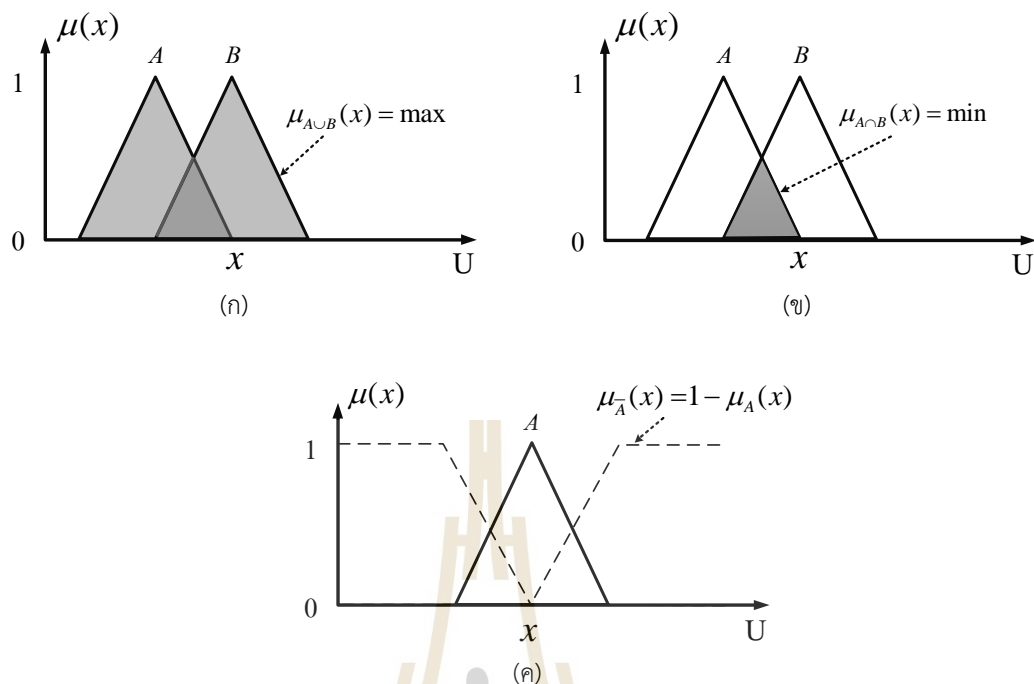
$$\text{โดยที่ } \mu_A(x) = \begin{cases} 1 & ; x \text{ เป็นสมาชิกในฟuzzyเซต } A \\ 0 & ; x \text{ ไม่เป็นสมาชิกในฟuzzyเซต } A \end{cases}$$

ฟuzzyเซตมีตัวดำเนินการ (operator) เช่นเดียวกับเซตชัดเจน โดยตัวดำเนินการของฟuzzyเซตมีวัตถุประสงค์การใช้งานเพื่อประเมินค่าความเป็นสมาชิก ประกอบด้วย การยูเนียน (union) การอินเตอร์เซกชัน (intersection) และส่วนเติมเต็ม (complement) สามารถอธิบายตัวดำเนินการของฟuzzyเซตได้ดังนี้

1) การยูเนียนของฟuzzyเซต A กับฟuzzyเซต B ($A \cup B$) จะมีสมาชิกเซตที่ประกอบไปด้วยสมาชิกในฟuzzyเซต A และสมาชิกในฟuzzyเซต B แบบการรวม (OR operator) หมายความว่าผลลัพธ์ที่ได้จะมีค่าความเป็นสมาชิกที่มีค่ามากที่สุด ($\mu_{A \cup B}(x) = \max$) จากการเปรียบเทียบค่าความเป็นสมาชิกระหว่างฟuzzyเซต A และฟuzzyเซต B แสดงตัวอย่างได้ดังรูปที่ 5.3 (ก)

2) การอินเตอร์เซกชันของฟuzzyเซต A กับฟuzzyเซต B ($A \cap B$) จะมีสมาชิกเซตที่ประกอบไปด้วยสมาชิกในฟuzzyเซต A และสมาชิกในฟuzzyเซต B แบบการคูณ (AND operator) หมายความว่าผลลัพธ์ที่ได้จะมีค่าความเป็นสมาชิกที่มีค่าน้อยที่สุด ($\mu_{A \cap B}(x) = \min$) จากการเปรียบเทียบค่าความเป็นสมาชิกระหว่างฟuzzyเซต A และฟuzzyเซต B แสดงตัวอย่างได้ดังรูปที่ 5.3 (ข)

3) ส่วนเติมเต็มของฟuzzyเซต A จากการกำหนดฟuzzyเซต A ให้อยู่ในเอกภพสัมพัทธ์ U ดังนั้นส่วนเติมเต็มของฟuzzyเซต A (\bar{A}) คือ เซตที่ประกอบไปด้วยสมาชิกที่เป็นสมาชิกของเอกภพสัมพัทธ์ แต่ไม่เป็นสมาชิกของฟuzzyเซต A หมายความว่าผลลัพธ์ค่าความเป็นสมาชิกส่วนเติมเต็มของฟuzzyเซต A คือ ผลต่างระหว่างค่าความเป็นสมาชิกสูงสุด (มีค่าเท่ากับ 1) กับค่าความเป็นสมาชิกในฟuzzyเซต A ($\mu_{\bar{A}}(x) = 1 - \mu_A(x)$) แสดงตัวอย่างได้ดังรูปที่ 5.3 (ค)



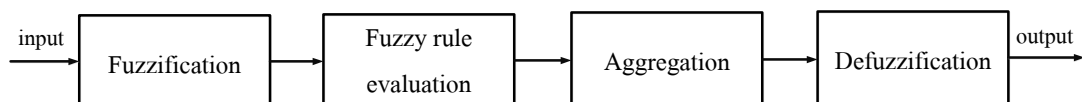
รูปที่ 5.3 (ก) การยูเนียนของฟัซซีเซต A และฟัซซีเซต B (OR)

(ข) การอินเตอร์เซกชันของฟัซซีเซต A และฟัซซีเซต B (AND)

(ค) ส่วนเติมเต็มของฟัซซีเซต A (\bar{A})

5.3 โครงสร้างของตัวควบคุมฟัซซี

การนำทฤษฎีฟัซซีลอจิกมาประยุกต์ใช้เป็นตัวควบคุม จะมีโครงสร้างที่สำคัญทั้งหมด 4 ส่วน คือ การทำฟัซซี (fuzzification) การประเมินกฎฟัซซี (fuzzy rule evaluation) การรวมกฎ (aggregation) และการทำดีฟัซซี (defuzzification) ซึ่งสามารถแสดงเป็นแผนภาพโครงสร้างได้ดังรูปที่ 5.4 และสามารถอธิบายได้ดังต่อไปนี้



รูปที่ 5.4 โครงสร้างพื้นฐานของตัวควบคุมฟัซซี

1) การทำฟัซซี มีหน้าที่แปลงข้อมูลทางตัวเลขของอินพุตให้อยู่ในรูปตัวแปรทางภาษา (linguistic variables) หรือ ตัวแปรฟัซซี (Fuzzy variables) ที่เป็นภาษาของมนุษย์ และจะมีการกำหนดระดับตัวแปรภาษาของอินพุตที่มีลักษณะเป็นฟัซซีเซต ซึ่งมีจำนวนอย่างน้อย 1 ระดับ (สามารถดูรายละเอียดได้ในหัวข้อที่ 5.4) จากองค์ประกอบดังกล่าวจะเรียกว่า ฟังก์ชันสมาชิกอินพุต (สามารถดูรายละเอียดได้ในหัวข้อที่ 5.5)

2) การประเมินกฎฟัซซี เป็นขั้นตอนการตรวจสอบฟังก์ชันสมาชิกอินพุตที่ได้จากการทำฟัซซี โดยการตรวจสอบจะพิจารณาตามเงื่อนไขของฟัซซีที่ออกแบบ ซึ่งกฎของฟัซซีจะอยู่ในรูปแบบเงื่อนไข IF-THEN และหากตัวควบคุมมีมากกว่า 1 อินพุต จะใช้การเชื่อมโยงระหว่างอินพุตด้วยตัวดำเนินการของฟัซซีเซต ได้แก่ OR (การยูเนียน) และ AND (การอินเตอร์เซกชัน) ซึ่งถ้าอินพุตเป็นไปตามกฎหรือเงื่อนไข IF ข้อใดจึงจะประเมินในส่วนของ THEN เพื่อให้ได้ค่าเอาต์พุต (สามารถดูรายละเอียดได้ในหัวข้อที่ 5.6)

3) การรวมกฎ จะทำการรวมกฎทุกข้อหลังจากทำการประเมินแล้วพบว่าเงื่อนไขเป็นจริงเพื่อรวมผลฟัซซีเอาต์พุตสำหรับนำไปคำนวณหาค่าเอาต์พุตตามวิธีการอนุมานฟัซซีต่อไป (ซึ่งสามารถดูรายละเอียดได้ในหัวข้อที่ 5.7)

4) การทำดีฟัซซี มีหน้าที่แปลงข้อมูลฟังก์ชันสมาชิกเอาต์พุตที่เป็นภาษามนุษย์ให้เป็นเอาต์พุตที่มีค่าเป็นตัวเลข โดยวิธีการทำดีฟัซซีจะขึ้นอยู่กับวิธีการอนุมานฟัซซี (ซึ่งสามารถดูรายละเอียดได้ในหัวข้อที่ 5.7)

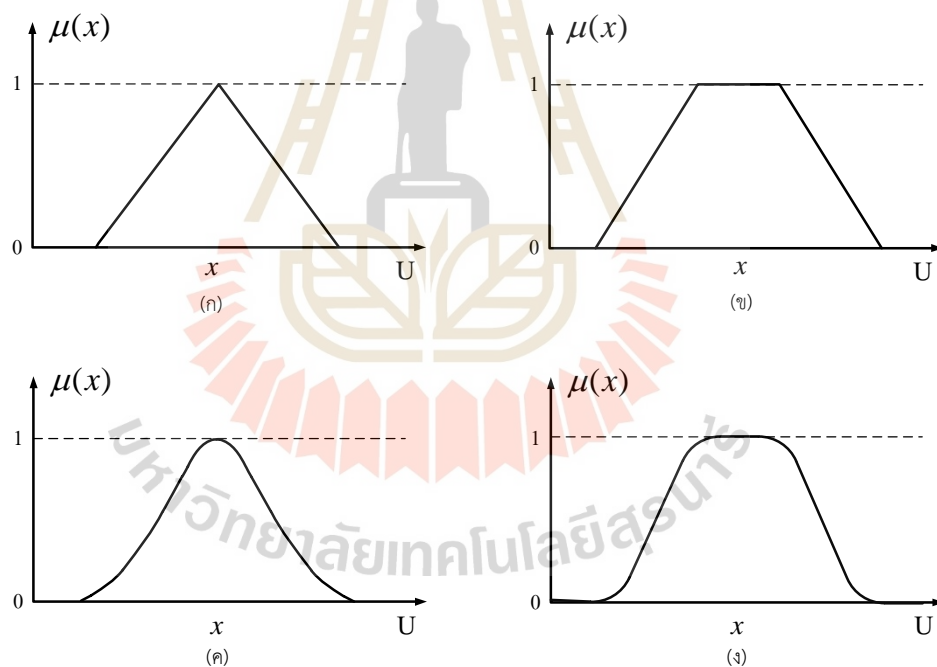
จากโครงสร้างพื้นฐานของตัวควบคุมฟัซซีดังกล่าวจะพบว่าแต่ละส่วนมีความสำคัญจึงมีความจำเป็นต้องออกแบบทั้งสี่ส่วนตามความเหมาะสมกับระบบที่ใช้พิจารณาควบคุม

5.4 ตัวแปรทางภาษา

เนื่องจากทฤษฎีฟัซซีลอจิกเป็นระบบที่มีแนวคิดมาจากตรรกะแบบมนุษย์ ดังนั้นฟัซซีเซตจึงใช้คำหรือภาษาของมนุษย์แทนตัวเลขเรียกว่า ตัวแปรภาษา และเนื่องจากทฤษฎีฟัซซีลอจิกมีลักษณะเป็นตรรกะหลายระดับ ดังนั้นจึงมีระดับของตัวแปรภาษาแทนด้วยภาษาของมนุษย์เช่นเดียวกัน เรียกว่า ค่าเชิงภาษา (linguistic value) สามารถยกตัวอย่างการใช้ทฤษฎีฟัซซีลอจิกทำหน้าที่เป็นตัวควบคุมกระแสดัดเซย โดยกำหนดให้ตัวแปรภาษาของอินพุต คือ “ค่าความคลาดเคลื่อน” ส่วนระดับของค่าความคลาดเคลื่อนหรือค่าเชิงภาษาของอินพุต เช่น “บวก” “ศูนย์” “ลบ” เป็นต้น (การออกแบบตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟัซซีสำหรับใช้ควบคุมกระแสดัดเซยให้กับวงจรกรองกำลังแอกทีฟแบบขนานสามารถดูรายละเอียดได้ในบทที่ 6)

5.5 ฟังก์ชันสมาชิก

ฟังก์ชันสมาชิก (membership function) มีความสำคัญต่อการประมวลข้อมูลของทฤษฎีฟuzzy ลอจิกเป็นอย่างมาก เนื่องจากเป็นตัวกำหนดขอบเขตค่าความเป็นสมาชิกของตัวแปรฟuzzy ที่ต้องการใช้งาน โดยฟังก์ชันสมาชิกจะประกอบด้วยค่าเชิงภาษาอย่างน้อย 1 ค่า ที่มีลักษณะเป็นฟuzzy เซต ซึ่งมีรูปร่างหลากหลายรูปแบบ ดังนั้นจึงต้องเลือกรูปร่างฟังก์ชันสมาชิกให้เหมาะสมกับงานหรือระบบที่พิจารณา รูปร่างฟังก์ชันสมาชิกที่นิยมใช้งานมี 4 รูปร่าง คือ ฟังก์ชันสมาชิกรูปสามเหลี่ยม (triangular membership function) ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู (trapezoidal membership function) ฟังก์ชันสมาชิกรูปเกาส์เซียน (gaussian membership function) และฟังก์ชันสมาชิกรูปประฆังคว่ำ (generalized bell membership function) ซึ่งสามารถแสดงรูปร่างฟังก์ชันสมาชิกได้ดังรูปที่ 5.5 (การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟuzzy สำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานในไฟฟ้ากำลังหนึ่งเฟสสามารถดูได้ในบทที่ 6)



รูปที่ 5.5 (ก) ฟังก์ชันสมาชิกรูปสามเหลี่ยม (ข) ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู
(ค) ฟังก์ชันสมาชิกรูปเกาส์เซียน (ง) ฟังก์ชันสมาชิกรูปประฆังคว่ำ

5.6 กฎของฟัซซี

กฎของฟัซซีเป็นส่วนสำคัญที่สุดของทฤษฎีฟัซซีลอจิก เนื่องจากเป็นตัวกำหนดผลลัพธ์ของเอาต์พุตให้เป็นไปตามต้องการ การออกแบบกฎของฟัซซีจึงต้องอาศัยความชำนาญในระบบที่พิจารณาควบคุม โดยกฎของฟัซซีมีลักษณะเป็นเงื่อนไข “IF-THEN” ถ้าพิจารณาอินพุตแล้วเงื่อนไข “IF” เป็นจริง “THEN” จึงจะถูกประเมิน และถ้าหากเงื่อนไข “IF” เป็นจริง แต่อินพุตมีค่าความเป็นสมาชิกในฟัซซีเซตนั้น ๆ เพียงบางส่วน “THEN” จะถูกประเมินให้อาต์พุตมีค่าความเป็นสมาชิกในระดับเดียวกัน นอกจากนี้หากอินพุตมีจำนวนมากกว่า 1 อินพุต สามารถนำค่าเชื่อมตามตัวดำเนินการของฟัซซีเซตมาใช้ คือ OR หรือ AND สามารถยกตัวอย่างลักษณะการเขียนกฎของฟัซซีได้ดังนี้

IF X is A THEN Z = D ; ถ้าอินพุต X คือ A
แล้วกำหนดให้อาต์พุต Z เท่ากับ D

IF X is A AND Y is B THEN Z = C ; ถ้าอินพุต X คือ A และอินพุต Y คือ B
แล้วกำหนดให้อาต์พุต Z เท่ากับ C

โดยที่ X และ Y คือ ตัวแปรภาษาของอินพุต
Z คือ ตัวแปรภาษาของเอาต์พุต
A และ B คือ ค่าเชิงภาษาของอินพุต
C และ D คือ ค่าเชิงภาษาของเอาต์พุต

จำนวนกฎของฟัซซีจะขึ้นอยู่กับจำนวนของอินพุตและค่าเชิงภาษาของอินพุต ยกตัวอย่างการพิจารณาจำนวนกฎ เช่น ระบบควบคุมมี 2 อินพุตและมี 1 เอาต์พุต อินพุตตัวแรกมีค่าเชิงภาษา M ค่า และอินพุตตัวที่สองมีค่าเชิงภาษา N ค่า ดังนั้นจำนวนกฎสูงสุดที่เป็นไปได้ทั้งหมดจะมีค่าเท่ากับ $M \times N$ ซึ่งสามารถแสดงกฎจำนวน $M \times N$ ดังกล่าวในรูปแบบที่เรียกว่า หน่วยความจำฟัซซีสัมพันธ์ (Fuzzy Associative Memory: FAM) ยกตัวอย่างเช่น อินพุต X มีค่าเชิงภาษา 3 ค่า (A_1, A_2, A_3) , อินพุต Y มีค่าเชิงภาษา 3 ค่า (B_1, B_2, B_3) และเอาต์พุต Z มีค่าเชิงภาษา 3 ค่า (C_1, C_2, C_3) เช่นเดียวกัน จะสามารถแสดงกฎของฟัซซีในรูปแบบเมตริกซ์ 3×3 ได้ดังรูปที่ 5.6 เนื่องจากจำนวนของกฎจะมีผลต่อความเร็วของการประมวลผลข้อมูล ดังนั้นหากกฎของฟัซซีมีจำนวนที่มากและซับซ้อนจะส่งผลใช้เวลาในการประมวลผลข้อมูลมากจึงควรเลือกใช้กฎเท่าที่จำเป็นเท่านั้น

		X		
		A_1	A_2	A_3
Y	B_1	C_1	C_2	C_3
	B_2	C_1	C_2	C_3
	B_3	C_1	C_2	C_3

รูปที่ 5.6 แสดงจำนวนกฎฟัซซีในรูปแบบเมตริกซ์ FAM

5.7 การอนุมานฟัซซี

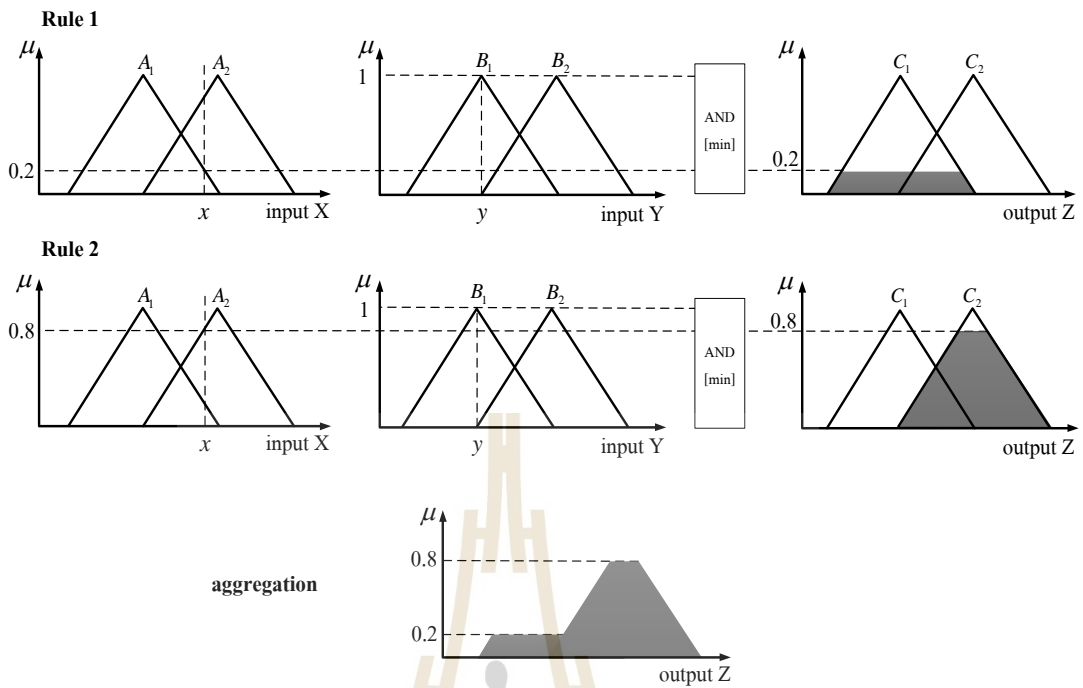
การอนุมานฟัซซี (Fuzzy Inference) คือ วิธีการประมวลผลข้อมูลหาค่าเอาต์พุต โดยเริ่มจากการประเมินกฎแล้วทำการรวมกฎข้อที่เป็นจริงเพื่อหาฟัซซีเซตเอาต์พุตรวม และทำดีฟัซซีเพื่อหาค่าเอาต์พุต ที่เป็นตัวเลขชัดเจนโดยใช้การดำเนินการทางคณิตศาสตร์ การอนุมานฟัซซีที่นิยมใช้มีอยู่ 2 รูปแบบ คือ แบบ Mamdani และแบบ Takagi-Sugeno ซึ่งสามารถอธิบายหลักการประมวลผลข้อมูลได้ดังนี้

5.7.1 การอนุมานฟัซซีแบบ Mamdani

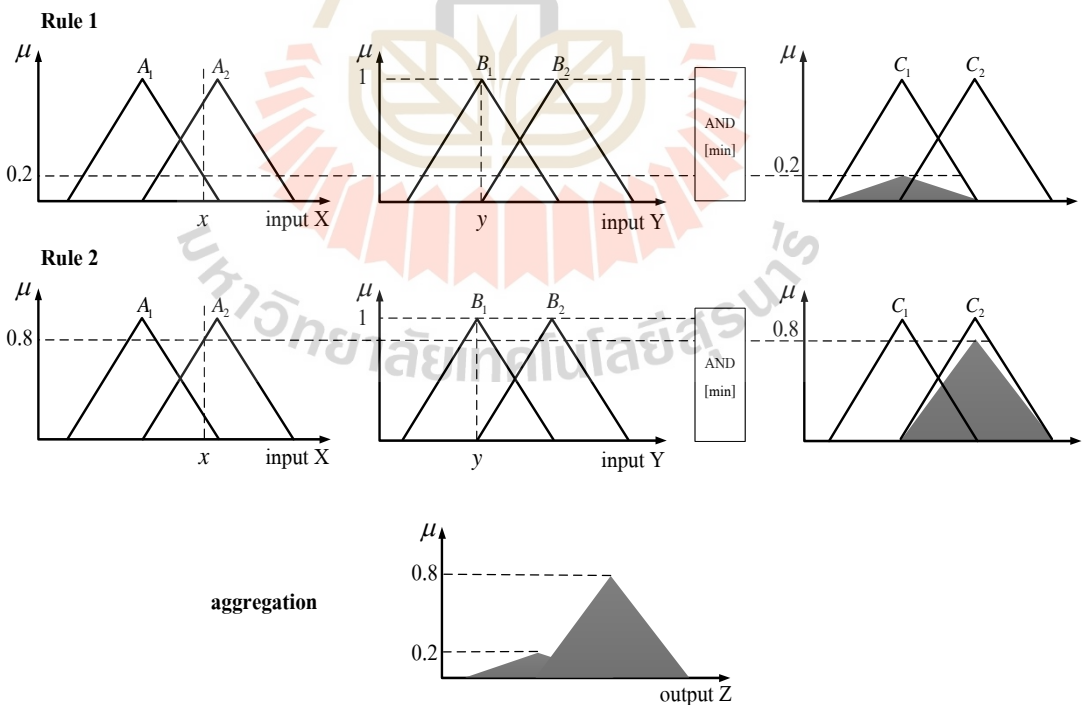
การอนุมานฟัซซีแบบ Mamdani ถูกนำเสนอในปี 1974 (Mamdani, 1974) สามารถแบ่งออกเป็น 2 วิธีย่อย คือ วิธีการอนุมานแบบค่าสูงสุด-ต่ำสุด (Max-Min Inference) หรือวิธีการตัดยอด (clipped) และวิธีการอนุมานแบบค่าสูงสุด-ผลคูณ (Max-Product Inference) หรือวิธีการปรับขนาด (scaled) ซึ่งสามารถแสดงตัวอย่างได้ดังรูปที่ 5.7 และ 5.8 ตามลำดับ โดยจากรูปดังกล่าวสามารถอธิบายตามตัวอย่างกฎของฟัซซี 2 ข้อ ต่อไปนี้

Rule 1 : IF X is A_1 AND Y is B_1 THEN $Z = C_1$

Rule 2 : IF X is A_2 AND Y is B_1 THEN $Z = C_2$



รูปที่ 5.7 การอนุมานแบบค่าสูงสุด-ต่ำสุด (การตัดยอด)



รูปที่ 5.8 การอนุมานแบบค่าสูงสุด-ผลคูณ (การปรับขนาด)

จากรูปที่ 5.7 และ 5.8 จะเห็นว่าฟังก์ชันสมาชิก input X ได้รับค่า x และฟังก์ชันสมาชิก input Y ได้รับค่า y มาพิจารณา ซึ่งเข้าเงื่อนไขกฎข้อที่ 1 (Rule 1) และกฎข้อที่ 2 (Rule 2) โดยกฎข้อที่ 1 เนื่องจากค่า x ของฟังก์ชันสมาชิก input X มีค่าตรงกับค่าความเป็นสมาชิกในฟuzzyเซตของค่าเชิงภาษา A_1 เท่ากับ 0.2 ส่วนค่า y ของฟังก์ชันสมาชิก input Y มีค่าตรงกับค่าความเป็นสมาชิกในฟuzzyเซตของค่าเชิงภาษา B_1 เท่ากับ 1 จากการใช้ตัวดำเนินการของฟuzzyเซตแบบ AND จึงพิจารณาให้เอาต์พุตเท่ากับค่าที่น้อยที่สุด (min) เมื่อเปรียบเทียบค่าความเป็นสมาชิกระหว่างฟังก์ชันสมาชิก input X และ input Y พบว่า input X มีค่าความเป็นสมาชิกน้อยกว่า ดังนั้นฟังก์ชันสมาชิก output Z จึงได้ค่าเชิงภาษา C_1 ที่มีค่าความเป็นสมาชิกในฟuzzyเซตเท่ากับ 0.2 และในกฎข้อที่ 2 ค่า x ที่ได้รับมาของ input X มีค่าตรงกับค่าความเป็นสมาชิกในฟuzzyเซตของค่าเชิงภาษา A_2 เท่ากับ 0.8 ส่วน ค่า y ที่ได้รับมาของ input Y มีค่าตรงกับค่าความเป็นสมาชิกในฟuzzyเซตของค่าเชิงภาษา B_1 เท่ากับ 1 ดังนั้นจากการใช้ตัวดำเนินการของฟuzzyเซตแบบ AND ทำให้ได้ฟังก์ชันสมาชิก output Z ที่มีค่าความเป็นสมาชิกในฟuzzyเซตของค่าเชิงภาษา C_2 เท่ากับ 0.8 เนื่องจากวิธีการอนุมาน Mamdani แบบค่าสูงสุด-ต่ำสุด จะมีลักษณะตัดยอดฟังก์ชันสมาชิกออกตามค่าความเป็นสมาชิก ดังนั้นจากการเลือกใช้ฟังก์ชันสมาชิกเป็นรูปสามเหลี่ยมจึงได้รูปร่างฟังก์ชันสมาชิก output Z เป็นรูปสี่เหลี่ยมคางหมู ทำให้การรวมกฎเพื่อให้ได้ฟuzzyเซตเอาต์พุตรวมมีลักษณะเป็นรูปสี่เหลี่ยมคางหมูซ้อนกัน 2 รูป ตามจำนวนกฎฟuzzyที่เข้าเงื่อนไขแสดงดังรูปที่ 5.7 และวิธีการอนุมาน Mamdani แบบค่าสูงสุด-ผลคูณ จะมีลักษณะปรับลดขนาดโดยที่ค้ายอดสูงสุดจะเท่ากับค่าความเป็นสมาชิก ดังนั้นรูปร่างฟังก์ชันสมาชิก output Z จึงเป็นรูปสามเหลี่ยมตามเดิม เมื่อรวมกฎจึงได้ฟuzzyเซตเอาต์พุตรวมมีลักษณะเป็นรูปสามเหลี่ยมซ้อนกันแสดงดังรูปที่ 5.8

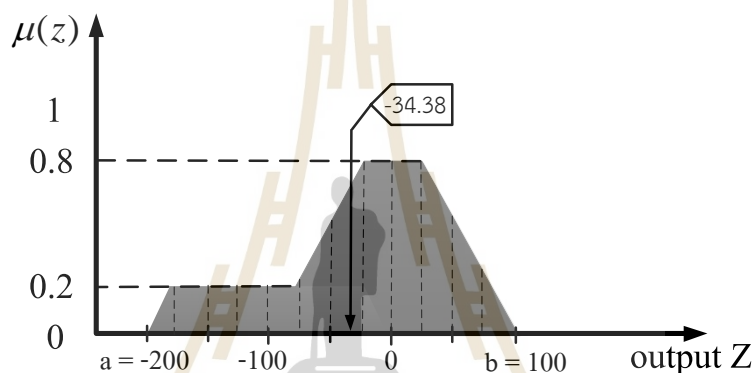
การอนุมาน Mamdani มีวิธีการทำดีฟuzzyเพื่อหาค่าเอาต์พุตตัวเลขที่ชัดเจนอยู่หลายวิธีด้วยกัน เช่น วิธีไบเซคเตอร์ (Bisector of Area: BOA) วิธีหาค่าน้อยสุดของค่าสูงสุด (Smallest of Maximum: SOM) วิธีหาค่ามากที่สุดของค่าสูงสุด (Largest of Maximum: LOM) วิธีหาค่าเฉลี่ยของค่าสูงสุด (Mean of Maximum: MOM) วิธีการหาจุดศูนย์ถ่วง (Center of Gravity: COG) เป็นต้น โดยวิธีที่นิยมใช้งานและเหมาะสมสำหรับระบบควบคุมกระแสดชเชยของวงจรรองกำลังแอกทีฟแบบขนาน คือ วิธี COG (ปราจรี ประสมศักดิ์, 2553) ซึ่งสามารถคำนวณหาเอาต์พุตได้จากสมการที่ (5.1)

$$COG = \frac{\sum_{z=a}^b \mu(z) \cdot z}{\sum_{z=a}^b \mu(z)} \quad (5.1)$$

โดยที่ $\mu(z)$ คือ ค่าความเป็นสมาชิกของเอาต์พุตที่ตำแหน่งตัวแปรสมาชิก z ใด ๆ ที่มีขอบเขต a ถึง b

การทำดีฟัซซี่ด้วยวิธี COG สามารถยกตัวอย่างการคำนวณตามสมการที่ (5.1) โดยพิจารณาฟัซซี่เซตเอาต์พุตรวมจากรูปที่ 5.9 แสดงรายละเอียดการคำนวณได้ดังนี้

$$COG = \frac{[0 \times (-200)] + [0.2 \times (-175 - 150 - 125 - 100)] + [0.8 \times (-25 + 0 + 25)] + [0 \times 100]}{0 + 0.2 + 0.2 + 0.2 + 0.2 + 0.8 + 0.8 + 0.8 + 0} = -34.38$$



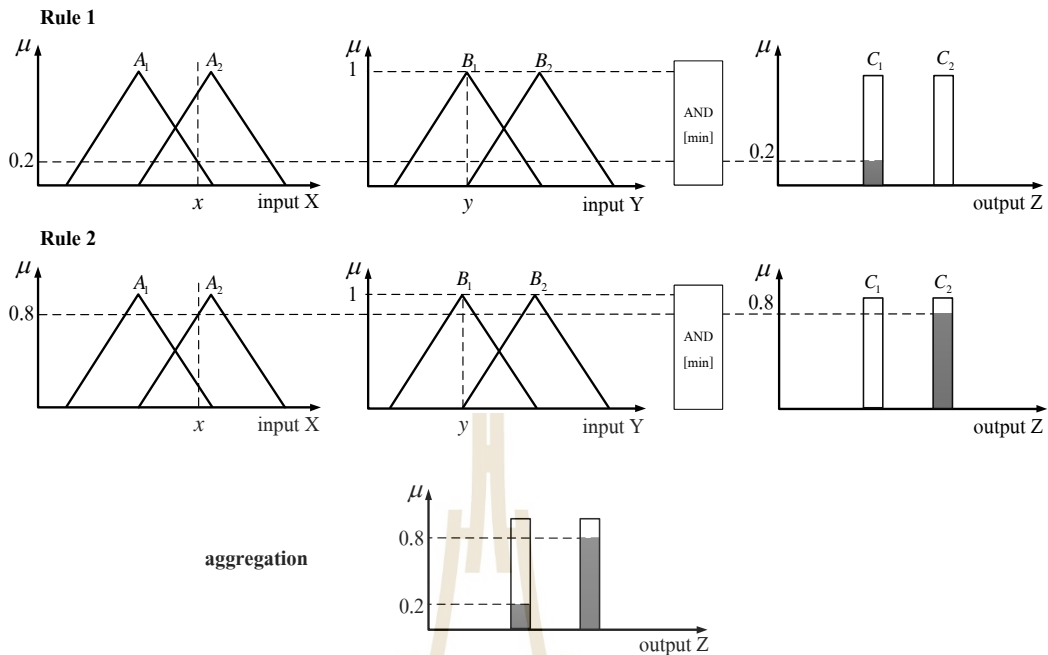
รูปที่ 5.9 การทำดีฟัซซี่แบบ COG

5.7.2 การอนุมานฟัซซี่แบบ Takagi-Sugeno

ในปี 1985 ได้มีการนำเสนอวิธีการอนุมานที่แตกต่างจากวิธีการอนุมานแบบ Mamdani เรียกว่า วิธีการอนุมานฟัซซี่แบบ Takagi-Sugeno (Takagi and Sugeno, 1985) โดยลักษณะฟังก์ชันสมาชิกของเอาต์พุตเป็นสมการเชิงเส้นหรือแท่งเส้นตรง สามารถยกตัวอย่างการพิจารณาการประเมินกฎของฟัซซี่ 2 ข้อ ดังนี้ได้ในรูปที่ 5.10

Rule 1 : IF X is A_1 AND Y is B_1 THEN $Z = C_1$

Rule 2 : IF X is A_2 AND Y is B_1 THEN $Z = C_2$



รูปที่ 5.10 การอนุมานแบบ Takagi-Sugeno

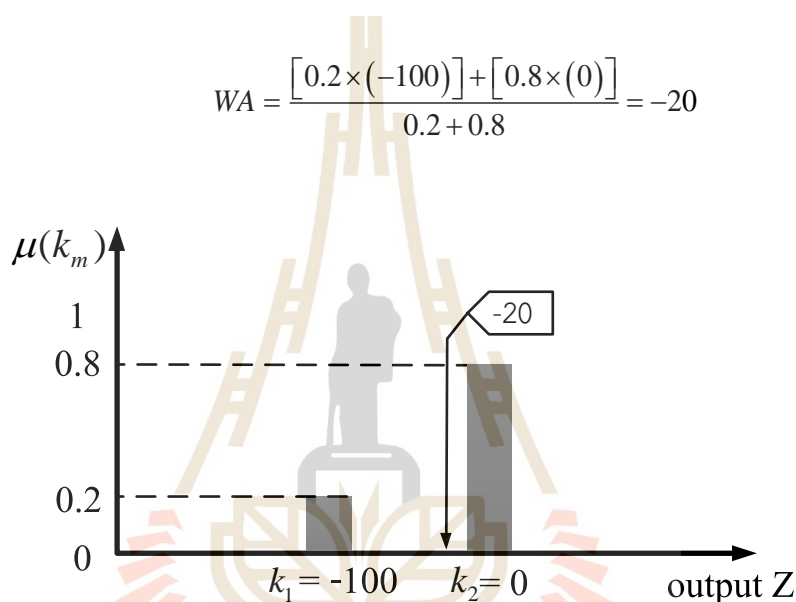
สามารถอธิบายการประเมินกฎของฟัซซี 2 ข้อ ดังกล่าวได้ด้วยรูปที่ 5.10 จะเห็นว่าฟังก์ชันสมาชิก input X ได้รับความ่า x และฟังก์ชันสมาชิก input Y ได้รับความ่า y มาพิจารณา ซึ่งเข้าเงื่อนไขกฎข้อที่ 1 (Rule 1) และกฎข้อที่ 2 (Rule 2) โดยกฎข้อที่ 1 ค่า x ของฟังก์ชันสมาชิก input X มีค่าตรงกับค่าความเป็นสมาชิกในฟัซซีเซตของค่าเชิงภาษา A_1 เท่ากับ 0.2 ส่วนค่า y ของฟังก์ชันสมาชิก input Y มีค่าตรงกับค่าความเป็นสมาชิกในฟัซซีเซตของค่าเชิงภาษา B_1 เท่ากับ 1 และจากการใช้ตัวดำเนินการของฟัซซีเซตแบบ AND พบว่า input X มีค่าความเป็นสมานน้อยกว่า input Y ดังนั้นฟังก์ชันสมาชิก output Z จึงได้ค่าเชิงภาษา C_1 มีค่าความเป็นสมาชิกในฟัซซีเซตเท่ากับ 0.2 ตามค่าความเป็นสมาชิกของฟังก์ชันสมาชิก input X และในกฎข้อที่ 2 ค่า x ที่รับมาของ input X มีค่าตรงกับค่าความเป็นสมาชิกในฟัซซีเซตของค่าเชิงภาษา A_2 เท่ากับ 0.8 ส่วนค่า y ที่รับมาของ input Y มีค่าตรงกับค่าความเป็นสมาชิกในฟัซซีเซตของค่าเชิงภาษา B_2 เท่ากับ 1 จากการใช้ตัวดำเนินการของฟัซซีเซตแบบ AND ดังนั้นฟังก์ชันสมาชิก output Z มีค่าความเป็นสมาชิกในฟัซซีเซตของค่าเชิงภาษา C_2 เท่ากับ 0.8 ซึ่งสามารถแสดงการรวมกฎได้ดังภาพ

ในส่วนองวิธีการทำดีฟัซซีของการอนุมานฟัซซีแบบ Takagi-Sugeno เรียกว่า วิธีค่าน้ำหนักเฉลี่ย (Weighted Average: WA) ซึ่งคำนวณพิจารณาจากฟังก์ชันสมาชิกของเอาต์พุตที่เป็นแห่งเส้นตรง (k_m) และค่าความเป็นสมาชิก ($\mu(k_m)$) แสดงได้ดังสมการที่ (5.2) จากสมการสามารถ

ยกตัวอย่างการคำนวณได้ โดยจะพิจารณาฟuzzyเซตของเอาต์พุตรวมจากรูปที่ 5.11 แสดงรายละเอียดการคำนวณได้ดังนี้

$$WA = \frac{\sum_{m=1}^m \mu(k_m) \cdot k_m}{\sum_{m=1}^m \mu(k_m)} \quad (5.2)$$

โดยที่ m คือ จำนวนแห่งเส้นตรงของฟuzzyเซตเอาต์พุตรวม (1, 2, 3, ...)



รูปที่ 5.11 การทำดีฟuzzyแบบ WA

5.8 สรุป

เนื้อหาในบทนี้นำเสนอความรู้ของทฤษฎีฟuzzyลอจิกเบื้องต้น ได้แก่ ฟuzzyเซต ตัวดำเนินการของฟuzzyเซต โครงสร้างของตัวควบคุมฟuzzy ตัวแปรทางภาษา ค่าเชิงภาษา ฟังก์ชันสมาชิก กฎของฟuzzy การอนุมานฟuzzy และการทำดีฟuzzy จากองค์ความรู้ดังกล่าวถือว่าเป็นพื้นฐานที่สำคัญที่จะต้องเข้าใจเพื่อนำไปต่อยอดสำหรับการออกแบบตัวควบคุมกระแสดชชให้เหมาะสม โดยรายละเอียดการออกแบบตัวควบคุมฟuzzyสำหรับใช้ควบคุมกระแสดชชของวงจรรอกกำลังแอกทีฟแบบขนานจะนำเสนอในบทต่อไป

บทที่ 6

การควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzy

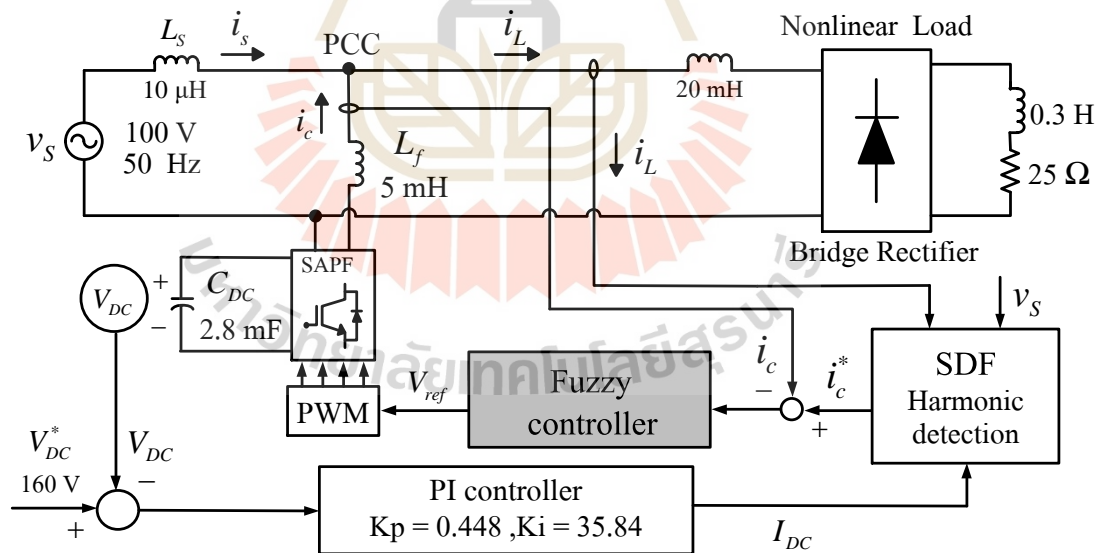
6.1 บทนำ

การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลังแอกทีฟแบบขนานจำเป็นต้องอาศัยตัวควบคุมที่สามารถควบคุมกระแสชดเชยให้มีลักษณะเหมือนหรือคล้ายตามรูปสัญญาณของกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF โดยในบทที่ 4 ที่ผ่านมาได้มีการนำเสนอการใช้ตัวควบคุมฮีสเทอรีซิสซึ่งมีวัตถุประสงค์เพื่อศึกษาภาพรวมพื้นฐานการทำงานการควบคุมกระแสชดเชยและภาพรวมของระบบการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในเบื้องต้นเท่านั้น อย่างไรก็ตามงานวิจัยวิทยานิพนธ์นี้จะนำเสนอการนำทฤษฎีฟuzzy logic มาประยุกต์ใช้เป็นตัวควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส เนื่องจากตัวควบคุมฟuzzy (Fuzzy controller) สามารถให้ประสิทธิภาพการควบคุมที่ดีในระบบที่ไม่เป็นเชิงเส้น ชับซ้อน คลุมเครือ และสามารถรองรับการทำงานในระบบที่มีหลายอินพุตได้ (ทศพร ณรงค์ฤทธิ์, 2557) โครงสร้างของตัวควบคุมฟuzzy มีหลายส่วนที่มีผลต่อสมรรถนะการควบคุม จึงต้องเลือกใช้และออกแบบให้เหมาะสม ซึ่งประกอบด้วย รูปร่างฟังก์ชันสมาชิก จำนวนตัวแปรภาษา และค่าเชิงภาษา วิธีการอนุมานฟuzzy กฎของฟuzzy และตำแหน่งฟังก์ชันสมาชิก ดังนั้นในบทนี้จึงนำเสนอการออกแบบเลือกใช้ส่วนประกอบดังกล่าวเพื่อให้ตัวควบคุมฟuzzy มีสมรรถนะที่ดีสามารถควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนานได้อย่างมีประสิทธิภาพ โดยเนื้อหาในบทนี้จะแสดงรายละเอียดของตัวควบคุมฟuzzy สำหรับควบคุมกระแสชดเชย การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟuzzy การทดสอบจำนวน ค่าเชิงภาษาของตัวควบคุมฟuzzy การทดสอบวิธีการอนุมานของตัวควบคุมฟuzzy การออกแบบกฎของฟuzzy การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzy และนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อยืนยันสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzy ที่ได้ออกแบบ

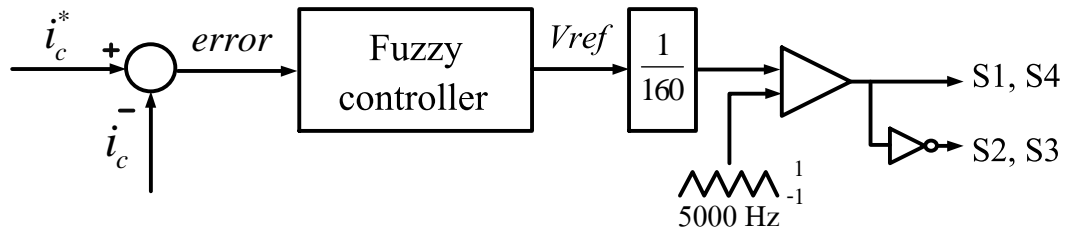
6.2 การควบคุมกระแสชดเชยด้วยตัวควบคุมพีซี

การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีซีควบคุมกระแสชดเชยสามารถแสดงได้ดังในรูปที่ 6.1 โดยรายละเอียดแผนภาพบล็อกไดอะแกรมของตัวควบคุมพีซีสำหรับควบคุมกระแสชดเชยสามารถแสดงดังรูปที่ 6.2 จากรูปดังกล่าวอินพุตของตัวควบคุมพีซี คือ ผลต่างระหว่างกระแสอ้างอิง (i_c^*) กับกระแสชดเชย (i_c) หรือค่าความผิดพลาด (error) ซึ่งคำนวณได้ดังสมการที่ (6.1) ส่วนเอาต์พุตของตัวควบคุมพีซี คือ ค่าแรงดันอ้างอิง (voltage reference: V_{ref}) สำหรับนำไปใช้เปรียบเทียบกับสัญญาณพาหะรูปสามเหลี่ยมที่มีความถี่ 5000 Hz ตามเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) เพื่อสร้างสัญญาณพัลส์สำหรับควบคุมสวิตช์ IGBT ($S_1 - S_4$) ของวงจรรอกำลังแอกทีฟแบบขนานต่อไป

จากรายละเอียดของตัวควบคุมพีซีดังกล่าว จึงกำหนดให้ตัวแปรภาษาของฟังก์ชันสมาชิกอินพุต คือค่า error และตัวแปรภาษาของฟังก์ชันสมาชิกเอาต์พุตคือค่า voltage ซึ่งในส่วนของกรอกแบบโดยการทดสอบรูปร่างฟังก์ชันสมาชิก การทดสอบจำนวนค่าเชิงภาษา การทดสอบวิธีการอนุมานพีซี การออกแบบกฎของพีซี และการออกแบบตำแหน่งฟังก์ชันสมาชิก จะอธิบายในหัวข้อที่ 6.3 - 6.7



รูปที่ 6.1 ระบบกำจัดฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีซี

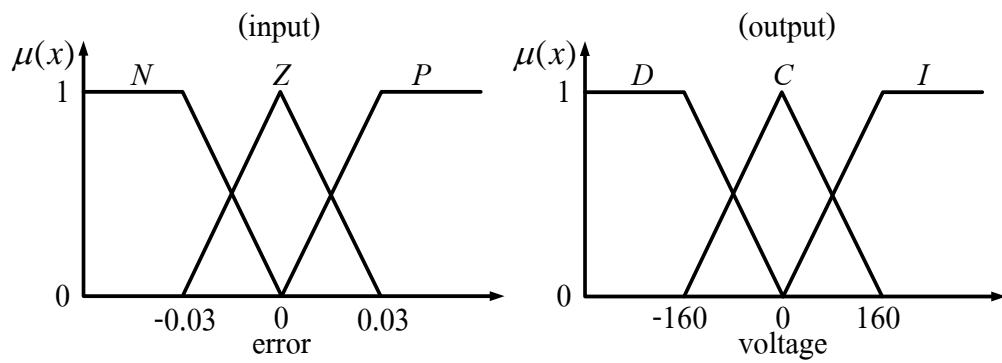


รูปที่ 6.2 แผนภาพบล็อกไดอะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซี

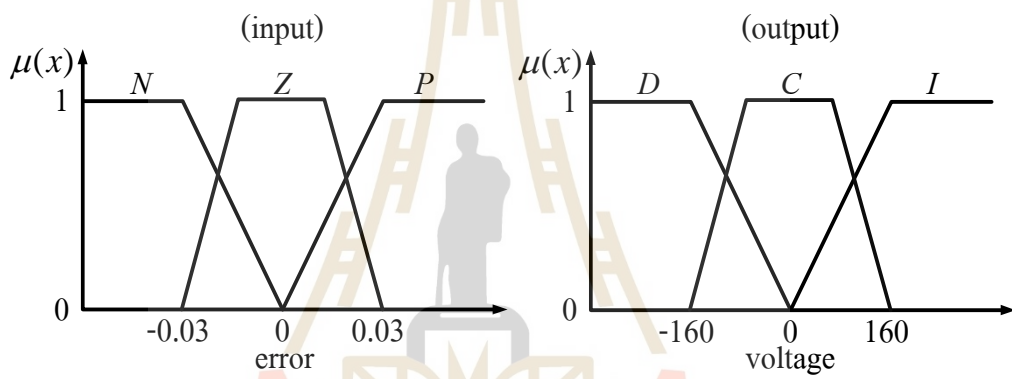
$$error = i_c^* - i_c \quad (6.1)$$

6.3 การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัซซีสำหรับใช้ควบคุมกระแสชดเชย

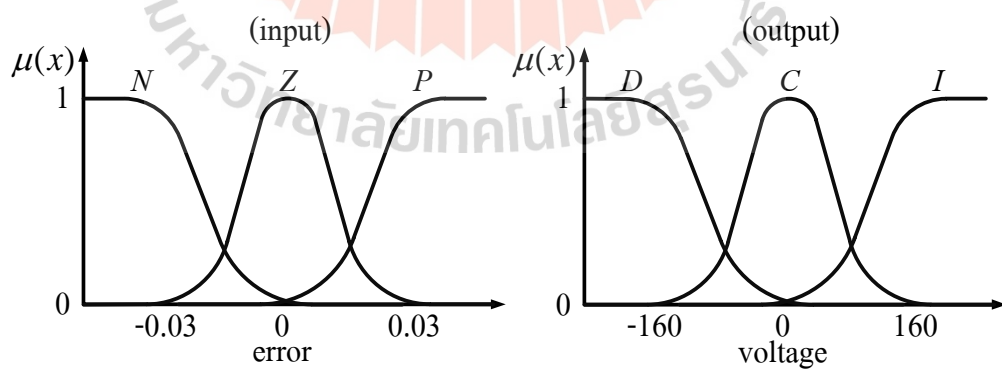
การทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมฟัซซีสำหรับควบคุมกระแสชดเชยจะใช้วิธีการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยระบบที่แสดงดังรูปที่ 6.1 ซึ่งการทดสอบจะใช้บล็อกตัวควบคุมฟัซซีในโปรแกรม Simulink/MATLAB สำหรับจำลองสถานการณ์ทดสอบรูปร่างฟังก์ชันสมาชิกทั้งหมด 4 รูปร่าง ได้แก่ ฟังก์ชันสมาชิกรูปสามเหลี่ยม (triangular membership function) ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู (trapezoidal membership function) ฟังก์ชันสมาชิกรูปเกาส์เซียน (gaussian membership function) และฟังก์ชันสมาชิกรูประฆังคว่ำ (generalized bell membership function) และเพื่อเปรียบเทียบเฉพาะสมรรถนะการกำจัดฮาร์มอนิกของแต่ละรูปร่างจึงกำหนดให้ส่วนประกอบอื่น ๆ ของตัวควบคุมฟัซซีเหมือนกัน คือ ฟังก์ชันสมาชิกอินพุต error และฟังก์ชันสมาชิกเอาต์พุต voltage ใช้ค่าเชิงภาษาจำนวน 3 ค่า แสดงรายละเอียดดังตารางที่ 6.2 ใช้กฎของฟัซซีจำนวน 3 ข้อ ได้อธิบายไว้ในหัวข้อที่ 6.6 และกำหนดใช้วิธีการอนุมานแบบ Mamdani ที่มีการประเมินกฎแบบค่าสูงสุด-ต่ำสุด (ตัดยอด) และใช้วิธีดีฟัซซีแบบวิธีการหาจุดศูนย์ถ่วง (COG) ที่คำนวณได้จากสมการที่ 5.1 (ในบทที่ 5) ส่วนการกำหนดขอบเขตฟังก์ชันสมาชิกของอินพุตในเบื้องต้นนี้จะกำหนดให้มีค่าเท่ากับ 2% ของขนาดกระแสอ้างอิงที่มีขนาด $1.68 A_{rms}$ คือ $0.03 A$ และขอบเขตฟังก์ชันสมาชิกของเอาต์พุตจะกำหนดให้มีค่าเท่ากับค่าแรงดันบัสไฟตรง (V_{DC}) คือ $160 V$ โดยสามารถแสดงฟังก์ชันสมาชิกอินพุตและฟังก์ชันสมาชิกเอาต์พุตของแต่ละรูปร่างดังกล่าวได้ดังรูปที่ 6.3 ถึง 6.6



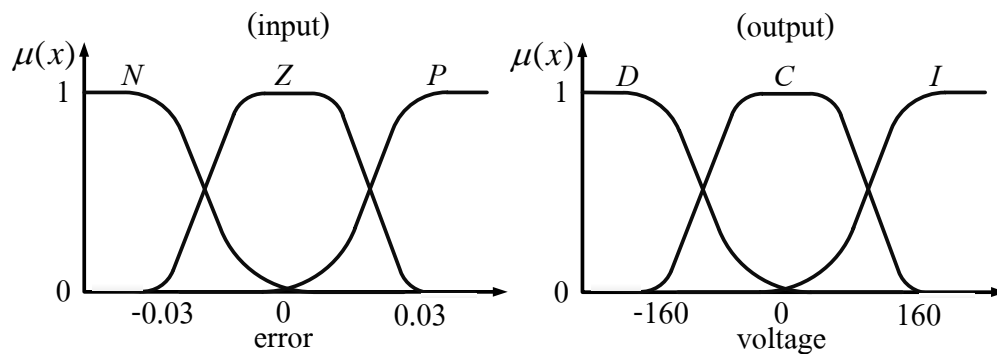
รูปที่ 6.3 ฟังก์ชันสมาชิกกรณีรูปสามเหลี่ยม



รูปที่ 6.4 ฟังก์ชันสมาชิกกรณีรูปสี่เหลี่ยมคางหมู



รูปที่ 6.5 ฟังก์ชันสมาชิกกรณีรูปเกาส์เซียน



รูปที่ 6.6 ฟังก์ชันสมาชิกกรณีรูปประฆังคว่ำ

สำหรับการทดสอบจะใช้ค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยเป็นตัวชี้วัดสมรรถนะของตัวควบคุมพีซี โดยผลการทดสอบรูปร่างฟังก์ชันสมาชิกทั้ง 4 รูปร่าง พบว่าฟังก์ชันสมาชิกรูปสามเหลี่ยม ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู ฟังก์ชันสมาชิกรูปเกาส์เซียน และฟังก์ชันสมาชิกรูปประฆังคว่ำ ให้ค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าเท่ากับ 1.91% 1.90% 1.91% และ 1.92% ตามลำดับ แสดงผลได้ดังตารางที่ 6.1 จากผลการทดสอบดังกล่าวจะเห็นว่ารูปร่างฟังก์ชันสมาชิกทั้ง 4 รูปร่าง ให้ค่า $\%THD_i$ ไม่แตกต่างกันมีค่าอยู่ที่ประมาณ 1.9% ผู้วิจัยจึงพิจารณาถึงความยากง่ายในการเขียนโปรแกรมเพื่อสร้างตัวควบคุมพีซีพบว่า ฟังก์ชันสมาชิกรูปสามเหลี่ยมมีรูปแบบการโปรแกรมที่ง่ายกว่ารูปร่างอื่น ๆ ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมพีซีที่มีรูปร่างฟังก์ชันสมาชิกเป็นรูปสามเหลี่ยมสำหรับใช้ควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน

ตารางที่ 6.1 ผลการทดสอบรูปร่างฟังก์ชันสมาชิกของตัวควบคุมพีซี

รูปร่างฟังก์ชันสมาชิก	$\%THD_i$	
	ก่อนการชดเชย	หลังการชดเชย
ฟังก์ชันสมาชิกรูปสามเหลี่ยม	26.9%	1.91%
ฟังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู		1.90%
ฟังก์ชันสมาชิกรูปเกาส์เซียน		1.91%
ฟังก์ชันสมาชิกรูปประฆังคว่ำ		1.92%

6.4 การทดสอบจำนวนค่าเชิงภาษาของตัวควบคุมฟัซซีสำหรับใช้ควบคุม

กระแสชดเชย

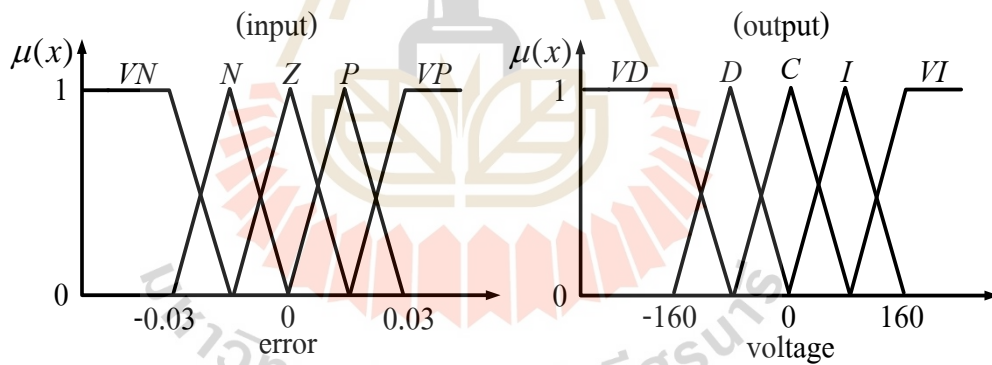
จำนวนค่าเชิงภาษาของฟังก์ชันสมาชิกอินพุตจะมีผลต่อสมรรถนะการควบคุมและมีผลต่อการออกแบบกฎของฟัซซีโดยตรง ซึ่งจำนวนกฎของฟัซซีที่มากจะส่งผลให้การประมวลผลของตัวควบคุมฟัซซีใช้เวลามากด้วยเช่นกัน ดังนั้นในหัวข้อนี้จึงนำเสนอการทดสอบจำนวนค่าเชิงภาษาของฟังก์ชันสมาชิกอินพุตและฟังก์ชันสมาชิกเอาต์พุตของตัวควบคุมฟัซซีด้วยการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรกรองกำลังแยกที่ฟแบบขนานแสดงระบบดังรูปที่ 6.1 โดยจะใช้บล็อกตัวควบคุมฟัซซีของโปรแกรม Simulink/MATLAB การทดสอบจะแบ่งเป็น 3 กรณี ได้แก่ กรณีค่าเชิงภาษา 3 ค่า กรณีค่าเชิงภาษา 5 ค่า และกรณีค่าเชิงภาษา 7 ค่า แสดงรายละเอียดค่าเชิงภาษาได้ดังตารางที่ 6.2 6.3 และ 6.4 ตามลำดับ ซึ่งจำนวนกฎของฟัซซีที่ใช้ขึ้นอยู่กับกรณีการทดสอบ คือ ใช้กฎจำนวน 3 ข้อ 5 ข้อ และ 7 ข้อ ตามจำนวนค่าเชิงภาษา ได้อธิบายไว้ในหัวข้อที่ 6.6 ส่วนประกอบอื่น ๆ จะกำหนดให้ทุกกรณีใช้เหมือนกัน คือ จากผลการทดสอบในหัวข้อที่ผ่านมาได้เลือกใช้รูปร่างฟังก์ชันสมาชิกเป็นรูปสามเหลี่ยม ส่วนการอนุมานฟัซซีใช้วิธีการ Mamdani ที่มีประเมินกฎแบบใช้ค่าสูงสุด-ต่ำสุด และใช้วิธีดีฟัซซีแบบ COG และกำหนดให้ขอบเขตฟังก์ชันสมาชิกอินพุตมีค่าเท่ากันเท่ากับ 0.03 A (2% ของขนาดกระแสอ้างอิง) ส่วนขอบเขตฟังก์ชันสมาชิกเอาต์พุตจะกำหนดให้มีค่าเท่ากันเท่ากับ 160 V (ค่า V_{DC}) สามารถแสดงรูปฟังก์ชันสมาชิกอินพุตและฟังก์ชันสมาชิกเอาต์พุตกรณีที่ใช้ค่าเชิงภาษา 3 ค่า 5 ค่า และ 7 ค่า ได้ดังรูปที่ 6.3 6.7 และ 6.8 ตามลำดับ

ตารางที่ 6.2 ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟัซซีกรณีค่าเชิงภาษา 3 ค่า

ฟังก์ชันสมาชิก	ตัวแปร	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error	ค่าความผิดพลาด ($error = i_c^* - i_c$)	N (negative)	มีค่าเป็นลบ ($i_c^* < i_c$)
			Z (zero)	มีค่าเป็นศูนย์ ($i_c^* = i_c$)
			P (positive)	มีค่าเป็นบวก ($i_c^* > i_c$)
เอาต์พุต	voltage	ค่าแรงดันอ้างอิง (V_{ref})	D (decrease)	ลดระดับแรงดัน
			C (constant)	คงค่าระดับแรงดัน
			I (increase)	เพิ่มระดับแรงดัน

ตารางที่ 6.3 ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟuzzyกรณีค่าเชิงภาษา 5 ค่า

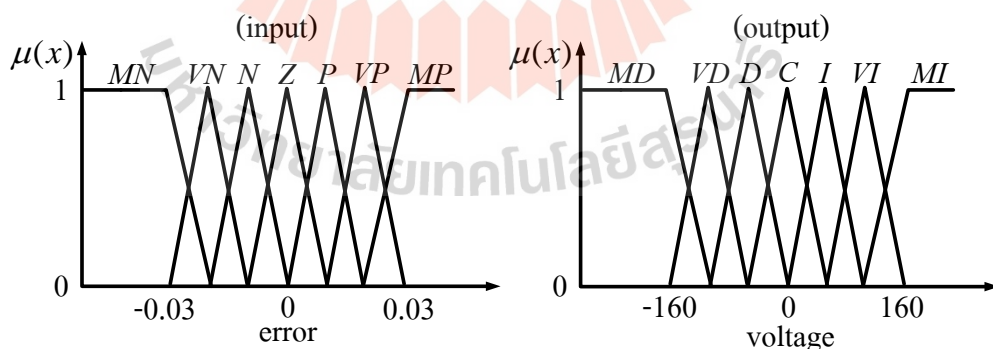
ฟังก์ชันสมาชิก	ตัวแปร	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error	ค่าความผิดพลาด ($error = i_c^* - i_c$)	VN (very negative)	มีค่าเป็นลบมาก ($i_c^* \ll i_c$)
			N (negative)	มีค่าเป็นลบ ($i_c^* < i_c$)
			Z (zero)	มีค่าเป็นศูนย์ ($i_c^* = i_c$)
			P (positive)	มีค่าเป็นบวก ($i_c^* > i_c$)
			VP (very positive)	มีค่าเป็นบวกมาก ($i_c^* \gg i_c$)
เอาต์พุต	voltage	ค่าแรงดันอ้างอิง (V_{ref})	VD (very decrease)	ลดระดับแรงดันมาก
			D (decrease)	ลดระดับแรงดัน
			C (constant)	คงค่าระดับแรงดัน
			I (increase)	เพิ่มระดับแรงดัน
			VI (very increase)	เพิ่มระดับแรงดันมาก



รูปที่ 6.7 ฟังก์ชันสมาชิกของจำนวนค่าเชิงภาษา 5 ค่า

ตารางที่ 6.4 ตัวแปรภาษาและค่าเชิงภาษาของตัวควบคุมฟuzzyกรณีค่าเชิงภาษา 7 ค่า

ฟังก์ชันสมาชิก	ตัวแปร	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	error	ค่าความผิดพลาด ($error = i_c^* - i_c$)	MN (max negative)	มีค่าเป็นลบสูงมาก ($i_c^* \lll i_c$)
			VN (very negative)	มีค่าเป็นลบมาก ($i_c^* \ll i_c$)
			N (negative)	มีค่าเป็นลบ ($i_c^* < i_c$)
			Z (zero)	มีค่าเป็นศูนย์ ($i_c^* = i_c$)
			P (positive)	มีค่าเป็นบวก ($i_c^* > i_c$)
			VP (very positive)	มีค่าเป็นบวกมาก ($i_c^* \gg i_c$)
			MP (max positive)	มีค่าเป็นบวกสูงมาก ($i_c^* \ggg i_c$)
เอาต์พุต	voltage	ค่าแรงดันอ้างอิง (V_{ref})	MD (max decrease)	ลดระดับแรงดันมาก ๆ
			VD (very decrease)	ลดระดับแรงดันมาก
			D (decrease)	ลดระดับแรงดัน
			C (constant)	คงค่าระดับแรงดัน
			I (increase)	เพิ่มระดับแรงดัน
			VI (very increase)	เพิ่มระดับแรงดันมาก
			MI (max increase)	เพิ่มระดับแรงดันมาก ๆ



รูปที่ 6.8 ฟังก์ชันสมาชิกของจำนวนค่าเชิงภาษา 7 ค่า

ผลการทดสอบจำนวนค่าเชิงภาษาของตัวควบคุมฟuzzyสามารถแสดงได้ดังตารางที่ 6.5 ซึ่งพบว่าค่า %THD_i ของกระแสที่แหล่งจ่ายภายหลังการชดเชยกรณีที่ใช้น้ำจำนวนค่าเชิงภาษา 3 ค่า มีค่าเท่ากับ 1.91% ใช้เวลาในการจำลองสถานการณ์ เท่ากับ 39 นาที กรณีที่ใช้น้ำจำนวนค่าเชิงภาษา 5 ค่า

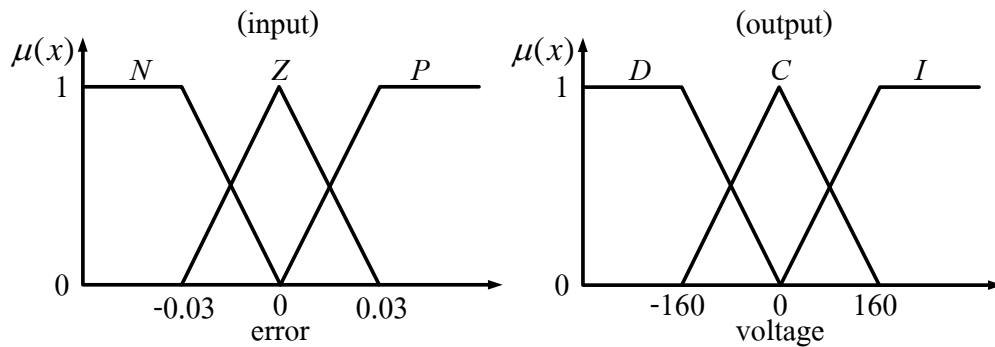
มีค่าเท่ากับ 1.91% ใช้เวลาในการจำลองสถานการณ์ 45 นาที และกรณีที่ใช้ค่าเชิงภาษา 7 ค่า มีค่าเท่ากับ 1.91% ใช้เวลาในการจำลองสถานการณ์ 48 นาที จะเห็นว่าทั้ง 3 กรณี ให้ค่า %THD_i เท่ากันเท่ากับ 1.91% จึงพิจารณาถึงความซับซ้อนของกฎและการเขียนโปรแกรมสร้างตัวควบคุมฟัซซี ซึ่งค่าเชิงภาษา 3 ค่า มีความซับซ้อนน้อยกว่ากรณีที่ใช้ค่าเชิงภาษา 5 ค่า และ 7 ค่า ส่งผลให้ใช้เวลาในการจำลองสถานการณ์น้อยที่สุด ดังนั้นงานวิจัยวิทยานิพนธ์นี้จะเลือกใช้ตัวควบคุมฟัซซีที่มีค่าเชิงภาษา 3 ค่า สำหรับใช้ควบคุมกระแสขดเคี้ยวของวงจรรอกกำลังแอกทีฟแบบขนาน

ตารางที่ 6.5 ผลการทดสอบจำนวนค่าเชิงภาษาของตัวควบคุมฟัซซี

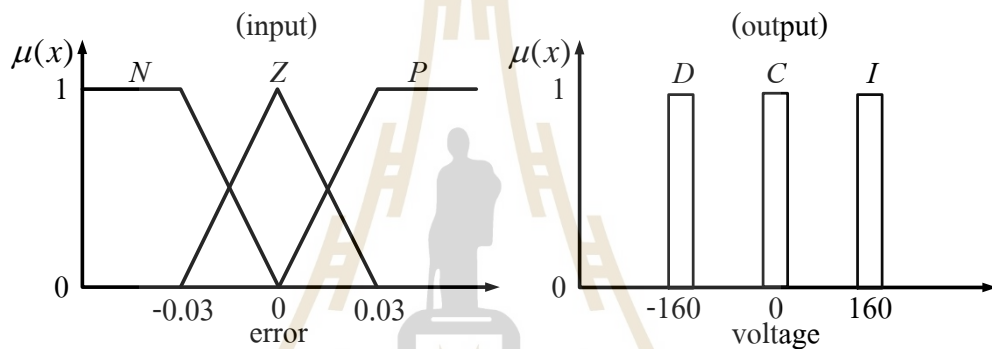
จำนวนค่าเชิงภาษา	ค่า %THD _i		เวลาที่ใช้ในการจำลองสถานการณ์ (นาที)
	ก่อนการชดเชย	หลังการชดเชย	
3 ค่า	26.9%	1.91%	39
5 ค่า		1.91%	45
7 ค่า		1.91%	48

6.5 การทดสอบวิธีการอนุมานของตัวควบคุมฟัซซีสำหรับใช้ควบคุมกระแสขดเคี้ยว

ในหัวข้อนี้จะนำเสนอการทดสอบวิธีการการอนุมานฟัซซี ได้แก่ การอนุมานแบบ Mamdani ที่ใช้การทำดีฟัซซีด้วยวิธีแบบการหาจุดศูนย์กลาง (COG) และการอนุมานแบบ Takagi-Sugeno ที่ใช้การทำดีฟัซซีแบบหาค่าน้ำหนักเฉลี่ย (WA) (คำนวณได้จากสมการที่ 5.2 ในบทที่ 5) โดยการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบวิธีการอนุมานฟัซซีจะใช้ตัวควบคุมฟัซซีจากโปรแกรมที่ผู้วิจัยเขียนขึ้น เนื่องจากผู้วิจัยต้องการเปรียบเทียบความง่ายของการเขียนโปรแกรม และเปรียบเทียบสมรรถนะการควบคุมระหว่างการอนุมานแบบ Mamdani ที่มีการคำนวณดีฟัซซีด้วยวิธี COG และการอนุมานแบบ Takagi-Sugeno ที่มีการคำนวณดีฟัซซีด้วยวิธี WA ในกรณีที่เขียนโปรแกรมขึ้นจากหัวข้อที่ 6.2 ที่ผ่านมา ได้เลือกใช้รูปร่างฟังก์ชันสมาชิกอินพุตและเอาต์พุตเป็นรูปสามเหลี่ยม อย่างไรก็ตามสำหรับการทดสอบวิธีการอนุมานแบบ Takagi-Sugeno จะใช้ฟังก์ชันสมาชิกเอาต์พุตเป็นแท่งเส้นตรง และจากหัวข้อ 6.3 ที่ผ่านมาได้เลือกใช้ค่าเชิงภาษาจำนวน 3 ค่า จำนวนกฎของฟัซซีจึงใช้ทั้งหมด 3 ข้อ ในส่วนของส่วนประกอบอื่น ๆ กำหนดให้ ขอบเขตของฟังก์ชันสมาชิกอินพุต error มีค่าเท่ากันเท่ากับ 0.03 A (2% ของขนาดกระแสอ้างอิง) และขอบเขตฟังก์ชันสมาชิกเอาต์พุต voltage จะกำหนดให้มีค่าเท่ากันเท่ากับค่า V_{DC} คือ 160 V ดังนั้นฟังก์ชันสมาชิกการอนุมานแบบ Mamdani และแบบ Takagi-Sugeno สามารถแสดงได้ดังรูปที่ 6.9 และ 6.10 ตามลำดับ และสามารถแสดงผลการทดสอบวิธีการอนุมานทั้งสองแบบได้ในตารางที่ 6.6



รูปที่ 6.9 ฟังก์ชันสมาชิกสำหรับทดสอบการอนุมานฟัซซีแบบ Mamdani



รูปที่ 6.10 ฟังก์ชันสมาชิกสำหรับทดสอบการอนุมานฟัซซีแบบ Takagi-Sugeno

การทดสอบวิธีการอนุมานของตัวควบคุมฟัซซีสำหรับควบคุมกระแสชดเชยสามารถแสดงผลดังตารางที่ 6.6 จะเห็นได้ว่าค่า %THD_i ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของการอนุมานแบบ Takagi-Sugeno มีค่าเท่ากับ 1.90% ซึ่งมีค่าน้อยกว่าการอนุมานแบบ Mamdani ที่มีค่าเท่ากับ 1.92% และเนื่องจากวิธีการอนุมานแบบ Takagi-Sugeno มีรูปร่างฟังก์ชันสมาชิกเอาต์พุตเป็นแท่งตรง และการคำนวณดีฟัซซีด้วยวิธี WA ทำให้มีรูปแบบการเขียนโปรแกรมที่ง่ายกว่าการอนุมานแบบ Mamdani ดังนั้นจึงเลือกใช้ตัวควบคุมฟัซซีที่ใช้การอนุมานแบบ Takagi-Sugeno ที่มีการทำดีฟัซซีแบบ WA สำหรับควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนาน

ตารางที่ 6.6 ผลการทดสอบวิธีการอนุมานของตัวควบคุมฟuzzy

วิธีการอนุมานฟuzzy	% THD _i	
	ก่อนการชดเชย	หลังการชดเชย
วิธี Mamdani	26.9%	1.92%
วิธี Takagi-Sugeno		1.90%

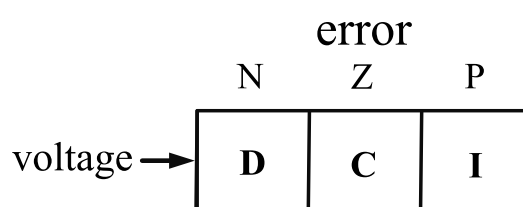
6.6 การออกแบบกฎของตัวควบคุมฟuzzyสำหรับควบคุมกระแสชดเชย

การออกแบบกฎของฟuzzyมีจุดประสงค์เพื่อควบคุมให้รูปสัญญาณกระแสชดเชยเกาะหรือคล้อยตามรูปสัญญาณกระแสอ้างอิงได้มากที่สุด โดยกฎของตัวควบคุมฟuzzyจะขึ้นอยู่กับจำนวนอินพุตและจำนวนค่าเชิงภาษาของฟังก์ชันสมาชิกอินพุต ซึ่งในหัวข้อนี้จะนำเสนอการออกแบบกฎของฟuzzyทั้งหมด 3 กรณี ได้แก่ ค่าเชิงภาษาจำนวน 3 ค่า (สำหรับใช้ทดสอบในหัวข้อที่ 6.3 6.4 และ 6.5) ค่าเชิงภาษาจำนวน 5 ค่า (สำหรับใช้ทดสอบในหัวข้อที่ 6.4) และค่าเชิงภาษาจำนวน 7 ค่า (สำหรับใช้ทดสอบในหัวข้อที่ 6.4) ดังนี้

-กรณีฟังก์ชันสมาชิกอินพุตและเอาต์พุตมีจำนวนค่าเชิงภาษา 3 ค่า สามารถพิจารณาออกแบบกฎของฟuzzyสำหรับควบคุมกระแสชดเชยได้ 3 ข้อ มีรายละเอียดแสดงดังต่อไปนี้

กฎข้อที่ 1 IF error = N THEN voltage = D
 กฎข้อที่ 2 IF error = Z THEN voltage = C
 กฎข้อที่ 3 IF error = P THEN voltage = I

จากกฎฟuzzyในข้างต้นสามารถแสดงความสัมพันธ์ในรูปแบบเมตริกซ์ FAM ได้ดังรูปที่ 6.11 และมีความหมายของแต่ละกฎดังนี้



รูปที่ 6.11 กฎของฟuzzyกรณีใช้ค่าเชิงภาษา 3 ค่า

กฎข้อที่ 1 ถ้าอินพุต error มีค่าเท่ากับ N กำหนดเอาต์พุต voltage มีค่าเป็น D หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิง กำหนดให้ลดระดับแรงดันอ้างอิง

กฎข้อที่ 2 ถ้าอินพุต error มีค่าเท่ากับ Z กำหนดเอาต์พุต voltage มีค่าเป็น C หมายถึง ถ้ากระแสชดเชยมีค่าเท่ากับกระแสอ้างอิง กำหนดให้แรงดันอ้างอิงมีค่าคงที่

กฎข้อที่ 3 ถ้าอินพุต error มีค่าเท่ากับ P กำหนดเอาต์พุต voltage มีค่าเป็น I หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิง กำหนดให้เพิ่มระดับแรงดันอ้างอิง

-กรณีฟังก์ชันสมาชิกอินพุตและเอาต์พุตมีจำนวนค่าเชิงภาษา 5 ค่า สามารถออกแบบกฎของ ฟัชซีสำหรับควบคุมกระแสชดเชยได้ 5 ข้อ มีรายละเอียดแสดงดังต่อไปนี้

กฎข้อที่ 1 IF error = VN THEN voltage = VD

กฎข้อที่ 2 IF error = N THEN voltage = D

กฎข้อที่ 3 IF error = Z THEN voltage = C

กฎข้อที่ 4 IF error = P THEN voltage = I

กฎข้อที่ 5 IF error = VP THEN voltage = VI

จากกฎฟัชซีในข้างต้นสามารถแสดงความสัมพันธ์ในรูปแบบเมตริกซ์ FAM ได้ดังรูปที่ 6.12 และมีความหมายของแต่ละกฎดังนี้

	error				
	VN	N	Z	P	VP
voltage →	VD	D	C	I	VI

รูปที่ 6.12 กฎของฟัชซีกรณีใช้ค่าเชิงภาษา 5 ค่า

กฎข้อที่ 1 ถ้าอินพุต error มีค่าเท่ากับ VN กำหนดเอาต์พุต voltage มีค่าเป็น VD หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิงมาก กำหนดให้ลดระดับแรงดันอ้างอิงมาก

กฎข้อที่ 2 ถ้าอินพุต error มีค่าเท่ากับ N กำหนดเอาต์พุต voltage มีค่าเป็น D หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิง กำหนดให้ลดระดับแรงดันอ้างอิง

กฎข้อที่ 3 ถ้าอินพุต error มีค่าเท่ากับ Z กำหนดเอาต์พุต voltage มีค่าเป็น C หมายถึง ถ้ากระแสชดเชยมีค่าเท่ากับกระแสอ้างอิง กำหนดให้แรงดันอ้างอิงมีค่าคงที่

กฎข้อที่ 4 ถ้าอินพุต error มีค่าเท่ากับ P กำหนดเอาต์พุต voltage มีค่าเป็น I หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิง กำหนดให้เพิ่มระดับแรงดันอ้างอิง

กฎข้อที่ 5 ถ้าอินพุต error มีค่าเท่ากับ VP กำหนดเอาต์พุต voltage มีค่าเป็น VI หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิงมาก กำหนดให้เพิ่มระดับแรงดันอ้างอิงมาก

-กรณีฟังก์ชันสมาชิกอินพุตและเอาต์พุตมีจำนวนค่าเชิงภาษา 7 ค่า สามารถออกแบบกฎของฟuzzyสำหรับควบคุมกระแสชดเชยได้ 7 ข้อ ดังนี้

กฎข้อที่ 1 IF error = MN THEN voltage = MD

กฎข้อที่ 2 IF error = VN THEN voltage = VD

กฎข้อที่ 3 IF error = N THEN voltage = D

กฎข้อที่ 4 IF error = Z THEN voltage = C

กฎข้อที่ 5 IF error = P THEN voltage = I

กฎข้อที่ 6 IF error = VP THEN voltage = VI

กฎข้อที่ 7 IF error = MP THEN voltage = MI

จากกฎฟuzzyในข้างต้นสามารถแสดงความสัมพันธ์ในรูปแบบเมตริกซ์ FAM ได้ดังรูปที่ 6.13 และมีความหมายของแต่ละกฎดังนี้

	error						
	MN	VN	N	Z	P	VP	MP
voltage →	MD	VD	D	C	I	VI	MI

รูปที่ 6.13 กฎของฟuzzyกรณีใช้ค่าเชิงภาษา 7 ค่า

กฎข้อที่ 1 ถ้าอินพุต error มีค่าเท่ากับ MN กำหนดเอาต์พุต voltage มีค่าเป็น MD หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิงมาก ๆ กำหนดให้ลดระดับแรงดันอ้างอิงมาก ๆ

กฎข้อที่ 2 ถ้าอินพุต error มีค่าเท่ากับ VN กำหนดเอาต์พุต voltage มีค่าเป็น VD หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิงมาก กำหนดให้ลดระดับแรงดันอ้างอิงมาก

กฎข้อที่ 3 ถ้าอินพุต error มีค่าเท่ากับ N กำหนดเอาต์พุต voltage มีค่าเป็น D หมายถึง ถ้ากระแสชดเชยมีค่ามากกว่ากระแสอ้างอิง กำหนดให้ลดระดับแรงดันอ้างอิง

กฎข้อที่ 4 ถ้าอินพุต error มีค่าเท่ากับ Z กำหนดเอาต์พุต voltage มีค่าเป็น C หมายถึง ถ้ากระแสชดเชยมีค่าเท่ากับกระแสอ้างอิง กำหนดให้แรงดันอ้างอิงมีค่าคงที่

กฎข้อที่ 5 ถ้าอินพุต error มีค่าเท่ากับ P กำหนดเอาต์พุต voltage มีค่าเป็น I หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิง กำหนดให้เพิ่มระดับแรงดันอ้างอิง

กฎข้อที่ 6 ถ้าอินพุต error มีค่าเท่ากับ VP กำหนดเอาต์พุต voltage มีค่าเป็น VI หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิงมาก กำหนดให้เพิ่มระดับแรงดันอ้างอิงมาก

กฎข้อที่ 7 ถ้าอินพุต error มีค่าเท่ากับ MP กำหนดเอาต์พุต voltage มีค่าเป็น MI หมายถึง ถ้ากระแสชดเชยมีค่าน้อยกว่ากระแสอ้างอิงมาก ๆ กำหนดให้เพิ่มระดับแรงดันอ้างอิงมาก ๆ

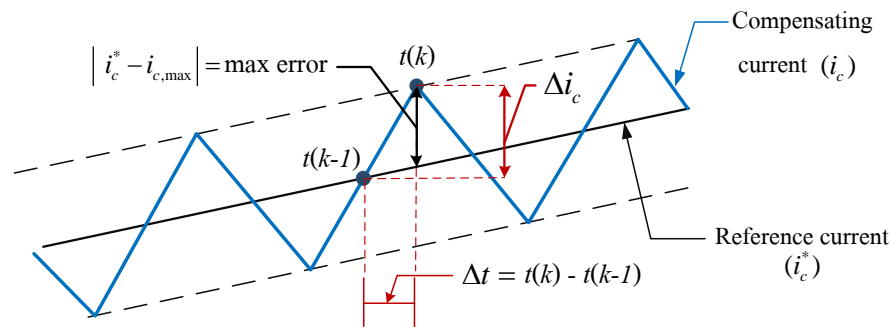
6.7 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzyสำหรับใช้ควบคุม

กระแสชดเชย

เนื่องจากตำแหน่งฟังก์ชันสมาชิกจะมีผลต่อสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzy จากความสำคัญดังกล่าวในหัวข้อนี้จึงนำเสนอวิธีการออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzyโดยมีวัตถุประสงค์เพื่อให้การออกแบบง่ายและไม่จำเป็นต้องอาศัยความเชี่ยวชาญของผู้ออกแบบ การออกแบบจะแบ่งเป็น 2 ส่วน คือ การออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error และการออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage ซึ่งสามารถแสดงรายละเอียดได้ดังนี้

6.7.1 การออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error

เพื่อให้ตัวควบคุมฟuzzyสามารถควบคุมกระแสชดเชยได้ดีจึงพิจารณาการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error จากรูปที่ 6.14 จะเห็นว่าสัญญาณของกระแสชดเชย (i_c) จะสามารถคาบเกี่ยวกระแสอ้างอิงได้ (i_c^*) ก็ต่อเมื่อค่าความชันของกระแสชดเชยมีค่ามากกว่าความชันของกระแสอ้างอิง ดังนั้นจะสามารถเขียนสมการประมาณค่าความชันของกระแสชดเชยจากกระแสอ้างอิงได้ดังสมการที่ (6.2) โดยจะพิจารณาที่ความชันสูงสุดเพื่อรองรับการเปลี่ยนแปลงรูปสัญญาณของกระแสอ้างอิงสูงสุดได้



รูปที่ 6.14 การควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิง

$$\frac{\Delta i_c}{\Delta t} \approx n \cdot \left(\frac{\Delta i_c^*}{\Delta t} \right)_{\max} \quad (6.2)$$

โดยที่ n คือ ค่าตัวประกอบปรับคูณเพิ่มขนาดความชันของกระแสชดเชย ($n > 1$)

จากสมการที่ (6.2) สามารถพิจารณาสมการผลต่างของกระแสชดเชยได้ดังสมการที่

(6.3)

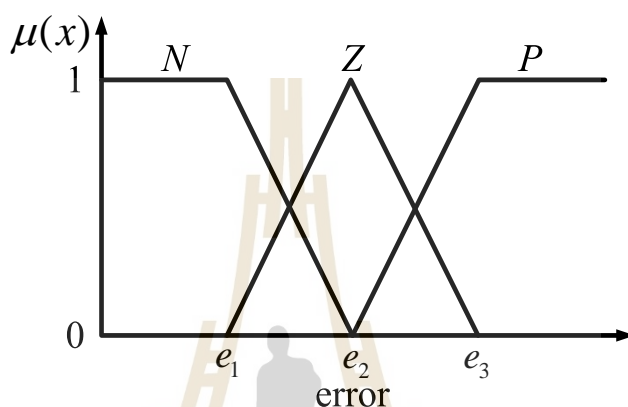
$$\Delta i_c = \left(n \cdot \left(\frac{\Delta i_c^*}{\Delta t} \right)_{\max} \right) \Delta t \quad (6.3)$$

เมื่อพิจารณาค่าความผิดพลาดสูงสุด (max error) คือ ผลต่างของกระแสอ้างอิงกับกระแสชดเชยที่มีค่าสูงสุดแสดงได้ดังสมการที่ (6.4) ซึ่งจากรูปที่ 6.14 จะสามารถประมาณค่าดังกล่าวได้จากผลต่างของค่ากระแสชดเชยที่จุด $t(k)$ กับจุด $t(k-1)$ ดังนั้นสามารถเขียนสมการการคำนวณค่า max error ได้ดังสมการที่ (6.5)

$$\text{max error} = |i_c^* - i_{c,\max}| \quad (6.4)$$

$$\text{max error} \approx \Delta i_c = \left(n \cdot \left(\frac{\Delta i_c^*}{\Delta t} \right)_{\max} \right) \Delta t \quad (6.5)$$

ตำแหน่งฟังก์ชันสมาชิกอินพุต error จะออกแบบให้มีลักษณะสมมาตร ซึ่งจากหัวข้อ 6.4 ที่ผ่านมาได้เลือกใช้ค่าเชิงภาษาจำนวน 3 ค่า ดังนั้นจึงออกแบบตำแหน่งฟังก์ชันสมาชิกทั้งหมด 3 ตำแหน่ง ได้แก่ ตำแหน่ง e_1 e_2 และ e_3 สามารถแสดงดังรูปที่ 6.15 โดยกำหนดให้ขอบเขตสูงสุดของตำแหน่งฟังก์ชันสมาชิกสมาชิกอินพุต error มีค่าเท่ากับค่า max error ซึ่งงานวิจัยวิทยานิพนธ์นี้ จะนำเสนอวิธีการคำนวณค่า max error 2 วิธี ดังต่อไปนี้



รูปที่ 6.15 ตำแหน่งฟังก์ชันสมาชิกของอินพุต error

วิธีการที่ 1 การคำนวณโดยใช้ค่าความชันสูงสุดของกระแสอ้างอิง

การคำนวณหาค่า max error สำหรับนำไปใช้ออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ของตัวควบคุมพีซซีจากสมการที่ (6.5) สามารถคำนวณค่าความชันของกระแสอ้างอิงได้โดยตรงจากสมการที่ (4.3) (นำเสนอไว้ในบทที่ 4) ดังนั้นจึงเขียนสมการการคำนวณค่า max error ได้ดังสมการที่ (6.6)

จากสมการที่ (4.3) คือ $\frac{\Delta i_c^*}{\Delta t} = \frac{Y_2 - Y_1}{X_2 - X_1}$ ดังนั้น

$$\max \text{ error} = \left(n \cdot \left(\frac{Y_2 - Y_1}{X_2 - X_1} \right)_{\max} \right) \Delta t \quad (6.6)$$

โดยที่ $\left(\frac{Y_2 - Y_1}{X_2 - X_1} \right)_{\max}$ คือ ค่าความชันสูงสุดของรูปสัญญาณ ซึ่งจากรูปที่ 4.3 จึงแสดงการคำนวณได้ดังนี้

$$\left(\frac{Y_2 - Y_1}{X_2 - X_1} \right)_{\max} = \frac{0.48735 - (-3.34781)}{0.14232 - 0.14045} = 2050.888 \text{ A/s}$$

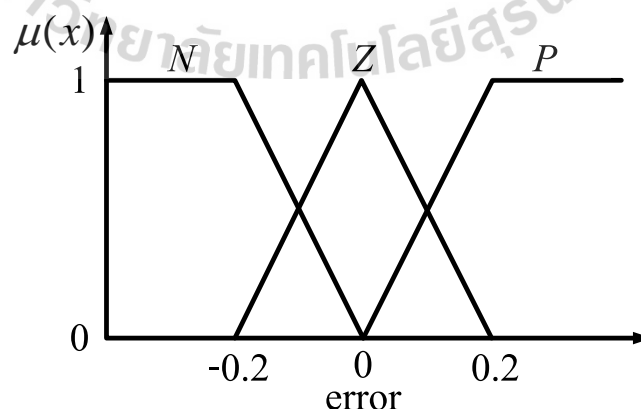
การคำนวณหาค่าความชันสูงสุดจะพิจารณาจากกราฟความสัมพันธ์ระหว่างกระแสอ้างอิงเทียบกับเวลาตามรูปที่ 4.3 ในบทที่ 4 ซึ่งพบว่าค่าความชันสูงสุดมีค่าเท่ากับ 2050.88 A/s เนื่องจากต้องการให้ความชันสูงสุดของกระแสชดเชยมีค่ามากกว่าความชันสูงสุดของกระแสอ้างอิงจึงควรออกแบบ n ให้มีค่ามากกว่า 1 ($n > 1$) โดยในงานวิจัยวิทยานิพนธ์นี้ได้เลือกใช้ค่า n เท่ากับ 10 และกำหนดให้ค่า Δt มีค่าเท่ากับช่วงเวลาชักตัวอย่าง คือ 1×10^{-5} s จะได้ผลการคำนวณค่า max error ตามสมการที่ (6.6) เท่ากับ 0.20 A ดังนี้

$$\text{max error} = 10 \times (2050.88) \times (1 \times 10^{-5}) = 0.20 \text{ A}$$

จากผลการคำนวณค่า max error ในข้างต้นจะถูกนำไปใช้เป็นขอบเขตสูงสุดของการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ตำแหน่ง e_1 , e_2 และ e_3 ได้ดังตารางที่ 6.7 และสามารถแสดงผลการออกแบบตำแหน่งของฟังก์ชันสมาชิกได้ดังรูปที่ 6.16

ตารางที่ 6.7 การออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error กรณีใช้วิธีการที่ 1

ตำแหน่ง	e_1	e_2	e_3
การออกแบบ	$e_1 = -(\text{max error})$	$e_2 = 0$	$e_3 = \text{max error}$
ผลการออกแบบ	-0.2	0	0.2



รูปที่ 6.16 ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 1

วิธีการที่ 2 การคำนวณโดยอาศัยวิธีการ Ingram and Round

การคำนวณค่า max error โดยอาศัยวิธีการของ Ingram and Round จะได้ค่าประมาณค่าความชันของกระแสอ้างอิงสูงสุด $((di_c^* / dt)_{\max})$ (Ingram and Round, 1997) แสดงดังสมการที่ (6.7)

$$\left(\frac{di_c^*}{dt} \right)_{\max} = A2\pi f \quad (6.7)$$

โดยที่ A คือ ค่าแอมพลิจูดของกระแสฮาร์มอนิกอันดับที่มีขนาดกระแสสูงสุด

f คือ ค่าความถี่ของอันดับฮาร์มอนิกที่มีขนาดกระแสสูงสุด

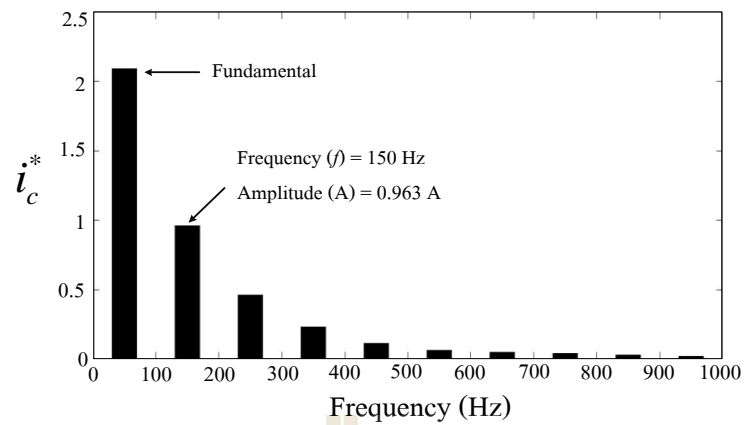
จากสมการที่ (6.7) สามารถพิจารณาค่าความชันกระแสอ้างอิงเป็นแบบจุดต่อจุด $((\Delta i_c^* / \Delta t)_{\max})$ ได้ดังสมการที่ (6.8) ดังนั้นสมการค่า max error สามารถแสดงได้ดังสมการที่ (6.9)

$$\left(\frac{\Delta i_c^*}{\Delta t} \right)_{\max} = \left(\frac{di_c^*}{dt} \right)_{\max} \approx A2\pi f \quad (6.8)$$

$$\text{max error} \approx n \cdot (A2\pi f) \Delta t \quad (6.9)$$

จากสมการที่ (6.9) สามารถคำนวณค่า max error โดยพิจารณาได้จากรูปสเปกตรัมกระแสอ้างอิงของระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้พิจารณาแสดงได้ดังรูปที่ 6.17 จากรูปจะเห็นว่ากระแสอ้างอิงมีกระแสฮาร์มอนิกสูงสุดที่ความถี่ 150 Hz (ฮาร์มอนิกอันดับที่ 3) มีขนาดเท่ากับ 0.963 A และกำหนดใช้ค่า n เท่ากับ 10 และค่า Δt กำหนดให้เท่ากับ 1×10^{-5} s สามารถคำนวณค่า max error ได้เท่ากับ 0.09 A แสดงได้ดังนี้

$$\text{max error} = 10 \times (0.963 \times 2\pi \times 150) \times (1 \times 10^{-5}) = 0.09 \text{ A}$$

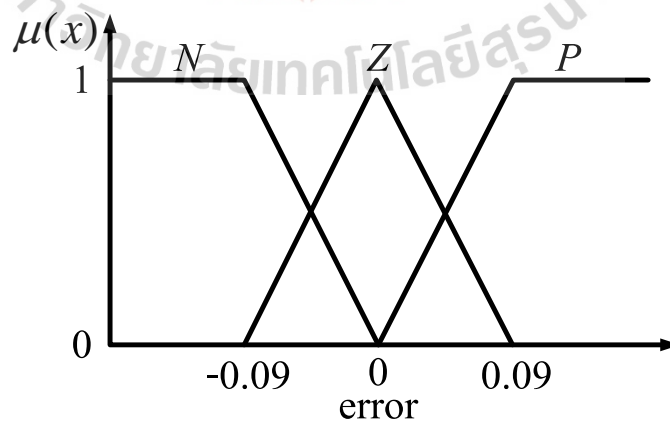


รูปที่ 6.17 สเปกตรัมของกระแสอ้างอิงในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้พิจารณา

จากผลการคำนวณค่า max error ในข้างต้น จึงแสดงผลการออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต error (e_1 ถึง e_3) ได้ดังตารางที่ 6.8 และสามารถแสดงผลตำแหน่งของฟังก์ชันสมาชิกดังกล่าวได้ดังรูปที่ 6.18

ตารางที่ 6.8 การออกแบบตำแหน่งฟังก์ชันสมาชิกของอินพุต error กรณีใช้วิธีการที่ 2

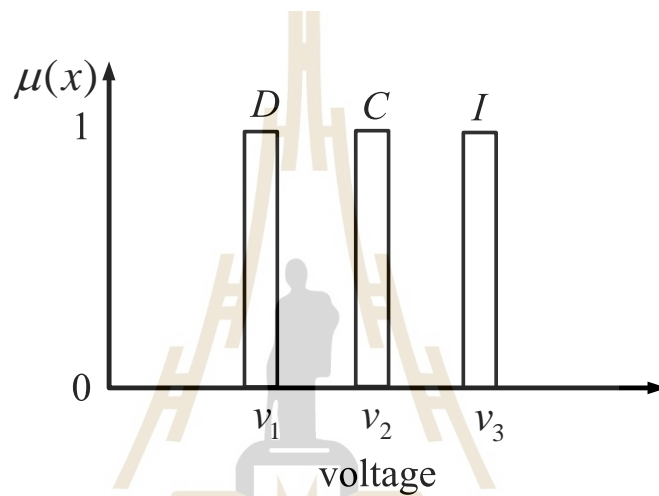
ตำแหน่ง	e_1	e_2	e_3
การออกแบบ	$e_1 = -(\max \text{ error})$	$e_2 = 0$	$e_3 = \max \text{ error}$
ผลการออกแบบ	- 0.09	0	0.09



รูปที่ 6.18 ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 2

6.7.2 การออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage

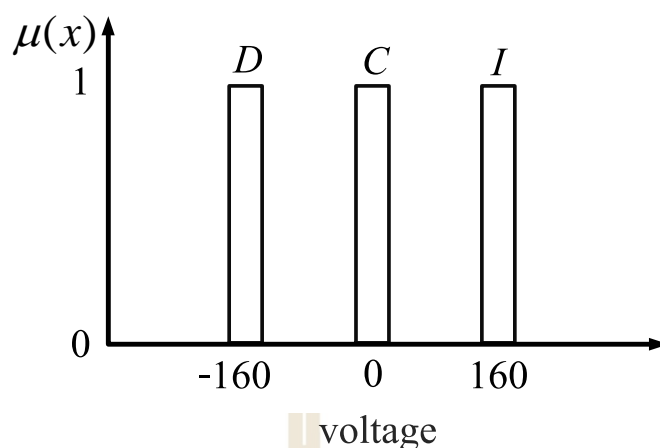
จากการออกแบบจำนวนค่าเชิงภาษา 3 ค่า การออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage จึงต้องออกแบบทั้งหมด 3 ตำแหน่ง ได้แก่ v_1 v_2 และ v_3 ซึ่งกำหนดออกแบบให้ตำแหน่งมีความสมมาตรกันดังแสดงในรูปที่ 6.19 โดยการออกแบบจะพิจารณาให้ขอบเขตสูงสุดของฟังก์ชันสมาชิกเอาต์พุต voltage มีค่าเท่ากับค่าแรงดันบัสไฟตรง (V_{DC}) คือ 160 V โดยสามารถแสดงการออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage ต่าง ๆ ได้ดังตารางที่ 6.9 และสามารถแสดงผลตำแหน่งของฟังก์ชันสมาชิกได้ดังรูปที่ 6.20



รูปที่ 6.19 ตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage

ตารางที่ 6.9 การออกแบบตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage

ตำแหน่ง	v_1	v_2	v_3
การออกแบบ	$v_1 = -(V_{DC})$	$v_2 = 0$	$v_3 = V_{DC}$
ผลการออกแบบ	- 160	0	160

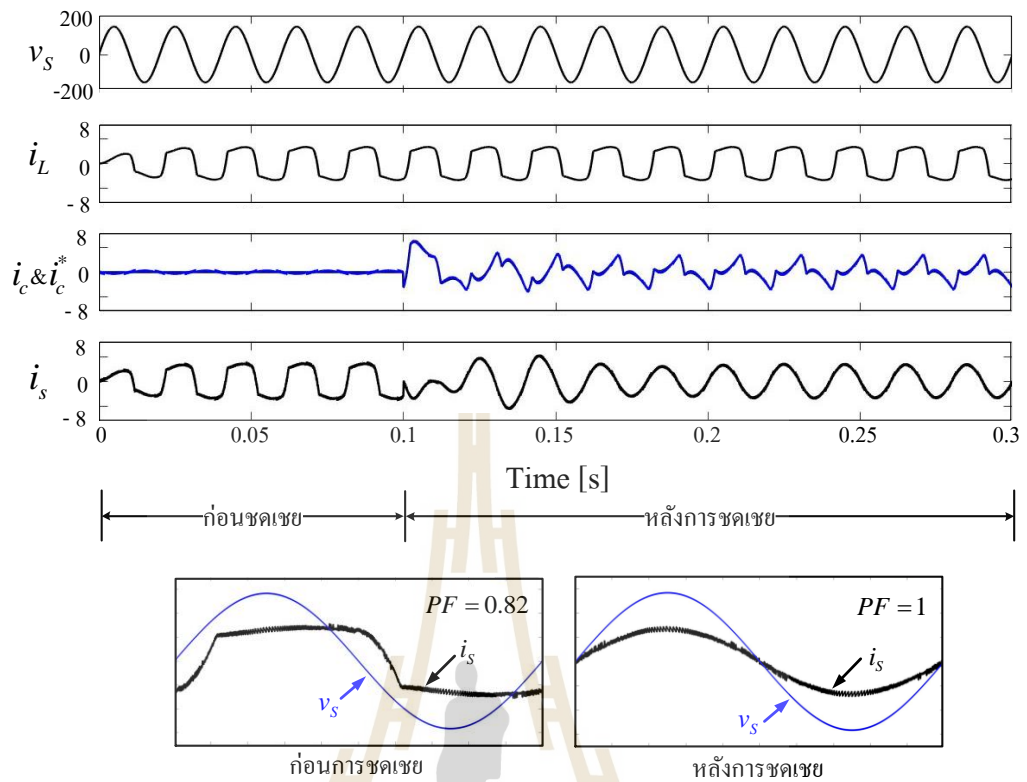


รูปที่ 6.20 ผลการออกแบบตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage

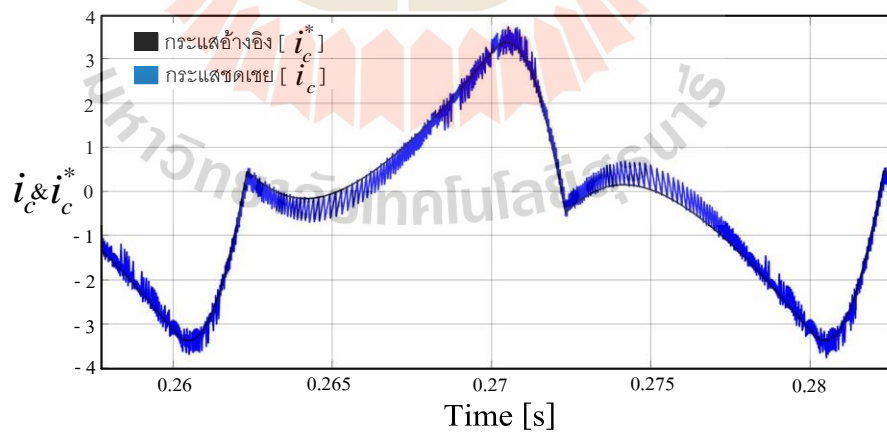
6.8 การจำลองสถานการณ์เพื่อทดสอบสมรรถนะของตัวควบคุมฟัซซี

การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลัง แยกทีฟแบบขนานระบบดังรูปที่ 6.1 ในหัวข้อนี้เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของ ตัวควบคุมฟัซซีที่ได้จากการออกแบบในหัวข้อที่ผ่านมา โดยจะแบ่งการทดสอบสมรรถนะของ ตัวควบคุมฟัซซีจากวิธีการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error 2 กรณี คือ กรณีใช้วิธีการ คำนวณที่ 1 คำนวณโดยใช้ค่าความชันสูงสุดของกระแสอ้างอิง และกรณีใช้วิธีการคำนวณที่ 2 คำนวณ โดยอาศัยวิธีการ Ingram and Round ซึ่งผลการจำลองสถานการณ์ของทั้ง 2 กรณีวิธีการ สามารถ แสดงได้ดังรูปที่ 6.21 ถึง 6.24 ดังนี้

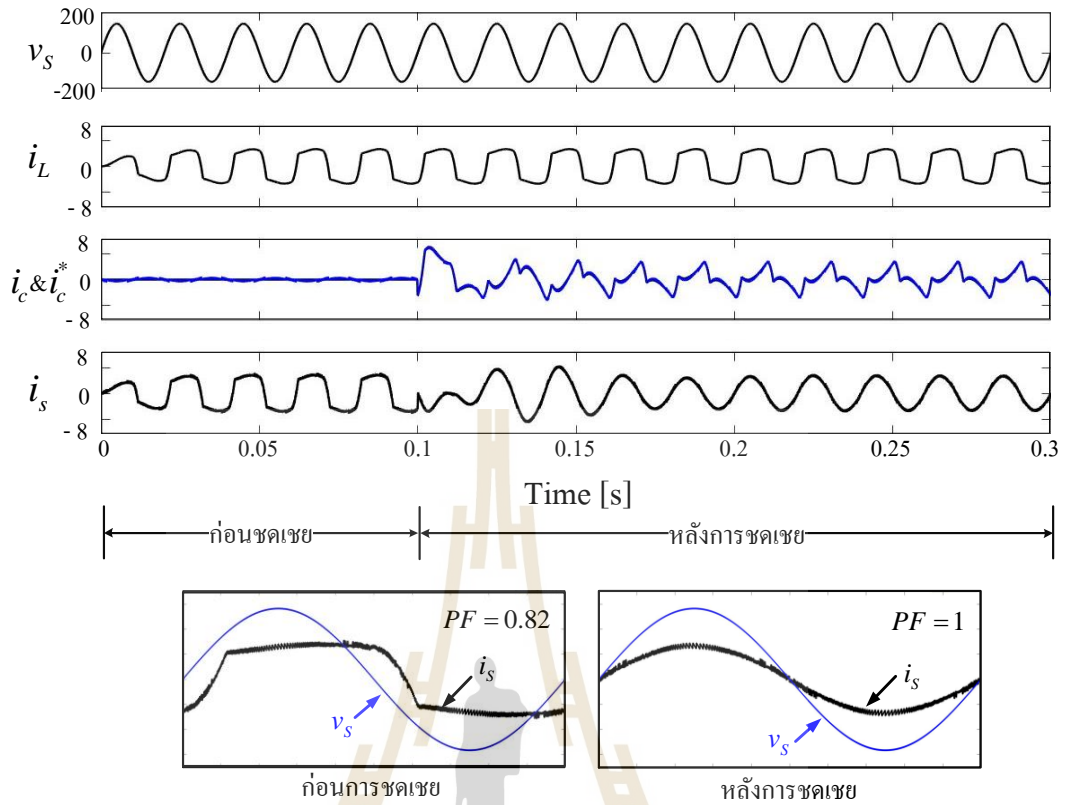
มหาวิทยาลัยเทคโนโลยีสุรนารี



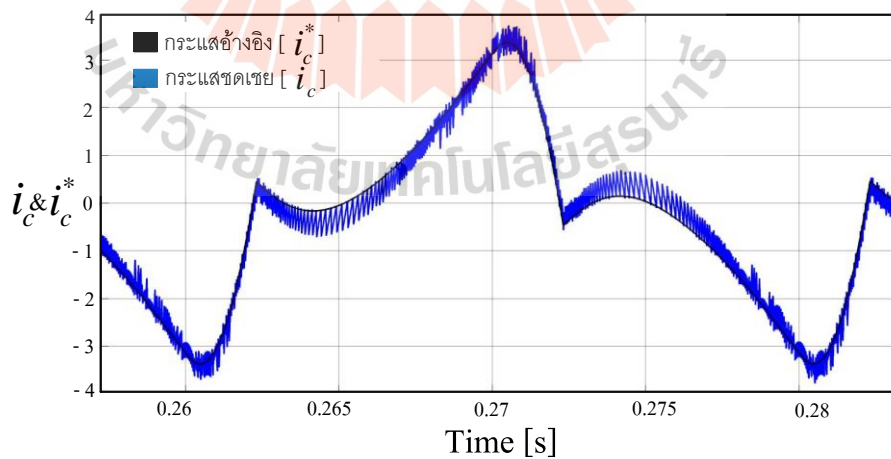
รูปที่ 6.21 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีใช้ตัวควบคุมพีชซีที่ออกแบบด้วยวิธีการคำนวณที่ 1



รูปที่ 6.22 สมรรถนะการควบคุมกระแสชดเชยกรณีใช้ตัวควบคุมพีชซีที่ออกแบบด้วยวิธีการคำนวณที่ 1



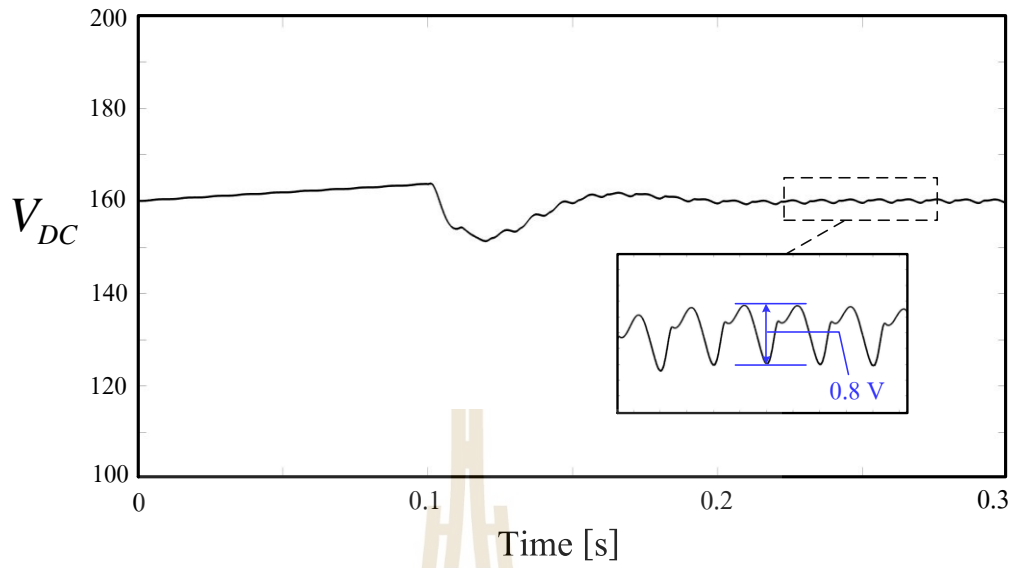
รูปที่ 6.23 ผลการจำลองสถานการณ์การกำจัดฮาร์โมนิกกรณีใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 2



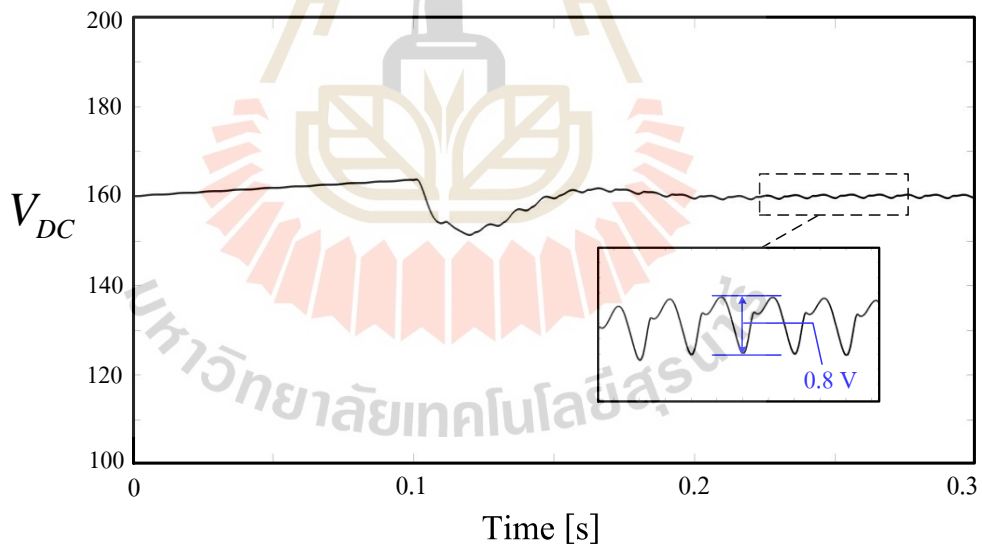
รูปที่ 6.24 สมรรถนะการควบคุมกระแสชดเชยกรณีใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 2

จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกดังรูปที่ 6.21 และ 6.23 สังเกตได้ว่าก่อนการชดเชยตั้งแต่เวลา 0 ถึง 0.1 วินาที กระแสที่แหล่งจ่าย (i_s) มีลักษณะรูปสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสที่โหลด (i_L) เมื่อคำนวณค่า $\%THD_i$ พบว่ามีค่าเท่ากับ 26.9% ต่อมาเมื่อวงจรกรองกำลังแอกทีฟแบบขนานทำงานร่วมกับตัวควบคุมพีชซีทำการฉีดกระแสชดเชย (i_c) ที่มีลักษณะรูปสัญญาณคล้ายกระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF เข้าสู่ระบบไฟฟ้าที่จุดต่อรวม PCC ตั้งแต่เวลา 0.1 วินาที เป็นต้นไป จะเห็นได้ว่ารูปสัญญาณกระแสที่แหล่งจ่ายมีลักษณะกลับมาเป็นรูปไซน์มากขึ้น โดยค่า $\%THD_i$ ภายหลังจากการชดเชยของตัวควบคุมพีชซีกรณีที่ออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 1 มีค่าเท่ากับ 1.87% และกรณีที่ออกแบบด้วยวิธีการคำนวณที่ 2 มีค่าเท่ากับ 1.91% สามารถดูค่า $\%THD_i$ ดังกล่าวได้จากตารางที่ 6.10 และเมื่อพิจารณาสมรรถนะการควบคุมกระแสชดเชยด้วยตัวควบคุมพีชซีที่ได้จากกรณีการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 1 และกรณีวิธีการคำนวณที่ 2 สามารถแสดงผลการควบคุมกระแสชดเชยได้ดังรูปที่ 6.22 และ 6.24 ตามลำดับ จากรูปดังกล่าวสังเกตได้ว่ากระแสชดเชยที่ได้จากตัวควบคุมพีชซีทั้ง 2 กรณีวิธีการคำนวณ สามารถเกาะคล้อยตามกระแสอ้างอิงได้ดีตลอดรูปสัญญาณ หมายความว่าตัวควบคุมพีชซีที่ได้จากการออกแบบมีสมรรถนะการควบคุมกระแสชดเชยที่ดีทั้งสองกรณี

นอกจากนี้เมื่อพิจารณาถึงสมรรถนะการควบคุมแรงดันบัสไฟตรง (V_{DC}) ของตัวควบคุมพีไอที่ได้จากการออกแบบไว้ในบทที่ 4 ในระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานที่ทำงานร่วมกับการควบคุมกระแสชดเชยด้วยตัวควบคุมพีชซี โดยที่ตัวควบคุมพีชซีดังกล่าวได้แบ่งตามกรณีการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ด้วยวิธีการคำนวณที่ 1 และกรณีวิธีการคำนวณที่ 2 ผลการจำลองสถานการณ์จึงแสดงได้ดังรูปที่ 6.25 และ 6.26 ตามลำดับ จะเห็นว่าทั้งสองรูปมีลักษณะเหมือนกันคือ ก่อนการชดเชยตั้งแต่เวลา 0 วินาที แรงดันบัสไฟตรงมีค่าเท่ากับ 160 V และค่อย ๆ เพิ่มขึ้น จนกระทั่งวงจรกรองกำลังแอกทีฟแบบขนานฉีดกระแสชดเชยที่เวลา 0.1 วินาที ส่งผลให้ค่าแรงดันบัสไฟตรงตกลงไปเท่ากับ 155 V อย่างไรก็ตามตัวควบคุมพีไอสามารถควบคุมแรงดันบัสไฟตรงให้เข้าสู่ภาวะคงตัว (steady state) ที่มีค่าประมาณเท่ากับ 160 V โดยมีค่าการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) เท่ากับ 0.8 V ซึ่งอยู่ในเกณฑ์ที่ยอมรับได้ไม่เกิน 2% ของค่าแรงดันบัสไฟตรง (ΔV_{DC} ไม่เกิน 3.2 V) ทั้งสองกรณี



รูปที่ 6.25 สมรรถนะการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ กรณีการควบคุมกระแสใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 1



รูปที่ 6.26 สมรรถนะการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ กรณีการควบคุมกระแสใช้ตัวควบคุมพีซีซีที่ออกแบบด้วยวิธีการคำนวณที่ 2

ตารางที่ 6.10 ผลการจำลองสถานการณ์เปรียบเทียบตัวควบคุมกระแสชดเชยระหว่างตัวควบคุมฟิวส์ซี กับตัวควบคุมฮีสเตอร์ซีส

ตัวควบคุม		ก่อนการชดเชย		หลังการชดเชย	
		PF	$\%THD_i$	PF	$\%THD_i$
ตัวควบคุมฮีสเตอร์ซีส					3.14%
ตัวควบคุมฟิวส์ซี	- ออกแบบโดยวิธีการคำนวณที่ 1	0.82	26.9%	1	1.87%
	- ออกแบบโดยวิธีการคำนวณที่ 2				1.91%

ตารางที่ 6.10 แสดงผลการทดสอบการกำจัดฮาร์โมนิกของวงจรรองกำลังแอกทีฟแบบขนาน เพื่อเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างตัวควบคุมฮีสเตอร์ซีส (นำเสนอในบทที่ 4) และตัวควบคุมฟิวส์ซี จากตารางพบว่าค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยกรณีที่ใช้ตัวควบคุมฮีสเตอร์ซีสมีค่าเท่ากับ 3.14% ในขณะที่ตัวควบคุมฟิวส์ซีที่ได้นำเสนอการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุตทั้งสองกรณีวิธีการคำนวณให้ผลค่า $\%THD_i$ น้อยกว่ามีค่าเท่ากับ 1.87% (กรณีออกแบบโดยใช้วิธีการคำนวณที่ 1) และ 1.91% (กรณีออกแบบโดยใช้วิธีการคำนวณที่ 2) จากผลดังกล่าวแสดงว่าตัวควบคุมฟิวส์ซีมีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมฮีสเตอร์ซีส ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟิวส์ซีมีสมรรถนะการกำจัดฮาร์โมนิกที่ดีกว่า นอกจากนี้วงจรรองกำลังแอกทีฟแบบขนานดังกล่าวยังสามารถปรับปรุงค่าตัวประกอบกำลังให้มีค่าเท่ากับ 1 ได้ ภายหลังจากชดเชย

6.9 สรุป

ในบทนี้ได้นำเสนอการออกแบบของตัวควบคุมฟิวส์ซีสำหรับใช้ควบคุมกระแสชดเชยของวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยการออกแบบประกอบด้วย การทดสอบรูปร่างฟังก์ชันสมาชิก การทดสอบจำนวนค่าเชิงภาษา การทดสอบวิธีการอนุมานฟิวส์ซี การออกแบบกฎฟิวส์ซี และการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุตและเอาต์พุตของตัวควบคุมฟิวส์ซี ซึ่งสามารถแบ่งตามการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ได้เป็น 2 กรณีวิธีการคำนวณ คือ กรณีใช้วิธีการคำนวณที่ 1 ซึ่งคำนวณโดยใช้ค่าความชันของกระแสอ้างอิงและกรณีใช้วิธีการคำนวณที่ 2 คำนวณโดยอาศัยวิธีการของ Ingram and Round โดยผลการจำลองสถานการณ์พบว่าตัวควบคุมฟิวส์ซีที่ได้จากการออกแบบมีสมรรถนะการควบคุมกระแสชดเชยที่ดี ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์โมนิกได้อย่างมีประสิทธิภาพ นอกจากนี้ได้นำเสนอการเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างการใช้ตัวควบคุมฮีสเตอร์ซีสกับตัวควบคุมฟิวส์ซี พบว่าค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยของตัวควบคุมฟิวส์ซีที่

ออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ที่ใช้วิธีการคำนวณที่ 1 มีค่าเท่ากับ 1.87% และที่ออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต error ที่ใช้วิธีการคำนวณที่ 2 มีค่าเท่ากับ 1.91% ซึ่งทั้งสองวิธีการคำนวณให้ค่า $\%THD_i$ น้อยกว่ากรณีที่ใช้ตัวควบคุมฮีสเตอร์ซิสที่ให้เท่ากับ 3.14% จากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมฟuzzyมีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมฮีสเตอร์ซิส และค่า $\%THD_i$ ของทั้งสองชนิดตัวควบคุมอยู่ในกรอบมาตรฐาน IEEE std. 519-2022 ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ตัวควบคุมฟuzzyที่ออกแบบตำแหน่งฟังก์ชันสมาชิกด้วยวิธีการคำนวณที่ 1 สำหรับใช้ควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานในบทต่อ ๆ ไป

ข้อเสนอแนะ การนำวิธีการออกแบบตัวควบคุมฟuzzyที่ได้นำเสนอในบทนี้ไปใช้งานกับระบบใหม่จะต้องมีการตรวจจับฮาร์มอนิกของระบบที่พิจารณาเพื่อให้ได้รูปสัญญาณของกระแสอ้างอิงสำหรับนำมาใช้คำนวณค่าขอบเขตสูงสุดของตำแหน่งฟังก์ชันสมาชิกอินพุตของตัวควบคุมฟuzzyที่เหมาะสม



บทที่ 7

ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของ วงจรรองกำลังแอกทีฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในลูป

7.1 บทนำ

เพื่อยืนยันสมรรถนะการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของวงจรรองกำลังแอกทีฟแบบขนาน ในบทนี้จึงนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป (Hardware in the loop: HIL) เนื่องจากเทคนิคฮาร์ดแวร์ในลูปเป็นการจำลองสถานการณ์ร่วมกันระหว่างซอฟต์แวร์กับฮาร์ดแวร์ทำให้ผลการจำลองสถานการณ์มีความน่าเชื่อถือมากกว่าการจำลองสถานการณ์ด้วยซอฟต์แวร์เพียงอย่างเดียว (ทศพร ณรงค์ฤทธิ์, 2557) โดยงานวิจัยวิทยานิพนธ์นี้จะดำเนินการสร้างในส่วนของระบบไฟฟ้ากำลังหนึ่งเฟส และวงจรรองกำลังแอกทีฟแบบขนานบนซอฟต์แวร์โปรแกรม Simulink/MATLAB และจะสร้างส่วนของการตรวจจับฮาร์มอนิก การควบคุมแรงดันบัลไฟตรง และการควบคุมกระแสชดเชยบนฮาร์ดแวร์โดยใช้เป็นบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit นอกจากนี้เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีซีซีที่ออกแบบไว้ในบทที่ 6 เพิ่มเติมจึงนำเสนอการทดสอบในกรณีที่โหลดของระบบไฟฟ้ากำลังที่มีการเปลี่ยนแปลง ได้แก่ การเพิ่มขนาดกระแสโหลด การลดขนาดกระแสโหลด และการเปลี่ยนแปลงรูปร่างกระแสโหลด เนื่องจากการทำงานของระบบไฟฟ้าในชีวิตประจำวันโหลดสามารถเปลี่ยนแปลงได้ทั้งขนาดและรูปร่าง โดยเฉพาะการเปลี่ยนแปลงรูปร่างกระแสโหลดซึ่งอาจเกิดจากการเปลี่ยนแปลงโหลดที่ทำงานไม่เป็นเชิงเส้นชนิดอื่น ๆ ที่ต่างไปจากโหลดที่พิจารณา โดยรายละเอียดการสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรองกำลังแอกทีฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในลูป และผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกเพื่อทดสอบสมรรถนะของตัวควบคุมพีซีซีในกรณีโหลดเปลี่ยนแปลงจะอธิบายในหัวข้อต่อไป

7.2 การสร้างระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป

การจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปเป็นเทคนิคที่ใช้โปรแกรม Simulink/MATLAB ทำงานร่วมกับบอร์ด DSP โดยงานวิจัยวิทยานิพนธ์นี้ได้ใช้บอร์ดรุ่น TMS320C2000™ Experimental Kit ซึ่งใช้ภาษาซีในการเขียนคำสั่งลงบนบอร์ด DSP ผ่านโปรแกรม Code Composer Studio เวอร์ชัน 3.3 (CCStudio V3.3) การแลกเปลี่ยนข้อมูลระหว่างโปรแกรม Simulink/MATLAB ร่วมกับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit จะใช้ช่องการสื่อสารที่เรียกว่า Real Time Data eXchang (RTDX) โดยจะเชื่อมต่อคอมพิวเตอร์เข้ากับบอร์ด DSP ผ่านทางสาย USB JTAG emulation แสดงดังรูปที่ 7.1 และสามารถแสดงรูปการทำงานของเทคนิคฮาร์ดแวร์ในลูปได้ดังรูปที่ 7.2 โดยสามารถอธิบายได้ดังนี้

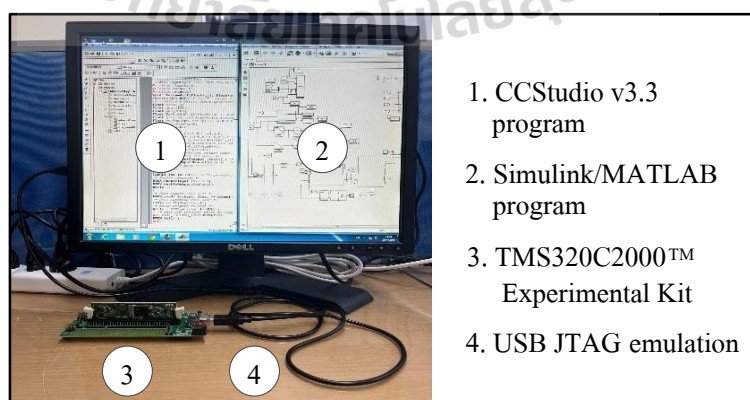
ลำดับที่ 1 โปรแกรม Simulink/MATLAB ใช้บล็อก RTDX Write ทำหน้าที่ส่งข้อมูลอินพุตการคำนวณไปที่บอร์ด DSP

ลำดับที่ 2 บอร์ด DSP รับข้อมูลอินพุตจากโปรแกรม Simulink/MATLAB ด้วยชุดคำสั่งภาษาซี Read from RTDX และนำข้อมูลไปคำนวณตามโค้ดภาษาซีที่เขียนในโปรแกรม CCStudio V3.3

ลำดับที่ 3 บอร์ด DSP จะส่งข้อมูลเอาต์พุตที่ได้จากการคำนวณผ่านชุดคำสั่งภาษาซี Write to RTDX กลับไปยังโปรแกรม Simulink/MATLAB

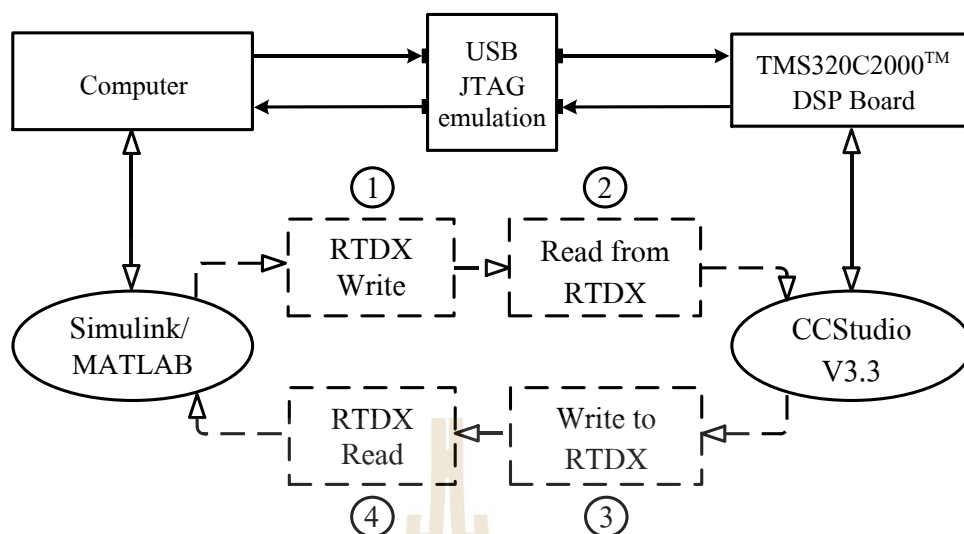
ลำดับที่ 4 โปรแกรม Simulink/MATLAB ใช้บล็อก RTDX Read ทำหน้าที่รับข้อมูลจากบอร์ด DSP เพื่อนำไปจำลองสถานการณ์ต่อไปในรอบถัดไป

โดยกระบวนการการทำงานดังกล่าวเมื่อทำงานครบหนึ่งรอบจะเท่ากับการทำงานหนึ่งช่วงเวลาซิกตัวอย่าง (sampling time)



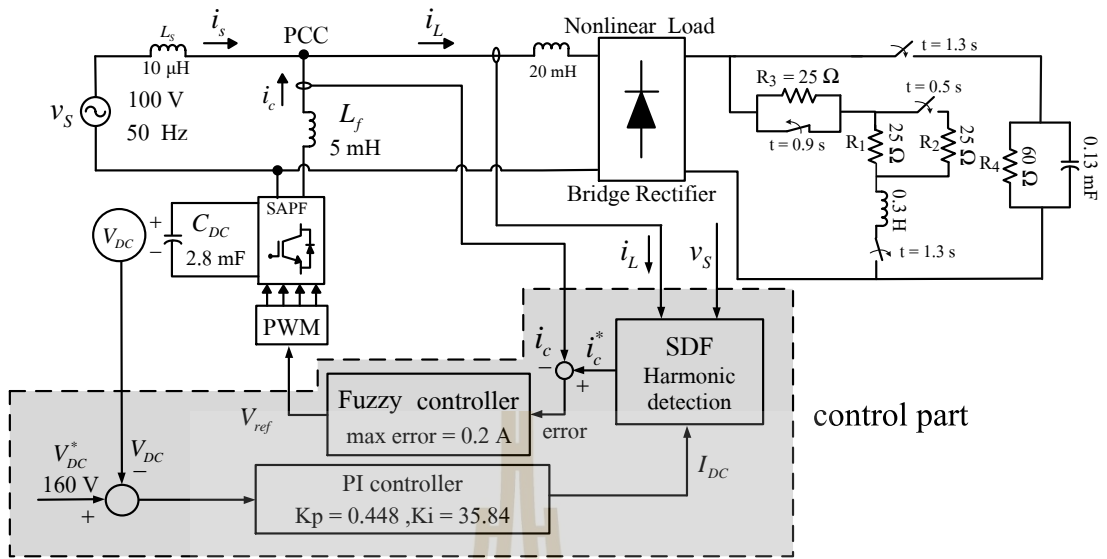
1. CCStudio v3.3 program
2. Simulink/MATLAB program
3. TMS320C2000™ Experimental Kit
4. USB JTAG emulation

รูปที่ 7.1 การเชื่อมต่อระหว่างคอมพิวเตอร์กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit

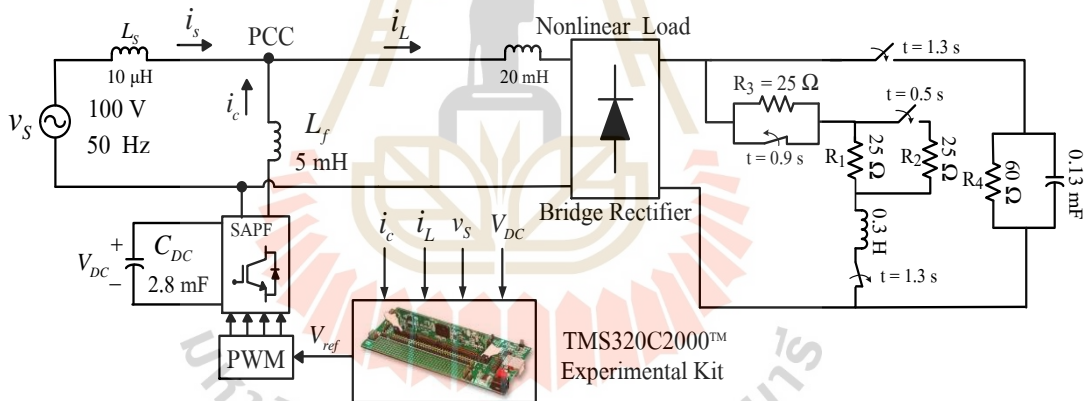


รูปที่ 7.2 แผนภาพกระบวนการทำงานของเทคนิคฮาร์ดแวร์ในลูป

จากระบบกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาดังรูปที่ 7.3 เมื่อนำไปสร้างเป็นระบบจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปสามารถแสดงได้ดังรูปที่ 7.4 จากรูปดังกล่าว ในส่วนของระบบไฟฟ้ากำลังหนึ่งเฟสและวงจรรอกกำลังแอกทีฟแบบขนานได้ถูกสร้างบนโปรแกรม Simulink/MATLAB ในขณะที่ส่วนของระบบควบคุม (control part) ที่ประกอบด้วย การคำนวณตรวจจับฮาร์มอนิกด้วยวิธี SDF การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ และการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีจะถูกโปรแกรมด้วยภาษาซีลงบนบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit โดยข้อมูลอินพุตของบอร์ด DSP คือ ค่าแรงดันที่แหล่งจ่าย (v_s) ค่าแรงดันบัสไฟตรง (V_{DC}) ค่ากระแสโหลด (i_L) และค่ากระแสชดเชย (i_c) ส่วนข้อมูลเอาต์พุตที่ได้จากการคำนวณของบอร์ด DSP คือ ค่าแรงดันอ้างอิง (V_{ref}) ที่ได้จากระบวนการของตัวควบคุมพีซีโดยค่าเอาต์พุตดังกล่าวจะถูกส่งกลับไปยังโปรแกรม Simulink/MATLAB เพื่อเปรียบเทียบกับสัญญาณพาหะสามเหลี่ยมตามเทคนิคการสวิตช์แบบ PWM สำหรับสร้างสัญญาณพัลส์ควบคุมสวิตช์ IGBT ของวงจรรอกกำลังแอกทีฟแบบขนานต่อไป สำหรับรายละเอียดการเขียนโปรแกรมภาษาซีระบบควบคุมดังกล่าวสามารถดูได้จากภาคผนวก ก



รูปที่ 7.3 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิก



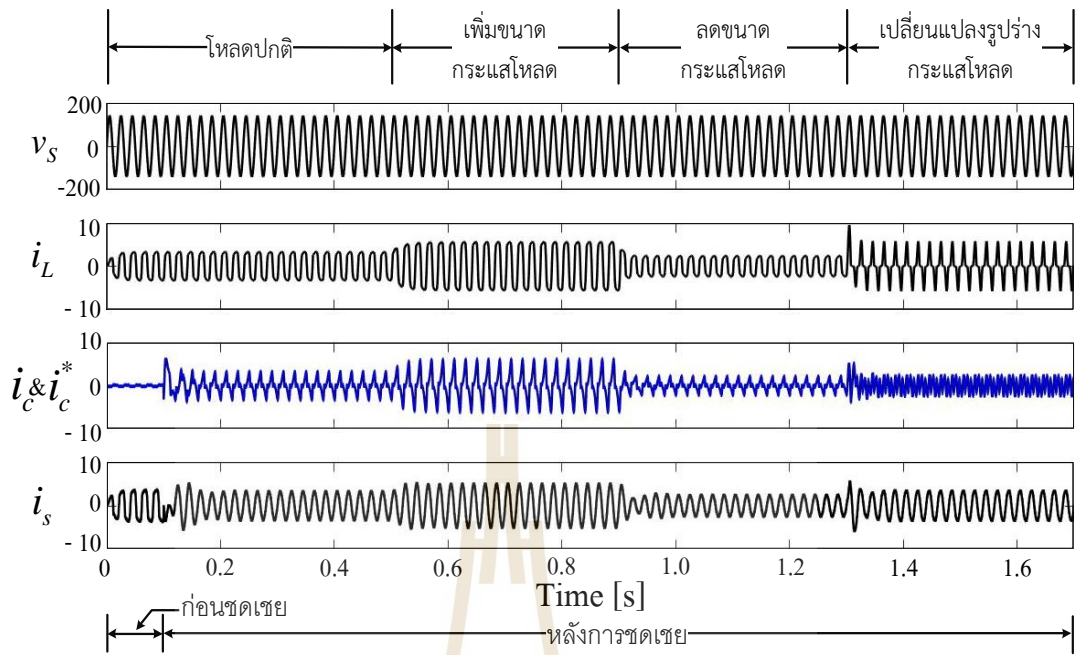
รูปที่ 7.4 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูป

7.3 การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีชซีด้วยเทคนิคฮาร์ดแวร์ในรูป

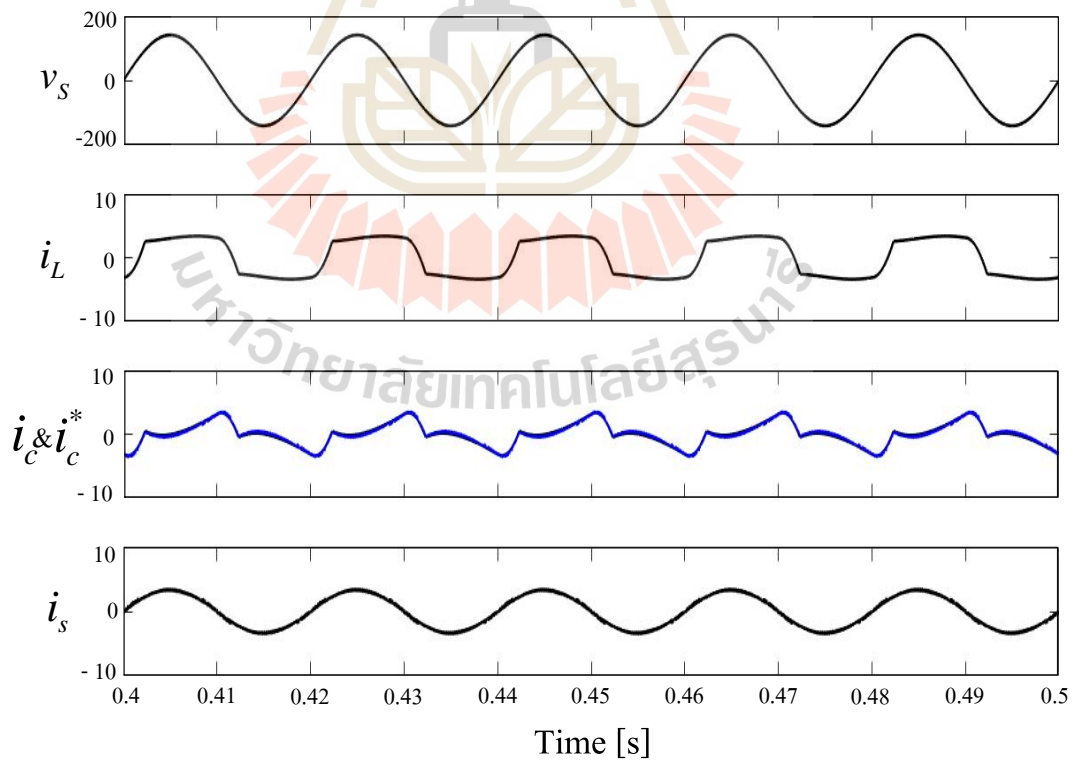
การจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานในกรณีที่มีโหลดของระบบไฟฟ้ากำลังหนึ่งเฟสมีการเปลี่ยนแปลงมีจุดประสงค์เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีชซีที่ได้จากการออกแบบในบทที่ 6 ซึ่งจากระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสดังรูปที่ 7.4 โหลดที่ใช้ในการทดสอบจะแบ่งออกเป็น

4 กรณีโหลด ได้แก่ กรณีโหลดที่ 1 คือโหลดที่ใช้พิจารณาออกแบบตัวควบคุมพีชชีในบทที่ 6 กำหนดให้เป็นโหลดปกติ โดยโหลดของระบบไฟฟ้ากำลังหนึ่งเฟสเป็นวงจรเรียงกระแสที่มีโหลดตัวต้านทาน R_1 ขนาดเท่ากับ 25Ω ต่ออนุกรมกับตัวเหนี่ยวนำขนาดเท่ากับ 0.3 H ซึ่งกรณีโหลดนี้จะมีขนาดกระแสโหลดเท่ากับ $3 A_{\text{rms}}$ กรณีโหลดที่ 2 เพิ่มขนาดกระแสโหลด โดยการนำตัวต้านทาน R_2 ขนาดเท่ากับ 25Ω ต่อขนานกับตัวต้านทาน R_1 ทำให้มีขนาดกระแสโหลดเพิ่มขึ้นเท่ากับ $5 A_{\text{rms}}$ ส่วนกรณีโหลดที่ 3 ลดขนาดกระแสโหลด คือ นำตัวต้านทาน R_3 ขนาดเท่ากับ 25Ω ต่ออนุกรมกับตัวต้านทาน R_1 ทำให้มีขนาดกระแสโหลดลดลงเท่ากับ $2 A_{\text{rms}}$ และกรณีโหลดที่ 4 เปลี่ยนแปลงรูปร่างกระแสโหลด โดยการนำตัวต้านทาน R_4 ขนาดเท่ากับ 60Ω ต่อขนานเข้ากับตัวเก็บประจุขนาดเท่ากับ 0.13 mF โดยกรณีโหลดนี้มีขนาดกระแสโหลดประมาณ $3 A_{\text{rms}}$ สามารถแสดงผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปได้ดังรูปที่ 7.5 โดยการจำลองสถานการณ์กำหนดให้ช่วงเวลาตั้งแต่ 0 ถึง 0.5 วินาที คือ ช่วงโหลดปกติ ช่วงเวลาตั้งแต่ 0.5 ถึง 0.9 วินาที คือ ช่วงเพิ่มขนาดกระแสโหลด ช่วงเวลาตั้งแต่ 0.9 ถึง 1.3 วินาที คือ ช่วงลดขนาดกระแสโหลด และช่วงเวลาตั้งแต่ 1.3 ถึง 1.7 วินาที คือ ช่วงเปลี่ยนแปลงรูปร่างกระแสโหลด

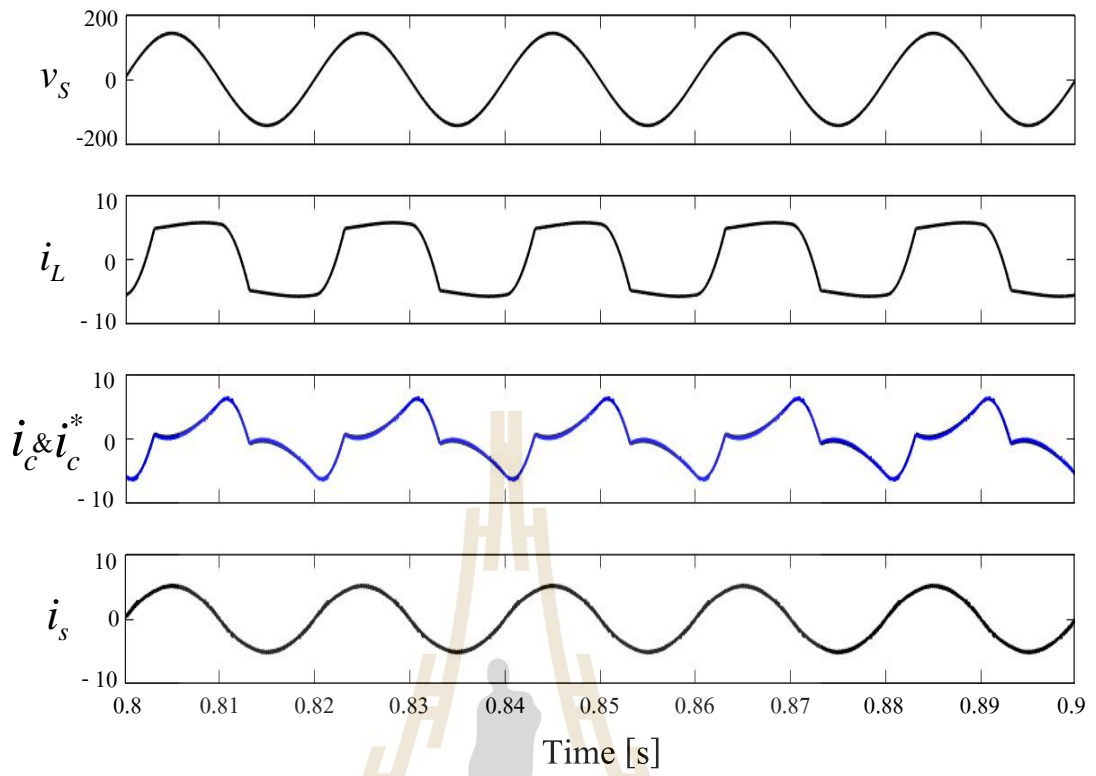
จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูปดังรูปที่ 7.5 สังเกตได้ว่าก่อนการชดเชยตั้งแต่เวลา 0 ถึง 0.1 วินาที กระแสที่แหล่งจ่าย (i_s) มีลักษณะรูปสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_L) ที่ค่า $\%THD_i$ เท่ากับ 26.9% ต่อมาเมื่อวงจรกรองกำลังแอกทีฟแบบขนานทำงานร่วมกับตัวควบคุมพีชชีทำการฉีดกระแสชดเชย (i_c) เข้าสู่ระบบไฟฟ้าที่จุดต่อร่วม PCC ตั้งแต่เวลา 0.1 วินาที เป็นต้นไป จะเห็นได้ว่ารูปสัญญาณกระแสที่แหล่งจ่ายกลับมาเป็นเป็นรูปไซน์มากขึ้นทุกช่วงกรณีโหลด โดยสามารถดูผลการจำลองสถานการณ์แบบขยายในแต่ละช่วงกรณีโหลดได้จากรูปที่ 7.6 ถึง 7.9 และเมื่อคำนวณค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยพบว่า ช่วงกรณีโหลดปกติมีค่า $\%THD_i$ เท่ากับ 1.87% ช่วงกรณีเพิ่มขนาดกระแสโหลดมีค่า $\%THD_i$ เท่ากับ 2.99% ช่วงกรณีลดขนาดกระแสโหลดมีค่า $\%THD_i$ เท่ากับ 2.17% และช่วงกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดมีค่า $\%THD_i$ เท่ากับ 5.62% โดยค่า $\%THD_i$ ดังกล่าวได้สรุปไว้ในตารางที่ 7.1 นอกจากนี้เมื่อพิจารณาถึงสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีชชีดังรูปที่ 7.10 สังเกตได้ว่าตัวควบคุมพีชชีสามารถควบคุมกระแสชดเชยให้เกาะคล้อยตามรูปสัญญาณของกระแสอ้างอิง (i_c^*) ที่คำนวณจากวิธี SDF ได้ในทุกกรณีโหลด ซึ่งหมายความว่าตัวควบคุมพีชชีที่ได้จากการออกแบบในบทที่ 6 ยังคงมีสมรรถนะการควบคุมกระแสชดเชยที่ดีแม้โหลดมีการเปลี่ยนแปลง



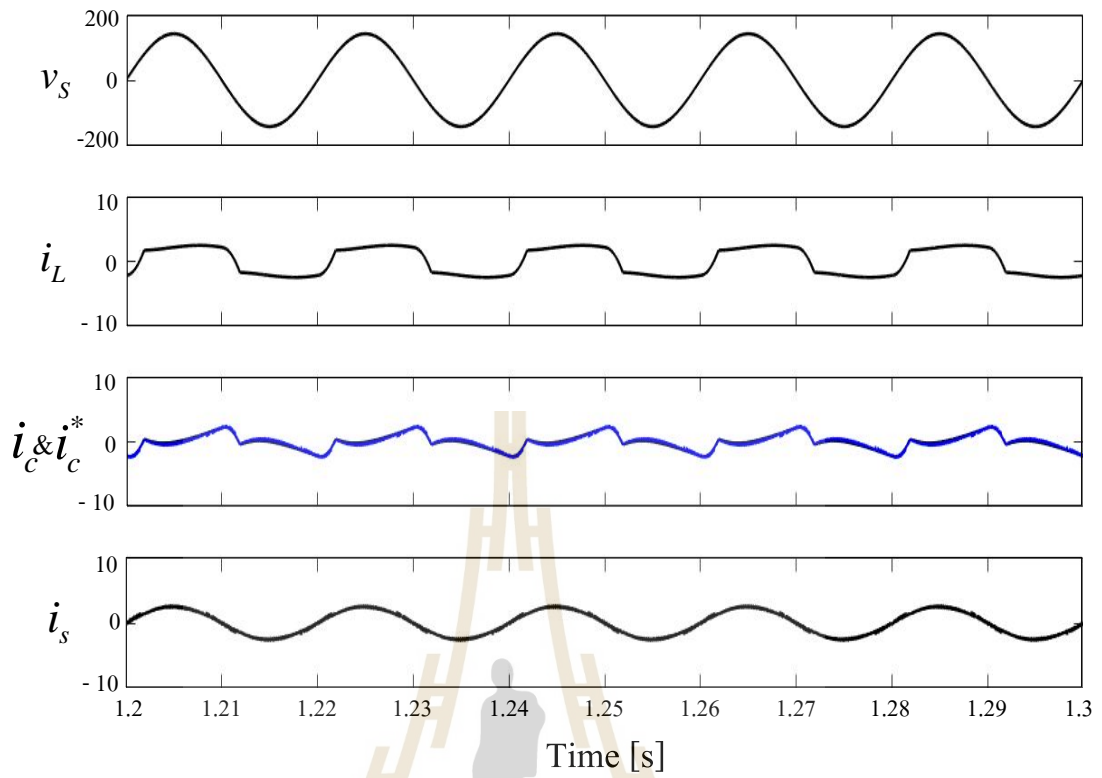
รูปที่ 7.5 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบ



รูปที่ 7.6 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูบกรณีโหลดปกติ

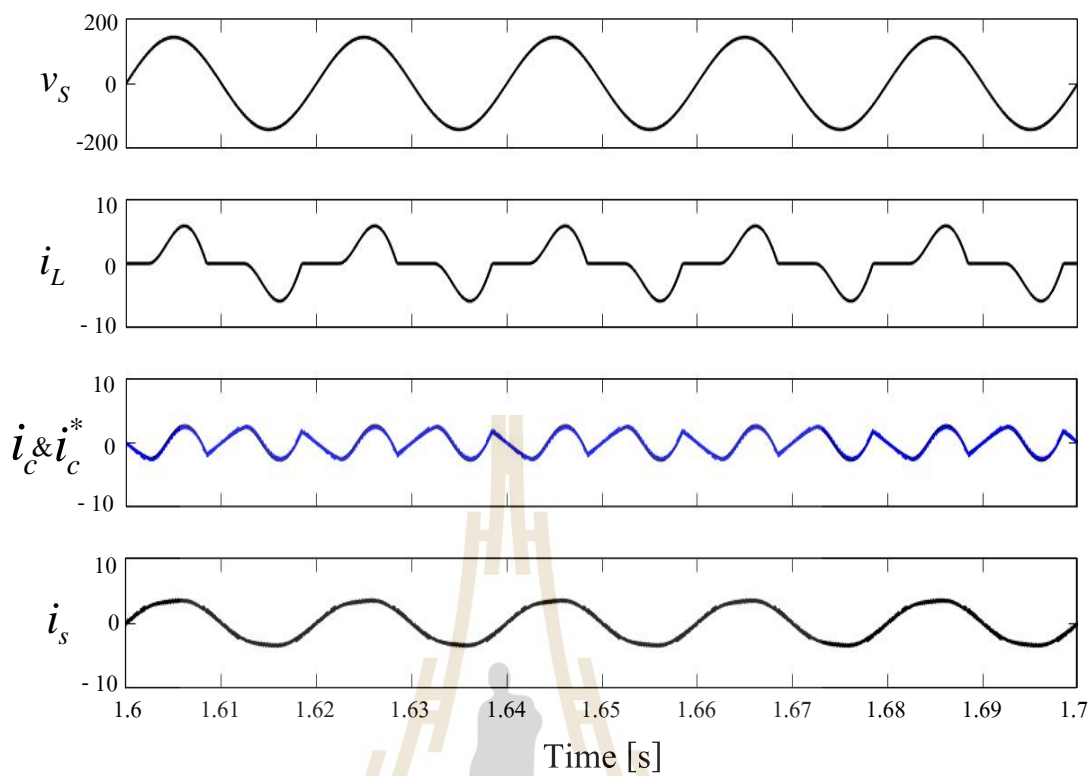


รูปที่ 7.7 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในอุปกรณ์เพิ่มขนาดกระแสไหลต

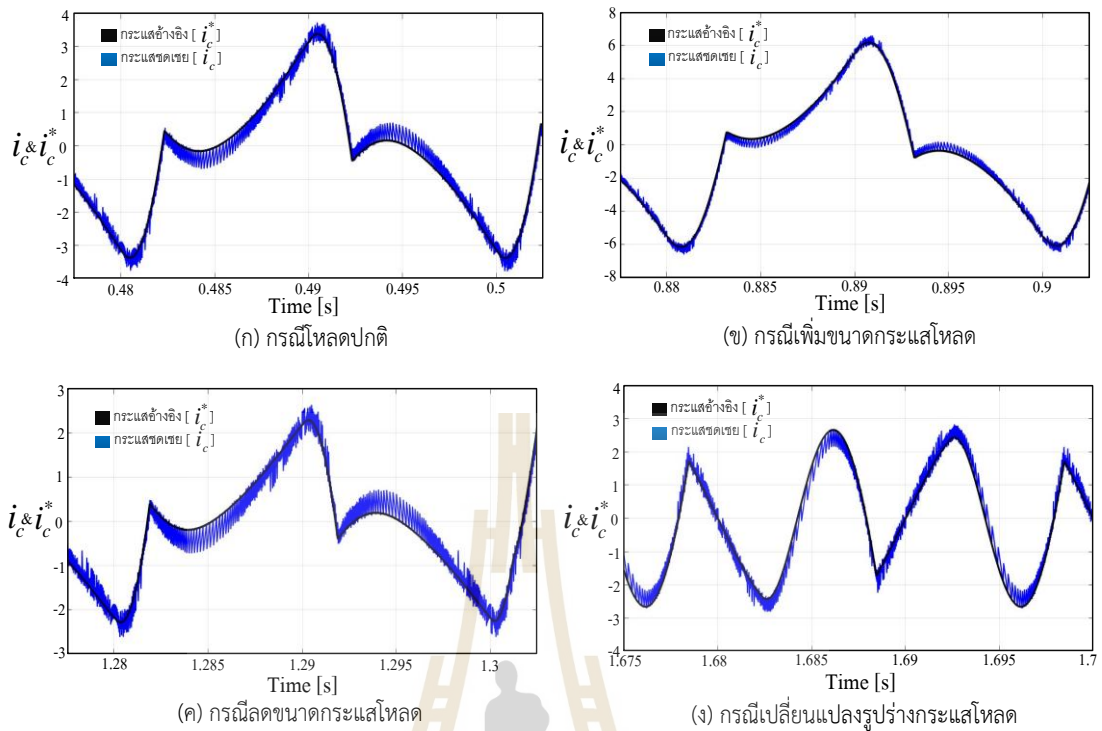


รูปที่ 7.8 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในอุปกรณ์ลดขนาดกระแสไหลต





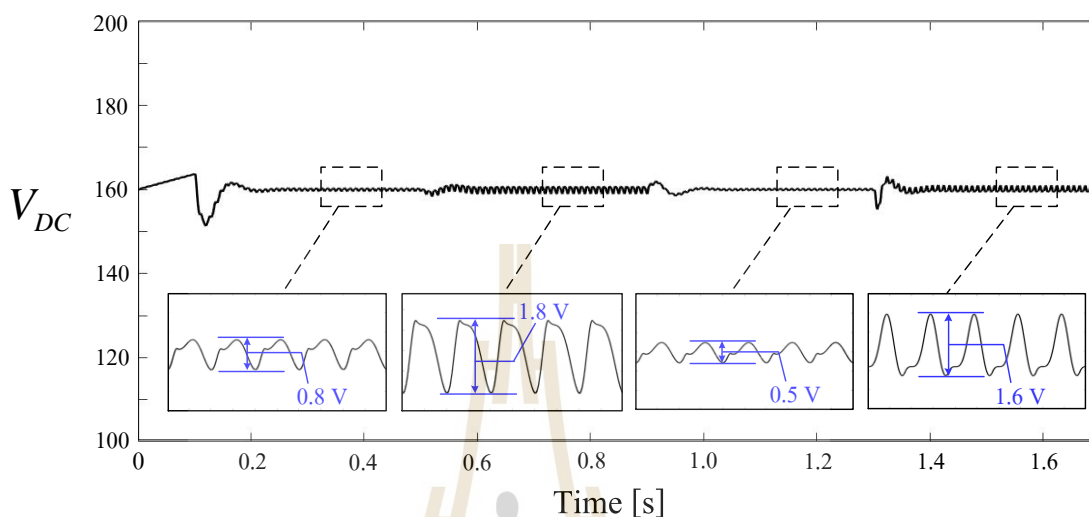
รูปที่ 7.9 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปรณ์เปลี่ยนแปลง
รูปร่างกระแสไหล



รูปที่ 7.10 ผลสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีซีซีในการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูป

นอกจากนี้ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) ด้วยตัวควบคุมพีไอสามารถแสดงได้ดังรูปที่ 7.11 จากรูปดังกล่าวจะเห็นว่าในตอนเริ่มต้นตั้งแต่วเวลา 0 วินาที เป็นต้นไปแรงดันบัสไฟตรงมีค่าเท่ากับ 160 V ซึ่งมีลักษณะค่อย ๆ เพิ่มขึ้น จนกระทั่งวงจรรอกำลังแอกที่ฟแบบขนานทำการฉีดกระแสชดเชยที่เวลา 0.1 วินาที เป็นต้นไป ส่งผลทำให้แรงดันบัสไฟตรงมีค่าตกลงเท่ากับ 152 V และทุกครั้งที่โหลดของระบบไฟฟ้ามีการเปลี่ยนแปลงจะส่งผลต่อค่าแรงดันบัสไฟตรง คือ ที่เวลา 0.5 วินาที กรณีเพิ่มขนาดกระแสโหลดทำให้แรงดันตกลงเท่ากับ 159 V ที่เวลา 0.9 วินาที กรณีลดขนาดกระแสโหลดทำให้แรงดันเพิ่มขึ้นเท่ากับ 162 V และที่เวลา 1.3 วินาที กรณีเปลี่ยนแปลงรูปร่างกระแสโหลดทำให้แรงดันตกลงเท่ากับ 155 V อย่างไรก็ตามจะเห็นว่าตัวควบคุมพีไอสามารถควบคุมแรงดันบัสไฟตรงให้ลู่เข้าสู่สภาวะคงตัวกลับมาที่ค่าอ้างอิงเท่ากับ 160 V ได้ ทุกครั้งที่โหลดมีการเปลี่ยนแปลง โดยที่มีค่าการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) เกิดขึ้นในสภาวะคงตัวกรณีโหลดปกติเท่ากับ 0.8 V กรณีเพิ่มขนาดกระแสโหลดเท่ากับ 1.8 V กรณีลดขนาดกระแสโหลดเท่ากับ 0.5 V และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดเท่ากับ 1.6 V ซึ่งทุกกรณีโหลดมีค่าการกระเพื่อมของแรงดันบัสไฟตรงอยู่ในเกณฑ์ที่ยอมรับได้ (ไม่เกิน 2% ของ V_{DC}^* หรือไม่เกิน

3.2 V) จากผลดังกล่าวหมายความว่าตัวควบคุมพีไอมีประสิทธิภาพการควบคุมแรงดันบัสไฟตรงที่ดีในทุกกรณีไหลด



รูปที่ 7.11 ผลสมรรถนะการควบคุมแรงดันบัสไฟตรงของตัวควบคุมพีไอในการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูป

ตารางที่ 7.1 ผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่าย

สถานะการชดเชย	กรณีไหลดของระบบไฟฟ้ากำลังหนึ่งเฟส			
	ไหลดปกติ	เพิ่มขนาดกระแสไหลด	ลดขนาดกระแสไหลด	เปลี่ยนแปลงรูปร่างกระแสไหลด
ก่อนการชดเชย	26.9%	24.64%	26.93%	53.68%
หลังการชดเชย	1.87%	2.99%	2.17%	5.62%

ตารางที่ 7.1 แสดงผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายที่ได้จากการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูปกรณีทีในระบบไฟฟ้ากำลังหนึ่งเฟสมีการเปลี่ยนแปลงไหลดทั้งหมด 4 กรณีไหลด ได้แก่ กรณีไหลดปกติ กรณีเพิ่มขนาดกระแสไหลด กรณีลดขนาดกระแสไหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสไหลด โดยก่อนการชดเชยค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายมีค่าเท่ากับ 26.9% 24.64% 26.93% และ 53.68% ตามลำดับกรณีไหลด ในขณะที่ภายหลังการชดเชย พบว่าค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายมีค่าลดลงเหลือเท่ากับ 1.87% 2.99% 2.17%

และ 5.62% ตามลำดับกรณีโหลดเช่นกัน จากผลดังกล่าวพบว่าค่า $\%THD_r$ ของกระแสที่แหล่งจ่าย หลังการชดเชยสำหรับกรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด และกรณีลดขนาดกระแสโหลด มีค่าต่ำกว่า 5% ซึ่งอยู่ในกรอบมาตรฐาน IEEE std. 519-2022 อย่างไรก็ตามในกรณีเปลี่ยนแปลง รูปร่างกระแสโหลด พบว่ากระแสที่แหล่งจ่ายมีค่า $\%THD_r$ เกิน 5% ซึ่งหมายความว่าตัวควบคุม พืชซีที่ได้ออกแบบไว้ในบทที่ 6 ยังมีสมรรถนะที่ดีไม่เพียงพอในการควบคุมกระแสชดเชยสำหรับกรณี โหลดนี้

7.4 สรุป

ในบทนี้ได้นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของ วงจรกรองกำลังแอกทีฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในลูป และได้นำเสนอการทดสอบสมรรถนะ ตัวควบคุมพืชซีที่ได้จากการออกแบบในบทที่ 6 เพิ่มเติมในกรณีที่โหลดของระบบไฟฟ้ากำลังหนึ่งเฟส มีการเปลี่ยนแปลง เพื่อตรวจสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพืชซี และรวมถึง ผลการกำจัดฮาร์มอนิก โดยโหลดที่ใช้ทดสอบทั้งหมด 4 กรณีโหลด ได้แก่ กรณีโหลดปกติ กรณีเพิ่ม ขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด ซึ่งผลการ จำลองสถานการณ์พบว่าค่า $\%THD_r$ ของกระแสที่แหล่งจ่ายก่อนการชดเชยมีค่าเท่ากับ 26.9% 24.64% 26.93% และ 53.68% ตามลำดับกรณีโหลด อย่างไรก็ตามเมื่อวงจรกรองกำลังแอกทีฟ แบบขนานทำงานร่วมกับตัวควบคุมพืชซีทำการฉีดกระแสชดเชยพบว่า กระแสที่แหล่งจ่ายหลังการ ชดเชยมีลักษณะกลับมาเป็นรูปไซน์มากขึ้น โดยคำนวณค่า $\%THD_r$ ของกระแสที่แหล่งจ่ายภายหลัง การชดเชยได้เท่ากับ 1.87% 2.99% 2.17% และ 5.62% ตามลำดับกรณีโหลด จากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมพืชซีที่ได้จากการออกแบบมีสมรรถนะการควบคุมกระแสชดเชยที่ดี ส่งผลให้ วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ อย่างไรก็ตามจะเห็น ได้ว่าค่า $\%THD_r$ ของกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดมีค่ามากกว่า 5% ซึ่งเกินค่ามาตรฐาน IEEE std. 519-2022 ดังนั้นเพื่อเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้น และเพื่อลด ค่า $\%THD_r$ ให้อยู่ในกรอบมาตรฐานดังกล่าวจึงจะนำเสนอการปรับปรุงตัวควบคุมพืชซีด้วยการ ออกแบบให้สามารถปรับตัวได้เมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลงซึ่งจะนำเสนอในบทที่ 8 ต่อไป

บทที่ 8

การออกแบบตัวควบคุมฟuzzyแบบปรับตัวได้

8.1 บทนำ

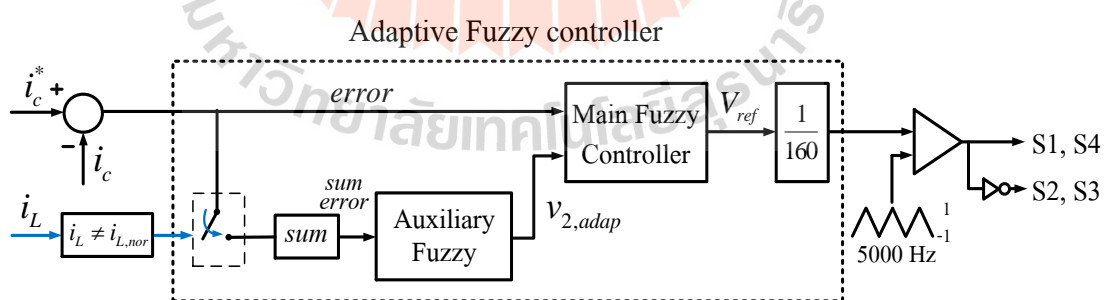
ในบทที่ 7 ที่ผ่านมาได้นำเสนอการทดสอบสมรรถนะการควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzyในกรณีที่โหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง ซึ่งผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปพบว่าในกรณีที่โหลดมีการเปลี่ยนแปลงรูปร่างกระแสให้ค่า $%THD$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่ามากกว่า 5% ซึ่งเกินค่ามาตรฐาน IEEE std. 519-2022 ด้วยเหตุนี้ในบทนี้จึงนำเสนอการปรับปรุงตัวควบคุมฟuzzyให้สามารถปรับตัวได้เพื่อเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้นเมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง โดยตัวควบคุมฟuzzyแบบปรับตัวได้ (Adaptive fuzzy controller) ดังกล่าวงานวิจัยวิทยานิพนธ์นี้ได้ออกแบบใช้ฟuzzyช่วย (Auxiliary fuzzy) เพิ่มเติมเพื่อทำงานร่วมกับตัวควบคุมฟuzzyหลัก (Main fuzzy controller) สำหรับรองรับในกรณีที่โหลดมีการเปลี่ยนแปลง ซึ่งรายละเอียดของการออกแบบตัวควบคุมฟuzzyแบบปรับตัวได้ และการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูปเพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyแบบปรับตัวได้จะนำเสนอในหัวข้อต่อไป

8.2 ตัวควบคุมฟuzzyแบบปรับตัวได้

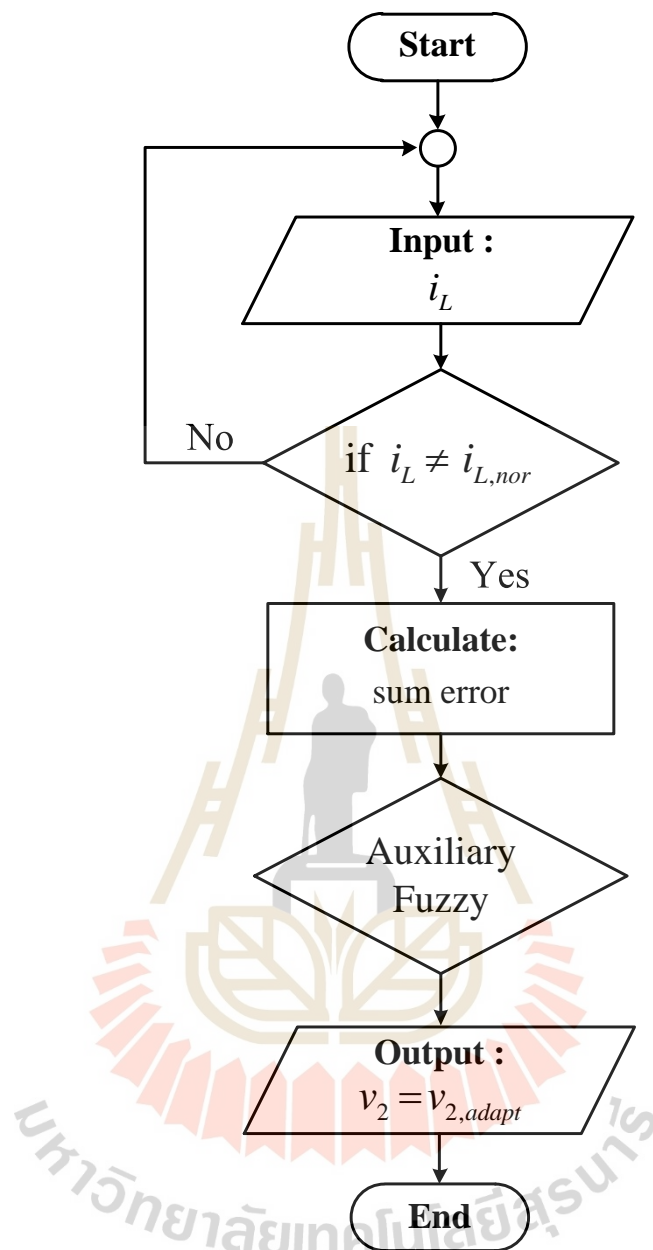
การออกแบบตัวควบคุมฟuzzyให้สามารถปรับตัวได้มีวัตถุประสงค์เพื่อเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้นเมื่อโหลดมีการเปลี่ยนแปลง โดยงานวิจัยวิทยานิพนธ์นี้ได้ออกแบบตัวควบคุมฟuzzyแบบปรับตัวได้ซึ่งประกอบด้วย ตัวควบคุมฟuzzyหลัก (Main fuzzy controller) ที่ออกแบบเช่นเดียวกับตัวควบคุมฟuzzyที่ได้นำเสนอไว้ในบทที่ 6 สำหรับทำหน้าที่ควบคุมกระแสชดเชย และฟuzzyช่วย (Auxiliary fuzzy) สำหรับใช้ปรับค่าตำแหน่งของฟังก์ชันสมาชิกเอาต์พุต voltage ของตัวควบคุมฟuzzyหลักให้เหมาะสมกับโหลดของระบบไฟฟ้าที่เปลี่ยนไป โดยสามารถแสดงบล็อกไดอะแกรมระบบควบคุมกระแสชดเชยของตัวควบคุมฟuzzyแบบปรับตัวได้ดังแสดงในรูปที่ 8.1 จากรูปอินพุตที่ใช้ในการควบคุมของตัวควบคุมฟuzzyแบบปรับตัวได้มีจำนวน 2 ค่า โดยอินพุตค่าแรก

คือ ค่าความผิดพลาด (error) สำหรับใช้เป็นอินพุตของตัวควบคุมฟuzzyหลัก และนำไปใช้คำนวณหา ค่าสะสมของค่าความผิดพลาด (sum error) สำหรับเป็นอินพุตของฟuzzyช่วย ส่วนอินพุตตัวที่สอง คือ ค่าของกระแสโหลด (i_L) สำหรับนำมาใช้ตรวจสอบการเปลี่ยนแปลงของโหลด ทั้งนี้เนื่องจากต้องการ ออกแบบให้ฟuzzyช่วยปรับตำแหน่งฟังก์ชันสมาชิกเอาต์พุตเฉพาะเมื่อระบบไฟฟ้าเกิดการเปลี่ยนแปลง โหลดเท่านั้น สำหรับเอาต์พุตของฟuzzyช่วยถูกออกแบบให้เป็นค่าแรงดันสำหรับปรับค่าตำแหน่ง v_2 ของฟังก์ชันสมาชิกเอาต์พุตของตัวควบคุมฟuzzyหลัก (adaptive $v_2 : v_{2,adapt}$) และเอาต์พุตของ ตัวควบคุมฟuzzyหลัก คือ ค่าแรงดันอ้างอิงหรือค่า V_{ref} สำหรับนำไปเทียบกับสัญญาณพหุ สามเหลี่ยมตามเทคนิคการสวิตช์แบบ PWM เพื่อสร้างพัลส์ควบคุมสวิตช์ IGBT ($S_1 - S_4$) ของวงจร กรองกำลังแอกทีฟต่อไป สำหรับกระบวนการทำงานของฟuzzyช่วยสามารถแสดงเป็นแผนภาพการ โปรแกรมได้ดังรูปที่ 8.2 จากรูปเมื่อตัวควบคุมฟuzzyแบบปรับตัวได้รับอินพุตค่าของกระแสโหลด (i_L) มาจะถูกนำมาเปรียบเทียบกับค่ากระแสโหลดกรณีโหลดปกติ (i_L of normal load: $i_{L,nor}$) โดยถ้า ค่ากระแสโหลดไม่เท่ากับค่ากระแสโหลดกรณีโหลดปกติ ($i_L \neq i_{L,nor}$) จึงจะเริ่มคำนวณค่าสะสมของค่า ความผิดพลาด (sum error) สำหรับส่งไปยังฟuzzyช่วยเพื่อดำเนินการปรับค่า $v_{2,adapt}$ แต่ถ้า ค่ากระแสโหลดเท่ากับค่ากระแสโหลดกรณีโหลดปกติ ($i_L = i_{L,nor}$) จะไม่คำนวณค่า sum error และ วนกลับไปรับค่าอินพุต i_L เพื่อตรวจรอบใหม่

จากระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzyแบบปรับตัวได้ข้างต้นสามารถอธิบาย รายละเอียดการออกแบบตัวควบคุมฟuzzyหลักและฟuzzyช่วยได้ดังหัวข้อต่อไปนี้



รูปที่ 8.1 แผนภาพบล็อกไดอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzyแบบปรับตัวได้



รูปที่ 8.2 แผนภาพกระบวนการทำงานของฟuzzyช่วย

8.3 การออกแบบตัวควบคุมฟuzzyหลัก

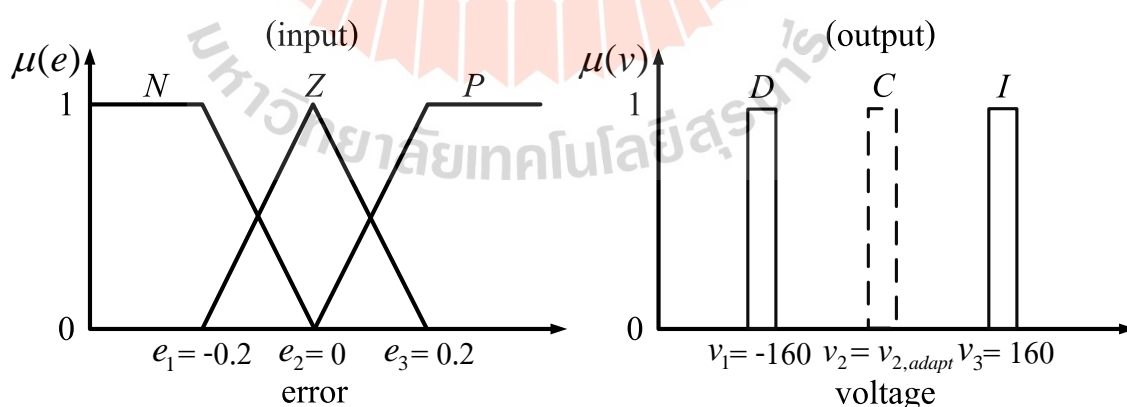
การออกแบบตัวควบคุมฟuzzyหลักทั้งในส่วนของโครงสร้างรูปร่างฟังก์ชันสมาชิก จำนวนค่าเชิงภาษา กฎฟuzzy และวิธีการอนุมาน จะใช้วิธีการออกแบบเหมือนกับตัวควบคุมฟuzzyที่ได้นำเสนอไว้ในบทที่ 6 ทุกประการ ยกเว้นในส่วนของการออกแบบตำแหน่งฟังก์ชันสมาชิกเอาต์พุต voltage โดยจะกำหนดให้ตำแหน่งของแท่งเส้นตรง v_2 สามารถปรับค่าตำแหน่งได้ดังแสดงเป็นเส้นประในรูปที่ 8.3

ทั้งนี้เพื่อวัตถุประสงค์ในการเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้นเมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง โดยการปรับตำแหน่งดังกล่าวจะใช้ฟuzzyช่วยเป็นตัวดำเนินการ (รายละเอียดการออกแบบฟuzzyช่วยสามารถดูได้จากหัวข้อที่ 8.4)

จากรูปที่ 8.3 กำหนดให้ฟังก์ชันสมาชิกเอาต์พุต voltage ในตำแหน่ง v_2 มีค่าเท่ากับค่าแรงดันที่ได้จากเอาต์พุตของฟuzzyช่วย ($v_2 = v_{2,adapt}$) ซึ่งจะออกแบบให้มีค่าอยู่ในช่วง $-V_{DC}$ ถึง V_{DC} (-160 ถึง 160) โดยสามารถแสดงผลการออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzyหลักได้ดังตารางที่ 8.1

ตารางที่ 8.1 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzyหลัก

ตำแหน่งฟังก์ชันสมาชิก		การออกแบบ	ผลการออกแบบ
ฟังก์ชันสมาชิกของ อินพุต	e_1	$e_1 = -(\text{max error})$	-0.2
	e_2	$e_2 = 0$	0
	e_3	$e_3 = \text{max error}$	0.2
ฟังก์ชันสมาชิกของ เอาต์พุต	v_1	$v_1 = -(V_{DC})$	-160
	v_2	$v_2 = v_{2,adapt}$	(-160 ถึง 160)
	v_3	$v_3 = V_{DC}$	160



รูปที่ 8.3 ผลการออกแบบตำแหน่งของฟังก์ชันสมาชิกของตัวควบคุมฟuzzyหลัก

8.4 การออกแบบฟuzzyช่วย

เนื่องจากฟuzzyช่วยถูกออกแบบให้ทำหน้าที่ปรับค่าแรงดันของฟังกชันสมาชิกเอาต์พุตในตำแหน่ง v_2 ของตัวควบคุมฟuzzyหลัก ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงออกแบบให้ฟังกชันสมาชิกอินพุตของฟuzzyช่วย คือ ค่าสะสมของค่าความผิดพลาด (sum error) ซึ่งสามารถคำนวณได้จากสมการที่ (8.1) และกำหนดให้ฟังกชันสมาชิกเอาต์พุตของฟuzzyช่วย คือ ค่าแรงดัน $v_{2,adapt}$ สำหรับกำหนดใช้เป็นค่าแรงดันที่ตำแหน่ง v_2 ($v_2 = v_{2,adapt}$) ของตัวควบคุมฟuzzyหลัก

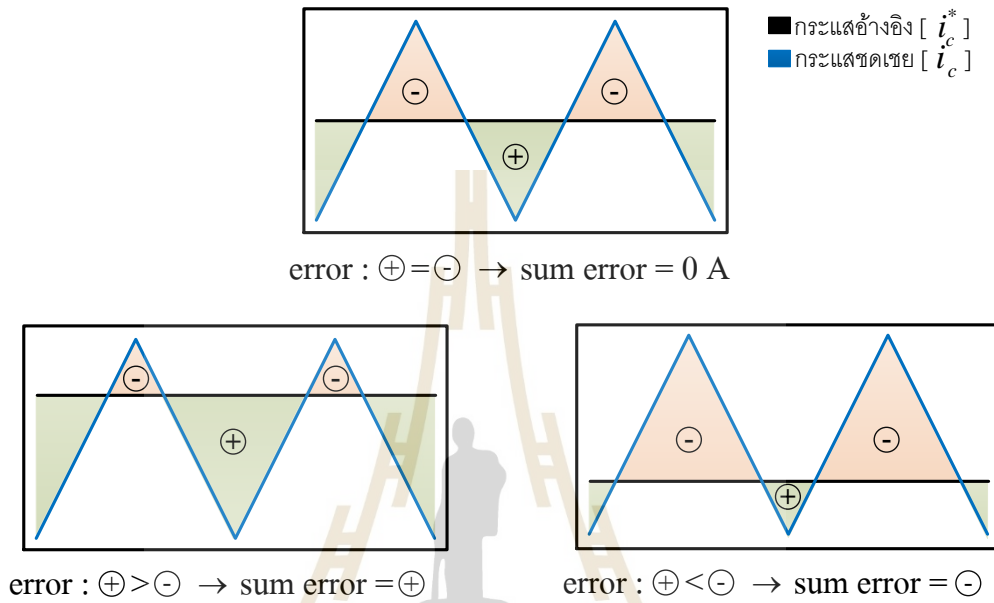
$$\text{sum error} = \sum_{i=0}^{N/2} (\text{error}) \quad (8.1)$$

โดยที่ i คือ ตำแหน่งข้อมูลที่ใช้คำนวณ

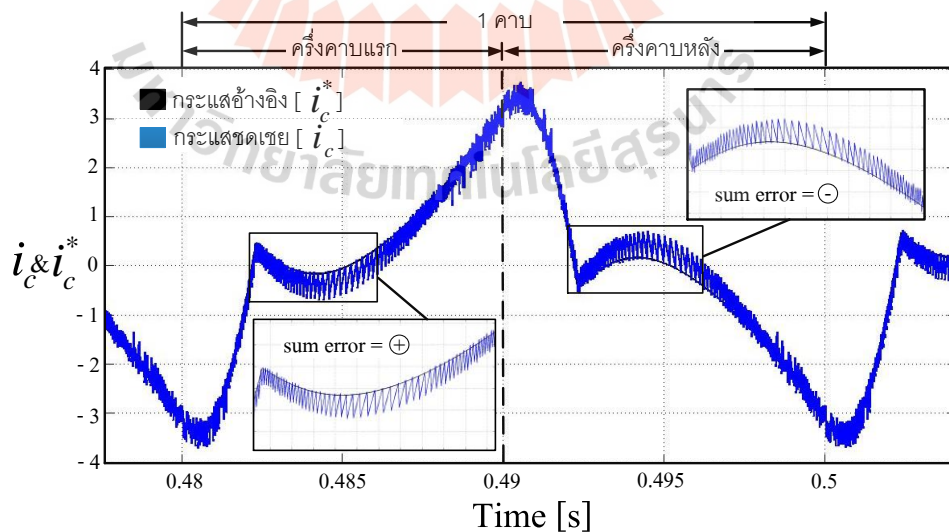
N คือ จำนวนข้อมูลสูงสุดใน 1 คาบรูปสัญญาณความถี่มูลฐาน

จากสมการที่ (8.1) เนื่องจากค่า error คือ ผลต่างระหว่างค่ากระแสอ้างอิง (i_c^*) กับค่ากระแสชดเชย (i_c) ($\text{error} = i_c^* - i_c$) ดังนั้นภายใต้สมมติฐานถ้าอยู่ในช่วงที่รูปสัญญาณของกระแสชดเชยสามารถคล้อยตามทั้งรูปสัญญาณของกระแสอ้างอิงได้พอดีหรือสมมาตร ($\text{error} : \oplus = \ominus$) จะส่งผลให้ค่า sum error ในช่วงดังกล่าวมีค่าเท่ากับ 0 A แต่ถ้าเป็นช่วงที่ค่ากระแสชดเชยคล้อยตามค่ากระแสอ้างอิงได้ไม่ดีจะส่งผลให้ค่า sum error ในช่วงนั้น ๆ มีค่าไม่เท่ากับ 0 A โดยถ้าเป็นช่วงที่รูปสัญญาณของกระแสชดเชยส่วนใหญ่อยู่ด้านล่างของรูปสัญญาณกระแสอ้างอิงแสดงว่าเป็นช่วงที่ค่ากระแสชดเชยมีค่าน้อยกว่าค่ากระแสอ้างอิง ($\text{error} : \oplus > \ominus$) จะส่งผลให้ค่า sum error มีค่าเป็นบวก ($\text{sum error} = \oplus$) และถ้าเป็นช่วงที่รูปสัญญาณของกระแสชดเชยส่วนใหญ่อยู่ด้านบนของรูปสัญญาณกระแสอ้างอิงแสดงว่าเป็นช่วงที่ค่ากระแสชดเชยมีค่ามากกว่าค่ากระแสอ้างอิง ($\text{error} : \oplus < \ominus$) จะส่งผลให้ค่า sum error มีค่าเป็นลบ ($\text{sum error} = \ominus$) ดังแสดงในรูปที่ 8.4 อย่างไรก็ตามเมื่อนำผลการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyที่ได้นำเสนอไว้ในบทที่ 7 ที่ผ่านมามาดังรูปที่ 8.5 มาพิจารณาสังเกตได้ว่าสามารถแบ่งรูปสัญญาณได้เป็น 2 ช่วง คือ ในช่วงครึ่งคาบแรกเป็นช่วงที่รูปสัญญาณของกระแสชดเชยส่วนใหญ่อยู่ด้านล่างรูปสัญญาณของกระแสอ้างอิง แสดงว่าค่า sum error ส่วนใหญ่ของช่วงที่ 1 มีค่าเป็นบวก และในช่วงครึ่งคาบหลังเป็นช่วงที่รูปสัญญาณของกระแสชดเชยส่วนใหญ่อยู่ด้านบนรูปสัญญาณของค่ากระแสอ้างอิง ดังนั้นค่า sum error ส่วนใหญ่

ของช่วงที่ 2 จะมีค่าเป็นลบ จากข้อมูลดังกล่าวงานวิจัยวิทยานิพนธ์นี้จึงกำหนดใช้ขอบเขตช่วงเวลาในการคำนวณค่า sum error ทุก ๆ ครึ่งคาบของรูปสัญญาณ ดังนั้นจำนวนข้อมูลสูงสุดที่ใช้ในการคำนวณ sum error คือ $N/2$ ข้อมูล ดังแสดงในสมการที่ (8.1)



รูปที่ 8.4 ลักษณะสัญญาณกระแสชดเชยเทียบกับกระแสอ้างอิงที่ส่งผลต่อค่า sum error

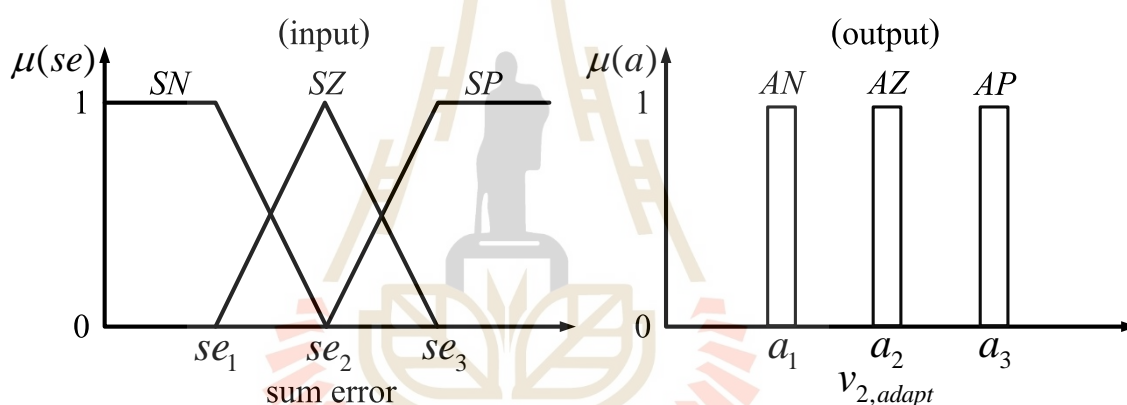


รูปที่ 8.5 การพิจารณาหาค่า sum error จากรูปสัญญาณกระแสชดเชยเทียบกับกระแสอ้างอิง

จากรายละเอียดดังกล่าวในข้างต้นจึงออกแบบโครงสร้างของฟuzzyช่วยดังนี้ กำหนดตัวแปรภาษาอินพุต คือ ค่า sum error มีรูปร่างฟังก์ชันสมาชิกเป็นรูปสามเหลี่ยม และตัวแปรภาษาเอาต์พุต คือ ค่า $v_{2,adapt}$ มีรูปร่างฟังก์ชันสมาชิกเป็นรูปแท่งเส้นตรงเนื่องจากกำหนดใช้วิธีการอนุมานฟuzzy แบบ Takagi-Sugeno ที่มีการทำดีฟuzzyด้วยวิธีหาค่าน้ำหนักเฉลี่ย (WA) สำหรับค่าเชิงภาษากำหนดให้ฟังก์ชันสมาชิกอินพุต sum error มีจำนวนค่าเชิงภาษา 3 ค่า ได้แก่ SN (sum error is negative) หมายถึงอินพุต sum error มีค่าเป็นลบ SZ (sum error is zero) หมายถึงอินพุต sum error มีค่าเป็นศูนย์ และ SP (sum error is positive) หมายถึงอินพุต sum error มีค่าเป็นบวก ส่วนฟังก์ชันสมาชิกเอาต์พุต $v_{2,adapt}$ มีจำนวนค่าเชิงภาษา 3 ค่า ได้แก่ AN (Adapt v_2 to Negative) หมายถึงเอาต์พุต $v_{2,adapt}$ ปรับแรงดันเป็นค่าลบ AZ (Adapt v_2 to Zero) หมายถึงเอาต์พุต $v_{2,adapt}$ ปรับแรงดันเป็นค่าศูนย์ และ AP (Adapt v_2 to Positive) หมายถึงเอาต์พุต $v_{2,adapt}$ ปรับแรงดันเป็นค่าบวก สามารถแสดงรายละเอียดดังตารางที่ 8.2 และแสดงรูปฟังก์ชันสมาชิกของฟuzzyช่วยได้ดังรูปที่ 8.6 โดยการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต sum error ได้แก่ ตำแหน่ง se_1 se_2 และ se_3 และตำแหน่งฟังก์ชันสมาชิกเอาต์พุต $v_{2,adapt}$ ได้แก่ ตำแหน่ง a_1 a_2 และ a_3 จะกำหนดให้เป็นลักษณะรูปร่างสมมาตรกัน และเนื่องจากต้องการพิจารณาตรวจสอบค่า sum error ว่าเป็นค่าบวกหรือลบเท่านั้น จึงควรออกแบบใช้ขอบเขตสูงสุดของตำแหน่งฟังก์ชันสมาชิกอินพุตค่าน้อย ๆ เพื่อตรวจสอบค่า sum error ที่เปลี่ยนแปลงในค่าน้อย ๆ ได้ โดยในที่นี้กำหนดเท่ากับ 0.1 A ส่วนการออกแบบขอบเขตสูงสุดของตำแหน่งฟังก์ชันสมาชิกเอาต์พุต $v_{2,adapt}$ จะกำหนดให้มีขนาดเท่ากับค่าแรงดันบัสไฟตรง (V_{DC}) (160 V) โดยสามารถแสดงตารางผลการออกแบบค่าตำแหน่งฟังก์ชันสมาชิกได้ดังตารางที่ 8.3 และแสดงรูปฟังก์ชันสมาชิกของฟuzzyช่วยที่ได้จากการออกแบบได้ดังรูปที่ 8.7

ตารางที่ 8.2 ตัวแปรภาษาและค่าเชิงภาษาของฟัซซีช่วย

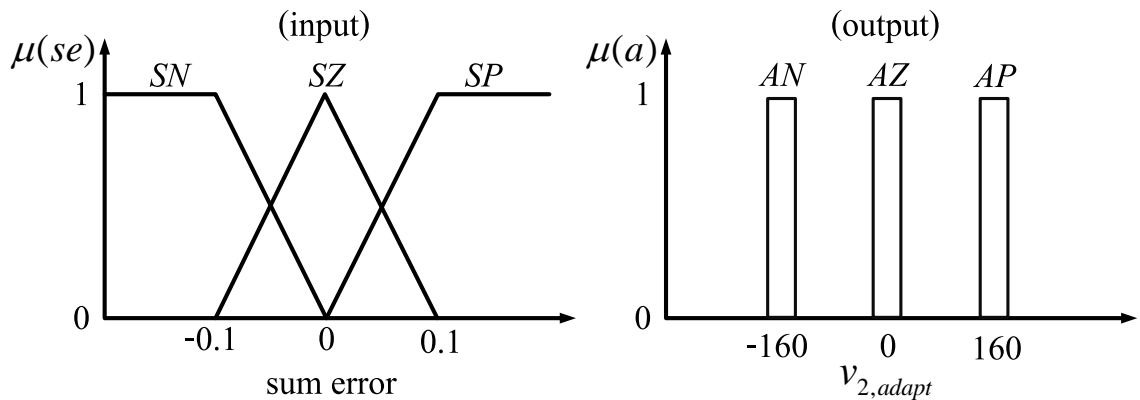
ระบบ	ตัวแปร	ความหมาย	ค่าเชิงภาษา	ความหมาย
อินพุต	sum error	ค่าสะสมของ ค่าความผิดพลาด ($\text{sumerror} = \sum_{n=0}^{N/2} (\text{error})$)	SN	มีค่าเป็นลบ (เป็นช่วงที่ $i_c^* < i_c$)
			SZ	มีค่าเป็นศูนย์ (เป็นช่วงที่ $i_c^* = i_c$)
			SP	มีค่าเป็นบวก (เป็นช่วงที่ $i_c^* > i_c$)
เอาต์พุต	$v_{2,adapt}$	ค่าแรงดันปรับ ตำแหน่ง v_2	AN	ปรับแรงดันเป็นค่าลบ
			AZ	ปรับแรงดันเป็นค่าศูนย์
			AP	ปรับแรงดันเป็นค่าบวก



รูปที่ 8.6 ตำแหน่งของฟังก์ชันสมาชิกของฟัซซีช่วย

ตารางที่ 8.3 การออกแบบตำแหน่งฟังก์ชันสมาชิกของฟัซซีช่วย

	ตำแหน่ง	การออกแบบ	ผลการออกแบบ
ฟังก์ชันสมาชิกของ อินพุต	se_1	$se_1 = \ominus$	-0.1
	se_2	$se_2 = 0$	0
	se_3	$se_3 = \oplus$	0.1
ฟังก์ชันสมาชิกของ เอาต์พุต	a_1	$a_1 = -(V_{DC})$	-160
	a_2	$a_2 = 0$	0
	a_3	$a_3 = V_{DC}$	160



รูปที่ 8.7 ผลการออกแบบตำแหน่งของฟังก์ชันสมาชิกของฟuzzyช่วย

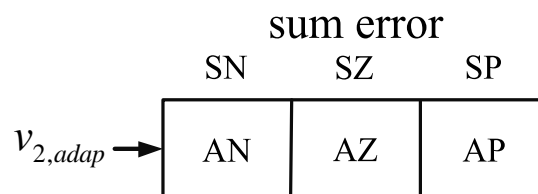
เพื่อให้ตัวควบคุมฟuzzyแบบปรับตัวสามารถควบคุมกระแสชดเชยให้เกาะคล้อยตามกระแสอ้างอิงที่ได้จากวิธี SDF ได้ดีมากยิ่งขึ้น จึงออกแบบกฎของฟuzzyช่วยสำหรับใช้ปรับค่าแรงดันของฟังก์ชันสมาชิกเอาต์พุตในตำแหน่ง v_2 ของตัวควบคุมฟuzzyหลักจำนวน 3 ข้อ ดังนี้

กฎข้อที่ 1 IF sum error = SN THEN $v_{2,adapt}$ = AN

กฎข้อที่ 2 IF sum error = SZ THEN $v_{2,adapt}$ = AZ

กฎข้อที่ 3 IF sum error = SP THEN $v_{2,adapt}$ = AP

จากกฎของฟuzzyช่วยในข้างต้นสามารถแสดงความสัมพันธ์ในรูปแบบเมตริกซ์ FAM ได้ดังรูปที่ 8.8 และมีความหมายของแต่ละกฎดังนี้



รูปที่ 8.8 กฎของฟuzzyช่วย

กฎข้อที่ 1 ถ้าอินพุต sum error มีค่าเท่ากับ SN กำหนดให้เอาต์พุต $v_{2,adapt}$ มีค่าเป็น AN หมายถึง ถ้าอยู่ในช่วงที่กระแสดเซยมีค่ามากกว่ากระแสอ้างอิง ส่งผลให้ค่าสะสมของค่าความผิดพลาดเป็นลบ กำหนดให้ค่าแรงดันของฟังก์ชันสมาชิกเอาต์พุตในตำแหน่ง v_2 ของตัวควบคุมฟัซซีหลักปรับเป็นค่าลบ

กฎข้อที่ 2 ถ้าอินพุต sum error มีค่าเท่ากับ SZ กำหนดให้เอาต์พุต $v_{2,adapt}$ มีค่าเป็น AZ หมายถึง ถ้าอยู่ในช่วงที่กระแสดเซยมีค่าเท่ากับกระแสอ้างอิง ส่งผลให้ค่าสะสมของค่าความผิดพลาดเป็นศูนย์ กำหนดให้ค่าแรงดันของฟังก์ชันสมาชิกเอาต์พุตในตำแหน่ง v_2 ของตัวควบคุมฟัซซีหลักปรับเป็นค่าศูนย์

กฎข้อที่ 3 ถ้าอินพุต sum error มีค่าเท่ากับ SP กำหนดให้เอาต์พุต $v_{2,adapt}$ มีค่าเป็น AP หมายถึง ถ้าอยู่ในช่วงที่กระแสดเซยมีค่าน้อยกว่ากระแสอ้างอิง ส่งผลให้ค่าสะสมของค่าความผิดพลาดเป็นบวก กำหนดให้ค่าแรงดันของฟังก์ชันสมาชิกเอาต์พุตในตำแหน่ง v_2 ของตัวควบคุมฟัซซีหลักปรับเป็นค่าบวก

หลังจากกฎทุกข้อของฟัซซีช่วยได้ถูกประเมินและรวมกฎตามวิธีการอนุมานแบบ Takagi-Sugeno เรียบร้อยแล้ว ในขั้นสุดท้ายคือการทำให้ฟัซซีแบบหาค่าน้ำหนักเฉลี่ย (WA) ของฟัซซีช่วยเพื่อหาค่าเอาต์พุตสุดท้ายสำหรับใช้ปรับค่า v_2 ของตัวควบคุมฟัซซีหลัก ($v_{2,adapt}$) ซึ่งสามารถคำนวณได้สมการที่ (8.2)

$$v_{2,adapt} = \frac{\sum_{m=1}^m \mu(a_m) \cdot a_m}{\sum_{m=1}^m \mu(a_m)} \quad (8.2)$$

โดยที่ $\mu(a_m)$ คือ ค่าความเป็นสมาชิกของตำแหน่งฟังก์ชันสมาชิกเอาต์พุตรวม

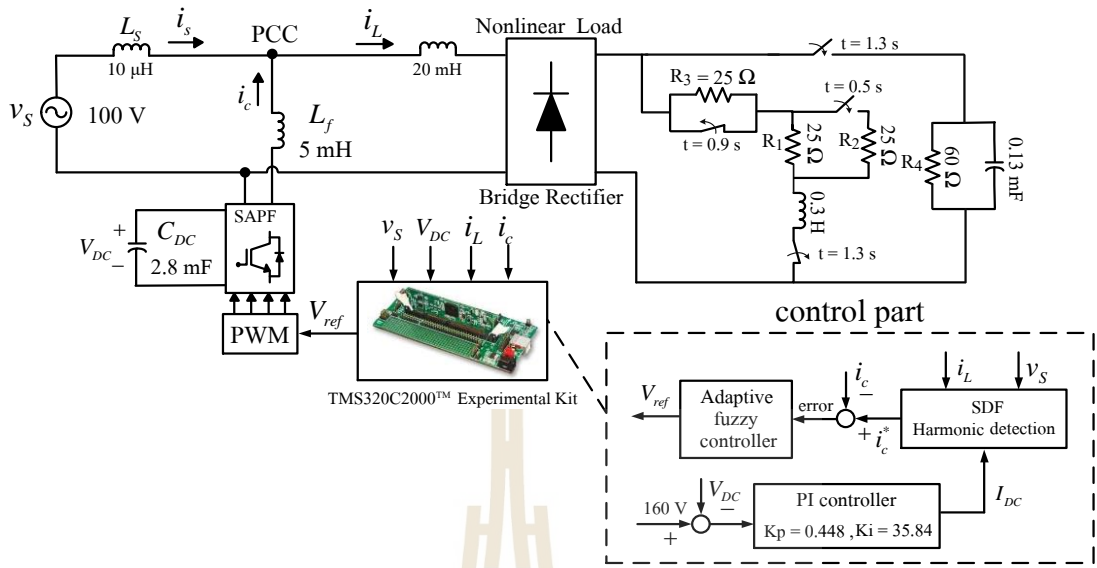
a_m คือ ค่าตำแหน่งฟังก์ชันสมาชิกเอาต์พุตรวมแต่ละเส้นตรงที่ m

m คือ จำนวนแต่ละเส้นตรงของฟัซซีเซตเอาต์พุตรวม (1, 2, 3)

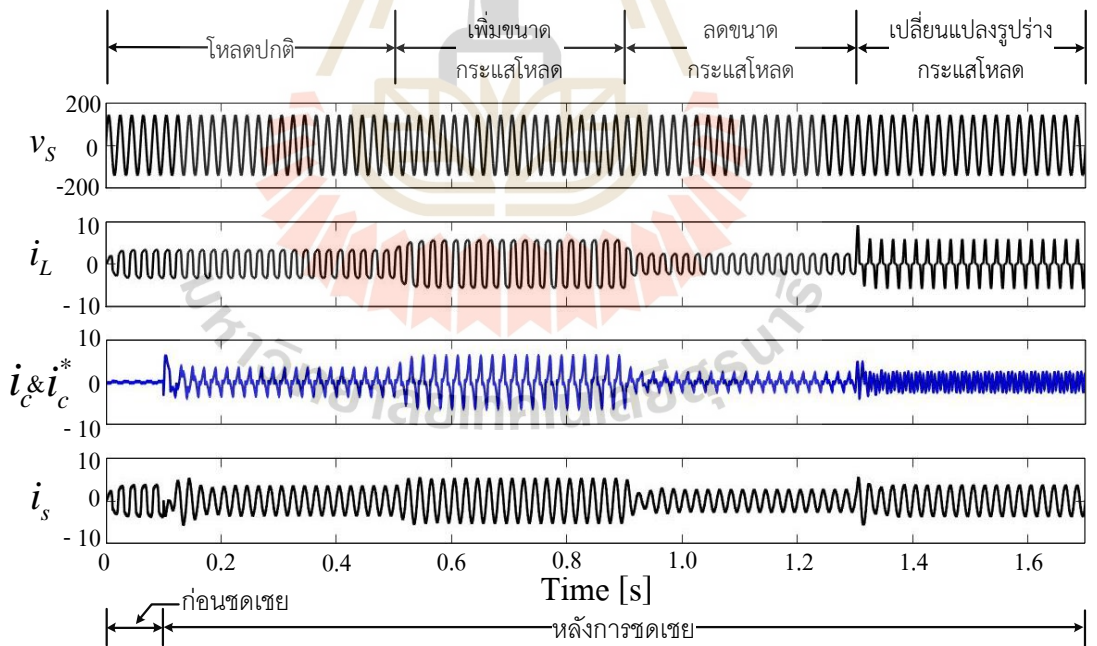
8.5 การจำลองสถานการณ์เพื่อตรวจสอบสมรรถนะการควบคุมกระแสชดเชยของ ตัวควบคุมพีซีแบบปรับตัวได้

ในหัวข้อนี้จะนำเสนอการจำลองสถานการณ์แบบฮาร์ดแวร์ในรูปของระบบกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรกรองกำลังแยกที่ฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแบบปรับตัวได้ดังแสดงในรูปที่ 8.9 โดยการจำลองสถานการณ์ในหัวข้อนี้มีวัตถุประสงค์เพื่อทดสอบสมรรถนะการควบคุมกระแสชดเชยตัวควบคุมพีซีแบบปรับตัวได้ที่ได้จากการออกแบบในหัวข้อที่ผ่านมา และเพื่อเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมพีซีแบบปรับตัวได้กับตัวควบคุมพีซีที่ได้นำเสนอไว้ในบทที่ 7 โดยจะแบ่งการทดสอบออกเป็น 4 กรณีโหนดเช่นเดียวกัน ได้แก่ กรณีโหนดที่ 1 โหนดปกติที่มีขนาดกระแสโหนดเท่ากับ $3 A_{rms}$ ในช่วงเวลาทำงานตั้งแต่ 0 ถึง 0.5 วินาที กรณีโหนดที่ 2 เพิ่มขนาดกระแสโหนดที่มีขนาดกระแสโหนดเท่ากับ $5 A_{rms}$ ในช่วงเวลาทำงานตั้งแต่ 0.5 ถึง 0.9 วินาที กรณีโหนดที่ 3 ลดขนาดกระแสโหนดที่มีขนาดกระแสโหนดเท่ากับ $2 A_{rms}$ ในช่วงเวลาทำงานตั้งแต่ 0.9 ถึง 1.3 วินาที และกรณีโหนดที่ 4 เปลี่ยนแปลงรูปร่างกระแสโหนดที่มีขนาดกระแสโหนดเท่ากับ $3 A_{rms}$ ในช่วงเวลาทำงานตั้งแต่ 1.3 ถึง 1.7 วินาที (รายละเอียดของโหนดได้นำเสนอไว้ในบทที่ 7) โดยผลการจำลองสถานการณ์ของระบบกำจัดฮาร์มอนิกในรูปที่ 8.9 สามารถแสดงได้ดังรูปที่ 8.10

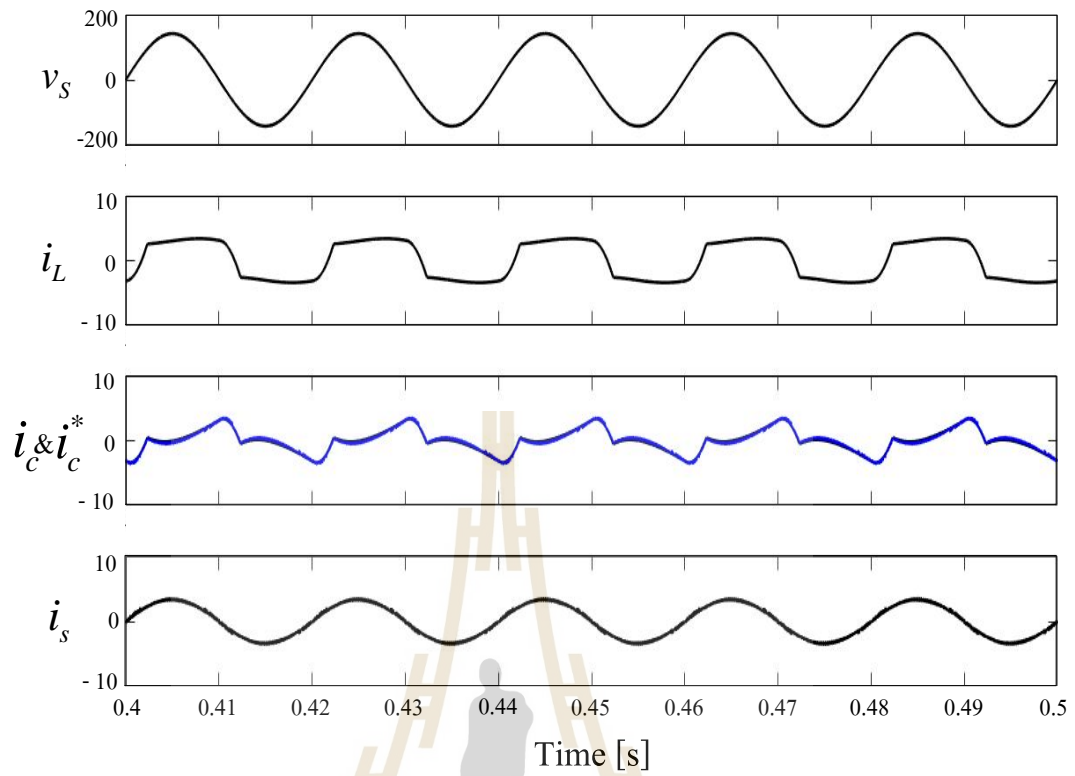
จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูปของวงจรกรองกำลังแยกที่ฟแบบขนานที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ในรูปที่ 8.10 สังเกตได้ว่าก่อนการชดเชยตั้งแต่ 0 ถึง 0.1 วินาที ลักษณะรูปสัญญาณของกระแสที่แหล่งจ่าย (i_s) ผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหนด ที่ค่า $\%THD_i$ เท่ากับ 26.9% อย่างไรก็ตามตั้งแต่ 0.1 วินาที เป็นต้นไปเมื่อวงจรกรองกำลังแยกที่ฟแบบขนานที่ทำงานร่วมกับตัวควบคุมพีซีแบบปรับตัวได้ฉีดกระแสชดเชย (i_c) ที่มีลักษณะคล้ายตามกระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF จะเห็นว่ารูปสัญญาณกระแสที่แหล่งจ่ายสามารถกลับมาเป็นรูปไซน์เพิ่มมากขึ้น โดยสามารถดูได้จากรูปขยายของแต่ละกรณีโหนดได้ดังรูปที่ 8.11 ถึง 8.14 และเมื่อคำนวณค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยในแต่ละช่วงกรณีโหนดมีพบว่า ในช่วงโหนดปกติมีค่า $\%THD_i$ เท่ากับ 1.87% ในช่วงเพิ่มขนาดกระแสโหนดมีค่า $\%THD_i$ เท่ากับ 2.22% ในช่วงลดขนาดกระแสโหนดมีค่า $\%THD_i$ เท่ากับ 1.52% และในช่วงเปลี่ยนแปลงรูปร่างกระแสโหนดมีค่า $\%THD_i$ เท่ากับ 4.57% สามารถสรุปค่า $\%THD_i$ ดังกล่าวได้ดังตารางที่ 8.4



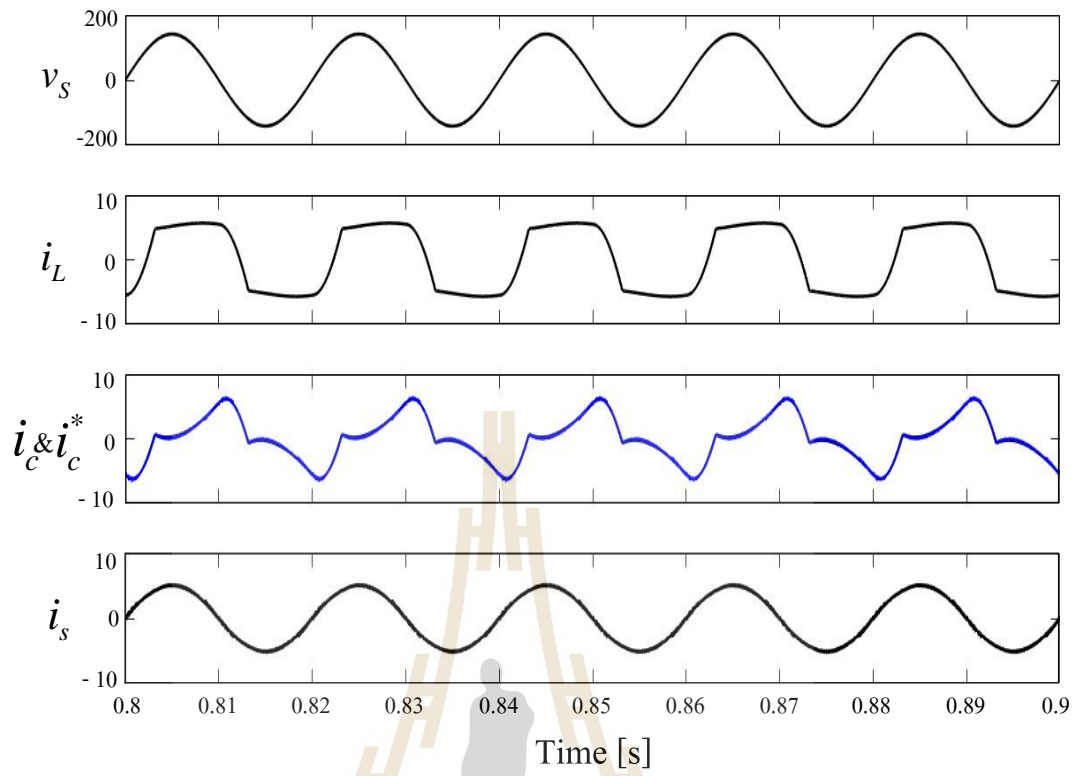
รูปที่ 8.9 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรองกำลังแอกทีฟที่ใช้ตัวควบคุมฟuzzyแบบปรับตัวได้



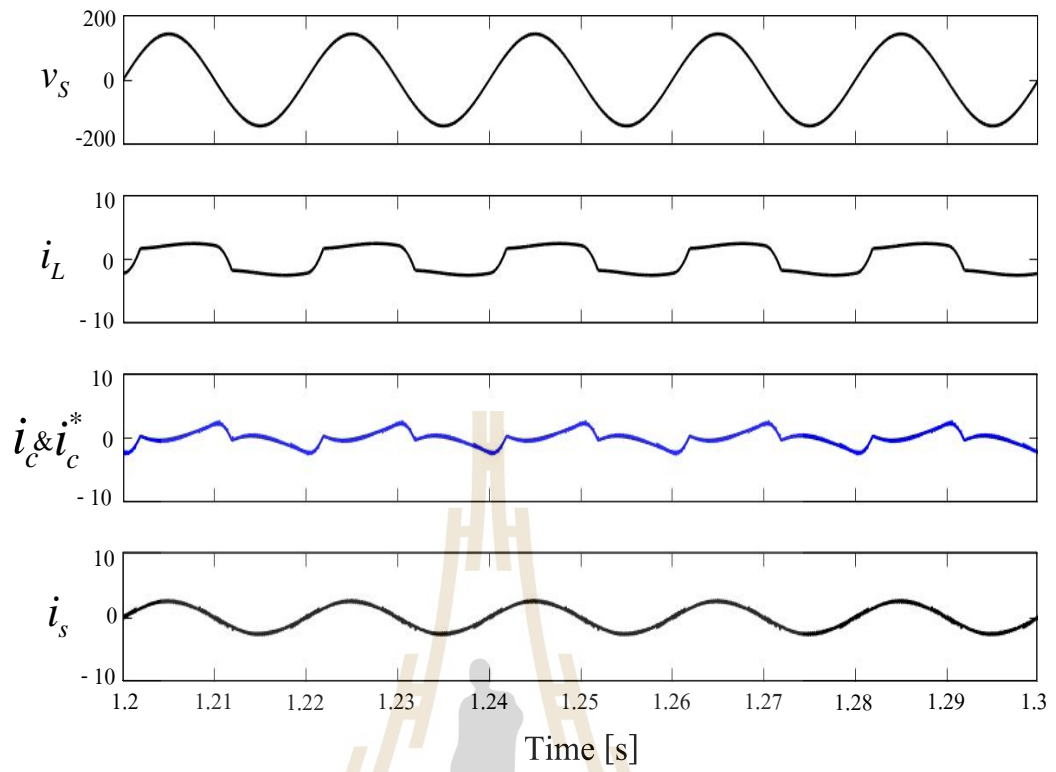
รูปที่ 8.10 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzyแบบปรับตัวได้



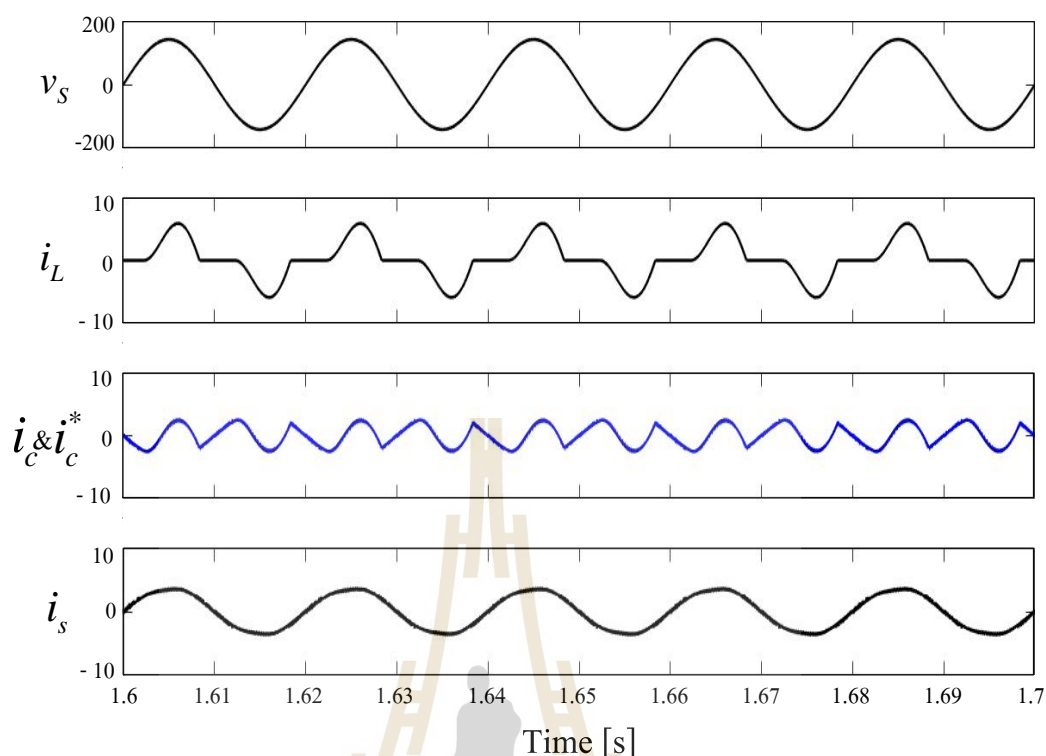
รูปที่ 8.11 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีชซีแบบปรับตัวได้
กรณีโหลดปกติ



รูปที่ 8.12 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมฟัซซีแบบปรับตัวได้
กรณีเพิ่มขนาดกระแสโหลด



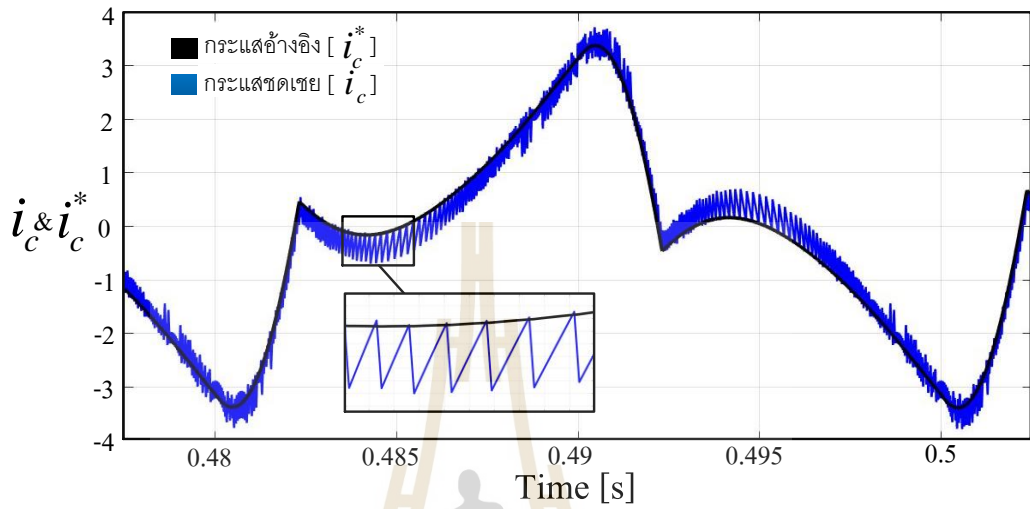
รูปที่ 8.13 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้
กรณีลดขนาดกระแสไหล



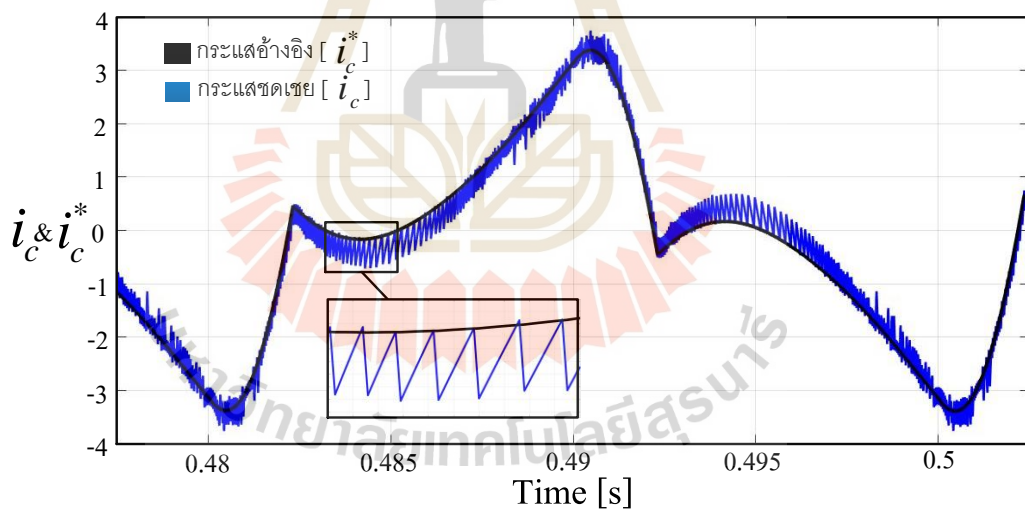
รูปที่ 8.14 ผลการจำลองสถานการณ์การกำจัดฮาร์โมนิกที่ใช้ตัวควบคุมฟิซซีแบบปรับตัวได้
กรณีเปลี่ยนแปลงรูปร่างกระแสโหลด

เมื่อพิจารณาเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างการใช้ตัวควบคุมฟิซซีแบบปรับตัวได้กับตัวควบคุมฟิซซีที่ได้นำเสนอไว้ในบทที่ 7 ในการทดสอบของกรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดสามารถแสดงผลการเปรียบเทียบได้ดังรูปที่ 8.15 8.16 8.17 และ 8.18 ตามลำดับ จากรูปจะเห็นได้ว่าในกรณีโหลดปกติทั้งตัวควบคุมฟิซซีและตัวควบคุมฟิซซีแบบปรับตัวได้ให้สมรรถนะการควบคุมกระแสชดเชยที่ลักษณะรูปสัญญาณที่เหมือนกันเนื่องจากได้ออกแบบให้ฟิซซีช่วยทำงานเฉพาะกรณีโหลดมีการเปลี่ยนแปลงเท่านั้นทำให้ในช่วงกรณีโหลดปกติตำแหน่งฟังก์ชันสมาชิกเอ้าต์พุต v_2 ของตัวควบคุมฟิซซีหลักจะมีค่าเท่ากับ 0 V เช่นเดิมส่งผลให้ในช่วงกรณีโหลดปกตินี้ตัวควบคุมฟิซซีแบบปรับตัวได้ทำงานเช่นเดียวกับตัวควบคุมฟิซซี ส่วนในกรณีโหลดมีการเปลี่ยนแปลง ได้แก่ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดจะสังเกตเห็นว่าตัวควบคุมฟิซซีแบบปรับตัวได้สามารถควบคุมกระแสชดเชยให้เกาะคล้อยตามกระแสอ้างอิงได้ดีกว่าตัวควบคุม

ฟuzzy อย่างชัดเจน จากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมฟuzzy แบบปรับตัวได้มีสมรรถนะการควบคุม
กระแสชดเชยที่ดีกว่าตัวควบคุมฟuzzy ในกรณีที่โหลดมีการเปลี่ยนแปลง

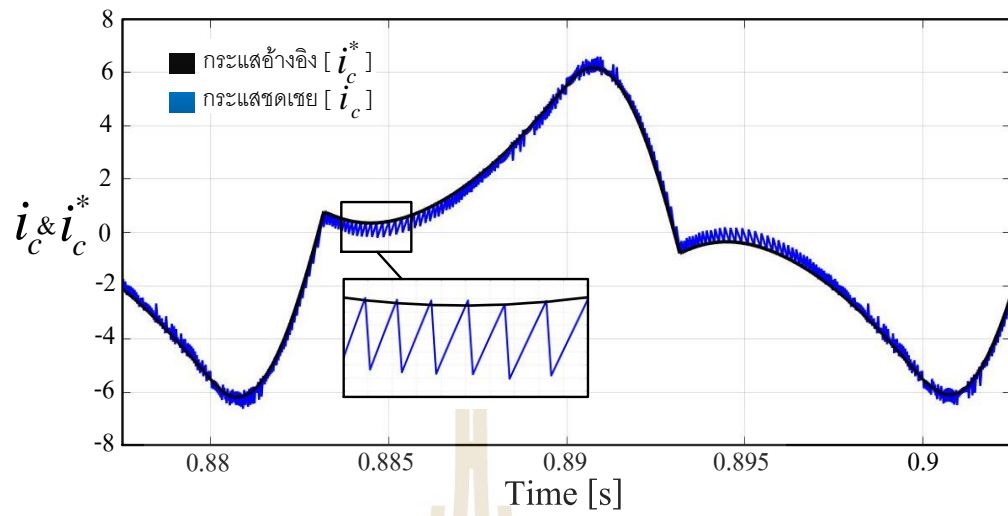


(ก) ตัวควบคุมฟuzzy

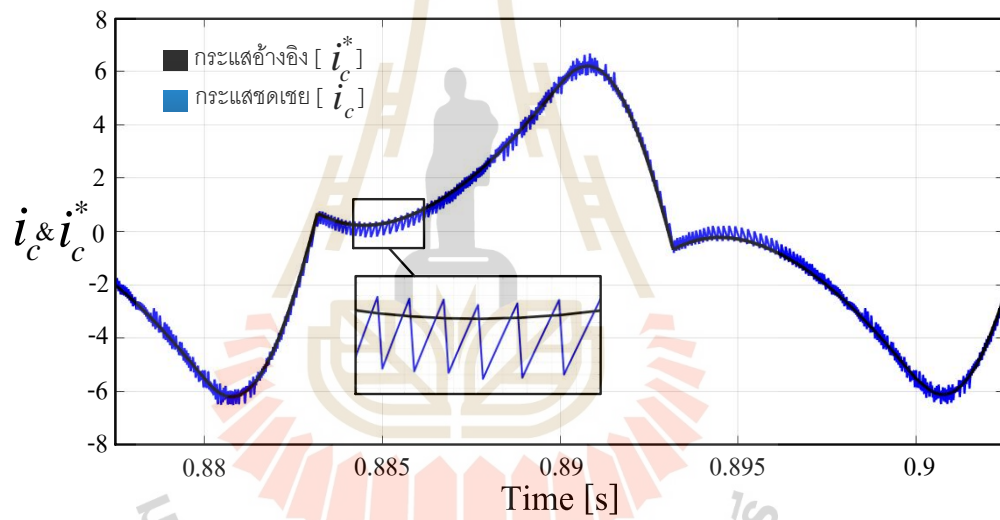


(ข) ตัวควบคุมฟuzzy แบบปรับตัวได้

รูปที่ 8.15 ผลการควบคุมกระแสชดเชยกรณีโหลดปกติ

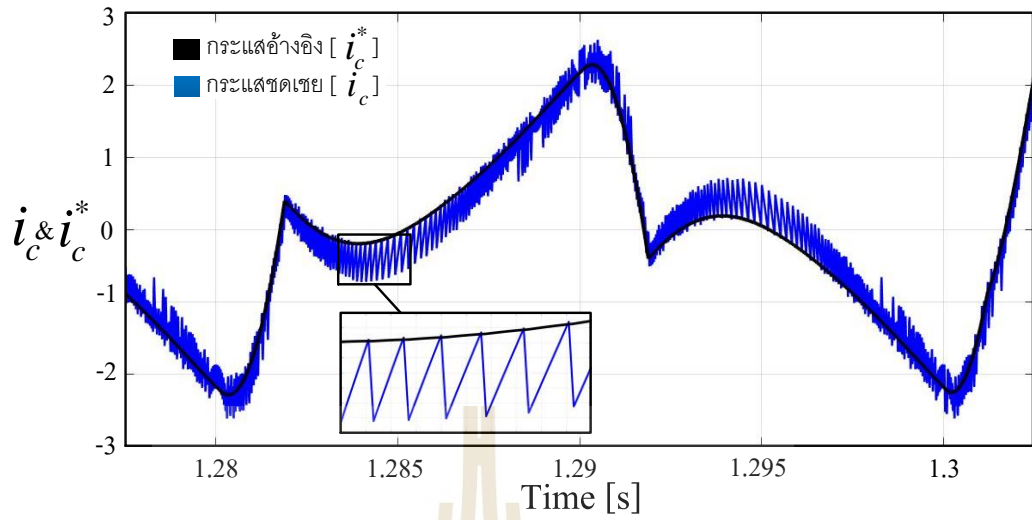


(ก) ตัวควบคุมพีชซี

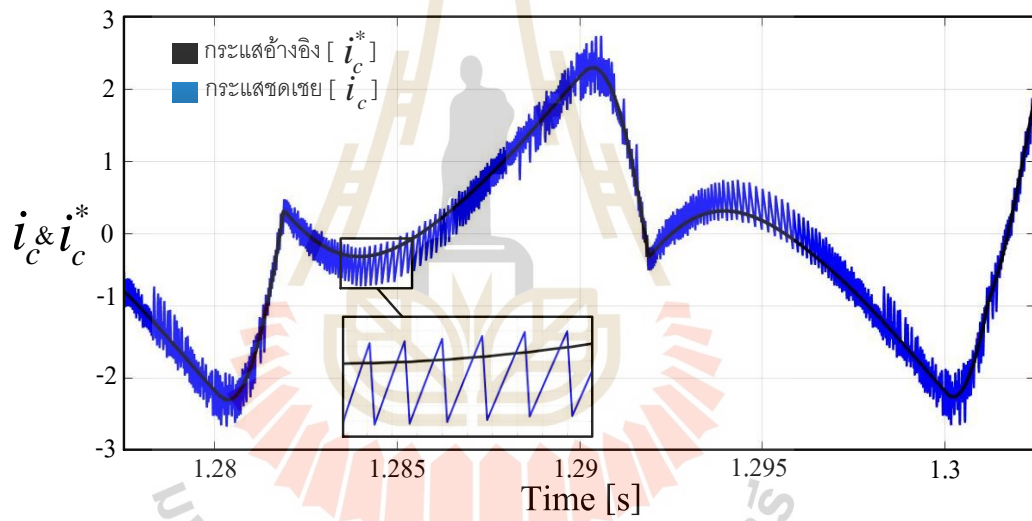


(ข) ตัวควบคุมพีชซีแบบปรับตัวได้

รูปที่ 8.16 ผลการควบคุมกระแสขดเคบายกรณีเพิ่มขนาดกระแสโหลด

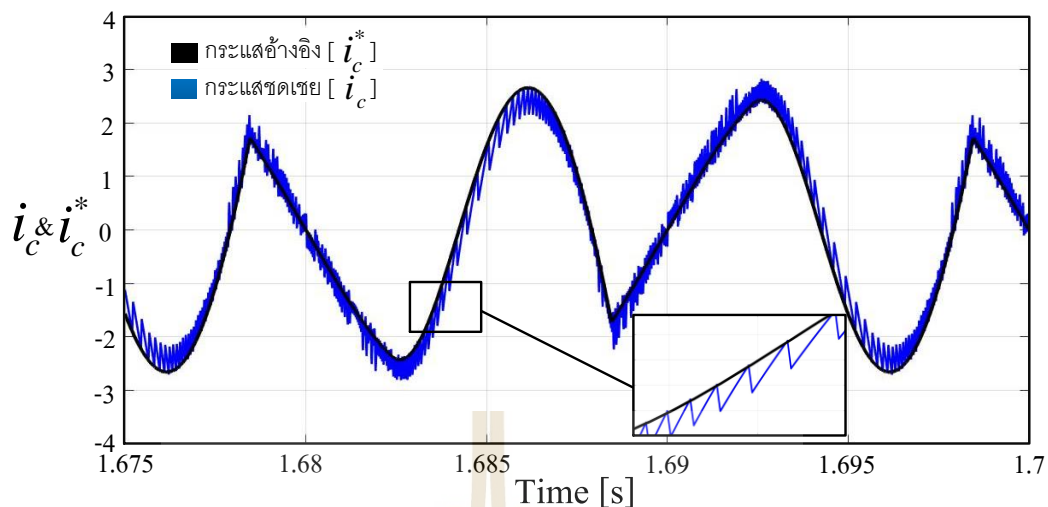


(ก) ตัวควบคุมพีซีซี

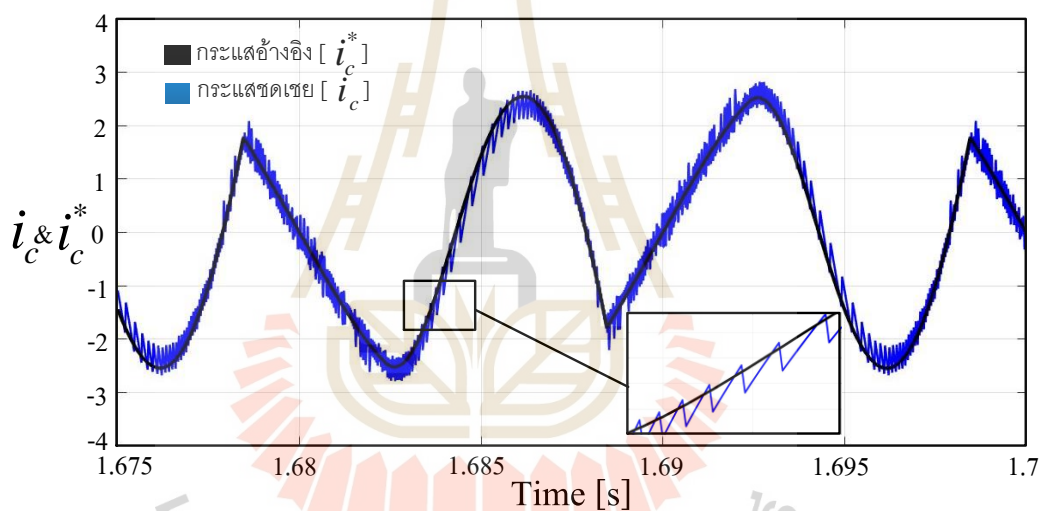


(ข) ตัวควบคุมพีซีซีแบบปรับตัวได้

รูปที่ 8.17 ผลการควบคุมกระแสชดเชยกรณีลดขนาดกระแสไหล



(ก) ตัวควบคุมพีซี

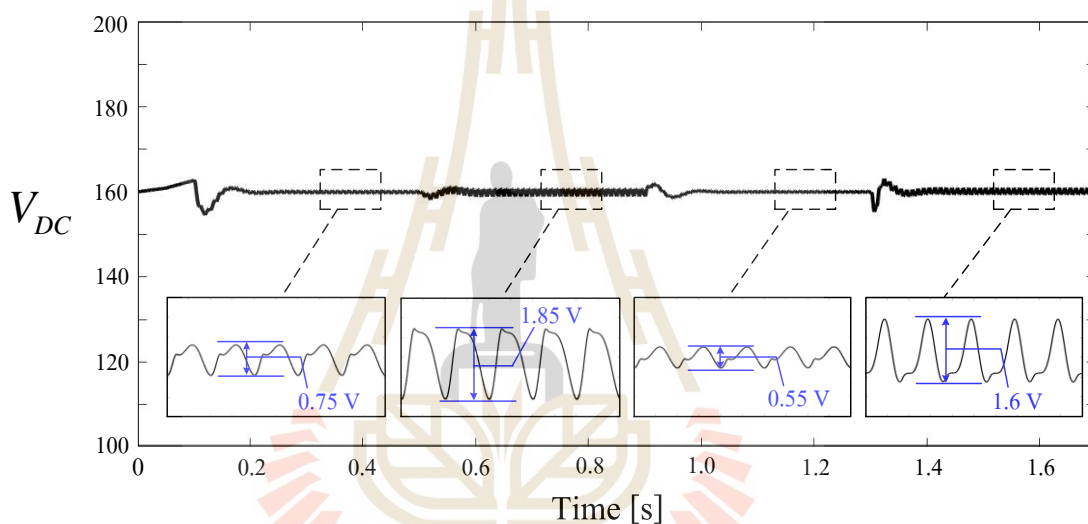


(ข) ตัวควบคุมพีซีแบบปรับตัวได้

รูปที่ 8.18 ผลการควบคุมกระแสชดเชยกรณีเปลี่ยนแปลงรูปร่างกระแสไหล

นอกจากนี้ผลการควบคุมแรงดันบัสไฟตรง (V_{DC}) ของตัวควบคุมพีไอในระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรอกกำลังแยกที่ฟแบบขนานที่ทำงานร่วมกับการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแบบปรับตัวได้สามารถแสดงได้ดังในรูปที่ 8.19 ซึ่งสังเกตได้ว่าภายหลังการฉีดกระแสชดเชยของวงจรรอกกำลังแยกที่ฟแบบขนานส่งผลให้แรงดันบัสไฟตรงมีค่าตกลงไปที่ 154 V และทุกครั้งที่โหลดเริ่มมีการเปลี่ยนแปลงจะส่งผลต่อค่าแรงดันบัสไฟตรง โดยกรณีเพิ่มขนาดกระแสไหลพบว่าแรงดันบัสไฟตรงมีค่าตกเล็กน้อยเท่ากับ 158 V กรณีลดขนาดกระแส

โพลต์พบว่าค่าแรงดันบัสไฟตรงมีค่าสูงขึ้นเล็กน้อยเท่ากับ 162 V และกรณีเปลี่ยนแปลงรูปร่างโพลต์พบว่าแรงดันบัสไฟตรงมีค่าตกลงเหลือเท่ากับ 155 V อย่างไรก็ตามจะเห็นได้ว่าตัวควบคุมพีไอสามารถควบคุมให้แรงดันบัสไฟตรงเข้าสู่สภาวะคงตัวที่ค่าประมาณ 160 V ได้ โดยมีค่าการกระเพื่อมของแรงดัน (ΔV_{DC}) เท่ากับ 0.75 V 1.85 V 0.55 V และ 1.6 V ตามลำดับกรณีโพลต์ ซึ่งค่าการกระเพื่อมของแรงดันในทุกกรณีโพลต์มีค่าอยู่ในเกณฑ์ที่ยอมรับได้ 2% (ΔV_{DC} ไม่เกิน 3.2 V) จากผลดังกล่าวหมายความว่าตัวควบคุมพีไอยังคงมีสมรรถนะที่ดีในการควบคุมค่าแรงดันบัสไฟตรงในทุกกรณีโพลต์ที่ทำการทดสอบ



รูปที่ 8.19 ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอเมื่อใช้ตัวควบคุมพีซีแบบปรับตัวได้ในการควบคุมกระแสชดเชย

ตารางที่ 8.4 การเปรียบเทียบประสิทธิผลการกำจัดฮาร์มอนิกระหว่างการใช้ตัวควบคุมพีซีและตัวควบคุมพีซีแบบปรับตัวได้

ตัวควบคุม	กรณีโหลด			
	โหลดปกติ	เพิ่มขนาด กระแสโหลด	ลดขนาด กระแสโหลด	เปลี่ยนแปลงรูปร่าง กระแสโหลด
	ค่า % THD_i ของ i_r ก่อนการชดเชย			
	26.9%	24.64%	26.93%	53.68%
	ค่า % THD_i ของ i_r หลังการชดเชย			
ตัวควบคุมพีซี	1.87%	2.99%	2.17%	5.62%
ตัวควบคุมพีซี แบบปรับตัวได้	1.87%	2.22%	1.52%	4.57%

จากตารางที่ 8.4 ผลการเปรียบเทียบประสิทธิผลการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกกำลังแยกทีฟแบบขนานที่ควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีและตัวควบคุมพีซีแบบปรับตัวได้ พบว่า ทั้งตัวควบคุมพีซีและตัวควบคุมพีซีแบบปรับตัวได้ให้ค่า % THD_i ของกระแสที่แหล่งจ่าย (i_r) ภายหลังจากชดเชยลดลงเมื่อเทียบกับก่อนการชดเชย โดยในกรณีโหลดปกติทั้งสองตัวควบคุมให้ค่า % THD_i ของกระแสที่แหล่งจ่ายภายหลังจากชดเชยเท่ากันที่ค่าเท่ากับ 1.87% ส่วนกรณีโหลดมีการเปลี่ยนแปลง ได้แก่ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด พบว่า ตัวควบคุมพีซีแบบปรับตัวได้ให้ค่า % THD_i ของกระแสที่แหล่งจ่ายเท่ากับ 2.22% 1.52% และ 4.57% ตามลำดับกรณีโหลด ซึ่งมีค่าน้อยกว่าเมื่อเปรียบเทียบกับการใช้ตัวควบคุมพีซีที่ให้ค่า % THD_i เท่ากับ 2.99% 2.17% และ 5.62% ตามลำดับกรณีโหลดเช่นกัน จากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมพีซีแบบปรับตัวได้สามารถให้ประสิทธิผลการกำจัดฮาร์มอนิกที่ดีกว่าตัวควบคุมพีซีเมื่อโหลดมีการเปลี่ยนแปลง นอกจากนี้ค่า % THD_i ของทุกกรณีโหลดที่ได้จากการใช้ตัวควบคุมพีซีแบบปรับตัวได้มีค่าไม่เกิน 5% ตามกรอบมาตรฐาน IEEE std. 519-2022 ด้วยเช่นกัน

8.6 สรุป

ในบทนี้ได้นำเสนอการปรับปรุงตัวควบคุมฟuzzyที่ได้ออกแบบไว้ในบทที่ 6 เนื่องจากตัวควบคุมฟuzzyดังกล่าวให้ประสิทธิผลค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยเกินมาตรฐาน IEEE std. 519-2022 ($>5\%$) ในกรณีโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง โดยการปรับปรุงนี้มุ่งเน้นการเพิ่มสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyให้สามารถปรับตัวได้เมื่อโหลดมีการเปลี่ยนแปลง ด้วยเหตุนี้งานวิจัยวิทยานิพนธ์นี้จึงได้ออกแบบใช้ตัวควบคุมฟuzzyแบบปรับตัวได้ซึ่งประกอบด้วย 2 ส่วน คือ ตัวควบคุมฟuzzyหลัก ที่อาศัยการออกแบบเช่นเดียวกับตัวควบคุมฟuzzyในบทที่ 6 และฟuzzyช่วย ซึ่งออกแบบเพื่อคำนวณหาค่าแรงดันสำหรับนำมาปรับค่าในตำแหน่งฟังก์ชันสมาชิกเอาต์พุต v_2 ของตัวควบคุมฟuzzyหลัก โดยใช้อินพุตเป็นค่าสะสมของค่าความผิดพลาด (sum error) และให้เอาต์พุต คือ ค่าแรงดัน $v_{2,adapt}$ และเพื่อทดสอบสมรรถนะของตัวควบคุมฟuzzyแบบปรับตัวได้จึงนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสของวงจรกรองกำลังแยกที่ฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในรูป โดยมีการทดสอบโหลดทั้งหมด 4 กรณี ได้แก่ กรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด ผลการจำลองสถานการณ์พบว่าตัวควบคุมฟuzzyแบบปรับตัวได้สามารถควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิงที่ได้จากวิธี SDF ได้เหมือนกับการใช้ตัวควบคุมฟuzzyในกรณีโหลดปกติ และสามารถควบคุมกระแสชดเชยได้ดีกว่าตัวควบคุมฟuzzyในกรณีที่โหลดมีการเปลี่ยนแปลงจากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมฟuzzyแบบปรับตัวได้มีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมฟuzzy ส่งผลให้วงจรกรองกำลังแยกที่ฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพที่ดียิ่งขึ้น โดยค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าเท่ากับ 1.87% 2.22% 1.52% และ 4.57% ตามลำดับกรณีโหลด ซึ่งค่า $\%THD_i$ ดังกล่าวอยู่ภายใต้มาตรฐาน IEEE std. 519-2022 ในทุกกรณีโหลด

บทที่ 9

การกำจัดกระแสฮาร์มอนิกด้วยวงจรรอกำลังแอกทีฟแบบขนาน ในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิก

9.1 บทนำ

เนื่องจากโหลดทำงานไม่เป็นเชิงเส้นบางชนิดนอกจากจะทำให้เกิดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสยังทำให้แรงดันที่แหล่งจ่ายมีความผิดเพี้ยน ยกตัวอย่างเช่น วงจรโซล่าเซลล์ (Schwanz, et al., 2018) เครื่องจักรกลไฟฟ้า วงจรสวิตชิงเพาเวอร์ซัพพลาย (Zhu, et al., 2012) เป็นต้น ในบทนี้จึงนำเสนอการกำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวงจรรอกำลังแอกทีฟแบบขนานในกรณีที่แรงดันที่แหล่งจ่ายของระบบมีความเพี้ยนของรูปสัญญาณเนื่องจากมีฮาร์มอนิกปะปน โดยในกรณีที่แรงดันที่แหล่งจ่ายมีฮาร์มอนิกนี้จะส่งผลให้การคำนวณหากระแสอ้างอิงของการตรวจจับฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดีหรือวิธี SDF ที่ได้นำเสนอไว้ในบทที่ 3 เกิดความผิดพลาดไม่ถูกต้อง และเมื่อกระแสอ้างอิงที่ได้ไม่ถูกต้องจะส่งผลให้วงจรรอกำลังแอกทีฟแบบขนานมีสมรรถนะการกำจัดฮาร์มอนิกที่ไม่ดี ด้วยเหตุนี้เพื่อเพิ่มสมรรถนะการตรวจจับฮาร์มอนิกของวิธี SDF ให้สามารถคำนวณกระแสฮาร์มอนิกได้อย่างถูกต้องในกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยน ในบทนี้จึงนำเสนอการใช้วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (Positive Sequence Voltage Detector: PSVD) (Akagi, Kanazawa and Nabae, 1984) ร่วมกับวิธี SDF โดยรายละเอียดขั้นตอนการคำนวณแรงดันมูลฐานของวิธี PSVD การใช้งานวิธี PSVD ร่วมกับตรวจจับฮาร์มอนิกด้วยวิธี SDF และการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกจะนำเสนอในหัวข้อต่อไปนี้

9.2 วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

วิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐานหรือวิธี PSVD ถูกนำเสนอโดย Akagi, Kanazawa และ Nabae ในปี 1984 (Akagi, Kanazawa and Nabae, 1984) เพื่อแก้ไขปัญหาการคำนวณหากระแสอ้างอิงของการตรวจจับฮาร์มอนิกที่ผิดพลาดเนื่องจากแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลัง

หนึ่งเฟสมีความเพี้ยนฮาร์มอนิก โดยขั้นตอนการคำนวณหาแรงดันมูลฐานของวิธี PSVD สามารถอธิบายได้ดังนี้

ขั้นที่ 1 แปลงแรงดันที่แหล่งจ่าย (v_s) จากแกนเฟสให้อยู่บนแกน $\alpha\beta$ ($v_{s,\alpha}, v_{s,\beta}$) แสดงดังสมการที่ (9.1) (สมการดังกล่าวคือสมการเดียวกันกับสมการที่ (3.1) ที่ได้นำเสนอไว้ในบทที่ 3)

$$\begin{bmatrix} v_{s,\alpha} \\ v_{s,\beta} \end{bmatrix} = \begin{bmatrix} v_s(\theta_{v_s}) \\ v_s(\theta_{v_s} - \frac{\pi}{2}) \end{bmatrix} \quad (9.1)$$

โดยที่ θ_{v_s} คือ ค่ามุมเฟสของแรงดันที่แหล่งจ่าย

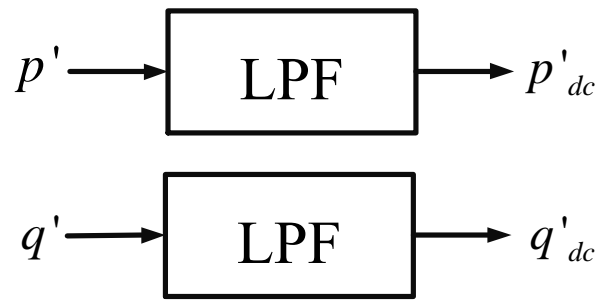
ขั้นที่ 2 คำนวณหาค่ากระแสสมมติบนแกน $\alpha\beta$ (i_α, i_β) ด้วยสมการที่ (9.2) โดยค่ากระแสสมมติดังกล่าวจะมีค่ามุมเฟสที่ตรงกับมุมเฟสของแรงดันที่แหล่งจ่าย (θ_{v_s}) ที่ได้จากการใช้วงจรเฟสล็อกลูป (Phase Lock Loop: PLL) (Ahmed, 2011) ($\theta_{PLL} = \theta_{v_s}$)

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{3}{2}} \begin{bmatrix} \sin(\theta_{PLL}) \\ -\cos(\theta_{PLL}) \end{bmatrix} \quad (9.2)$$

ขั้นที่ 3 คำนวณหาค่ากำลังไฟฟ้าช่วย (auxiliary instantaneous power) (p', q') ตามสมการที่ (9.3)

$$\begin{bmatrix} p' \\ q' \end{bmatrix} = \begin{bmatrix} v_{s,\alpha} i_\alpha & v_{s,\beta} i_\beta \\ v_{s,\beta} i_\alpha & v_{s,\alpha} i_\beta \end{bmatrix} \quad (9.3)$$

ขั้นที่ 4 เนื่องจากค่ากำลังไฟฟ้าช่วย (p', q') ประกอบด้วยปริมาณกำลังไฟฟ้าช่วยมูลฐาน (p'_{dc}, q'_{dc}) และปริมาณกำลังไฟฟ้าช่วยฮาร์มอนิก (p'_{ac}, q'_{ac}) จึงทำการแยกปริมาณมูลฐานออกจากปริมาณฮาร์มอนิกด้วยการใช้ตัวกรอง LPF แสดงดังรูปที่ 9.1

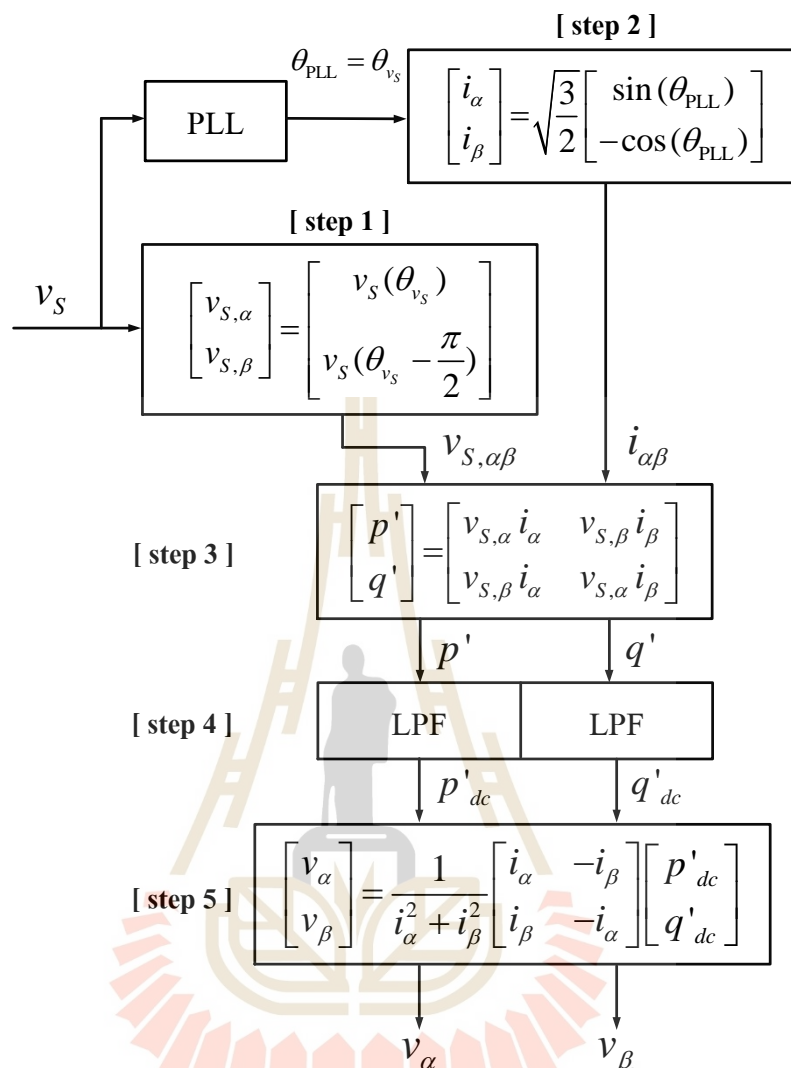


รูปที่ 9.1 การแยกปริมาณกำลังไฟฟ้าช่วยมูลฐาน

ขั้นที่ 5 คำนวณหาค่าแรงดันมูลฐานที่อยู่บนแกน $\alpha\beta$ (v_α, v_β) ด้วยสมการที่ (9.4)

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{1}{i_\alpha^2 + i_\beta^2} \begin{bmatrix} i_\alpha & -i_\beta \\ i_\beta & -i_\alpha \end{bmatrix} \begin{bmatrix} p'_{dc} \\ q'_{dc} \end{bmatrix} \quad (9.4)$$

จากขั้นตอนการคำนวณของวิธี PSVD ตามที่ได้อธิบายในข้างต้นสามารถสรุปเป็นแผนภาพแสดงได้ดังรูปที่ 9.2

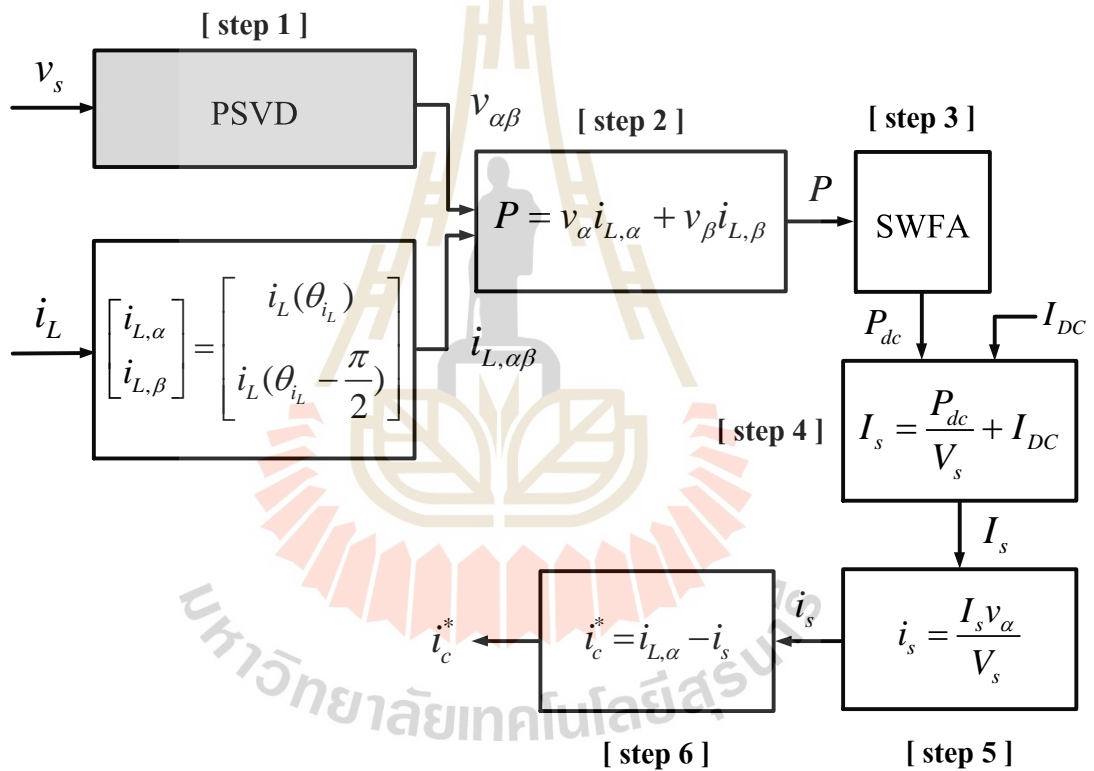


รูปที่ 9.2 แผนภาพการคำนวณของวิธี PSVD

9.3 การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีหรือวิธี SDF ที่ได้นำเสนอไว้ในบทที่ 3 ประกอบด้วย 6 ขั้นตอนสำหรับการคำนวณหากระแสอ้างอิงให้กับวงจรรอกกำลังแยกที่เฟสขนาน อย่างไรก็ตามเนื่องจากระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาในบทนี้คือระบบกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกซึ่งจะมีผลกระทบต่อกระบวนการคำนวณหากระแสอ้างอิงทำให้กระแสอ้างอิงที่ได้ไม่ถูกต้องและส่งผลให้วงจรรอกกำลังแยกที่เฟสขนานมีสมรรถนะการกำจัดฮาร์มอนิกที่ไม่ดี ดังนั้นในงานวิจัย

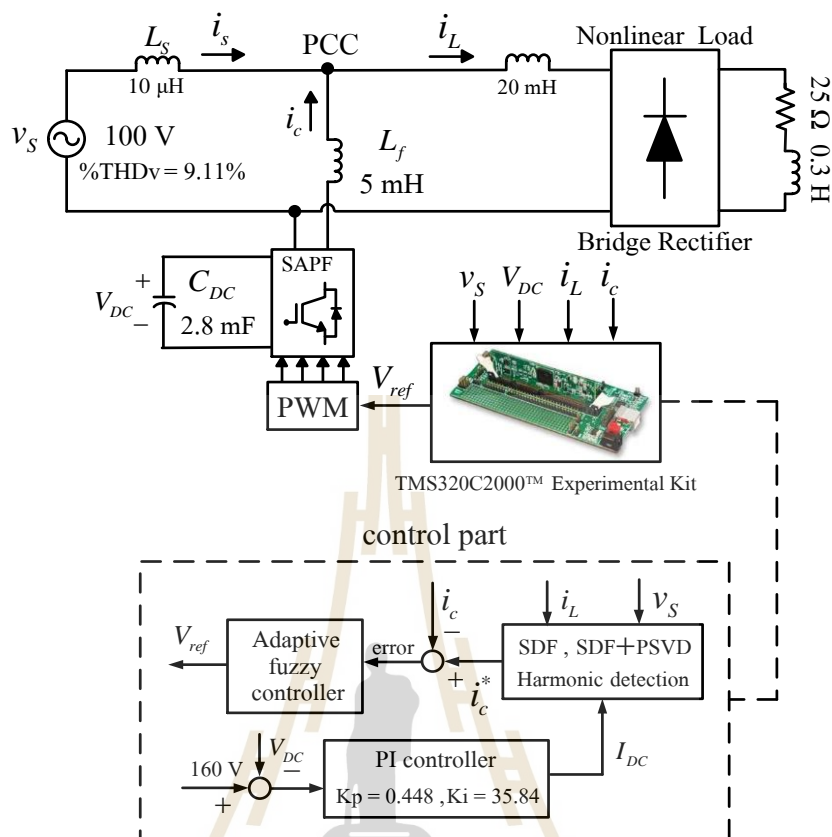
วิทยานิพนธ์นี้จึงนำเสนอวิธีการปรับปรุงการตรวจจับฮาร์มอนิกด้วยการนำวิธี PSVD มาทำงานร่วมกับวิธีการตรวจจับฮาร์มอนิกวิธี SDF เพื่อเพิ่มสมรรถนะการตรวจจับฮาร์มอนิกให้สามารถคำนวณหากระแสอ้างอิงได้อย่างถูกต้อง โดยจะนำวิธี PSVD มาใช้ในการคำนวณค่าแรงดันมูลฐานบนแกน $\alpha\beta$ ($v_{\alpha\beta}$) ในขั้นตอนที่ 1 ของวิธี SDF แทนการใช้ค่าแรงดันที่แหล่งจ่ายจากระบบไฟฟ้าโดยตรง เพื่อให้ได้แรงดันที่มีลักษณะสัญญาณเป็นรูปไซน์สำหรับส่งไปคำนวณค่ากำลังไฟฟ้า (P) ในขั้นตอนที่ 2 ของวิธี SDF ต่อไป โดยแผนภาพสรุปการตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD สำหรับคำนวณกระแสอ้างอิง (i_c^*) ในกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกสามารถแสดงได้ดังรูปที่ 9.3



รูปที่ 9.3 แผนภาพการตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD

9.4 การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสในกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยน

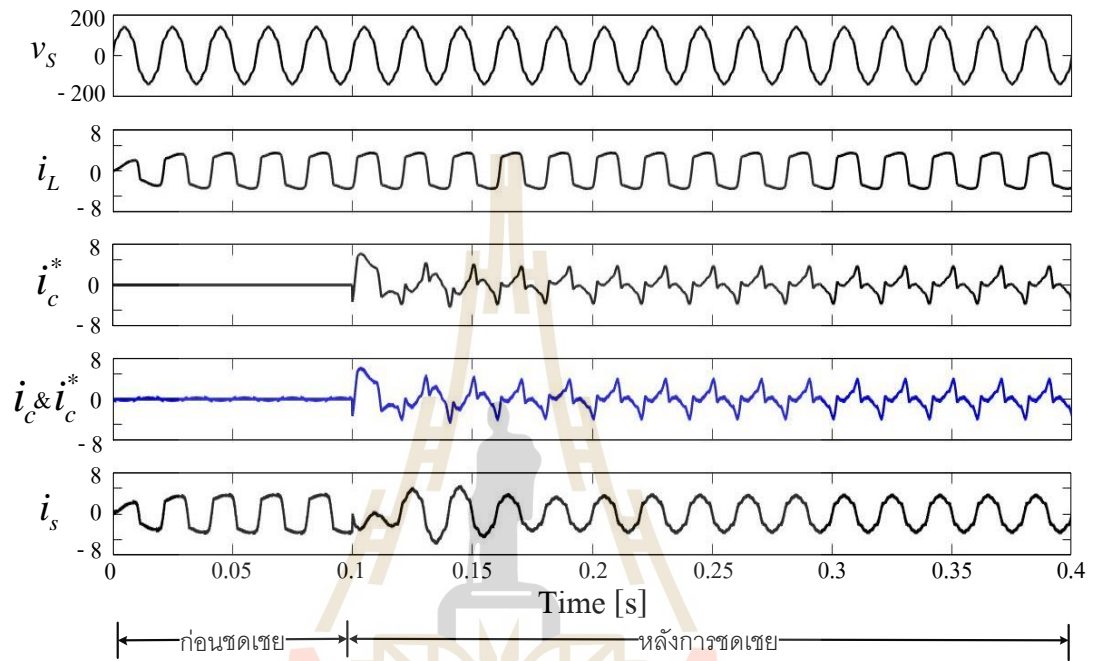
เพื่อทดสอบเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกระหว่างการใช่วิธี SDF และการใช้วิธี SDF ร่วมกับวิธี PSVD ในหัวข้อนี้จึงนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกซึ่งสามารถแสดงระบบจำลองสถานการณ์แบบฮาร์ดแวร์ในรูปได้ดังรูปที่ 9.4 จากระบบดังกล่าวได้พิจารณากำหนดให้แรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปนที่ค่าเปอร์เซ็นต์ความเพี้ยนแรงดันฮาร์มอนิกรวม (The percentage of total harmonic voltage distortion: % THD_v) เท่ากับ 9.11% ซึ่งกำหนดตามข้อมูลความเพี้ยนแรงดันฮาร์มอนิกที่ถูกนำเสนอในบทความวิจัยของ Deepak Chaganrao Bhonsle and Ramesh B. Kelkar ในปี 2011 ที่เกิดขึ้นในระบบไฟฟ้ากำลังหนึ่งเฟสที่ใช้โหลดทำงานไม่เป็นเชิงเส้น (Bhonsle and Kelkar, 2011) ในขณะที่โหลดของระบบไฟฟ้าที่พิจารณามีขนาดกระแสโหลดเท่ากับ 3 A_{rms} ตามที่ได้แสดงรายละเอียดของโหลดไว้ในบทที่ 4 นอกจากนี้เนื่องจากการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูป ดังนั้นในส่วนของการควบคุม (control part) ที่คำนวณบนบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit จึงประกอบด้วย ส่วนการตรวจจับฮาร์มอนิก ซึ่งจะดำเนินการทดสอบเปรียบเทียบระหว่างการใช่วิธี SDF และวิธี SDF ร่วมกับวิธี PSVD ในส่วนการควบคุมแรงดันบัสไฟตรงใช้ตัวควบคุมพีไอ และส่วนการควบคุมกระแสชดเชยใช้ตัวควบคุมพีซีแบบปรับตัวได้ที่ได้นำเสนอไว้ในบทที่ 8 โดยผลการจำลองสถานการณ์กรณีที่ใช้การตรวจจับฮาร์มอนิกวิธี SDF และกรณีที่ใช้วิธี SDF ร่วมกับวิธี PSVD สามารถแสดงได้ดังรูปที่ 9.5 ถึง 9.8



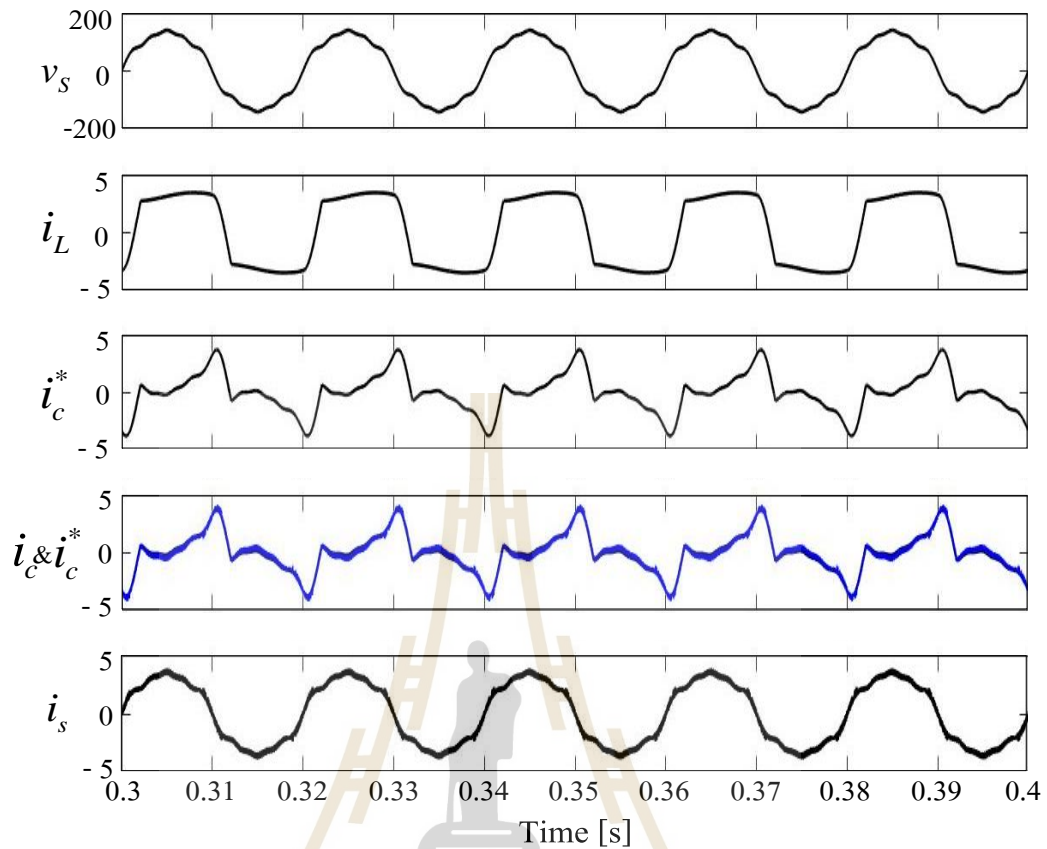
รูปที่ 9.4 ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิก

ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF สามารถแสดงได้ดังรูปที่ 9.5 จากรูปจะสังเกตเห็นได้ว่ารูปสัญญาณของแรงดันที่แหล่งจ่าย (v_s) มีลักษณะบิดเบี้ยวหรือมีความเพี้ยนเนื่องจากฮาร์มอนิก ($\%THD_v = 9.11\%$) ซึ่งส่งผลให้กระแสอ้างอิง (i_c^*) ที่ได้จากการคำนวณด้วยวิธี SDF มีลักษณะรูปสัญญาณที่ผิดเพี้ยนด้วยเช่นกัน โดยในช่วงก่อนการชดเชยตั้งแต่เวลา 0 ถึง 0.1 วินาที จะเห็นได้ว่ากระแสที่แหล่งจ่าย (i_s) มีลักษณะรูปสัญญาณเหมือนกับกระแสโหลด (i_L) ซึ่งมีลักษณะบิดเบี้ยวไม่เป็นรูปไซน์ที่ค่า $\%THD_i$ เท่ากับ 29.08% จากนั้นตั้งแต่เวลา 0.1 วินาที เป็นต้นไป เมื่อวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzyแบบปรับตัวได้ฉีดกระแสชดเชย (i_c) ตามลักษณะของรูปสัญญาณกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF พบว่ารูปสัญญาณของกระแสที่แหล่งจ่ายหลังการชดเชย

กลับมาจะมีลักษณะเป็นรูปไซน์เพิ่มขึ้นเล็กน้อยที่ค่า $\%THD_i$ เท่ากับ 10.80% ซึ่งสามารถแสดงผลการจำลองสถานการณ์แบบขยายในช่วงเวลา 0.3 ถึง 0.4 วินาที ได้ดังรูปที่ 9.6 และสามารถดูสรุปผลค่า $\%THD_i$ ดังกล่าวได้จากตารางที่ 9.1



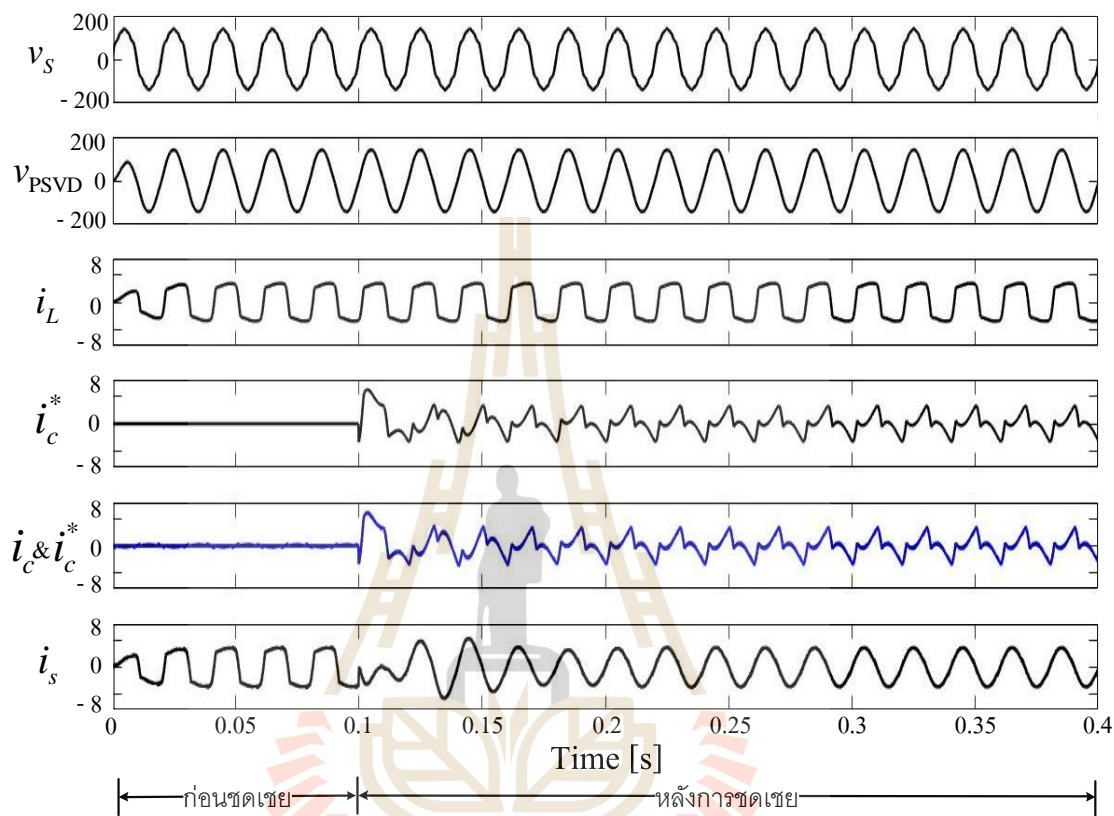
รูปที่ 9.5 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF



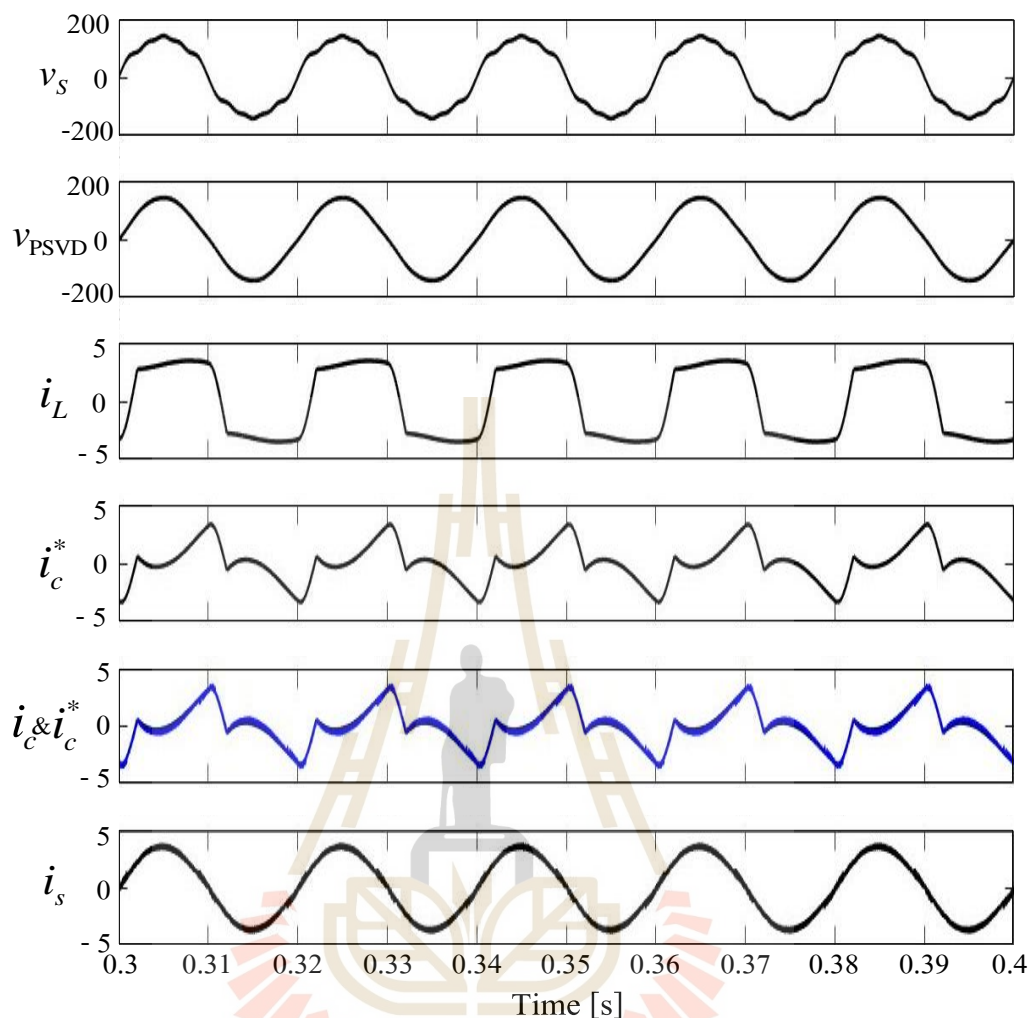
รูปที่ 9.6 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกแบบขยายกรณีใช้วิธี SDF

สำหรับผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD สามารถแสดงได้ดังรูปที่ 9.7 จากรูปจะเห็นได้ว่าเมื่อนำรูปสัญญาณของแรงดันที่แหล่งจ่ายที่มีลักษณะบิดเบี้ยวจากฮาร์มอนิกไปผ่านการคำนวณตรวจจับแรงดันมูลฐานด้วยวิธี PSVD จะทำให้ได้แรงดันที่มีลักษณะเป็นรูปไซน์ (v_{psvd}) สำหรับนำไปใช้คำนวณหากระแสอ้างอิงร่วมกับวิธี SDF ซึ่งผลการคำนวณตรวจจับฮาร์มอนิกส์พบว่า รูปสัญญาณของกระแสอ้างอิงที่ได้จากวิธีดังกล่าวมีความถูกต้องและมีลักษณะเรียกว่าเมื่อเปรียบเทียบกับรูปสัญญาณกระแสอ้างอิงของกรณีที่ใช้วิธี SDF อย่างชัดเจน และเมื่อวงจรกรองกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมพีซีซีแบบปรับตัวได้ฉีดกระแสชดเชยให้เกาะคล้อยตามกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD ตั้งแต่เวลา 0.1 วินาที เป็นต้นไป จะเห็นได้ว่ารูปสัญญาณกระแสที่

แหล่งจ่ายกลับมาเป็นรูปไซน์ที่ค่า $\%THD_i$ เท่ากับ 2.40% ซึ่งสามารถแสดงผลการจำลองสถานการณ์แบบขยายในช่วงเวลา 0.3 ถึง 0.4 วินาที ได้ดังรูปที่ 9.8



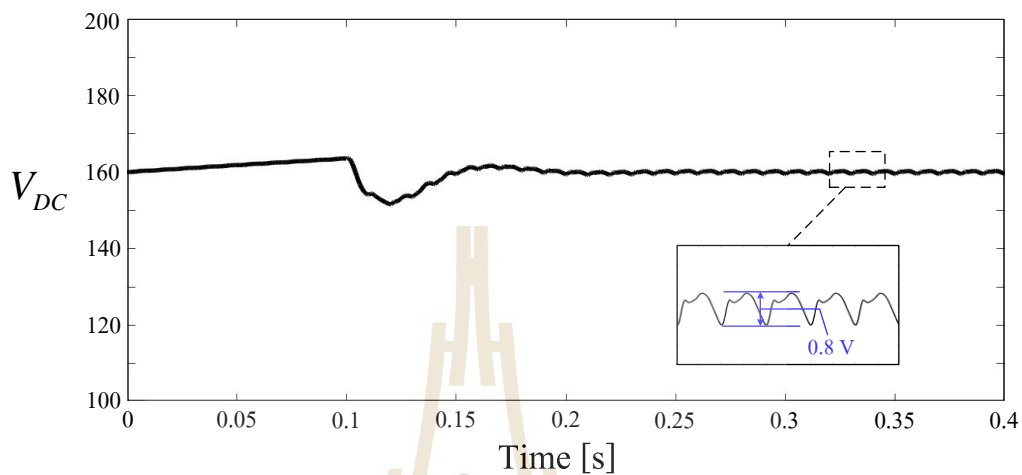
รูปที่ 9.7 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD



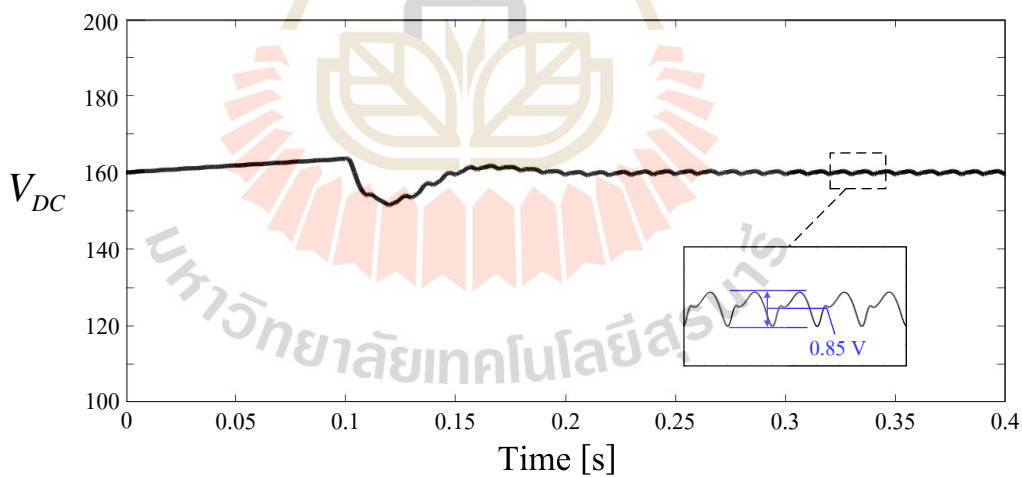
รูปที่ 9.8 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกแบบขยายกรณีใช้วิธี SDF ร่วมกับวิธี PSVD

นอกจากนี้สำหรับผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรง (V_{DC}) ของตัวควบคุมพีไอในระบบการจำลองสถานการณ์กำจัดฮาร์มอนิกกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนเนื่องจากฮาร์มอนิก ในกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF สามารถแสดงได้ดังรูปที่ 9.9 และกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD สามารถแสดงได้ดังรูปที่ 9.10 ซึ่งจะเห็นได้ว่าทั้งสองรูปมีลักษณะเหมือนกันคือก่อนการชดเชยแรงดันบัสไฟตรงมีค่าเท่ากับ 160 V และมีค่าเพิ่มขึ้นจนกระทั่งวงจรรองกำลังแยกที่ฟแบบขนานทำการฉีดกระแสชดเชยพบว่าค่าแรงดันบัสไฟตรงมีค่าตกลงที่ค่า 151 V อย่างไรก็ตามตัวควบคุมพีไอสามารถควบคุมแรงดันบัสไฟตรงให้เข้าสู่สภาวะคงตัวที่ค่าประมาณเท่ากับ 160 V ได้ โดยมีค่าการกระเพื่อมของแรงดันบัสไฟตรง (ΔV_{DC}) ในกรณีที่ใช้

วิธี SDF เท่ากับ 0.8 V ส่วนกรณีที่ใช้วิธี SDF ร่วมกับวิธี PSVD เท่ากับ 0.85 V ซึ่งอยู่ในเกณฑ์ที่ยอมรับได้ซึ่งไม่เกิน 2% หรือ 3.2 V ทั้งกรณีที่ใช้วิธี SDF และกรณีที่ใช้วิธี SDF ร่วมกับวิธี PSVD



รูปที่ 9.9 ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณีใช้วิธี SDF



รูปที่ 9.10 ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณีใช้วิธี SDF ร่วมกับวิธี PSVD

ตารางที่ 9.1 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังมีความเพี้ยนฮาร์มอนิก

วิธีการตรวจจับฮาร์มอนิก	ค่า % THD_v ของ v_s	ค่า % THD_i ของ i_s ก่อนการชดเชย	ค่า % THD_i ของ i_s หลังการชดเชย
วิธี SDF	9.11%	29.08%	10.80%
วิธี SDF ร่วมกับวิธี PSVD			2.40%

จากตารางที่ 9.1 ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสกรณีแรงดันที่แหล่งจ่ายมีความเพี้ยนเนื่องจากมีฮาร์มอนิกปะปนที่ค่า % THD_v เท่ากับ 9.11% พบว่าก่อนการชดเชยค่า % THD_i ของกระแสที่แหล่งจ่าย (i_s) มีค่า 29.08% ส่วนหลังการชดเชยกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD ให้ค่า % THD_i ลดลงเหลือเท่ากับ 2.40% ซึ่งมีค่าน้อยกว่าเมื่อเทียบกับกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF เพียงอย่างเดียวที่ให้ค่า % THD_i เท่ากับ 10.80% โดยค่า % THD_i ของกรณีใช้วิธี SDF ร่วมกับวิธี PSVD อยู่ภายใต้มาตรฐาน IEEE std. 519-2022 (<5%) จากผลดังกล่าวหมายความว่าวิธี SDF ร่วมกับวิธี PSVD สามารถให้ผลการคำนวณหากระแสอ้างอิงหรือการตรวจจับฮาร์มอนิกในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังมีความเพี้ยนฮาร์มอนิกได้อย่างถูกต้องส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ

9.5 สรุป

ในบทนี้ได้นำเสนอการแก้ปัญหาการคำนวณหากระแสอ้างอิงของการตรวจจับฮาร์มอนิกที่ผิดพลาดเนื่องจากมีฮาร์มอนิกปะปนในแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังหนึ่งเฟสทำให้รูปสัญญาณแรงดันที่แหล่งจ่ายมีความเพี้ยนไปจากรูปไซน์โดยการนำวิธี PSVD มาใช้ในการคำนวณแรงดันมูลฐานร่วมกับการตรวจจับฮาร์มอนิกวิธี SDF และเพื่อทดสอบเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกระหว่างการใช่วิธี SDF และวิธี SDF ร่วมกับวิธี PSVD จึงได้ดำเนินการการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรองกำลังแอกทีฟแบบขนานในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ามีความเพี้ยนฮาร์มอนิกค่า % THD_v เท่ากับ 9.11% ซึ่งพบว่า กระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD มีลักษณะรูปสัญญาณที่ถูกต้องกว่ากรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิก

ได้อย่างมีประสิทธิภาพ โดยที่ค่า $\%THD_i$ ที่ได้จากการใช้วิธี SDF ร่วมกับวิธี PSVD มีค่าเท่ากับ 2.40% ซึ่งอยู่ภายใต้มาตรฐาน IEEE std. 519-2022



บทที่ 10

สรุปและข้อเสนอแนะ

10.1 สรุป

งานวิจัยวิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อออกแบบตัวควบคุมพีชซีสำหรับใช้ควบคุมกระแสชดเชยของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยเริ่มต้นจากการศึกษาสำรวจผลงานวิจัยที่เกี่ยวข้องกับการกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานตั้งแต่ในอดีตจนถึงปัจจุบัน ซึ่งจากการศึกษาสำรวจพบว่าวงจรรอกกำลังแอกทีฟแบบขนานมีส่วนประกอบที่สำคัญต่อสมรรถนะการกำจัดฮาร์มอนิกทั้งหมด 4 ส่วน คือ พารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนาน การตรวจจับกระแสฮาร์มอนิก ระบบควบคุมแรงดันบัสไฟตรง และระบบควบคุมกระแสชดเชย ดังนั้นในบทที่ 2 จึงนำเสนอเนื้อหาที่ได้จากการศึกษาค้นคว้างานวิจัยต่าง ๆ ที่เกี่ยวข้องกับวงจรรอกกำลังแอกทีฟแบบขนานและส่วนประกอบดังกล่าว

ในบทที่ 3 ได้นำเสนอการตรวจจับกระแสฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยวิธีการตรวจจับซิงโครนัส (วิธี SD) และวิธีฟูรีเยร์เอสดี (วิธี SDF) ซึ่งเป็นวิธีที่ถูกพัฒนามาจากวิธี SD ด้วยการใช้เทคนิคการวิเคราะห์ฟูรีเยร์แบบวินโดว์เลื่อน (SWFA) มาทำหน้าที่แยกปริมาณกำลังแอกทีฟมูลฐานแทนการใช้ตัวกรองผ่านต่ำ (LPF) การทดสอบเปรียบเทียบสมรรถนะการตรวจจับฮาร์มอนิกของวิธี SD และวิธี SDF ใช้วิธีจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรรอกกำลังแอกทีฟแบบขนานที่เป็นแหล่งจ่ายกระแสแบบอุดมคติผ่านโปรแกรม Simulink/MATLAB โดยผลการจำลองสถานการณ์พบว่า การใช้เทคนิคการวิเคราะห์ SWFA สามารถแยกปริมาณกำลังแอกทีฟมูลฐานได้ดีกว่าการใช้ตัวกรอง LPF ส่งผลให้วิธี SDF มีสมรรถนะการตรวจจับกระแสฮาร์มอนิกได้อย่างถูกต้องแม่นยำมากกว่าวิธี SD ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงได้เลือกใช้วิธี SDF สำหรับการคำนวณกระแสอ้างอิงให้กับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

ในบทที่ 4 ได้นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส ได้แก่ ค่าตัวเหนี่ยวนำ ค่าตัวเก็บประจุ และค่าแรงดันบัสไฟตรงอ้างอิง นอกจากนี้ได้นำเสนอการออกแบบตัวควบคุมฮีสเตอร์ซีสสำหรับใช้ควบคุมกระแสชดเชย และการออกแบบตัวควบคุมพีไอสำหรับใช้ควบคุมแรงดันบัสไฟตรง เพื่อทดสอบสมรรถนะควบคุมการกำจัด

ฮาร์มอนิกของวงจรรองกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบจึงจำลองสถานการณ์ระบบการกำจัดฮาร์มอนิกดังกล่าวด้วยโปรแกรม Simulink/MATLAB พบว่า ตัวควบคุมฮีสเตอร์ซิสสามารถควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิงที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF ได้ ส่วนตัวควบคุมพีไอสามารถควบคุมค่าแรงดันบัสไฟตรงให้ตามค่าแรงดันบัสไฟตรงอ้างอิงที่มีค่าเท่ากับ 160 V ได้อย่างดี ส่งผลให้วงจรรองกำลังแอกทีฟแบบขนานที่ได้ออกแบบค่าพารามิเตอร์ไว้สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ โดยคำนวณค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยได้ค่าเท่ากับ 3.14% อย่างไรก็ตามในบทนี้ได้นำเสนอการใช้ตัวควบคุมฮีสเตอร์ซิสเพื่อการศึกษาทำความเข้าใจภาพรวมของระบบการกำจัดฮาร์มอนิกเท่านั้น โดยในบทถัดไปจะเป็นการนำเสนอการใช้ตัวควบคุมพีซีสำหรับควบคุมกระแสชดเชยวงจรรองกำลังแอกทีฟ

ในบทที่ 5 ได้นำเสนอความรู้พื้นฐานของทฤษฎีพีซีลอคัลเพื่อให้เข้าใจถึงองค์ประกอบและกระบวนการทำงานของพีซี และสามารถนำมาประยุกต์ใช้ออกแบบตัวควบคุมพีซีสำหรับควบคุมกระแสชดเชยให้กับวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสในบทต่อไป

ในบทที่ 6 ได้นำเสนอการออกแบบตัวควบคุมพีซีสำหรับควบคุมกระแสชดเชยให้กับวงจรรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยโครงสร้างของตัวควบคุมพีซีที่จำเป็นต้องออกแบบเพื่อให้มีสมรรถนะการควบคุมกระแสชดเชยที่ดี ได้แก่ รูปร่างฟังก์ชันสมาชิกจำนวนตัวแปรภาษาและค่าเชิงภาษา วิธีการอนุมานพีซี กฎของพีซี และตำแหน่งฟังก์ชันสมาชิกซึ่งในบทนี้ได้นำเสนอวิธีการออกแบบตำแหน่งฟังก์ชันสมาชิกอินพุต 2 วิธี คือ ใช้วิธีที่ 1 คำนวณโดยใช้ค่าความชันของกระแสอ้างอิงโดยตรง และใช้วิธีที่ 2 คำนวณโดยอาศัยวิธีการของ Ingram and Round โดยผลการจำลองสถานการณ์ด้วยโปรแกรม Simulink/MATLAB พบว่า ตัวควบคุมพีซีที่ได้จากการออกแบบทั้งสองวิธีสามารถควบคุมกระแสชดเชยได้อย่างดี และเมื่อนำไปเปรียบเทียบกับผลการควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเตอร์ซิสที่ได้นำเสนอในบทที่ 4 พบว่า การใช้ตัวควบคุมพีซีสามารถให้ประสิทธิภาพการกำจัดฮาร์มอนิกที่ดีกว่าตัวควบคุมฮีสเตอร์ซิสอย่างชัดเจน โดยให้ค่า $\%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยเท่ากับ 1.87% และ 1.91% ในขณะที่กรณีใช้ตัวควบคุมฮีสเตอร์ซิสให้ค่า $\%THD_i$ เท่ากับ 3.14% จากผลดังกล่าวหมายความว่าตัวควบคุมพีซีที่ได้จากการออกแบบทั้งกรณีวิธีที่ 1 และ 2 มีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่าตัวควบคุมฮีสเตอร์ซิส และเนื่องจากวิธีที่ 1 ให้ค่า $\%THD_i$ ที่น้อยที่สุด ดังนั้นงานวิจัยวิทยานิพนธ์นี้จึงเลือกใช้ค่าตำแหน่งฟังก์ชันสมาชิกอินพุตที่ได้จากการออกแบบด้วยวิธีที่ 1

ในบทที่ 7 ได้นำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูปเพื่อยืนยันสมรรถนะการกำจัดฮาร์มอนิกของวงจรรองกำลังแอกทีฟ

แบบขนานที่ใช้ตัวควบคุมฟuzzy ซึ่งเทคนิคดังกล่าวเป็นการจำลองสถานการณ์ที่ใช้โปรแกรม Simulink/MATLAB ร่วมกับอุปกรณ์ฮาร์ดแวร์ที่เป็นบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit ซึ่งจะให้ผลการจำลองสถานการณ์ที่ใกล้เคียงทางปฏิบัติมากกว่าการจำลองโดยใช้โปรแกรมบนคอมพิวเตอร์ ส่วนการทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyที่ออกแบบไว้ในบทที่ 6 ได้ทำการทดสอบเพิ่มเติมโดยการปรับเปลี่ยนโหลดทั้งหมด 4 กรณี ได้แก่ กรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด โดยผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปพบว่า วงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzyที่ได้จากการออกแบบสามารถฉีดกระแสชดเชยกำลังฮาร์มอนิกที่อยู่ในระบบไฟฟ้ากำลังหนึ่งเฟสลดลงได้ทุกกรณีโหลด โดยค่า $%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดลงเท่ากับ 1.87% 2.99% 2.17% และ 5.62% ตามลำดับกรณีโหลด จากผลดังกล่าวหมายความว่าตัวควบคุมฟuzzyมีสมรรถนะการควบคุมกระแสชดเชยที่ดีส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพ อย่างไรก็ตามในกรณีเปลี่ยนแปลงรูปร่างกระแสโหลดพบว่า $%THD_i$ มีค่าเกิน 5% ซึ่งไม่เป็นไปตามมาตรฐาน IEEE std. 519-2022 ดังนั้นในบทถัดไปจึงจะเป็นการนำเสนอการออกแบบปรับปรุงตัวควบคุมฟuzzyเพื่อเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้นกว่าเดิม

ในบทที่ 8 ได้นำเสนอการปรับปรุงสมรรถนะตัวควบคุมฟuzzy โดยการออกแบบให้ตัวควบคุมฟuzzyสามารถปรับตัวได้เมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลงเพื่อเพิ่มสมรรถนะการควบคุมกระแสชดเชยให้ดียิ่งขึ้น ซึ่งตัวควบคุมฟuzzyแบบปรับตัวดังกล่าวประกอบด้วย 2 ส่วน คือ ตัวควบคุมฟuzzyหลัก และฟuzzyช่วย โดยตัวควบคุมฟuzzyหลักจะถูกออกแบบเช่นเดียวกับตัวควบคุมฟuzzyที่นำเสนอในบทที่ 6 ส่วนฟuzzyช่วยจะทำหน้าที่ปรับค่าตำแหน่งของฟังก์ชันสมาชิกเอาต์พุตของตัวควบคุมฟuzzyหลักใหม่เมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง โดยได้ทำการทดสอบสมรรถนะการควบคุมกระแสชดเชยของตัวควบคุมฟuzzyแบบปรับตัวได้กับโหลดทั้งหมด 4 กรณี เช่นเดียวกับที่นำเสนอในบทที่ 7 คือ กรณีโหลดปกติ กรณีเพิ่มขนาดกระแสโหลด กรณีลดขนาดกระแสโหลด และกรณีเปลี่ยนแปลงรูปร่างกระแสโหลด ซึ่งจากผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปพบว่าตัวควบคุมฟuzzyแบบปรับตัวได้มีสมรรถนะการควบคุมกระแสชดเชยที่ดีกว่ากรณีที่ใช้ตัวควบคุมฟuzzyส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพยิ่งขึ้นเมื่อโหลดของระบบไฟฟ้ามีการเปลี่ยนแปลง โดยกรณีที่ใช้ตัวควบคุมฟuzzyแบบปรับตัวได้ให้ค่า $%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยลดลงที่ค่าเท่ากับ 1.87% 2.22% 1.52% และ 4.57%

ตามลำดับกรณีโหลด ซึ่งค่า $%THD_i$ ดังกล่าวอยู่ในกรอบมาตรฐาน IEEE std. 519-2022 ทุกกรณี โหลด

นอกจากนี้ในบทที่ 9 ได้นำเสนอการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังหนึ่งเฟสมีความเพี้ยนเนื่องจากมีฮาร์มอนิกปะปน โดยความเพี้ยนของแรงดันที่แหล่งจ่ายดังกล่าวเป็นสาเหตุทำให้การคำนวณหากระแสอ้างอิงของการตรวจจับฮาร์มอนิกด้วยวิธี SDF เกิดความผิดพลาด ดังนั้นจึงได้นำเสนอแนวทางการเพิ่มสมรรถนะการตรวจจับฮาร์มอนิกของวิธี SDF ให้สามารถคำนวณกระแสอ้างอิงได้ถูกต้องและแม่นยำมากขึ้นด้วยการนำวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน (วิธี PSVD) มาทำงานร่วมกัน ซึ่งจากการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปพบว่า กระแสอ้างอิงที่ได้จากวิธี SDF ร่วมกับวิธี PSVD มีลักษณะที่ถูกต้องและมีรูปสัญญาณเรียบกว่ากรณีที่ใช้เฉพาะวิธี SDF เพียงอย่างเดียว ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานที่ใช้วิธี SDF ร่วมกับวิธี PSVD สามารถกำจัดฮาร์มอนิกได้ดีกว่ากรณีที่ใช้วิธี SDF โดยกรณีที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD ให้ค่า $%THD_i$ ของกระแสที่แหล่งจ่ายหลังการชดเชยเท่ากับ 2.40% ในขณะที่กรณีวิธี SDF ให้ค่า $%THD_i$ เท่ากับ 10.80%

10.2 ข้อเสนอแนะเพื่อการพัฒนางานวิจัยในอนาคต

1. ควรมีการพัฒนาการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน ค่าพารามิเตอร์ของตัวควบคุมพีไอ และค่าตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟuzzy ด้วยวิธีที่ดียิ่งขึ้น เช่น วิธีการทางปัญญาประดิษฐ์ เพื่อยืนยันผลการออกแบบและเพื่อหาค่าพารามิเตอร์ที่ทำให้วงจรกรองกำลังแอกทีฟแบบขนานมีประสิทธิภาพที่ดีที่สุด
2. ควรมีการทดสอบการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมฟuzzy แบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยระบบฮาร์ดแวร์ เพื่อยืนยันสมรรถนะการกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานในทางปฏิบัติ
3. ควรมีการศึกษาการใช้วงจรกรองกำลังแอกทีฟแบบผสมที่มีการทำงานร่วมกันระหว่างวงจรกรองกำลังแอกทีฟแบบขนานและวงจรกรองกำลังแอกทีฟแบบอนุกรม เพื่อกำจัดแรงดันฮาร์มอนิกในกรณีแรงดันที่แหล่งจ่ายของระบบไฟฟ้ากำลังหนึ่งเฟสมีความเพี้ยนจากฮาร์มอนิกซึ่งเกิดขึ้นได้เมื่อใช้งานโหลดที่ทำงานไม่เป็นเชิงเส้น เนื่องจากการนำวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐานมาทำงานร่วมกับการตรวจจับฮาร์มอนิกที่นำเสนอช่วยให้สามารถคำนวณหากระแสอ้างอิงได้ถูกต้องมากขึ้นเท่านั้น อย่างไรก็ตามในระบบไฟฟ้ายังคงมีฮาร์มอนิกปะปนอยู่กับแรงดันที่แหล่งจ่าย

รายการอ้างอิง

- ชาคริต ปานแป้น. (2564). การปรับปรุงคุณภาพไฟฟ้าสำหรับระบบรางไฟฟ้าโดยใช้การควบคุมกระแสแบบปรับตัว (วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- ทศพร ณรงค์ฤทธิ์. (2552). การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟสำหรับระบบไฟฟ้ากำลังสามเฟสสมดุล (วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- ทศพร ณรงค์ฤทธิ์. (2557). การออกแบบตัวควบคุมพีซีแบบปรับตัวสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบสามเฟสสมดุล (วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- ปราจรี ประสมศักดิ์. (2553). การประยุกต์พีซีลอจิกสำหรับการควบคุมวงจรกรองกำลังแอกทีฟแบบขนาน (วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- พลสิทธิ์ ศานติประพันธ์. (2559). การควบคุมแบบสัดส่วนร่วมกับเรโซแนนซ์เชิงปรับตัวสำหรับวงจรกรองกำลังแอกทีฟในระบบสามเฟสสี่สาย (วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- มณีรัตน์ ผดุงศิลป์. (2563). การพัฒนาอัลกอรึทึมการวิเคราะห์ฟูริเยร์วินโดว์เลื่อนสำหรับการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส (วิทยานิพนธ์ปริญญามหาบัณฑิต). มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา.
- อาทิตย์ ศรีแก้ว. (2552). ปัญญาเชิงคำนวณ. (พิมพ์ครั้งที่ 1). กรุงเทพฯ: จรัสสนิทวงศ์การพิมพ์

- Ahmed, M. A. (2011). A simplified control strategy for the shunt active power filter for harmonic and reactive power compensation. *Journal of Electrical Engineering*, 11(2), 7-7.
- Akagi, H., Kanazawa, Y., & Nabae, A. (1984). Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components. *IEEE Transactions on Industry Applications*, 20, 625-630.
- Alaee, M. H., Taher, S. A., & Arani, Z. D. (2018). Improved Performance of Single-Phase Shunt Active Power Filter by Using Conservative Power Theory and Model Predictive Control. *9th Annual Power Electronics, Drives Systems and Technologies Conference (PEDSTC)*, 163-168.
- Baharom, R., Ahman, N., & Rahman, N. F. A. (2019). Development of Single-Phase Active Power Filter Using Voltage Source Inverter (VSI). *IEEE 9th Symposium on Computer Applications & Industrial Electronics (ISCAIE)*, 60-63
- Mamdani, E.H. (1974). Applications of Fuzzy Algorithms for Simple Dynamic Plant. *IEEE on Control*, 121(12), 1585-1588.
- Balikci, A., Hafezi, H., & Akpınar, E. (2022). Cascaded controller for single-phase shunt active power filter and STATCOM. *International Journal of Renewable Energy Technology*, 13(1), 28-47.
- Barik, P.K., Shankar, G., Sahoo, P.K., Elavarasan, R.M., Kumar, S., Ibanez, F.M., Houran, M.A., Srivastava, A.K., and Terzija, V. (2023). A novel negative feedback phase locked loop-based reference current generation technique for shunt active power filter. *International Journal of Electrical Power & Energy Systems*, 153, 1-20.
- Bekakra, Y., Zellouma, L., and Malik, O. (2021). Improved predictive direct power control of shunt active power filter using GWO and ALO – Simulation and experimental study. *Ain Shams Engineering Journal*, 12(4), 3859-3877.

- Bhonsle, D.C., & Kelkar, R.B. (2011). Design and Simulation of Single Phase Shunt Active Power Filter using MATLAB. *International Conference on Recent Advancements in Electrical, Electronics and Control Engineering*, 237-241.
- Chen, C. L., Lin, C. E., & Huang, C. L. (1993). Reactive and harmonic current compensation for unbalanced three-phase systems using the synchronous detection method. *Electric Power Systems Research*, 26(3), 163-170.
- Colak, I., Bayindir, R., & Tas, F. (2010). DC Bus Voltage Regulation of an Active Power Filter Using a Fuzzy Logic Controller. *Proceedings of the 2010 Ninth International Conference on Machine Learning and Applications*, 692-696.
- Das, J.C. (2004). Passive filters-potentialities and limitations. *IEEE Transactions on Industry Applications*, 40(1), 232 - 241.
- Dell'Aquila, A., Lecci, A., & Liserre, M. (2003). Microcontroller-based fuzzy logic active filter for selective harmonic compensation. *38th IAS Annual Meeting on Conference Record of the Industry Applications Conference*, Salt Lake City, UT, USA, 1, 285-292.
- El-Habrouk, M., Darwish, M. K., & Mehta., P. (2000). Active power filters: A review. *IEE Proceedings-Electric Power Applications*, 147(5), 403-413.
- Fahad, A. H., & Reza. Md. S. (2019). Single-Phase Shunt Active Power Filter Using Parabolic PWM for Current Control. *2019 IEEE 7th International Conference on Smart Energy Grid Engineering (SEGE)*, 134-138.
- Fukuda, S., & Endoh, T. (1995). Control method for a combined active filter system employing a current source converter and a high pass filter. *IEEE Transactions on Industry Applications*, 31(3), 590-597.
- Gong, J., Li, D., Wang, T., Pan, W., & Ding, X. (2021). A comprehensive review of improving power quality using active power filters. *Electric Power Systems Research*.

- Goswami, G., & Goswami, P. K. (2021). A design analysis and implementation of PI, PID and fuzzy supervised shunt APF at nonlinear load application to improve power quality and system reliability. *International Journal of System Assurance Engineering and Management*, 12(6), 1247-1261.
- Grino, R., Costa-Castello, R., & Fossas, E. (2003). Digital Control of a Single-phase Shunt Active Filter. *IEEE 34th Annual Conference on Power Electronics Specialist*, 3, 1038-1042.
- Hamzah, M. K., Ghafar, A. F. A., & Hussain, M. N. M., (2008), Single-phase half-bridge shunt active power filter employing fuzzy logic control. *2008 IEEE Power Electronics Specialists Conference*, Rhodes, Greece, 552-558,
- Handoko, S., Facta, M., & Sukmadi, T., (2023). Simulation of Single-Phase on-Grid Photovoltaic Inverter for Power Injection and Active Power Filter. *International Journal on Advanced Science, Engineering and Information Technology*, 13(1), 211-217.
- Hekss, Z., Abouloifa, A., Lachkar, I., Giri, F., Echalih, S., & Guerrero, J.M. (2021). Nonlinear adaptive control design with average performance analysis for photovoltaic system based on half bridge shunt active power filter. *International Journal of Electrical Power & Energy Systems*, 125, 106478.
- Hsieh, G. C., & Hung, J. C. (1996). Phase-locked loop techniques. A survey. *IEEE Transactions on industrial electronics*, 43(6), 609-615.
- Ingram, D.M.E., & Round, S.D. (1997). A novel digital hysteresis current controller for an active power filter. *Proceedings of Second International Conference on Power Electronics and Drive Systems*, 744-749.
- Izhar, M., Hadzer, C.M., Syafrudin, M., Taib, S., & Idris, S. (2004). Performance for passive and active power filter in reducing harmonics in the distribution system. *PECon 2004 Proceedings. National Power and Energy Conference*, 104-108.

- Jung, Y. G. (2023). The Current Synchronous Detection Method Combined with Positive Sequence Detector for Active Power Filters. *Journal of Electrical Engineering & Technology*, 18(1), 431-440.
- Kabir, Md. A., & Mahbub, U. (2011). Synchronous Detection and Digital control of Shunt Active Power Filter in Power Quality Improvement. *IEEE Power and Energy Conference at Illinois*.
- Kumar, M. P., KUMARASWAMY, Dr. D., Pavan, K., Kavitha, J., Manohar, M., Tejasri, Y., Alekhya, K., & Kumar, G. A. (2021). POWER QUALITY IMPROVEMMENT USING SHUNT ACTIVE POWER FILTER WITH SYNCHRONOUS DETECTION METHOD." *Complexity International Journal (CIJ)*, 25(2), 1637-1645.
- Li, L., Wang, B., & Deng, Y., (2018). Model establishment and harmonic analysis of electric vehicle charger. *13th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, 2204-2209.
- Li, X., He, H., Lu, J., & Liang, Z. (2015). Modified Synchronous Reference Frame Method for Active Power Filter under Asymmetric and Distorted Supply Voltages Condition. *International Conference on Industrial Informatics - Computing Technology, Intelligent Technology, Industrial Information Integration*.
- M. Padungsin, T. Narongrit & K. Areerak (2018). The Comparison Study of Harmonic Detection Algorithms for Single-Phase Power Systems. *5th International Conference on Electric Power and Energy Conversion Systems (EPECS)*.
- Mamdani, E. H. (1974). Application of fuzzy algorithms for control of simple dynamic plant. *In Proceedings of the institution of electrical engineers*, 121(12), 1585-1588.

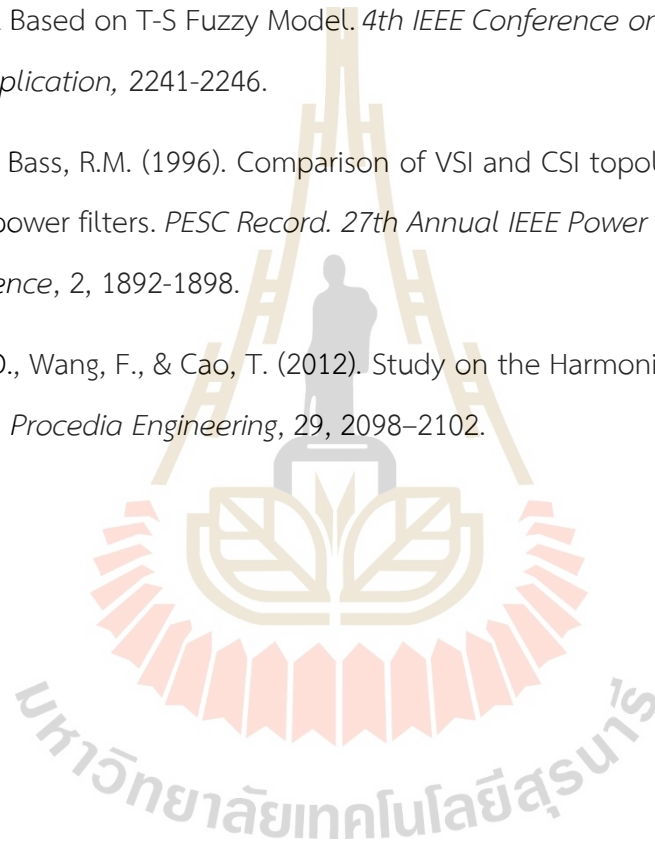
- Malvezzi, V. B., Silva, S. A. O. d., Campanhol, L. B. G., & Angélico, B. A. (2013). A comparative analysis between the PI and fuzzy controllers for current conditioning using a shunt active power filter. *Brazilian Power Electronics Conference*, 981-986.
- Mattar, J.R., Strutz, J.C., Hausman, R., Oliveira, S.V.G., & Peres, A. (2013). A single-phase active filter as a harmonic compensator. *Brazilian Power Electronics Conference*.
- Mattar, J.R., Strutz, J.C., Hausman, R., Oliveira, S.V.G., & Peres, A. (2014). Harmonic compensation using a single-phase active filter. *International Conference on Renewable Energies and Power Quality (ICREPQ'14)*.
- Meo, S., & Perfetto, A. (2002). Comparison of different control techniques for active filter applications. *IEEE International Caracas Conference on Devices, Circuits and Systems*.
- Mikkili, S., & Panda, A. K. (2011). Simulation and RTDS Hardware implementation of SHAF for Mitigation of Current Harmonics with p-q and Id-Iq Control strategies using PI controller. *Engineering, Technology & Applied Science Research*, 1(3), 54-62.
- Miret, J., Castilla, M., Matas, J., Guerrero, J.M., & Vasquez, J. C. (2009). Selective Harmonic-Compensation Control for Single-Phase Active Power Filter With High Harmonic Rejection. *IEEE Transactions on Industrial*, 56(8), 3117–3127.
- Motta, L., & Faúndes, N. (2016). Active / passive harmonic filters: Applications, challenges & trends. *17th International Conference on Harmonics and Quality of Power (ICHQP)*, 657-662.
- Morales-Caporal, R. (2022). Optimal indirect model predictive control for single-phase two-level shunt active power filters. *Journal of Power Electronics*, 22(1), 84-93.

- Mukhopadhyay, A., & John, V. (2020). Constraints Based Design of DC side LC Filter for Single-Phase Voltage Source Converter. *2020 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*.
- Panigrahi, R., Panda, P. C., & Subudhi, B. D. (2012). Comparison of Performances of Hysteresis and Dead beat controllers in Active Power Filtering. *IEEE Third International Conference on Sustainable Energy Technologies*, 287-292.
- Peng, F. Z., Akagi, H., & A. Nabae (1990). A study of active power filters using quad-series voltage-source PWM converters for harmonic compensation. *IEEE Transactions on Power Electronics*, 5(1), 9-15.
- Pichan, M., Fazeli, M., Abrishamifar, A., & Arefian, M. (2014). A modified synchronous detection method with power factor control and suitable performance under non-ideal grid voltage applicable for three phase active power filters. *The 22nd Iranian Conference on Electrical Engineering*, 719-724.
- Puhan, P. S., Ray, P. K., & Panda, G., (2017). Performance improvement of shunt active power filter with combined control technique. *2017 International Conference on Emerging Trends & Innovation in ICT (ICEI)*, Pune, India, 56-61.
- Rahman, N.F.A. A., & Noor, S.Z.M. (2012). A new approach for single-phase shunt active power filter (SSAPF) operation. *International Conference on Power Engineering and Renewable Energy (ICPERE)*.
- Ranjbar, M., & Jalilian, A. (2010). Implementation of a Single-Phase Shunt Active Power Filter under Nonsinusoidal Voltage Source. *18th Iranian Conference on Electrical Engineering*.
- Reddy, T.N., and M. V. Subramanyam, "Fuzzy Logic Controlled Shunt Active Power Filter for Mitigation of Harmonics with Different Membership Functions," 2009 International Conference on Advances in Computing, Control, and Telecommunication Technologies, Bangalore, India, 2009, 616-620.

- Routimo, M., Salo, M., & Tuusa, H. (2005). Current Sensorless Control of a Voltage-Source Active Power Filter. *Twentieth Annual IEEE Applied Power Electronics Conference and Exposition (APEC 2005)*, 1696-1702.
- Routimo, M., Salo, M., & Tuusa, H. (2007). Comparison of Voltage-Source and Current-Source Shunt Active Power Filters. *IEEE Transactions on Power Electronics*, 22(2), 636-643.
- Said, D.M., & Nor, K.M. (2008). Effect of Harmonic on Distribution Transformers. *Australasian Universities Power Engineering Conference (AUPEC'08)*.
- Sangeetha, S. P., & Pradeep, R. (2012). Comparison of PI and Neural Controller using Universal Active Power Filter. *International Journal of Engineering Research and Applications (IJERA)*, 2(3), 360-364.
- Schwanz, D., Busatto, T., Bollen, M., & Larsson, A. (2018). A Stochastic Study of Harmonic Voltage Distortion considering Single-Phase Photovoltaic Inverters. *18th International Conference on Harmonics and Quality of Power (ICHQP)*, 1-6.
- Seifossadat, S. GH., Kianinezhad, R., Ghasemi, A., & Monadi, M. (2008). Quality Improvement of Shunt Active Power Filter, Using Optimized Tuned Harmonic Passive Filters. *International Symposium on Power Electronics, Electrical Drives, Automation and Motion*, 1388-1393.
- Sharma, S., (2014). Single Phase d-q Transformation using as indirect Control Method for Shunt Active Power Filter. *International Journal of Engineering Research and General Science*, 2(3), 277-285.
- Sudhakar, S., & Jegajothi, B. (2016). Harmonic Elimination in single phase supply with non-linear loads using Shunt Active Power Filter controlled with Fuzzy Logic Controller using simulation approach. *Online International Conference on Green Engineering and Technologies (IC-GET)*.

- T. Narongrit, K-L. Areerak, & A. Srikaew (2009). Design of an Active power Filter using Adaptive Tabu Search. *Proceedings of the 8th WSEAS international conference on Artificial intelligence, knowledge engineering and data bases*, 314-318.
- T. Narongrit, & K-L. Areerak (2010). Design of an active power filter using genetic algorithm technique. *Proceedings of the 9th WSEAS international conference on Artificial intelligence, knowledge engineering and data bases*, 46-50.
- T. Narongrit, P. Santiprapan, & K. Areerak (2018). A Synchronous Detection with Fourier Analysis for Single-Phase Shunt Active Power Filters. *5th International Conference on Electric Power and Energy Conversion Systems (EPECS)*.
- T. Trongjai, T. Narongrit, & K. Areerak (2019). Design of a Shunt Active Power Filter for Harmonic Elimination in Electric Railway Systems. *UBU Engineering Journal*, 13(1), 29-41.
- Taghzaoui, C., Abouloifa, A., Tighazouane, B., Aicha, E., Lachkar, I., Mchaouar, Y., & Giri, F., (2022). Advanced Control of Single-Phase Shunt Active Power Filter Based on Flying Capacitor Multicell Converter. *IFAC-PapersOnLine*, 55(12), 55-60.
- Takagi, T., & Sugeno, M., (1985). Fuzzy Identification of Systems and Its Application to Modeling and Control. *IEEE Transactions on Systems, Man, and Cybernetics*, 15(1), 116-132.
- Thomas, T., Haddad, K., Joos, G., & Jaafari, A. (1998). Design and performance of active power filters. *IEEE Industry Applications Magazine*, 4(5), 38-46.
- Usman, H., Hizam, H., & Radzi, M.A.M. (2013). Simulation of Single-Phase Shunt Active Power Filter with Fuzzy Logic Controller for Power Quality Improvement. *IEEE Conference on Clean Energy and Technology (CEAT)*, 353-357.
- Wagner, V.E. (1993). Effects of Harmonics on Equipment. *IEEE Transactions on Power Delivery*, 8(2), 672-680.

- Wang, Y., Li, J., & Yu, J. (2006). Comprehensive Analysis and Design for One-Cycle Controlled DC Side APF. *IEEE International Conference on Industrial Technology*, 750-755.
- Wenjin, D., & Taiyang, H. (2007). Design of Single-phase Shunt Active Power Filter Based on ANN. *2007 IEEE International Symposium on Industrial Electronics*, 770-774.
- Wen-Xu, Y., Zhi-Cheng, J., & Jin, H. (2009). Shunt Active Power Filter Line Current Control Based on T-S Fuzzy Model. *4th IEEE Conference on Industrial Electronics and Application*, 2241-2246.
- Yunus, H.I., & Bass, R.M. (1996). Comparison of VSI and CSI topologies for single-phase active power filters. *PESC Record. 27th Annual IEEE Power Electronics Specialists Conference*, 2, 1892-1898.
- Zhu, J., Xie, D., Wang, F., & Cao, T. (2012). Study on the Harmonics of Switching Power Supply. *Procedia Engineering*, 29, 2098-2102.



ภาคผนวก ก

โค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้
ตัวควบคุมพีชซีในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป

มหาวิทยาลัยเทคโนโลยีสุรนารี

โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์การกำจัดฮาร์มอนิกของ
วงจรรอกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิค
ฮาร์ดแวร์ในรูป

```

1. //===== (RTDXTest.c) =====//
2. #include "target.h"
3. #include "math.h"
4. #include <stdio.h>
5. #include <rtdx.h>
6. void SAPFrtdx (float*in1, float*out1);
7. #define MAX_BUFSIZE 16
8. float din1[7];
9. float dout1[1];
10. /*****SDF Detection Variables*****/
11. float Ts=0.00001;
12. float A0n[2000];
13. float fs=50;
14. float Vs=141.42;
15. float p;
16. float Is;
17. float is;
18. float iref;
19. float Iref;
20. float Pdc;
21. float A0;
22. float A0o;
23. int k=0;
24. int j=0;
25. float N=2000;

```

```
26. /*****PI Control Variables*****/
27. float kp=0.448;
28. float ki=35.84;
29. float idc;
30. float ev;
31. float Gi=0;
32. float Gp=0;
33. /***** Fuzzy Control Variables*****/
34. float e;
35. float n3=(-0.2);
36. float n4=0;
37. float z1=(-0.2);
38. float z2=0;
39. float z3=0.2;
40. float p1=0;
41. float p2=0.2;
42. int d1=(-160);
43. int c1=0;
44. int i1=160;
45. float num;
46. float den;
47. float fuz;
48. float Vref;
49. float mfe1=0;
50. float mfe2=0;
51. float mfe3=0;
52. float mfe4=0;
53. float mfe5=0;
54. float mf1=0;
```

```

55.     float mf2=0;
56.     float mf3=0;
57.     float V1=0;
58.     float V2=0;
59.     float V3=0;
60.     /*-- defines RTDX channels -*/
61.     RTDX_CreateInputChannel (ichan1);
62.     RTDX_CreateOutputChannel(ochan1);
63.     /*----- main -----*/
64.     void main() {
65.         TARGET_INITIALIZE();           /* Target-specific initialization */
66.         RTDX_enableInput (&ichan1);   /* Enable channels */
67.         RTDX_enableOutput(&ochan1);
68.         while (1) {
69.             /* Read inputs from host */
70.             RTDX_read( &ichan1, din1, 7* sizeof(long) );
71.             /* Call function SAPFrtdx */
72.             SAPFrtdx(din1,dout1);
73.             /* Write outputs to host */
74.             while ( RTDX_writing != NULL )
75.                 { /* wait for previous write to complete */
76.                 #if RTDX_POLLING_IMPLEMENTATION
77.                 RTDX_Poll();
78.                 #endif }
79.             RTDX_write( &ochan1, dout1, 1* sizeof(long) );
80.         }
81.     }
82.     /*Host and Taget with RTDX comunication */
83.     void SAPFrtdx(float*in1,float*out1)

```



```

84.     {
85.     vsa=in1[0];
86.     vsb=in1[1];
87.     iLa=in1[2];
88.     iLb=in1[3];
89.     n=in1[4];
90.     Vdc=in1[5];
91.     ic=in1[6];
92.     /*****PI Controller*****/
93.     ev=160-Vdc;
94.     Gp=ev*kp;
95.     Gi=Gi+(ev*ki*Ts);
96.     idc=Gi+Gp;
97.     /*****SDF Detection*****/
98.     if (n>((1/(fs*Ts))/4))
99.     {p=(vsa*iLa)+(vsb*iLb);}
100.    if(k>=0 && k<N)
101.    {A0n[k]=(2/N)*p;
102.    A0=A0+A0n[k];
103.    k=k+1;
104.    }
105.    if(k>=N)
106.    {A0o=A0-A0n[j];
107.    A0n[j]=(2/N)*p;
108.    A0=A0o+A0n[j];
109.    j=j+1;
110.    if(j==N)
111.    {j=0;
112.    }

```

```

113.     }
114.     Pdc=A0/2;
115.     Is=(Pdc/Vs)+idc;
116.     is=(Is*vsa)/Vs;
117.     iref=iLa-is;
118.     if(h<10001)
119.     {lref=0;
120.     h=h+1;
121.     }
122.     if(h==10001)
123.     {lref=iref;
124.     }
125.     /***** Fuzzy Control *****/
126.     e=lref-ic;
127.     /*error=neg*/
128.     if (e<=n3)
129.     {mfe1=1;}
130.     else
131.     {mfe1=0;}
132.     if (e>n3 && e<=n4)
133.     {mfe2=((e)/(n3-n4));}
134.     else
135.     {mfe2=0;}
136.     /*error=zero*/
137.     if (e>=z1 && e<=z3)
138.     {if (e>=z1 && e<z2)
139.     {mfe3=((z1-e)/(z1-z2));}
140.     else if (e>z2 && e<=z3)
141.     {mfe3=((e-z2)/(z3-z2));}

```

```
142.     else
143.     {mfe3=1;}
144.     }
145.     else
146.     {mfe3=0;}
147.     /*error=pos*/
148.     if (e>=p1 && e<p2)
149.     {mfe4=((e)/(p2- p1));}
150.     else
151.     {mfe4=0;}
152.     if (e>=p2)
153.     {mfe5=1;}
154.     else
155.     {mfe5=0;}
156.     /* Fuzzy rule*/
157.     /*rule1*/
158.     if (mfe1>0)
159.     {mf1=mfe1;}
160.     else if (mfe2>0)
161.     {mf1=mfe2;}
162.     else
163.     {mf1=0;}
164.     V1=d1*mf1;
165.     /*rule2*/
166.     if (mfe3>0)
167.     {mf2=mfe3;}
168.     else
169.     {mf2=0;}
170.     V2=c1*mf2;
```

```
171. /*rule3*/
172. if (mfe4>0)
173. {mf3=mfe4;}
174. else if (mfe5>0)
175. {mf3=mfe5;}
176. else
177. {mf3=0;}
178. V3=i1*mf3;
179. /*Defuzzification (WA)*/
180. num=(V1+V2+V3);
181. den=(mf1+mf2+mf3);
182. if (den==0)
183. {den=1e-12;}
184. fuz=num/den;
185. Vref=fuz/160;
186. out1[0]= Vref;
187. return;
188. }
```

การอธิบายโค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีชซีในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในลูบ

บรรทัดที่ 2 ถึง 5 ได้แก่ target.h คือ การประกาศเรียกใช้งานบอร์ด DSP TMS320C2000™ Experimenter Kit math.h คือ การประกาศเรียกใช้งานฟังก์ชันการคำนวณทางคณิตศาสตร์ของภาษาซี ส่วน stdio.h คือ การประกาศเรียกใช้งานฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี และ rtdx.h คือ การประกาศเรียกใช้งานช่องสื่อสารแบบ RTDX

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน SAPFrtdx

บรรทัดที่ 8 ถึง 9 คือ การประกาศตัวแปรสำหรับใช้เก็บข้อมูล เพื่อรับและส่งข้อมูลผ่านช่องทาง RTDX ได้แก่ din1[] และ dout1[]

บรรทัดที่ 11 ถึง 25 คือ การประกาศตัวแปรที่ใช้ในการคำนวณหากระแสฮาร์มอนิกด้วยการตรวจจับฮาร์มอนิกวิธีฟูริเยร์เอสดี

บรรทัดที่ 27 ถึง 32 คือ การประกาศตัวแปรที่ใช้ในการควบคุมแรงดันบัลไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 34 ถึง 59 คือ การประกาศตัวแปรที่ใช้ในการควบคุมกระแสชดเชยด้วยตัวควบคุมพีชซี

บรรทัดที่ 61 ถึง 62 คือ การสร้างช่องทาง RTDX ของอินพุต (ichan1) และเอาต์พุต (ochan1) สำหรับใช้เป็นช่องทางรับส่งข้อมูลระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit กับโปรแกรม Simulink/MATLAB

บรรทัดที่ 65 คือ การกำหนดค่าเริ่มต้นให้กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit เพื่อเรียกใช้งาน

บรรทัดที่ 66 ถึง 67 คือ การเรียกเปิดใช้งานช่องทางสื่อสารอินพุต RTDX (ichan1) และเอาต์พุต RTDX (ochan1) สำหรับใช้รับส่งข้อมูล

บรรทัดที่ 70 คือ การใช้ฟังก์ชันคำสั่ง RTDX read เพื่อรับข้อมูลจากโปรแกรม Simulink/MATLAB โดยรับข้อมูลเก็บไว้ในตัวแปร din1 ผ่านช่องทาง ichan1

บรรทัดที่ 72 คือ การเรียกใช้งานฟังก์ชัน SAPFrtdx

บรรทัดที่ 79 คือ การใช้ฟังก์ชันคำสั่ง RTDX write เพื่อส่งไปยังโปรแกรม Simulink/MATLAB โดยให้เก็บข้อมูลไว้ในตัวแปร dout1 ผ่านช่องทาง ochan1

บรรทัดที่ 83 คือ การเรียกใช้งานฟังก์ชัน SAPFrtcx สำหรับรับส่งข้อมูล

บรรทัดที่ 85 ถึง 91 คือ รายละเอียดสำหรับรับข้อมูลของฟังก์ชัน SAPFrtcx

บรรทัดที่ 92 ถึง 96 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมค่าแรงดันบัลไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 98 ถึง 124 คือ รายละเอียดขั้นตอนการคำนวณหากระแสฮาร์มอนิกด้วยการตรวจจับฮาร์มอนิกวิธีฟูรีเยร์เอสดี

บรรทัดที่ 126 ถึง 185 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซี

บรรทัดที่ 186 คือ รายละเอียดสำหรับส่งข้อมูลของฟังก์ชัน SAPFrtcx



ภาคผนวก ข

โค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้
ตัวควบคุมพีซีแบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟส
ด้วยเทคนิคฮาร์ดแวร์ในรูป

มหาวิทยาลัยเทคโนโลยีสุรนารี

โค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรองกำลังแอกทีฟแบบขนานที่ใช้ ตัวควบคุมพีซีแบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟส

```

1.      //=====RTDXTest.c=====//
2.      #include "target.h"
3.      #include "math.h"
4.      #include <stdio.h>
5.      #include <rtdx.h>
6.      void SAPFrtdx (float*in1, float*out1);
7.      #define MAX_BUFSIZE 16
8.      float din1[8];
9.      float dout1[1];
10.     /*****SDF Detection Variables*****/
11.     float Ts=0.00001;
12.     float A0n[2000];
13.     float fs=50;
14.     float Vs=141.42;
15.     float p;
16.     float Is;
17.     float is;
18.     float iref;
19.     float Iref;
20.     float Pdc;
21.     float A0;
22.     float A0o;
23.     int k=0;
24.     int j=0;
25.     float N=2000;
26.     /*****PI Control Variables*****/

```



```
27. float kp=0.448;
28. float ki=35.84;
29. float idc;
30. float ev;
31. float Gi=0;
32. float Gp=0;
33. /*****Adaptive Fuzzy Control Variables*****/
34. float eiL;
35. float abl;
36. float e;
37. float se;
38. float sum[1000];
39. int s=0;
40. float Lrms;
41. float Nor;
42. int Lt=0;
43. float Vref;
44. /*****Auxiliary Fuzzy Variables*****/
45. float sn3=(-0.1);
46. float sn4=0;
47. float sz1=(-0.1);
48. float sz2=0;
49. float sz3=0.1;
50. float sp1=0;
51. float sp2=0.1;
52. int an=(-160);
53. int az=0;
54. int ap=160;
55. float snum;
```

```
56. float sden;
57. float adap;
58. float mfes1=0;
59. float mfes2=0;
60. float mfes3=0;
61. float mfes4=0;
62. float mfes5=0;
63. float mfs1=0;
64. float mfs2=0;
65. float mfs3=0;
66. float Va1=0;
67. float Va2=0;
68. float Va3=0;
69. /*****Main Fuzzy Control Variables*****/
70. float n3=(-0.2);
71. float n4=0;
72. float z1=(-0.2);
73. float z2=0;
74. float z3=0.2;
75. float p1=0;
76. float p2=0.2;
77. int d1=(-160);
78. int i1=160;
79. float num;
80. float den;
81. float Adfuz;
82. float mfe1=0;
83. float mfe2=0;
84. float mfe3=0;
```

```

85.     float mfe4=0;
86.     float mfe5=0;
87.     float mf1=0;
88.     float mf2=0;
89.     float mf3=0;
90.     float V1=0;
91.     float V2=0;
92.     float V3=0;
93.     /*-- defines RTDX channels --*/
94.     RTDX_CreateInputChannel (ichan1);
95.     RTDX_CreateOutputChannel(ochan1);
96.     /*----- main -----*/
97.     void main() {
98.         TARGET_INITIALIZE();           /* Target-specific initialization */
99.         RTDX_enableInput (&ichan1);    /* Enable channels */
100.        RTDX_enableOutput(&ochan1);
101.        while (1) {
102.            /* Read inputs from host */
103.            RTDX_read( &ichan1, din1, 8* sizeof(long) );
104.            /* Call function SAPFrtdx */
105.            SAPFrtdx(din1,dout1);
106.            /* Write outputs to host */
107.            while ( RTDX_writing != NULL )
108.                { /* wait for previous write to complete */
109.                #if RTDX_POLLING_IMPLEMENTATION
110.                RTDX_Poll();
111.                #endif }
112.            RTDX_write( &ochan1, dout1, 1* sizeof(long) );
113.        }

```

```

114.     }
115.     /*Host and Taget with RTDX comunication */
116.     void SAPFrtdx(float*in1,float*out1)
117.     {
118.         vsa=in1[0];
119.         vsb=in1[1];
120.         iLa=in1[2];
121.         iLb=in1[3];
122.         n=in1[4];
123.         Vdc=in1[5];
124.         ic=in1[6];
125.         iLrms=in1[7];
126.         /*****PI Controller*****/
127.         ev=160-Vdc;
128.         Gp=ev*kp;
129.         Gi=Gi+(ev*ki*Ts);
130.         idc=Gi+Gp;
131.         /*****SDF Detection*****/
132.         if (n>((1/(fs*Ts))/4))
133.         {p=(vsa*iLa)+(vsb*iLb);}
134.         if(k>=0 && k<N)
135.         {A0n[k]=(2/N)*p;
136.         A0=A0+A0n[k];
137.         k=k+1;
138.         }
139.         if(k>=N)
140.         {A0o=A0-A0n[j];
141.         A0n[j]=(2/N)*p;
142.         A0=A0o+A0n[j];

```

```

143.     j=j+1;
144.     if(j==N)
145.     {j=0;
146.     }
147.     }
148.     Pdc=A0/2;
149.     Is=(Pdc/Vs)+idc;
150.     is=(Is*vsa)/Vs;
151.     iref=iLa-is;
152.     if(h<10001)
153.     {lref=0;
154.     h=h+1;
155.     }
156.     if(h==10001)
157.     {lref=iref;
158.     }
159.     /*****Adaptive Fuzzy Control*****/
160.     e=lref-ic;
161.     if(Lt<=20000)
162.     {Nor=iLrms;
163.     Lrms=iLrms;
164.     Lt=Lt+1;}
165.     If(Lt>20000)
166.     {Nor=Lrms;}
167.     eiL=iLrms-Nor;
168.     abL=sqrt(eiL * eiL);
169.     if(abL >= 0.05)
170.     /*****sum error*****/
171.     {if(s>=0 && s<1000)

```

```
172.     {sum[s]= e;
173.     se=se+sum[s];
174.     s=s+1;
175.     }
176.     if(s>=1000)
177.     {sum[s]=0;
178.     se=0;
179.     s=0;
180.     }
181.     }
182.     else
183.     {se=0;}
184.     /*****Auxiliary Fuzzy *****/
185.     /*sum error=neg*/
186.     if (se<=sn3)
187.     {mfes1=1;}
188.     else
189.     {mfes1=0;}
190.     if (se>sn3 && se<=sn4)
191.     {mfes2=((se)/(sn3-sn4));}
192.     else
193.     {mfes2=0;}
194.     /*sum error =zero*/
195.     if (se>=sz1 && se<=sz3)
196.     {if (se>=sz1 && se<sz2)
197.     {mfes3=((sz1-se)/(sz1-sz2));}
198.     else if (se>sz2 && se<=sz3)
199.     {mfes3=((se-sz3)/(sz2-sz3));}
200.     else
```

```
201.     {mfes3=1;}
202.     }
203.     else
204.     {mfes3=0;}
205.     /*sum error =pos*/
206.     if (se>=sp1 && se<sp2)
207.     {mfes4=((se)/(sp2-sp1));}
208.     else
209.     {mfes4=0;}
210.     if (se>=sp2)
211.     {mfes5=1;}
212.     else
213.     {mfes5=0;}
214.     /*Auxiliary Fuzzy rule*/
215.     /*rule1*/
216.     if (mfes1>0)
217.     {mfs1=mfes1;}
218.     else if (mfes2>0)
219.     {mfs1=mfes2;}
220.     else
221.     {mfs1=0;}
222.     Va1=an*mfs1;
223.     /*rule2*/
224.     if (mfes3>0)
225.     {mfs2=mfes3;}
226.     else
227.     {mfs2=0;}
228.     Va2=az*mfs2;
229.     /*rule3*/
```

```
230.     if (mfes4>0)
231.         {mfs3=mfes4;}
232.     else if (mfes5>0)
233.         {mfs3=mfes5;}
234.     else
235.         {mfs3=0;}
236.     Va3=ap*mfs3;
237.     /*Defuzzification (WA)*/
238.     snum=(Va1+Va2+Va3);
239.     sden=(mfs1+mfs2+mfs3);
240.     if (sden==0)
241.         {sden=1e-12;}
242.     adap=snum/sden;
243.     /*****Main Fuzzy Control *****/
244.     /*error=neg*/
245.     if (e<=n3)
246.         {mfe1=1;}
247.     else
248.         {mfe1=0;}
249.     if (e>n3 && e<=n4)
250.         {mfe2=((e)/(n3-n4));}
251.     else
252.         {mfe2=0;}
253.     /*error=zero*/
254.     if (e>=z1 && e<=z3)
255.         {if (e>=z1 && e<z2)
256.             {mfe3=((z1-e)/(z1-z2));}
257.             else if (e>z2 && e<=z3)
258.                 {mfe3=((e-z2)/(z3-z2));}
```



```
259.     else
260.     {mfe3=1;}
261.     }
262.     else
263.     {mfe3=0;}
264.     /*error=pos*/
265.     if (e>=p1 && e<p2)
266.     {mfe4=((e)/(p2- p1));}
267.     else
268.     {mfe4=0;}
269.     if (e>=p2)
270.     {mfe5=1;}
271.     else
272.     {mfe5=0;}
273.     /*Main Fuzzy rule*/
274.     /*rule1*/
275.     if (mfe1>0)
276.     {mf1=mfe1;}
277.     else if (mfe2>0)
278.     {mf1=mfe2;}
279.     else
280.     {mf1=0;}
281.     V1=d1*mf1;
282.     /*rule2*/
283.     if (mfe3>0)
284.     {mf2=mfe3;}
285.     else
286.     {mf2=0;}
287.     V2=adap*mf2;
```

```
288. /*rule3*/
289. if (mfe4>0)
290. {mf3=mfe4;}
291. else if (mfe5>0)
292. {mf3=mfe5;}
293. else
294. {mf3=0;}
295. V3=i1*mf3;
296. /*Defuzzification (WA)*/
297. num=(V1+V2+V3);
298. den=(mf1+mf2+mf3);
299. if (den==0)
300. {den=1e-12;}
301. Adfuz=num/den;
302. Vref=Adfuz/160;
303. out1[0]=Vref;
304. return;
305. }
```

การอธิบายโค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุมพีซีแบบปรับตัวได้ในระบบไฟฟ้ากำลังหนึ่งเฟส

บรรทัดที่ 2 ถึง 5 ได้แก่ target.h คือ การประกาศเรียกใช้งานบอร์ด DSP TMS320C2000™ Experimenter Kit math.h คือ การประกาศเรียกใช้งานฟังก์ชันการคำนวณทางคณิตศาสตร์ของภาษาซี ส่วน stdio.h คือ การประกาศเรียกใช้งานฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี และ rtdx.h คือ การประกาศเรียกใช้งานช่องสื่อสารแบบ RTDX

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน SAPFrtdx

บรรทัดที่ 8 ถึง 9 คือ การประกาศตัวแปรสำหรับใช้เก็บข้อมูล เพื่อรับและส่งข้อมูลผ่านทาง RTDX ได้แก่ din1[] และ dout1[]

บรรทัดที่ 11 ถึง 25 คือ การประกาศตัวแปรที่ใช้ในการคำนวณหากระแสฮาร์มอนิกด้วยการตรวจจับฮาร์มอนิกวิธีฟูริเยร์เอสดี

บรรทัดที่ 27 ถึง 32 คือ การประกาศตัวแปรที่ใช้ในการควบคุมแรงดันบัลไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 34 ถึง 92 คือ การประกาศตัวแปรที่ใช้ในการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแบบปรับตัวได้

บรรทัดที่ 94 ถึง 95 คือ การสร้างช่องทาง RTDX ของอินพุต (ichan1) และเอาต์พุต (ochan1) สำหรับใช้เป็นช่องทางรับส่งข้อมูลระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit กับโปรแกรม Simulink/MATLAB

บรรทัดที่ 98 คือ การกำหนดค่าเริ่มต้นให้กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit เพื่อเรียกใช้งาน

บรรทัดที่ 99 ถึง 100 คือ การเรียกเปิดใช้งานช่องทางสื่อสารอินพุต RTDX (ichan1) และเอาต์พุต RTDX (ochan1) สำหรับใช้รับส่งข้อมูล

บรรทัดที่ 103 คือ การใช้ฟังก์ชันคำสั่ง RTDXread เพื่อรับข้อมูลจากโปรแกรม Simulink/MATLAB โดยรับข้อมูลเก็บไว้ในตัวแปร din1 ผ่านช่องทาง ichan1

บรรทัดที่ 104 คือ การเรียกใช้งานฟังก์ชัน SAPFrtdx

บรรทัดที่ 112 คือ การใช้ฟังก์ชันคำสั่ง RTDX write เพื่อส่งไปยังโปรแกรม Simulink/MATLAB โดยให้เก็บข้อมูลไว้ในตัวแปร dout1 ผ่านช่องทาง ochan1

บรรทัดที่ 116 คือ การเรียกใช้งานฟังก์ชัน SAPFrtdx สำหรับรับส่งข้อมูล

บรรทัดที่ 118 ถึง 125 คือ รายละเอียดสำหรับรับข้อมูลของฟังก์ชัน SAPFrt dx

บรรทัดที่ 127 ถึง 130 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมค่าแรงดันบัลไฟตรง
ด้วยตัวควบคุมพีไอ

บรรทัดที่ 132 ถึง 158 คือ รายละเอียดขั้นตอนการคำนวณหากระแสฮาร์มอนิกด้วยการ
ตรวจจับฮาร์มอนิกวิธีฟูรีเยร์เอสดี

บรรทัดที่ 160 ถึง 302 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมกระแสชดเชยด้วย
ตัวควบคุมพีซีแบบปรับตัวได้

บรรทัดที่ 303 คือ รายละเอียดสำหรับส่งข้อมูลของฟังก์ชัน SAPFrt dx



ภาคผนวก ค

โค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกกำลังแอกทีฟแบบขนาน
ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับแรงดัน
ลำดับเฟสบวกมูลฐานในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูป

มหาวิทยาลัยเทคโนโลยีสุรนารี

โค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกำลังแอกทีฟแบบขนานที่ใช้
การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับแรงดัน
ลำดับเฟสบนมูลฐานในระบบไฟฟ้ากำลังหนึ่งเฟส

```

1. //======(RTDXTest.c)=====  

2. #include "target.h"  

3. #include "math.h"  

4. #include <stdio.h>  

5. #include <rtdx.h>  

6. void SAPFrtdx (float*in1, float*out1);  

7. #define MAX_BUFSIZE 16  

8. float din1[8];  

9. float dout1[1];  

10. /*****SDF Detection Variables*****/  

11. float Ts=0.00001;  

12. float A0n[2000];  

13. float fs=50;  

14. float Vs=141.42;  

15. float p;  

16. float Is;  

17. float is;  

18. float iref;  

19. float Iref;  

20. float Pdc;  

21. float A0;  

22. float A0o;  

23. int k=0;  

24. int j=0;  

25. float N=2000;

```

```
26. /*****PSVD Variables*****/
27. float w=314.1592654;
28. int v=0;
29. float V0;
30. float zeta;
31. float yPLL;
32. float xPLL;
33. float pa;
34. float qa;
35. float padc;
36. float qadc;
37. float ia;
38. float ib;
39. float A;
40. float vso;
41. float vso1;
42. float vPSVDa;
43. float vPSVDb;
44. double a[3];
45. double b[3];
46. double x[3];
47. double y[3];
48. double x1[3];
49. double y1[3];
50. int point=500;
51. /*****PI Control Variables*****/
52. float kp=0.448;
53. float ki=35.84;
54. float idc;
```

```
55. float ev;
56. float Gi=0;
57. float Gp=0;
58. /*****Adaptive Fuzzy Control Variables*****/
59. float eiL;
60. float abl;
61. float e;
62. float se;
63. float sum[1000];
64. int s=0;
65. float Lrms;
66. float Nor;
67. int Lt=0;
68. float Vref;
69. /*****Auxiliary Fuzzy Variables*****/
70. float sn3=(-0.1);
71. float sn4=0;
72. float sz1=(-0.1);
73. float sz2=0;
74. float sz3=0.1;
75. float sp1=0;
76. float sp2=0.1;
77. int an=(-160);
78. int az=0;
79. int ap=160;
80. float snum;
81. float sden;
82. float adap;
83. float mfes1=0;
```



```
84. float mfes2=0;
85. float mfes3=0;
86. float mfes4=0;
87. float mfes5=0;
88. float mfs1=0;
89. float mfs2=0;
90. float mfs3=0;
91. float Va1=0;
92. float Va2=0;
93. float Va3=0;
94. /*****Main Fuzzy Control Variables*****/
95. float n3=(-0.2);
96. float n4=0;
97. float z1=(-0.2);
98. float z2=0;
99. float z3=0.2;
100. float p1=0;
101. float p2=0.2;
102. int d1=(-160);
103. int i1=160;
104. float num;
105. float den;
106. float Adfuz;
107. float mfe1=0;
108. float mfe2=0;
109. float mfe3=0;
110. float mfe4=0;
111. float mfe5=0;
112. float mf1=0;
```

```

113. float mf2=0;
114. float mf3=0;
115. float V1=0;
116. float V2=0;
117. float V3=0;
118. /*-- defines RTDX channels -*/
119. RTDX_CreateInputChannel (ichan1);
120. RTDX_CreateOutputChannel(ochan1);
121. /*----- main -----*/
122. void main() {
123.     TARGET_INITIALIZE();           /* Target-specific initialization */
124.     RTDX_enableInput (&ichan1);   /* Enable channels */
125.     RTDX_enableOutput(&ochan1);
126.     while (1) {
127.         /* Read inputs from host */
128.         RTDX_read( &ichan1, din1, 8* sizeof(long) );
129.         /* Call function SAPFrtdx */
130.         SAPFrtdx(din1,dout1);
131.         /* Write outputs to host */
132.         while ( RTDX_writing != NULL )
133.             { /* wait for previous write to complete */
134.             #if RTDX_POLLING_IMPLEMENTATION
135.             RTDX_Poll();
136.             #endif }
137.         RTDX_write( &ochan1, dout1, 1* sizeof(long) );
138.     }
139. }
140. /*Host and Taget with RTDX comunication */
141. void SAPFrtdx(float*in1,float*out1)

```

```

142.  {
143.  vsa=in1[0];
144.  vsb=in1[1];
145.  iLa=in1[2];
146.  iLb=in1[3];
147.  n=in1[4];
148.  Vdc=in1[5];
149.  ic=in1[6];
150.  iLrms=in1[7];
151.  /*****PI Controller*****/
152.  ev=160-Vdc;
153.  Gp=ev*kp;
154.  Gi=Gi+(ev*ki*Ts);
155.  idc=Gi+Gp;
156.  /***** PSVD *****/
157.  a[0]=1;
158.  a[1]=-1.991114292201654;
159.  a[2]=0.991153595868936;
160.  b[0]=9.825916820471736e-06;
161.  b[1]=1.965183364094347e-5;
162.  b[2]=9.825916820471736e-6;
163.  xPLL=Ts*point;
164.  yPLL=w*xPLL;
165.  point =point+1;
166.  if v=0;
167.  {V0=(vsa*vso1)/20000;
168.  if (V0<=0 && vsa>=vso1)
169.  {point=0;
170.  vso=vsa;

```

```
171.     v=v+1;}
172.     else
173.     {V0=(vsa*vso)/20000;
174.     if (V0<=0 && vsa>=vso)
175.     {point=0;}
176.     vso1=vsa;
177.     v=0
178.     }
179.     if (point>=N)
180.     {point=0;}
181.     zeta=yPLL+(4.71238898);
182.     ia=(sqrt(1.5))*(sin(zeta));
183.     ib=(sqrt(1.5))*(-cos(zeta));
184.     A=1/((ia*ia)+(ib*ib));
185.     pa=(vsa*ia)+(vsb*ib);
186.     qa=(vsb*ia)-(vsa*ib);
187.     x[0]=pa;
188.     y[0]=(b[0]*x[0]) + (b[1]*x[1]) + (b[2]*x[2]) - (a[1]*y[1]) - (a[2]*y[2]);
189.     x[2]=x[1];
190.     x[1]=x[0];
191.     y[2]=y[1];
192.     y[1]=y[0];
193.     padc=y[0];
194.     x1[0]=qa;
195.     y1[0]=(b[0]*x1[0]) + (b[1]*x1[1]) + (b[2]*x1[2]) - (a[1]*y1[1]) - (a[2]*y1[2]);
196.     x1[2]=x1[1];
197.     x1[1]=x1[0];
198.     y1[2]=y1[1];
199.     y1[1]=y1[0];
```

```

200.   qadc=y1[0];
201.   vPSVDa=A*((padc*ia)-(qadc*ib));
202.   vPSVDb=A*((padc*ib)-(qadc*ia));
203.   /*****SDF Detection*****/
204.   if (n>((1/(fs*Ts))/4))
205.   {p=(vPSVDa*iLa)+(vPSVDb*iLb);}
206.   if(k>=0 && k<N)
207.   {A0n[k]=(2/N)*p;
208.   A0=A0+A0n[k];
209.   k=k+1;
210.   }
211.   if(k>=N)
212.   {A0o=A0-A0n[j];
213.   A0n[j]=(2/N)*p;
214.   A0=A0o+A0n[j];
215.   j=j+1;
216.   if(j==N)
217.   {j=0;
218.   }
219.   }
220.   Pdc=A0/2;
221.   Is=(Pdc/Vs)+idc;
222.   is=(Is* vPSVDa)/Vs;
223.   iref=iLa-is;
224.   if(h<10001)
225.   {iref=0;
226.   h=h+1;
227.   }
228.   if(h==10001)

```



```
229.     {lref=iref;
230.     }
231.     /*****Adaptive Fuzzy Control*****/
232.     e=lref-ic;
233.     if(Lt<=20000)
234.     {Nor=iLrms;
235.     Lrms=iLrms;
236.     Lt=Lt+1;}
237.     if(Lt>20000)
238.     {Nor=Lrms;}
239.     eiL=iLrms-Nor;
240.     abL=sqrt(eiL * eiL);
241.     if(abL >= 0.05)
242.     /*****sum error*****/
243.     {if(s>=0 && s<1000)
244.     {sum[s]= e;
245.     se=se+sum[s];
246.     s=s+1;
247.     }
248.     if(s>=1000)
249.     {sum[s]=0;
250.     se=0;
251.     s=0;}
252.     }
253.     else
254.     {se=0;}
255.     /*****Auxiliary Fuzzy *****/
256.     /*sum error=neg*/
257.     if (se<=sn3)
```

```
258.     {mfes1=1;}
259.     else
260.     {mfes1=0;}
261.     if (se>sn3 && se<=sn4)
262.     {mfes2=((se)/(sn3-sn4));}
263.     else
264.     {mfes2=0;}
265.     /*sum error =zero*/
266.     if (se>=sz1 && se<=sz3)
267.     {if (se>=sz1 && se<sz2)
268.     {mfes3=((sz1-se)/(sz1-sz2));}
269.     else if (se>sz2 && se<=sz3)
270.     {mfes3=((se-sz3)/(sz2-sz3));}
271.     else
272.     {mfes3=1;}
273.     }
274.     else
275.     {mfes3=0;}
276.     /*sum error =pos*/
277.     if (se>=sp1 && se<sp2)
278.     {mfes4=((se)/( sp2-sp1));}
279.     else
280.     {mfes4=0;}
281.     if (se>=sp2)
282.     {mfes5=1;}
283.     else
284.     {mfes5=0;}
285.     /*Auxiliary Fuzzy rule*/
286.     /*rule1*/
```

```
287.     if (mfes1>0)
288.         {mfs1=mfes1;}
289.     else if (mfes2>0)
290.         {mfs1=mfes2;}
291.     else
292.         {mfs1=0;}
293.     Va1=an*mfs1;
294.     /*rule2*/
295.     if (mfes3>0)
296.         {mfs2=mfes3;}
297.     else
298.         {mfs2=0;}
299.     Va2=az*mfs2;
300.     /*rule3*/
301.     if (mfes4>0)
302.         {mfs3=mfes4;}
303.     else if (mfes5>0)
304.         {mfs3=mfes5;}
305.     else
306.         {mfs3=0;}
307.     Va3=ap*mfs3;
308.     /*Defuzzification (WA)*/
309.     snum=(Va1+Va2+Va3);
310.     sden=(mfs1+mfs2+mfs3);
311.     if (sden==0)
312.         {sden=1e-12;}
313.     adap=snum/sden;
314.     /*****Main Fuzzy Control *****/
315.     /*error=neg*/
```



```
316.     if (e<=n3)
317.         {mfe1=1;}
318.     else
319.         {mfe1=0;}
320.     if (e>n3 && e<=n4)
321.         {mfe2=((e)/(n3-n4));}
322.     else
323.         {mfe2=0;}
324.     /*error=zero*/
325.     if (e>=z1 && e<=z3)
326.         {if (e>=z1 && e<z2)
327.             {mfe3=((z1-e)/(z1-z2));}
328.             else if (e>z2 && e<=z3)
329.                 {mfe3=((e-z3)/(z2-z3));}
330.             else
331.                 {mfe3=1;}
332.             }
333.     else
334.         {mfe3=0;}
335.     /*error=pos*/
336.     if (e>=p1 && e<p2)
337.         {mfe4=((e)/(p2- p1));}
338.     else
339.         {mfe4=0;}
340.     if (e>=p2)
341.         {mfe5=1;}
342.     else
343.         {mfe5=0;}
344.     /*Main Fuzzy rule*/
```

```
345. /*rule1*/
346. if (mfe1>0)
347. {mf1=mfe1;}
348. else if (mfe2>0)
349. {mf1=mfe2;}
350. else
351. {mf1=0;}
352. V1=d1*mf1;
353. /*rule2*/
354. if (mfe3>0)
355. {mf2=mfe3;}
356. else
357. {mf2=0;}
358. V2=adap*mf2;
359. /*rule3*/
360. if (mfe4>0)
361. {mf3=mfe4;}
362. else if (mfe5>0)
363. {mf3=mfe5;}
364. else
365. {mf3=0;}
366. V3=i1*mf3;
367. /*Defuzzification (WA)*/
368. num=(V1+V2+V3);
369. den=(mf1+mf2+mf3);
370. if (den==0)
371. {den=1e-12;}
372. Adfuz=num/den;
373. Vref=Adfuz/160;
```

```
374.     out1[0]=Vref;  
375.     return;  
376. }
```



การอธิบายโค้ดโปรแกรมภาษาซีระบบควบคุมของวงจรรอกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐานในระบบไฟฟ้ากำลังหนึ่งเฟส

บรรทัดที่ 2 ถึง 5 ได้แก่ target.h คือ การประกาศเรียกใช้งานบอร์ด DSP TMS320C2000™ Experimenter Kit math.h คือ การประกาศเรียกใช้งานฟังก์ชันการคำนวณทางคณิตศาสตร์ของภาษาซี ส่วน stdio.h คือ การประกาศเรียกใช้งานฟังก์ชันพื้นฐานต่าง ๆ ของภาษาซี และ rtdx.h คือ การประกาศเรียกใช้งานช่องสื่อสารแบบ RTDX

บรรทัดที่ 6 คือ การประกาศสร้างฟังก์ชัน SAPFrtdx

บรรทัดที่ 8 ถึง 9 คือ การประกาศตัวแปรสำหรับใช้เก็บข้อมูล เพื่อรับและส่งข้อมูลผ่านช่องทาง RTDX ได้แก่ din1[] และ dout1[]

บรรทัดที่ 11 ถึง 25 คือ การประกาศตัวแปรที่ใช้ในการคำนวณหากระแสฮาร์มอนิกด้วยการตรวจจับฮาร์มอนิกวิธีฟูรีเยร์เอสดี

บรรทัดที่ 27 ถึง 50 คือ การประกาศตัวแปรที่ใช้ในตรวจจับแรงดันด้วยวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

บรรทัดที่ 52 ถึง 57 คือ การประกาศตัวแปรที่ใช้ในการควบคุมแรงดันบัลไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 59 ถึง 117 คือ การประกาศตัวแปรที่ใช้ในการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแบบปรับตัวได้

บรรทัดที่ 119 ถึง 120 คือ การสร้างช่องทาง RTDX ของอินพุต (ichan1) และเอาต์พุต (ochan1) สำหรับใช้เป็นช่องทางรับส่งข้อมูลระหว่างบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit กับโปรแกรม Simulink/MATLAB

บรรทัดที่ 123 คือ การกำหนดค่าเริ่มต้นให้กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit เพื่อเรียกใช้งาน

บรรทัดที่ 124 ถึง 125 คือ การเรียกเปิดใช้งานช่องทางสื่อสารอินพุต RTDX (ichan1) และเอาต์พุต RTDX (ochan1) สำหรับใช้รับส่งข้อมูล

บรรทัดที่ 128 คือ การใช้ฟังก์ชันคำสั่ง RTDX read เพื่อรับข้อมูลจากโปรแกรม Simulink/MATLAB โดยรับข้อมูลเก็บไว้ในตัวแปร din1 ผ่านช่องทาง ichan1

บรรทัดที่ 130 คือ การเรียกใช้งานฟังก์ชัน SAPFrtdx

บรรทัดที่ 137 คือ การใช้ฟังก์ชันคำสั่ง RTDX write เพื่อส่งไปยังโปรแกรม Simulink/MATLAB โดยให้เก็บข้อมูลไว้ในตัวแปร dout1 ผ่านช่องทาง ochan1

บรรทัดที่ 141 คือ การเรียกใช้งานฟังก์ชัน SAPFrtdx สำหรับรับส่งข้อมูล

บรรทัดที่ 143 ถึง 150 คือ รายละเอียดสำหรับรับข้อมูลของฟังก์ชัน SAPFrtdx

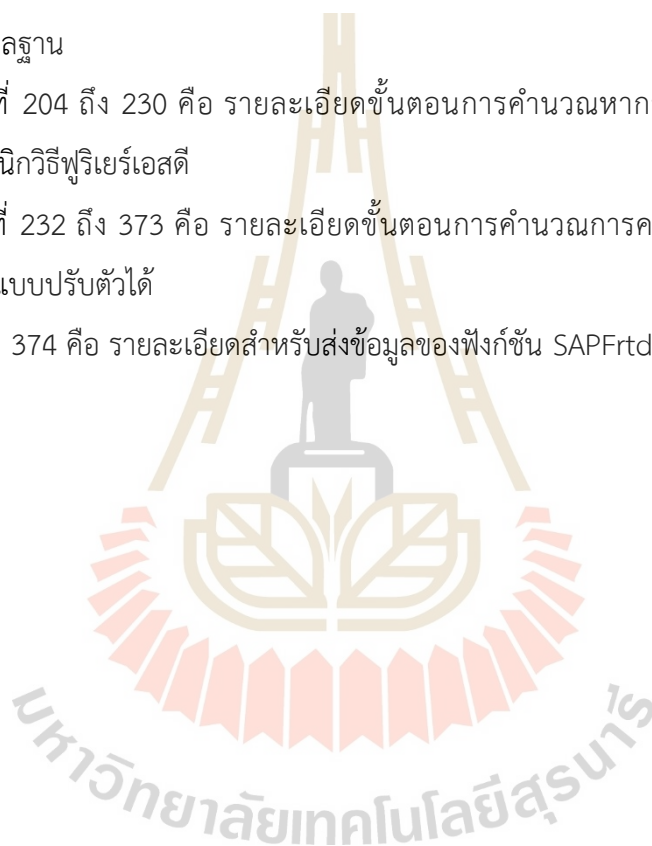
บรรทัดที่ 152 ถึง 153 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมค่าแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ

บรรทัดที่ 157 ถึง 202 คือ รายละเอียดขั้นตอนการตรวจจับแรงดันด้วยวิธีการตรวจจับแรงดันลำดับเฟสบวกมูลฐาน

บรรทัดที่ 204 ถึง 230 คือ รายละเอียดขั้นตอนการคำนวณหากระแสฮาร์มอนิกด้วยการตรวจจับฮาร์มอนิกวิธีฟูริเยร์เอสดี

บรรทัดที่ 232 ถึง 373 คือ รายละเอียดขั้นตอนการคำนวณการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแบบปรับตัวได้

บรรทัดที่ 374 คือ รายละเอียดสำหรับส่งข้อมูลของฟังก์ชัน SAPFrtdx



ภาคผนวก ง

บทความทางวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างการศึกษา



รายชื่อบทความทางวิชาการที่ได้รับการตีพิมพ์ในการประชุมวิชาการระดับชาติ

1. สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์ กองพล อารีรักษ์ และอาทิตย์ ศรีแก้ว, “การควบคุมกระแสชดเชยด้วยฟิวส์ลอคจิกสำหรับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 44, มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร, 17-19 พฤศจิกายน 2564, หน้า 517-520.
2. สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์ และกองพล อารีรักษ์, “การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีสำหรับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 45, มหาวิทยาลัยศรีนครินทรวิโรฒ, 16-18 พฤศจิกายน 2565.
3. สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์ กองพล อารีรักษ์ และอาทิตย์ ศรีแก้ว, “การออกแบบวงจรรอกกำลังแอกทีฟแบบขนานแบบเหมาะสมที่สุดด้วยวิธีการค้นหาแบบตาบู่เชิงปรับตัวสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส”, การประชุมวิชาการระดับชาติ ครั้งที่ 8 ด้านสารสนเทศ การเกษตร วิศวกรรมศาสตร์ วิทยาศาสตร์และเทคโนโลยี, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 24-26 พฤษภาคม 2566, ปีที่ 8, ฉบับที่ 1, หน้า 127-135.

รายชื่อบทความทางวิชาการที่ได้รับการตีพิมพ์ในวารสารวิชาการระดับชาติ

1. สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์ และกองพล อารีรักษ์, “การออกแบบวงจรรอกกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส”, วารสารสถาบันเทคโนโลยีไทย-ญี่ปุ่น : วิศวกรรมศาสตร์และเทคโนโลยี, ปีที่ 9, ฉบับที่ 1, หน้า 27-36.
2. สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์ และกองพล อารีรักษ์, “การปรับปรุงการตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์เอสดีสำหรับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส”, วารสารสถาบันเทคโนโลยีไทย-ญี่ปุ่น : วิศวกรรมศาสตร์และเทคโนโลยี, ปีที่ 11, ฉบับที่ 2, หน้า 65-76.

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
The 44th Electrical Engineering Conference (EECON44)
วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน



การควบคุมกระแสชดเชยด้วยฟuzzy logic สำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

The Compensating Current Control using Fuzzy Logic for Shunt Active Power Filter

in Single-Phase Power Systems

สุทธิณี ว่าสูงเนิน ทศพร ณรงค์ฤทธิ์ กองพล อารีรักษ์ และอภิชาติ ศรีแก้ว

กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม

สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี sutthinee.wn@gmail.com

บทคัดย่อ

บทความนี้นำเสนอการควบคุมกระแสชดเชยของวงจรกรองกำลังแอกทีฟแบบขนาน โดยใช้ตัวควบคุมฟuzzy logic (Fuzzy logic) สำหรับระบบไฟฟ้ากำลังหนึ่งเฟส การออกแบบตัวควบคุมฟuzzy logic จะอาศัยวิธีการออกแบบที่ง่ายและไม่ซับซ้อน การทดสอบสมรรถนะการควบคุมกระแสชดเชยด้วยฟuzzy logic จะใช้การจำลองสถานการณ์ด้วยโปรแกรม MATLAB/Simulink ซึ่งผลการจำลองพบว่าตัวควบคุมฟuzzy logic มีสมรรถนะที่ดีในการควบคุมกระแสชดเชยและส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกออกจากระบบไฟฟ้ากำลังได้อย่างมีประสิทธิภาพ โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงและอยู่ในกรอบมาตรฐาน IEEE std. 519-2014.

คำสำคัญ: การควบคุมกระแสชดเชย, ตัวควบคุมฟuzzy logic, ตัวควบคุมฮิสเทอรีซิส, วงจรกรองกำลังแอกทีฟแบบขนาน, การกำจัดฮาร์มอนิก

Abstract

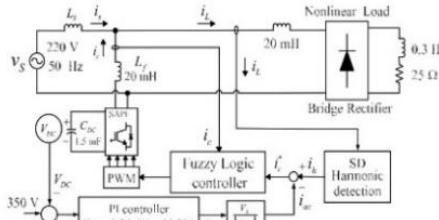
This paper presents the compensating current control of shunt active power filter (SAPF) using fuzzy logic controller for single-phase power systems. The design of fuzzy logic controller depends on an easy and uncomplicated method. The performance testing of compensating current control by Fuzzy Logic controller use the MATLAB/Simulink simulation program. The simulation results show that the fuzzy logic controller can provide good performance to control the compensating current and the SAPF can effectively eliminate the harmonics out from the Electric power system. Moreover, the total harmonic current distortion percentage (%THD) of the source current after compensation is reduced and satisfied under the IEEE std. 519 – 2014.

Keywords: compensating current control, fuzzy logic controller, hysteresis controller, shunt active power filter, harmonic elimination

1. บทนำ

โหลดไม่เป็นเชิงเส้น (non-linear loads) เมื่อต่อใช้งานเข้ากับระบบไฟฟ้ากำลังจะทำให้เกิดฮาร์มอนิกในระบบและส่งผลเสียหลายประการ เช่น เกิดสัญญาณรบกวนในวงจรสื่อสาร อุปกรณ์ป้องกันทำงานผิดพลาดเกิดความร้อนที่เกิดจากกำลังสูญเสียในสายส่งและหม้อแปลง [1] เป็นต้น ด้วยเหตุนี้จึงมีความจำเป็นต้องกำจัดฮาร์มอนิกให้หมดหรือลดลง ในบทความนี้ได้พิจารณากำจัดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งในปัจจุบันมีวิธีการกำจัดฮาร์มอนิกที่นิยมใช้อยู่ 3 วิธี ได้แก่ การใช้วงจรกรองกำลังพาสซีฟ การใช้วงจรกรองกำลังแอกทีฟและการใช้วงจรกรองกำลังไฮบริดจ์ อย่างไรก็ตามบทความนี้ได้เลือกใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter : SAPF) ซึ่งเป็นวิธีการกำจัดกระแสฮาร์มอนิกที่ให้ประสิทธิภาพที่ดี เนื่องจากมีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์โหลดของระบบและไม่ต้องก่อให้เกิดปัญหาสถานะโอเวอร์โวลเทจ [2] การกำจัดฮาร์มอนิกด้วยวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟสสามารถแสดงได้ดังรูปที่ 1 โดยในส่วนของระบบควบคุมการทำงานของวงจรจะประกอบด้วย 3 ส่วนที่สำคัญ ส่วนแรก คือ การตรวจจับฮาร์มอนิก (Harmonic detection) ทำหน้าที่คำนวณ ค่ากระแสอ้างอิงในการชดเชยให้กับวงจร ซึ่งในบทความนี้เลือกใช้วิธีการตรวจจับซิงโครนัส (Synchronous Detection: SD) [3] เนื่องจากเป็นวิธีที่มีประสิทธิภาพในการตรวจจับและมีรูปแบบการคำนวณที่ง่าย ส่วนที่สอง คือ การควบคุมกระแสชดเชย (Compensating current control) ของวงจร SAPF ให้สามารถตัดกระแสชดเชย (i_c) ได้ตามลักษณะรูปสัญญาณของกระแสอ้างอิง (i_c^*) ซึ่งในส่วนนี้มีความสำคัญต่อสมรรถนะของวงจรในการกำจัดฮาร์มอนิกให้มีประสิทธิภาพเป็นอย่างมาก ดังนั้นในบทความนี้จึงนำเสนอการควบคุมกระแสชดเชยด้วยตัวควบคุมฟuzzy logic (Fuzzy logic controller) เนื่องจากเป็นตัวควบคุมที่มีสมรรถนะการควบคุมที่ดี ไม่จำเป็นต้องอาศัยแบบจำลองคณิตศาสตร์ของวงจรในการออกแบบและสามารถออกแบบกฎสำหรับการควบคุมได้ตามที่ต้องการ นอกจากนี้ในบทความยังได้นำเสนอเปรียบเทียบสมรรถนะการควบคุมกระแสชดเชยระหว่างการใช้ตัวควบคุมฟuzzy logic กับตัวควบคุมฮิสเทอรีซิส (Hysteresis controller) ด้วยเช่นกัน สำหรับในส่วนสุดท้าย คือ การควบคุมแรงดันบัสไฟตรง (V_{dc}) โดยใช้ตัวควบคุมพีไอ (PI controller) เนื่องจากเป็นตัวควบคุมที่ไม่

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
 The 44th Electrical Engineering Conference (EECON44)
 วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน



รูปที่ 1 ระบบการกำจัดฮาร์มอนิกด้วยวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส

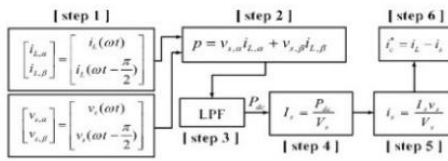
ซับซ้อนและให้ประสิทธิภาพการควบคุมที่ดีเพียงพอ [4]

สำหรับการนำเสนอนโยบายควบคุมนี้ประกอบด้วยในหัวข้อที่ 2 จะอธิบายวิธีการตรวจจับฮาร์มอนิกด้วยวิธี SD สำหรับวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส หัวข้อที่ 3 จะนำเสนอการควบคุมกระแสชดเชยด้วยตัวควบคุมฮิสเทอรีซิสและตัวควบคุมพีซีแอลจิก หัวข้อที่ 4 จะนำเสนอผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกและการอภิปรายผล และในหัวข้อที่ 5 คือ การสรุปผล

2. การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับเชิงโคโรนัส

การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับเชิงโคโรนัสหรือวิธี SD [3] มี 6 ขั้นตอนในการคำนวณหาค่ากระแสอ้างอิง (i_c) ให้กับวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส แสดงได้ดังรูปที่ 2 โดยรายละเอียดดังนี้

- ขั้นที่ 1 แปลงค่าแรงดันไฟฟ้าที่แหล่งจ่าย (v_g) และกระแสที่โหลด (i_L) จากแกนเฟสให้อยู่บนแกน αβ (v_{g,αβ}, i_{L,αβ}) ด้วยสมการในบล็อก step 1
- ขั้นที่ 2 คำนวณหาค่ากำลังไฟฟ้า (p) ตามสมการในบล็อก step 2
- ขั้นที่ 3 ใช้ตัวกรองผ่านต่ำ (Lowpass filter: LPF) เพื่อแยกปริมาณมูลฐานของค่ากำลังไฟฟ้า (P_u) ออกจากปริมาณฮาร์มอนิกดังแสดงในบล็อก step 3
- ขั้นที่ 4 คำนวณหาตัวคูณของกระแสที่แหล่งจ่ายที่ความถี่มูลฐาน (I_g) ด้วยสมการในบล็อก step 4 โดยที่ V_g คือ ค่าสูงสุดของแรงดันที่แหล่งจ่าย
- ขั้นที่ 5 คำนวณหากระแสที่แหล่งจ่ายในความถี่มูลฐาน (i_g) ตามสมการในบล็อก step 5
- ขั้นที่ 6 คำนวณหากระแสอ้างอิง (i_c) สำหรับวงจร SAPF



รูปที่ 2 แผนภาพบล็อกโอะแกรมการคำนวณกระแสอ้างอิงด้วยวิธี SD

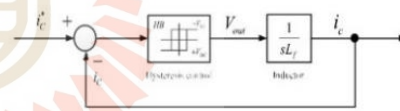
3.การควบคุมกระแสชดเชยของวงจรองกำลังแอกทีฟ

3.1 การควบคุมกระแสชดเชยด้วยตัวควบคุมฮิสเทอรีซิส

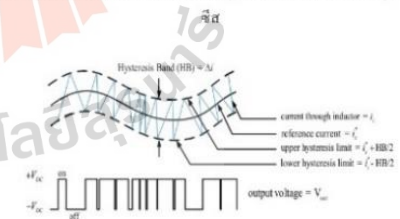
การควบคุมกระแสชดเชยด้วยตัวควบคุมฮิสเทอรีซิส [5] สามารถแสดงแผนภาพบล็อกโอะแกรมระบบควบคุมได้ดังรูปที่ 3 โดยตัวควบคุม ฮิสเทอรีซิสมีอินพุต คือ ผลต่างของค่ากระแสอ้างอิง (i_c) ที่ได้จากวิธี SD กับค่ากระแสชดเชย (i_L) และจะนำไปเปรียบเทียบกับค่าแถบฮิสเทอรีซิส (Hysteresis band: HB) เพื่อสร้างสัญญาณพัลส์ควบคุมการสวิตช์ให้กับวงจร SAPF ซึ่งกระแสชดเชยที่ถูกควบคุมจะมีการแกว่งภายในขอบเขตของค่า HB ที่เกาะตามกระแสอ้างอิงดังแสดงในรูปที่ 4 โดยค่า HB ดังกล่าวสามารถคำนวณหาได้จากสมการที่ (1) และ (2) จากสมการดังกล่าว ค่า V_{DC} กำหนดให้มีค่าเท่ากับ 350 V และค่าความถี่ในการสวิตช์สูงสุด (f_{sw}) กำหนดให้เท่ากับ 30 kHz และจากระบบที่พิจารณาในรูปที่ 1 V_m มีค่าเท่ากับ √2 (220) V ดังนั้นจะสามารถคำนวณค่า HB_{max} และ HB_{min} ได้ค่าเท่ากับ 0.3333 A และ 0.0742 A ตามลำดับ จากขอบเขตดังกล่าว บทความนี้จะเลือกใช้ค่า HB ที่อยู่ในขอบเขตเท่ากับ 0.1 A ทั้งนี้เพื่อให้ขนาดการกระเพื่อมของกระแสชดเชยสูงจนเกินไป

$$HB_{max} = \frac{V_{DC}}{2L_f f_{sw}} \tag{1}$$

$$HB_{min} = \frac{V_{DC} - V_m}{2L_f f_{sw}} \tag{2}$$



รูปที่ 3 แผนภาพบล็อกโอะแกรมระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฮิสเทอรีซิส



รูปที่ 4 การควบคุมกระแสชดเชยด้วยตัวควบคุมฮิสเทอรีซิส

3.2 การควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแอลจิก

การควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีแอลจิก [6]-[7] จะทำงานร่วมกับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) ซึ่งสามารถแสดงบล็อกโอะแกรมได้ดังรูปที่ 5 จากรูปดังกล่าว ผลต่างระหว่างกระแสอ้างอิง (i_c) ที่ได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SD กับกระแสชดเชย (i_L) ที่ผิดโดยวงจร SAPF จะใช้เป็นสัญญาณอินพุตให้กับ

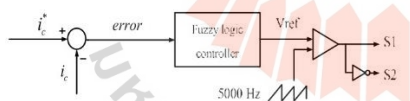
การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
 The 44th Electrical Engineering Conference (EECON44)
 วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน



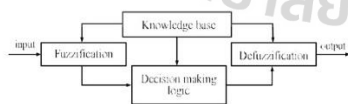
ตัวควบคุมส่วนค่าเอาต์พุตคือค่าแรงดันอ้างอิงในการควบคุม (V_{ref}) ซึ่งถูกนำไปเปรียบเทียบกับสัญญาณพาหะเพื่อสร้างพัลส์ควบคุมสวิตช์อุปกรณ์ IGBT ของวงจร SAPF ต่อไปดังปรากฏในรูปที่ 1

สำหรับโครงสร้างภายในตัวควบคุมฟัซซีลอจิกสามารถแสดงได้ดังรูปที่ 6 ซึ่งมีกระบวนการที่สำคัญอยู่ 4 ส่วน โดยส่วนแรก คือ การทำฟัซซี (Fuzzification) มีหน้าที่ในการแปลงค่าอินพุตทางตัวเลขให้อยู่ในรูปแบบตัวแปรทางภาษา (Linguistic variable) โดยบทความนี้ได้ออกแบบค่าตัวแปรทางภาษาของอินพุต คือ ค่า error ดังแสดงในรูปที่ 7 ในขณะที่ตัวแปรทางภาษาของเอาต์พุตคือ ค่า voltage ดังแสดงในรูปที่ 8 โดยรูปร่างฟังก์ชันสมาชิก (membership function) ของอินพุตและเอาต์พุตดังกล่าวเลือกใช้เป็นรูปสามเหลี่ยมร่วมกับสี่เหลี่ยมคางหมูแบบสมมาตร และกำหนดใช้ค่าเชิงภาษา (Linguistic value) ของอินพุต error จำนวน 3 ค่า คือ “neg” (มีค่าเป็นลบ), “zero” (มีค่าเป็นศูนย์) และ “pos” (มีค่าเป็นบวก) โดยออกแบบให้ค่าตำแหน่งขอบเขตสูงสุดมีค่าเท่ากับ 0.1 A ตามค่า HB ที่ได้ออกแบบไว้ (เพื่อให้กระแส i_c มีลักษณะตาม i_c^*) ส่วนเอาต์พุต voltage กำหนดให้มีค่าเชิงภาษาจำนวน 3 ค่า เช่นกัน คือ “dec” (มีค่าลดลง), “cons” (คงที่) และ “inc” (มีค่าเพิ่มขึ้น) ซึ่งได้ออกแบบค่าตำแหน่งขอบเขตสูงสุดมีค่าเท่ากับ ค่า V_{DC} นั่นคือ 350 V ส่วนที่สองคือ ฐานความรู้ (Knowledge base) เป็นส่วนที่จัดเก็บรวบรวมข้อมูลในการควบคุมและออกแบบกฎฟัซซีสำหรับใช้ควบคุมโดยอาศัยความสัมพันธ์ของฟังก์ชันสมาชิกของอินพุตและเอาต์พุต ซึ่งบทความนี้ได้ออกแบบกฎฟัซซีสำหรับใช้ควบคุมกระแสชดเชยจำนวน 3 กฎดังนี้

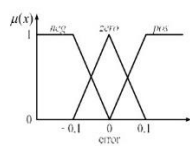
- กฎข้อที่ 1 IF error = neg THEN voltage = dec
- กฎข้อที่ 2 IF error = zero THEN voltage = cons
- กฎข้อที่ 3 IF error = pos THEN voltage = inc



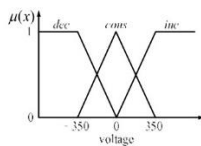
รูปที่ 5 แผนภาพบล็อกโวลเทจของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟัซซีลอจิก



รูปที่ 6 โครงสร้างพื้นฐานของตัวควบคุมฟัซซีลอจิก



รูปที่ 7 ฟังก์ชันสมาชิกอินพุต



รูปที่ 8 ฟังก์ชันสมาชิกเอาต์พุต

ส่วนที่สาม คือ ลอจิกเพื่อการตัดสินใจ (Decision making Logic) ส่วนนี้จะประกอบด้วยการอนุมานฟัซซีและการประเมินกฎ โดยบทความนี้เลือกใช้การอนุมานฟัซซีแบบ Mamdani และการประเมินกฎฟัซซีแบบค่าสูงสุด-ต่ำสุด (Max-Min Inference) สำหรับส่วนสุดท้าย คือ การทำดีฟัซซี (Defuzzification) เป็นกระบวนการแปลงเอาต์พุตฟัซซีให้เป็นข้อมูลตัวเลขนั่นคือค่าแรงดันอ้างอิง V_{ref} บทความนี้เลือกใช้วิธีการทำดีฟัซซีแบบหาจุดศูนย์ถ่วง (Center of Gravity: COG) ที่สามารถคำนวณได้จากสมการที่ (3) โดยที่ $\mu(x)$ คือ ค่าความเป็นสมาชิกของเอาต์พุตที่ตำแหน่งสมาชิก x โดย a และ b คือ ขอบเขตฟังก์ชันสมาชิกของเอาต์พุต

$$V_{ref} = \frac{\sum_{x=a}^b \mu(x)x}{\sum_{x=a}^b \mu(x)} \quad (3)$$

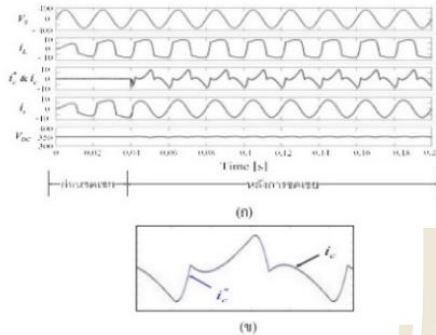
4. ผลการจำลองสถานการณ์และการอภิปรายผล

การจำลองสถานการณ์การกำจัดฮาร์มอนิกของระบบไฟฟ้ากำลังหนึ่งฟส ในรูปที่ 1 โดยใช้ตัวควบคุมฟัซซีลอจิกในการควบคุมกระแสชดเชยของวงจร SAPF สามารถแสดงผลได้ดังรูปที่ 9 จากรูปที่ 9 (ก) ในช่วงเวลาตั้งแต่ 0 ถึง 0.04 วินาที เป็นช่วงเวลาก่อนทำการคิดกระแสชดเชย สังเกตได้ว่า รูปสัญญาณของกระแสที่แหล่งจ่าย (i_c) มีลักษณะคิดเทียบไม่เป็นรูปไซน์เหมือนกับกระแสไหลลุด (i_L) โดยวัดค่า %THD ของกระแสที่แหล่งจ่ายก่อนการชดเชยได้เท่ากับ 27.59% ต่อมาเมื่อวงจร SAPF ทำการคิดกระแสชดเชย (i_c^*) ที่มีลักษณะตามกระแสอ้างอิง (i_c^*) เข้าสู่ระบบตั้งแต่วันที่ 0.04 วินาทีเป็นต้นไป (สามารถดูรูปขยายการเกาะตามรอย i_c^* ของ i_c ได้จากรูปที่ 9 (ข)) สังเกตได้ว่ากระแสที่แหล่งจ่ายมีลักษณะกลับมาเป็นรูปไซน์ที่เพิ่มมากขึ้น ซึ่งวัดค่า %THD ได้เท่ากับ 2.168% ดังแสดงไว้ในตารางที่ 1 จากผลดังกล่าวแสดงให้เห็นว่าตัวควบคุมฟัซซีลอจิกที่ได้จากการออกแบบมีสมรรถนะที่ดีในการควบคุมกระแสชดเชยของวงจร SAPF ส่งผลให้ค่า %THD ของกระแสที่แหล่งจ่ายมีค่าลดลงหลังการชดเชย

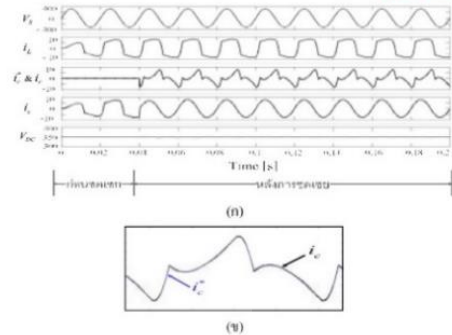
สำหรับรูปที่ 10 คือ ผลการจำลองการกำจัดฮาร์มอนิกด้วยวงจร SAPF กรณีที่ควบคุมกระแสชดเชยด้วยตัวควบคุมฮีสเทอรีซิส โดยสังเกตได้จากภาพหลังการชดเชยตั้งแต่วันที่ 0.04 วินาที เป็นต้นไป กระแสที่แหล่งจ่ายสามารถกลับมาเป็นรูปไซน์ได้เช่นกัน โดยวัดค่า %THD ได้เท่ากับ 2.594% ซึ่งสามารถดูได้จากตารางที่ 1

จากตารางที่ 1 แสดงการเปรียบเทียบผลค่า %THD และค่าตัวประกอบกำลังไฟฟ้า (Power Factor: PF) ระหว่างการใช้ตัวควบคุมฟัซซีลอจิกและการใช้ตัวควบคุมฮีสเทอรีซิส โดยพบว่าค่า %THD หลังการชดเชย กรณีการใช้ตัวควบคุมฟัซซีลอจิกสามารถให้ค่า %THD น้อยกว่าตัวควบคุมฮีสเทอรีซิส ส่วนค่า PF ก่อนการชดเชยเท่ากับ 0.8171 และหลังการชดเชยของตัวควบคุมทั้งสองชนิดมีค่า PF เพิ่มขึ้น

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44
 The 44th Electrical Engineering Conference (EECON44)
 วันที่ 17-19 พฤศจิกายน 2564 ณ โรงแรม ดิ อิมเพรส น่าน อำเภอเมืองน่าน จังหวัดน่าน



(ก) ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิก(๑๐)กระแสชดเชยเทียบกับกระแสอ้างอิงรูปที่ 10 ผลการจำลองสถานการณ์การควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีลอจิก



(ก) ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิก(๑๐)กระแสชดเชยเทียบกับกระแสอ้างอิงรูปที่ 10 ผลการจำลองสถานการณ์การควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีลอจิก

ตารางที่ 1 ผลค่า %THD ของกระแสที่แหล่งจ่าย (i_c)

ชนิดตัวควบคุม	ก่อนการชดเชย		หลังการชดเชย	
	%THD	PF	%THD	PF
Hysteresis			2.594%	0.9994
Fuzzy Logic	27.59%	0.8171	2.168%	0.9996

ซึ่งจะเห็นว่าตัวควบคุมพีซีสามารถเพิ่มค่า PF ให้ใกล้เคียง 1 มากกว่าการใช้ตัวควบคุมฮิสเทอรีซิส จากผลดังกล่าวหมายความว่าตัวควบคุมพีซีลอจิกนี้ ได้จากการออกแบบด้วยวิธีที่นำเสนอมีประสิทธิภาพการควบคุมกระแสชดเชยดีกว่าตัวควบคุมฮิสเทอรีซิส

5. สรุป

บทความนี้ได้นำเสนอการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีลอจิกสำหรับวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส ที่ใช้วิธีการออกแบบที่ง่ายและไม่ซับซ้อน โดยผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกพบว่า ตัวควบคุมพีซีลอจิกที่ได้จากการออกแบบมีประสิทธิภาพที่ดีในการควบคุมกระแสชดเชยส่งผลให้กระแสที่แหล่งจ่ายภายหลังการชดเชยมีลักษณะเป็นรูปไซน์และค่า %THD มีค่าลดลงอยู่ในกรอบมาตรฐาน IEEE std. 519-2014 นอกจากนี้ยังพบว่าตัวควบคุมพีซีลอจิกสามารถให้ผลควบคุมที่ดีกว่าเมื่อเปรียบเทียบกับตัวควบคุมฮิสเทอรีซิส โดยผลการวิจัยในบทความนี้จะนำไปสู่การพิจารณาเทคนิคอื่นหรือออกแบบตัวควบคุมพีซีที่สามารถควบคุมกระแสชดเชยที่ดีขึ้นต่อไปในอนาคต

กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบพระคุณมหาวิทยาลัยเทคโนโลยีสุรนารี และกลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุมที่ให้ทุนสนับสนุนการทำวิจัย รวมถึงสถานที่และเครื่องมือต่างๆ อันเป็นประโยชน์ต่อการทำวิจัย

เอกสารอ้างอิง

- [1] V. E. Wagner, "Effects of Harmonic on Equipment" *IEEE Trans. on Power Del.*, vol. 8, no. 2, pp. 672-680, April 1993.
- [2] M. Izhar, C. M. Hadzer, M. Syafrudin, S. Taib and S. Idris, "Performance for Passive and Active Power Filter in Reducing Harmonics in The Distribution system" in *Proc. NPE Conf.*, Kuala Lumpur, Malaysia, 29-30 Nov., pp. 104-108, 2004.
- [3] T. Narongrit, P. Santiprapan and S. Janpong, "A Synchronous Detection with Fourier Analysis for Single-Phase Shunt Active Power Filters" in *Proc. the 5th Int. Conf. on EPECS*, Kitakyushu, Japan, Apr., 23-25, 2018.
- [4] S. Waosungnern, T. Narongrit and K. Areerak, "Design of a Shunt Active Power Filters for Single-Phase Power System" *TNI J. of Eng. and Technol.*, vol. 9, no. 1, pp. 27-36, 2021.
- [5] M. Padungsin, T. Narongrit and K. Areerak, "Comparison of compensating current controllers for Shunt Active Power Filter in single-phase Power Systems" *UBU Eng. J.*, vol. 13, no.1, Jul., pp. 42-51, 2019.
- [6] T. Narongrit, K-L. Areerak and K-N. Areerak, "A New Design Approach of fuzzy Controller for Shunt Active Power Filters" *Electric Power Components and Systems*, vol. 43, no. 6, pp. 685-694, 2015.
- [7] A. Srikaew, *Computational Intelligence*, 2009.

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
 The 45th Electrical Engineering Conference (EECON-45)
 วันที่ 16-18 พฤศจิกายน 2565 ณ ศูนย์ราชการ วังไกลกังวล อำเภอชะอำ จังหวัดนครนายก



การตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์แอสติสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

Harmonic Detection using Synchronous Detection with Fourier Analysis

for Shunt Active Power Filter in Single-Phase Power Systems.

ทศพร ณรงค์ฤทธิ์ สุทธิณี ว้าวสูงเนิน และ กองพล อารีรักษ์

กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม

สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี iosapom@sut.ac.th

บทคัดย่อ

บทความนี้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธีฟูรีเยร์แอสติ (วิธี SDF) สำหรับคำนวณกระแสอ้างอิงของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส วิธี SDF ได้ถูกพัฒนามาจากวิธีการตรวจจับซิงโครนัส (วิธี SD) เพื่อให้มีสมรรถนะการตรวจจับที่ดีขึ้น การทดสอบเพื่อเปรียบเทียบสมรรถนะระหว่างวิธี SDF และวิธี SD จะใช้วิธีการจำลองสถานการณ์ด้วยโปรแกรม MATLAB/Simulink ผลการจำลองสถานการณ์พบว่าวิธี SDF สามารถให้ประสิทธิภาพที่ดีกว่าวิธี SD โดยค่าความเพี้ยนฮาร์มอนิก (%THD) ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงและอยู่ในกรอบมาตรฐาน IEEE std. 519-2014.

คำสำคัญ: การตรวจจับฮาร์มอนิก, วิธีฟูรีเยร์แอสติ, วิธีการตรวจจับซิงโครนัส, วงจรกรองกำลังแอกทีฟแบบขนาน, การกำจัดฮาร์มอนิก

Abstract

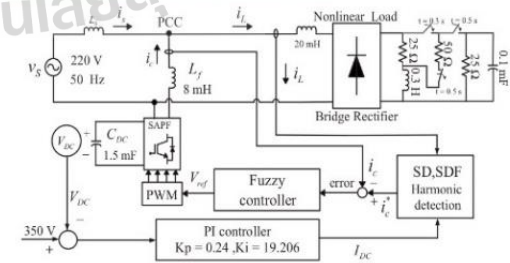
This paper presents the harmonic detection via synchronous detection with Fourier analysis (SDF) method for calculating the reference current of shunt active power filter in single-phase power systems. The SDF method is developed from the synchronous detection (SD) method to improve performance of harmonic detection. The performance testing to compare between the SDF and SD methods use the simulation in MATLAB/Simulink program. The simulation results show that The SDF method can provide better performance than SD method. Moreover, the total harmonic current distortion percentage (%THD) value of the source current after compensation is reduced and satisfied under the IEEE 519-2014.

Keywords: harmonic detection, synchronous detection with Fourier analysis, synchronous detection, shunt active power filter, harmonic elimination

1. บทนำ

ระบบไฟฟ้ากำลังหนึ่งเฟสในโรงงานอุตสาหกรรม สำนักงาน ที่พักอาศัยมีการใช้งานโหลดที่ทำงานไม่เป็นเชิงเส้นจำนวนมากซึ่งเป็นสาเหตุทำให้เกิดฮาร์มอนิกในระบบไฟฟ้า โดยฮาร์มอนิกส่งผลกระทบต่ออย่างมาก

ยกตัวอย่างเช่น ทำให้เกิดกำลังสูญเสียที่หม้อแปลง กำลังสูญเสียที่สายส่ง อุปกรณ์ป้องกันทำงานผิดพลาด และอุปกรณ์ไฟฟ้าที่มีอายุการใช้งานสั้นลง เป็นต้น จากผลกระทบดังกล่าวจึงจำเป็นต้องกำจัดฮาร์มอนิกให้หมดไป หรือลดลงตามมาตรฐาน IEEE std. 519-2014 เพื่อเพิ่มคุณภาพกำลังไฟฟ้า (Power quality) ในบทความนี้ได้พิจารณาการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยการใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter :SAPF) ดังแสดงในรูปที่ 1 เนื่องจากเป็นวิธีกำจัดฮาร์มอนิกที่มีประสิทธิภาพและมีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบไฟฟ้าได้ดี อีกทั้งยังเป็นวิธีที่ไม่ทำให้เกิดปัญหาโรแนนซ์ในระบบไฟฟ้า [1] วงจร SAPF มีส่วนประกอบที่สำคัญต่อการทำงาน คือ การตรวจจับฮาร์มอนิกและระบบควบคุม โดยการตรวจจับฮาร์มอนิกจะทำหน้าที่ในการคำนวณหากระแสอ้างอิงในการฉีดกระแสชดเชยของวงจร SAPF ดังนั้นจึงจำเป็นต้องอาศัยวิธีการตรวจจับที่มีประสิทธิภาพและสามารถคำนวณกระแสอ้างอิงได้อย่างถูกต้องแม่นยำมากที่สุด ด้วยเหตุผลดังกล่าวบทความนี้จึงได้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธี SDF ซึ่งถูกพัฒนามาจากวิธี SD ร่วมกับเทคนิคการวิเคราะห์ฟูรีเยร์แบบวินโดว์เลื่อน (Sliding window with Fourier Analysis :SWFA) ที่มีความแม่นยำสูงในการตรวจจับฮาร์มอนิก ในส่วนของระบบควบคุมกระแสชดเชยในบทความนี้ได้เลือกใช้ตัวควบคุมพีซีซี และระบบควบคุมแรงดันบัสไฟตรงใช้ตัวควบคุมพีไอเนื่องจากตัวควบคุมทั้งสองชนิดดังกล่าวสามารถให้สมรรถนะการควบคุมที่ดีและมีประสิทธิภาพ



รูปที่ 1 ระบบการกำจัดฮาร์มอนิกด้วยวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส สำหรับการนำเสนอของบทความจะประกอบด้วย หัวข้อที่ 2 จะอธิบายขั้นตอนการตรวจจับฮาร์มอนิกด้วยวิธี SD หัวข้อที่ 3 จะนำเสนอ



การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
 The 45th Electrical Engineering Conference (EECON-45)
 วันที่ 16-18 พฤศจิกายน 2565 ณ ศูนย์การประชุมอิมพีเรียล จัตุจักร กรุงเทพมหานคร

การตรวจจับฮาร์มอนิกด้วยวิธี SDF หัวข้อที่ 4 จะนำเสนอตัวควบคุมพีซีซี สำหรับควบคุมกระแสชดเชย หัวข้อที่ 5 จะนำเสนอผลการจำลอง สถานการณ์และอภิปรายผลและหัวข้อสุดท้ายคือสรุปผลของบทความ

2. การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส

การตรวจจับฮาร์มอนิกด้วยวิธีการตรวจจับซิงโครนัส (Synchronous Detection) หรือวิธี SD เป็นวิธีที่สามารถคำนวณหากระแสอ้างอิงให้กับ วงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส [2] ได้อย่างมีประสิทธิภาพและมี รูปแบบการคำนวณที่ง่าย โดยสามารถแสดงรายละเอียดขั้นตอนการคำนวณ ได้ดังนี้

ขั้นที่ 1 แปลงแรงดันที่แหล่งจ่าย (v_s) และกระแสที่โหลด (i_L) จากแกนเฟสให้เป็นแรงดันที่แหล่งจ่ายที่อยู่บนแกน $\alpha\beta$ ($v_{s,\alpha}, v_{s,\beta}$) และ กระแสที่โหลดที่อยู่บนแกน $\alpha\beta$ ($i_{L,\alpha}, i_{L,\beta}$) โดยใช้สมการที่ (1) และ (2) ตามลำดับ โดยที่แกน α มีมุมต่างเฟสจากแกน β อยู่ $\pi/2$ rad

$$\begin{bmatrix} v_{s,\alpha} \\ v_{s,\beta} \end{bmatrix} = \begin{bmatrix} v_s(\theta) \\ v_s(\theta - \frac{\pi}{2}) \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_{L,\alpha} \\ i_{L,\beta} \end{bmatrix} = \begin{bmatrix} i_L(\theta) \\ i_L(\theta - \frac{\pi}{2}) \end{bmatrix} \quad (2)$$

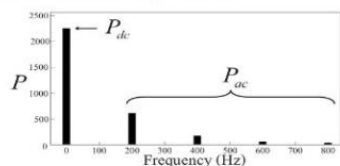
ขั้นที่ 2 คำนวณค่ากำลังแอกทีฟ (P) ได้จากสมการที่ (3)

$$P = v_{s,\alpha} i_{L,\alpha} + v_{s,\beta} i_{L,\beta} \quad (3)$$

ขั้นที่ 3 เนื่องจากค่า P ประกอบด้วยปริมาณกำลังแอกทีฟมูลฐาน (P_{dc}) และกำลังแอกทีฟฮาร์มอนิก (P_{ac}) ดังแสดงในสมการที่ (4) ซึ่งในการคำนวณหากระแสอ้างอิงจะพิจารณาเฉพาะค่า P_{dc} ดังนั้นจึงอาศัยตัวกรองผ่านต่ำ (Low Pass Filter :LPF) เพื่อแยกปริมาณ P_{dc} ออกจาก P_{ac} แสดงดังรูปที่ 3 (ในบล็อก step 3)

$$P = P_{dc} + P_{ac} \quad (4)$$

การออกแบบตัวกรอง LPF ในบทความนี้ได้กำหนดใช้ตัวกรองอันดับสองและค่าความถี่ตัด (f_c) จะพิจารณาจากกราฟสเปกตรัมของ P ของระบบที่พิจารณาดังแสดงในรูปที่ 2 จากรูปดังกล่าวพบว่า P_{dc} ค่าแรงอยู่ที่ตำแหน่ง 200 Hz ดังนั้นจึงสามารถเลือกใช้ f_c ในช่วง 0 Hz ถึง 200 Hz ซึ่งในบทความนี้เลือกใช้ $f_c = 100$ Hz



รูปที่ 2 สเปกตรัมของกำลังแอกทีฟ

ขั้นที่ 4 คำนวณหาจ่ายกระแสที่แหล่งจ่ายมูลฐาน (i_s) แสดงดัง สมการที่ (5) โดยที่ V_s คือ ค่ายอดแรงดันที่แหล่งจ่าย และ I_{dc} คือ

ค่ากระแสตรงที่ได้จากค่าควบคุมพีซีซีเพื่อควบคุมแรงดันบัสไฟตรงของ วงจร SAPF

$$I_s = \left[\frac{P_{dc}}{V_s} \right] + I_{dc} \quad (5)$$

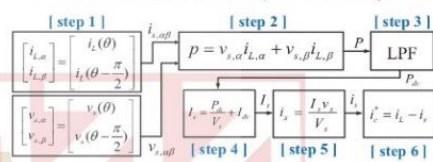
ขั้นที่ 5 คำนวณค่ากระแสที่แหล่งจ่ายมูลฐาน (i_s) ดังสมการที่ (6)

$$i_s = \frac{I_s V_s}{V_s} \quad (6)$$

ขั้นที่ 6 คำนวณหากระแสอ้างอิง (i_c^*) โดยใช้สมการที่ (7)

$$i_c^* = i_L - i_s \quad (7)$$

จากขั้นตอนดังกล่าวสามารถเขียนสรุปแผนภาพได้ดังรูปที่ 3



รูปที่ 3 แผนภาพการคำนวณกระแสอ้างอิงด้วยวิธี SD

3. การตรวจจับฮาร์มอนิกด้วยวิธีฟูริเยร์ออสดี

การตรวจจับฮาร์มอนิกด้วยวิธีฟูริเยร์ออสดี (Synchronous Detection with Fourier analysis) หรือวิธี SDF เป็นวิธีที่นำการวิเคราะห์ SWFA มา ทำหน้าที่แยกปริมาณ P_{dc} ออกจาก P_{ac} แทนการใช้ตัวกรอง LPF ใน ขั้นตอนที่ 3 ของวิธี SD [3] โดยจะพิจารณาจากสมการความสัมพันธ์ของ ออยเลอร์ฟูริเยร์ (Euler - Fourier formula) ของค่า P ดังสมการที่ (8) ซึ่ง ประกอบด้วยส่วนกระแสตรง (DC Component) หรือ P_{dc} และส่วน กระแสสลับ (AC Component) หรือ P_{ac} โดยการวิเคราะห์หาค่า P_{dc} จะ พิจารณาจากค่าสัมประสิทธิ์ A_0 ดังสมการที่ (9)

$$P(kT) = \underbrace{\frac{A_0}{2}}_{DC \text{ Component } (P_{dc})} + \underbrace{\sum_{h=1}^{\infty} [A_h \cos(h\omega kT) + B_h \sin(h\omega kT)]}_{AC \text{ Component } (P_{ac})} \quad (8)$$

$$P_{dc}(kT) = \frac{A_0}{2} \quad (9)$$

โดยค่า A_0 จะพิจารณาหาได้จากสมการที่ (10) ซึ่งในการคำนวณ รอบแรกจะรับ ข้อมูลของ $P(nT)$ มาหนึ่งคาบ จำนวน N ข้อมูล ($n = N_0 : N_0 + N - 1$) โดยผลการคำนวณหาค่า A_0 ในรอบแรกนี้จะ กำหนดให้เป็นค่า A_0 ค่าเก่า (A_0^{old}) เพื่อใช้คำนวณหาค่า A_0 ในรอบ ถัดไป สำหรับการคำนวณค่า A_0 ในรอบถัดไปจะเลื่อนเพิ่มข้อมูล ค่า $P(nT)$ ที่ตำแหน่ง $n = N_0 + N$ เข้าไปและเลื่อนลบข้อมูลที่ตำแหน่ง $n = N_0 - 1$ ออกจากค่า A_0^{old} ดังแสดงในรูปที่ 4 โดยที่ A_0 ที่คำนวณได้ ในรอบนี้จะกำหนดให้เป็นค่า A_0 ค่าใหม่ (A_0^{new}) เทคนิคการคำนวณ ค่า A_0^{new} ดังกล่าวสามารถแสดงเป็นสมการได้ดังสมการที่ (11) โดยที่ T คือ ช่วงเวลาในการรับข้อมูลแต่ละรอบ (sampling time)

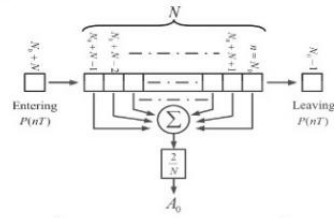
$$A_0 = \frac{2}{N} \sum_{n=N_0}^{N_0+N-1} P(nT) \quad (10)$$

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
 The 45th Electrical Engineering Conference (EECON-45)
 วันที่ 16-18 พฤศจิกายน 2565 ณ ศูนย์ราชการ วีสอร์ท อำเภอเมือง จังหวัดนครนายก

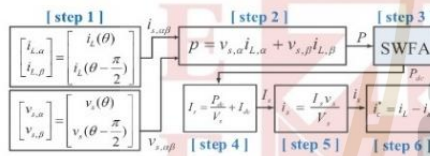


$$A_0^{new} = A_0^{old} - \frac{2}{N} P((N_0 - 1)T) + \frac{2}{N} P((N_0 + N)T) \quad (11)$$

จากค่า A_0^{new} ในข้างต้น เมื่อนำไปแทนในสมการที่ (9) จะได้ค่า P_{dc} สำหรับนำไปคำนวณหากระแส i_c ในขั้นตอนที่ 4 5 และ 6 ตามวิธี SD ต่อไป ซึ่งสามารถเขียนแผนภาพวิธี SDF ได้ดังรูปที่ 5



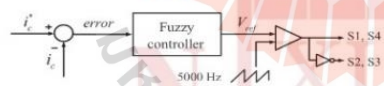
รูปที่ 4 แผนภาพการคำนวณหาค่าสัมประสิทธิ์ A_0



รูปที่ 5 แผนภาพการคำนวณกระแสอ้างอิงด้วยวิธี SDF

4. การควบคุมกระแสขาเข้าด้วยตัวควบคุมฟัซซี

ตัวควบคุมฟัซซีถือเป็นอีกหนึ่งตัวควบคุมที่มีสมรรถนะที่ดีและเหมาะสำหรับการใช้ควบคุมกระแสขาเข้าของวงจร SAPF [4] จากแผนภาพดังรูปที่ 6 จะเห็นว่าอินพุตของตัวควบคุมฟัซซีคือ ค่าผลต่างของกระแสอ้างอิง (i_c^*) กับกระแสขาเข้า (i_c) และเอาต์พุตคือ ค่าแรงดันอ้างอิง (V_{ref}) สำหรับนำไปเทียบกับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) เพื่อสร้างสัญญาณพัลส์ควบคุมสวิตช์รูปกรณฑ์ IGBT ของวงจร SAPF ต่อไป



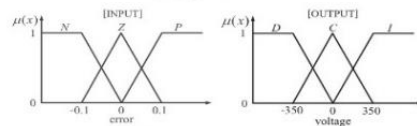
รูปที่ 6 แผนภาพบล็อกการควบคุมกระแสขาเข้าด้วยตัวควบคุมฟัซซี

สำหรับการออกแบบโครงสร้างของตัวควบคุมฟัซซี [4] บทความนี้ได้กำหนดให้ตัวแปรภาษาอินพุตเป็นค่า error ที่ประกอบด้วย ค่าเชิงภาษา คือ “N หมายถึง error มีค่าเป็นลบ”, “Z หมายถึง error มีค่าเป็นศูนย์”, “P หมายถึง error มีค่าเป็นบวก” และกำหนดตัวแปรภาษาเอาต์พุตเป็น ค่า voltage ที่มีค่าเชิงภาษาคือ “D หมายถึง ลดแรงดัน”, “C หมายถึง แรงดันคงที่”, “I หมายถึง เพิ่มแรงดัน” โดยการออกแบบฟังก์ชันสมาชิกอินพุตและเอาต์พุตดังกล่าวกำหนดใช้รูปทรงสามเหลี่ยมแบบสมมาตรที่ออกแบบค่าตำแหน่งฟังก์ชันสมาชิก [4] ดังแสดงในรูปที่ 7 ส่วนกฎฟัซซีสำหรับใช้ควบคุมกระแสขาเข้าทั้งหมด 3 ข้อ ดังนี้

- ข้อที่ 1 IF error is N THEN voltage is D
- ข้อที่ 2 IF error is Z THEN voltage is C
- ข้อที่ 3 IF error is P THEN voltage is I

การอนุมานฟัซซี (Fuzzy inference) บทความนี้ได้เลือกใช้การอนุมานแบบ Mamdani ที่มีการประเมินกฎแบบค่าสูงสุด-ต่ำสุด (Max-Min Inference) และการตัดฟัซซี (Defuzzification) ได้เลือกใช้วิธีการหาจุดศูนย์กลาง (Center of Gravity: COG) ที่สามารถคำนวณหาเอาต์พุตค่าแรงดัน V_{ref} ได้จากสมการที่ (12)

$$V_{ref} = \frac{\sum_{x=a}^b \mu(x)x}{\sum_{x=a}^b \mu(x)} \quad (12)$$

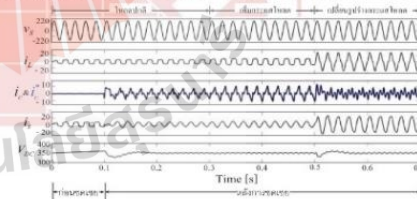


รูปที่ 7 ฟังก์ชันสมาชิก

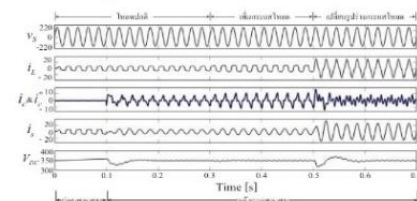
5. ผลการจำลองสถานการณ์และอภิปรายผล

การจำลองสถานการณ์เพื่อทดสอบสมรรถนะการตรวจจับฮาร์มอนิกสำหรับวงจร SAPF ในระบบไฟฟ้าหนึ่งเฟสดังรูปที่ 1 สามารถแสดงผลการจำลองสถานการณ์กรณีที่ใช้วิธี SD และวิธี SDF ได้ดังรูปที่ 8 และ 9 ตามลำดับ โดยแบ่งการทดสอบเป็น 3 กรณีโหลด ได้แก่ กรณีที่ 1 โหลดปกติ กรณีที่ 2 เพิ่มกระแสโหลด และกรณีที่ 3 เปลี่ยนรูปร่างกระแสโหลด

จากรูปที่ 8 และ 9 สังเกตได้ว่าก่อนการชดเชยตั้งแต่ 0 ถึง 0.1 วินาที กระแสที่แหล่งจ่าย (i_s) มีลักษณะสัญญาณไม่เป็นรูปไซน์เหมือนกับสัญญาณกระแสที่โหลด (i_L) ซึ่งเมื่อวัดค่า %THD พบว่าช่วงเวลาโหลดกรณีที่ 1 2 และ 3 มีค่าเท่ากับ 27.89% 26.59% และ 17.98% ตามลำดับ อย่างไรก็ตามหลังจากวงจร SAPF ฝึกกระแสขาเข้า (i_c) ที่มีรูปร่างตามสัญญาณกระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับฮาร์มอนิกของวิธี SD (รูปที่ 8) และวิธี SDF (รูปที่ 9) ตั้งแต่ 0.1 วินาทีเป็นต้นไป พบว่า



รูปที่ 8 ผลการตรวจจับฮาร์มอนิกด้วยวิธี SD



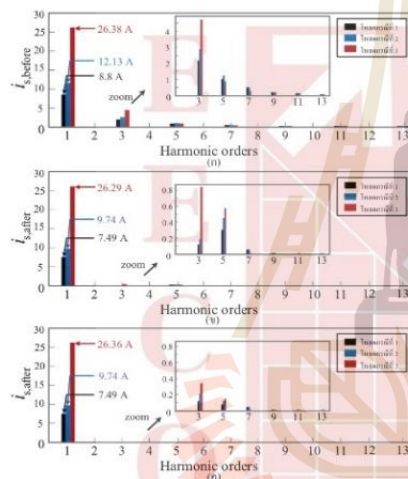
รูปที่ 9 ผลการตรวจจับฮาร์มอนิกด้วยวิธี SDF

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 45
 The 45th Electrical Engineering Conference (EECON-45)
 วันที่ 16-18 พฤศจิกายน 2565 ณ ศูนย์การประชุมอิมพีเรียล จัตุจักร กรุงเทพมหานคร

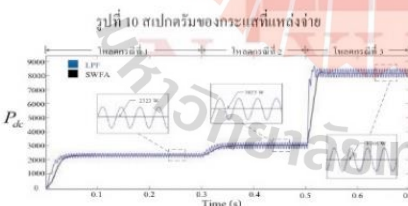


รูปสัญญาณของกระแส i_s กลับมาเป็นรูปไซน์มากขึ้นโดยกรณีที่ใช้วิธี SD ให้ค่า %THD_i ในการทดสอบช่วงเวลาโพลครณีที่ 1 2 และ 3 เท่ากับ 4.43% 4.89% และ 3.86% ตามลำดับ และกรณีที่ใช้วิธี SDF ให้ค่า %THD_i เท่ากับ 2.26% 2.46% และ 1.45% ตามลำดับกรณีโพลครณีซึ่งสามารถดูค่า %THD_i ดังกล่าวได้จากตารางที่ 1

นอกจากนี้เมื่อพิจารณาจากสเปกตรัมของกระแส i_s ดังรูปที่ 10 จะเห็นได้ว่าการชดเชยมีปริมาณกระแสฮาร์มอนิกในอันดับต่าง ๆ (รูปที่ 10 (ก)) ส่วนหลังการชดเชยพบว่ากรณีที่ใช้วิธี SDF (รูปที่ 10 (ค)) ทำให้ปริมาณกระแสฮาร์มอนิกที่ i_s มีขนาดลดลงมากกว่ากรณีที่ใช้วิธี SD (รูปที่ 10 (ข)) จากผลดังกล่าวหมายความว่าวิธี SDF มีประสิทธิภาพที่ดีกว่าวิธี SD



(ก) ก่อนชดเชย (ข) หลังชดเชยกรณีที่ใช้ SD (ค) หลังชดเชยกรณีที่ใช้ SDF



รูปที่ 11 กำลังแอกทีฟที่อนุฐานที่ได้จากตัวกรอง

ตารางที่ 1 ผลการทดสอบวิธีตรวจจับฮาร์มอนิก

วิธีตรวจจับฮาร์มอนิก	โพลครณีที่ทดสอบ	%THD _i ของ i_s	
		ก่อนชดเชย	หลังชดเชย
วิธี SD	กรณีสี่ที่ 1 โพลครณี	27.89%	4.43%
	กรณีสี่ที่ 2 เพิ่มกระแสโพลครณี	26.59%	4.89%
	กรณีสี่ที่ 3 เปลี่ยนรูปร่างกระแสโพลครณี	17.98%	3.86%
วิธี SDF	กรณีสี่ที่ 1 โพลครณี	27.89%	2.26%
	กรณีสี่ที่ 2 เพิ่มกระแสโพลครณี	26.59%	2.46%
	กรณีสี่ที่ 3 เปลี่ยนรูปร่างกระแสโพลครณี	17.98%	1.45%

นอกจากนี้เมื่อเปรียบเทียบผลการกรองปริมาณกำลังแอกทีฟระหว่างการใช้ LPF ของวิธี SD กับการใช้ SWFA ของวิธี SDF สามารถพิจารณาได้จากรูปที่ 11 ซึ่งจะสังเกตเห็นได้ว่าปริมาณ P_{dc} ที่ได้จากการใช้ SWFA สามารถกรองสัญญาณได้เร็วกว่าการใช้ LPF จากผลดังกล่าวยืนยันได้ว่า SWFA สามารถแยก P_{dc} ออกจาก P ได้ถูกต้องแม่นยำกว่าตัวกรอง LPF

6. สรุป

บทความนี้ได้นำเสนอการตรวจจับฮาร์มอนิกด้วยวิธี SDF สำหรับวงจร SAPF ในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งเป็นวิธีที่พัฒนาจากวิธี SD โดยใช้การวิเคราะห์ SWFA แทนตัวกรอง LPF ของวิธี SD เพื่อเพิ่มสมรรถนะการตรวจจับฮาร์มอนิกให้ดียิ่งขึ้น การจำลองสถานการณ์ทดสอบสมรรถนะของวิธี SDF เปรียบเทียบกับวิธี SD ได้มีการทดสอบเปลี่ยนโพลครณี 3 กรณี ได้แก่ กรณีโพลครณีปกติ กรณีเพิ่มกระแสโพลครณี และกรณีเปลี่ยนรูปร่างของกระแส ซึ่งผลการจำลองสถานการณ์พบว่าวิธี SDF ให้สมรรถนะการตรวจจับฮาร์มอนิกที่ดีกว่าวิธี SD จึงส่งผลให้การกำจัดฮาร์มอนิกในระบบไฟฟ้าที่พิจารณามีประสิทธิภาพที่ดีกว่าด้วยเช่นกัน โดยค่า %THD_i ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดลงและเป็นไปตามมาตรฐาน IEEE std. 519-2014.

กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารี และกลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุมที่ให้ทุนสนับสนุนการทำวิจัย รวมถึงสถานที่และเครื่องมือต่าง ๆ อันเป็นประโยชน์ต่อการทำวิจัย

เอกสารอ้างอิง

- [1] L. Motta and N. Faúndes, "Active / passive harmonic filters: Applications, challenges & trends" 17th Int. Conf. on Harmonics and Quality of Power, 2016.
- [2] T. Narongrit, P. Santiprapan and S. Janpong, "A Synchronous Detection with Fourier Analysis for Single-Phase Shunt Active Power Filters" in Proc. the 5th Int. Conf. on EPECS, Kitakyushu, Japan, Apr., 23-25, 2018.
- [3] M. Padungsin, T. Narongrit and K. Areerak, "The Comparison Study of Harmonic Detection Algorithms for Single-Phase Power Systems" 5th Int. Conf. on EPECS, 2018.
- [4] สุทธิณี วาสุเนน ทศพร ณรงค์ฤทธิ์ กองพล อธิริรักษ์ และอาทิตย์ ศรีแก้ว, "การควบคุมกระแสชดเชยด้วยพีซีแอลซีสำหรับวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส" การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 44, มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร, 17-19 พฤศจิกายน 2564, หน้า 517-520.

การออกแบบวงจรกรองกำลังแอกทีฟแบบขนานแบบเหมาะสมที่สุดด้วยวิธีการค้นหาแบบตาบู่เชิงปรับตัวสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส
The Optimal Design of Shunt Active Power Filter Using Adaptive Tabu Search for Single-Phase Power Systems

สุทธิณี ว่าวสูงเนิน ทศพร ณรงค์ฤทธิ์* กองพล อารีรักษ์ และ อาทิตย์ ศรีแก้ว
Sutthinee Waosungnern, Tosaporn Narongrit*, Kongpol Areerak and Arthit Srikaew

*กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี จังหวัดนครราชสีมา
PEMC Research Group, Electrical Engineering, Suranaree University of Technology, Nakhon Ratchasima
*Corresponding author: Tosaporn Narongrit, e-mail address: tosaporn@sut.ac.th

บทคัดย่อ

บทความนี้นำเสนอการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานอย่างเหมาะสมที่สุดโดยใช้วิธีการค้นหาแบบตาบู่เชิงปรับตัว (วิธี ATS) การใช้วงจรกรองกำลังแอกทีฟแบบขนานเป็นวิธีที่ดีในการกำจัดกระแสฮาร์มอนิกที่เกิดในระบบไฟฟ้ากำลังหนึ่งเฟส อย่างไรก็ตาม ค่าพารามิเตอร์ต่าง ๆ ของวงจรกรองกำลังแอกทีฟแบบขนานนั้นสำคัญและจำเป็นต้องออกแบบเพื่อให้วงจรมีสมรรถนะการกำจัดฮาร์มอนิกที่ดีที่สุด ในบทความนี้จึงเสนอการออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดสำหรับวงจรกรองกำลังแอกทีฟแบบขนานโดยใช้อัลกอริทึมการค้นหาทางปัญญาประดิษฐ์ (artificial intelligence) ที่เรียกว่าการค้นหาแบบตาบู่เชิงปรับตัว โดยวัตถุประสงค์ของการออกแบบคือค่าเปอร์เซ็นต์ความผิดเพี้ยนฮาร์มอนิกรวม (%THD) ที่น้อยที่สุดของกระแสที่แหล่งจ่ายหลังการชดเชยด้วยวงจรกรองกำลังแอกทีฟแบบขนาน สำหรับการทดสอบสมรรถนะวงจรจะทำการจำลองสถานการณ์ระบบกำจัดฮาร์มอนิกที่พิจารณาด้วยโปรแกรม Simulink/MATLAB ซึ่งผลการจำลองสถานการณ์แสดงให้เห็นว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบด้วยวิธีการค้นหาแบบตาบู่เชิงปรับตัวสามารถลดกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสได้อย่างมีประสิทธิภาพ โดยพบว่าค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าน้อยเท่ากับ 0.43% ซึ่งเป็นไปตามกรอบมาตรฐาน IEEE Std. 519-2014 นอกจากนี้ยังพบว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ออกแบบด้วยวิธีการค้นหาแบบตาบู่เชิงปรับตัวให้ค่า %THD ที่น้อยกว่าเมื่อเปรียบเทียบกับวงจรที่ใช้การออกแบบดั้งเดิม ดังนั้นจึงยืนยันได้ว่าวิธีการค้นหาแบบตาบู่เชิงปรับตัวสามารถให้ประสิทธิภาพที่ดีในการออกแบบวงจรกรองกำลังแอกทีฟแบบขนาน

คำสำคัญ: การออกแบบวงจรกรองกำลังแอกทีฟ, วงจรกรองกำลังแอกทีฟแบบขนาน, วิธีค้นหาแบบตาบู่เชิงปรับตัว, การกำจัดฮาร์มอนิก, ตัวควบคุมฮิสเตอรีซิส

Abstract

This paper presents the optimal design of shunt active power filter using an Adaptive Tabu Search (ATS method). The shunt active power filter is well to eliminate current harmonic in single-phase power systems. However, the parameter values of the shunt active power filter are important and need to design for providing a high performance of harmonic elimination. A search algorithm in artificial intelligence called adaptive tabu search is applied to design the appropriate parameters of the shunt active power filter for this paper. The design objective is the minimum value of the total harmonic distortion percentage (%THD) of the source current after compensation by the shunt active power filter. For performance testing, the Simulink/MATLAB program is used to simulate the considered harmonic elimination system. The simulation results show that the shunt active power filter designed by the adaptive tabu search method can effectively inject the compensating current to eliminate harmonic in the single-phase power system. The %THD of the source current after compensation is a small value equal to 0.43% which satisfied under the IEEE std. 519-2014. Moreover, the shunt active power filter designed by the adaptive tabu search method can provide less %THD value than the conventional design method. It is confirmed that the ATS method can effectively design shunt active power filter.

Keywords: active power filter design, shunt active power filter, adaptive tabu search, harmonic elimination, hysteresis controller

การประชุมวิชาการระดับชาติ IAMBEST ครั้งที่ 8

The 8th National Conference on Informatics, Agriculture, Management,
Business administration, Engineering, Science and Technology



1. บทนำ

ปัจจุบันโรงงานอุตสาหกรรม สถานประกอบการ และที่พักอาศัยผู้ใช้ไฟในระบบไฟฟ้าหนึ่งเฟสได้มีการใช้งานโหลดที่ทำงานไม่เป็นเชิงเส้นจำนวนมาก ยกตัวอย่างเช่น วงจรอิเล็กทรอนิกส์ หม้อแปลงไฟฟ้า และคอมพิวเตอร์ เป็นต้น นอกจากนี้ปัจจุบันยังนิยมใช้งานโซลาร์เซลล์เพื่อลดการใช้ไฟจากการไฟฟ้า ซึ่งการใช้งานโหลดประเภทดังกล่าวจะทำให้เกิดกระแสฮาร์มอนิกในระบบไฟฟ้า [1], [2] ฮาร์มอนิกส่งผลกระทบต่อคุณภาพกำลังไฟฟ้าและอุปกรณ์ไฟฟ้าหลายประการ เช่น อุปกรณ์ไฟฟ้ามีอายุการใช้งานสั้นลง อุปกรณ์ป้องกันทำงานผิดพลาด เกิดกำลังสูญเสียที่หม้อแปลง และเครื่องจักรกล เป็นต้น [1], [3] จากผลกระทบดังกล่าวจึงมีความจำเป็นต้องกำจัดฮาร์มอนิกให้หมดหรือลดลง โดยบทความนี้ได้เลือกใช้วิธีการกำจัดกระแสฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter: SAPF) ซึ่งเป็นวิธีที่ให้ประสิทธิภาพที่ดี มีความยืดหยุ่นต่อการเปลี่ยนแปลงพารามิเตอร์ของระบบไฟฟ้า และไม่ทำให้เกิดสภาวะเรโซแนนซ์ [4]

วงจรกรองกำลังแอกทีฟแบบขนานสำหรับกำจัดฮาร์มอนิกในระบบที่พิจารณาสามารถแสดงได้ดังรูปที่ 1 โดยมีส่วนประกอบที่สำคัญ 3 ส่วน ได้แก่ ส่วนการตรวจจับฮาร์มอนิก ทำหน้าที่คำนวณหาค่ากระแสอ้างอิงบทความนี้ใช้เป็นวิธีฟูริเยร์เอสดี (Synchronous Detection with Fourier analysis: SDF) เนื่องจากเป็นวิธีที่มีรูปแบบการคำนวณที่ง่าย [5] ส่วนของระบบควบคุมกระแสชดเชย ทำหน้าที่ควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิง บทความนี้เลือกใช้ตัวควบคุมฮิสเตอร์ซิส (Hysteresis Controller) เนื่องจากเป็นตัวควบคุมที่ให้การปรับการควบคุมที่ดีมีการทำงานและการออกแบบที่ไม่ซับซ้อน [6] และส่วนสุดท้ายคือ วงจรกรองกำลังแอกทีฟแบบขนาน โดยบทความนี้จะนำเสนอการออกแบบค่าพารามิเตอร์ของวงจร ได้แก่ ค่าตัวเหนี่ยวนำ (L_f) และค่าแรงดันบัสไฟตรง (V_{DC}) และรวมถึงการออกแบบค่าแถบฮิสเตอร์ซิส (Hysteresis band: HB) สำหรับตัวควบคุมฮิสเตอร์ซิสโดยใช้วิธีค้นหาแบบตามูเชิงปรับตัว (Adaptive Tabu Search: ATS) [7], [8] ซึ่งเป็นวิธีค้นหาค่าพารามิเตอร์ที่เหมาะสมที่สุดวิธีหนึ่งทางปัญญาประดิษฐ์ (AI searching algorithm) และเพื่อยืนยันผลการออกแบบของวิธีค้นหาแบบตามูเชิงปรับตัวจึงนำเสนอเปรียบเทียบกับวิธีการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานแบบดั้งเดิมด้วยเช่นกัน [9], [10]

สำหรับการนำเสนอของบทความนี้จะประกอบไปด้วย ในหัวข้อที่ 2 จะนำเสนอการออกแบบวงจรกรองกำลังแอกทีฟแบบขนานด้วยวิธีการดั้งเดิม หัวข้อที่ 3 จะนำเสนอการออกแบบวงจรด้วยวิธีค้นหาแบบตามูเชิงปรับตัว หัวข้อที่ 4 จะนำเสนอผลการจำลองสถานการณ์และการอภิปรายผล และในหัวข้อสุดท้ายจะนำเสนอการสรุปผลของบทความ

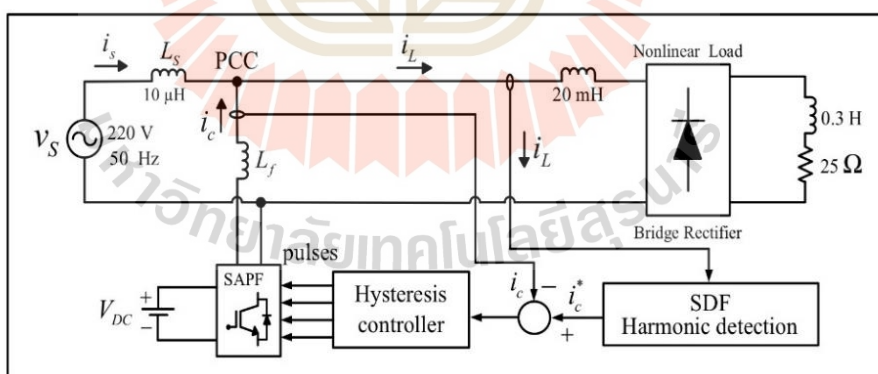


Figure 1 The harmonic elimination using the SAPF in single-phase power system

การประชุมวิชาการระดับชาติ IAMBEST ครั้งที่ 8

The 8th National Conference on Informatics, Agriculture, Management,
Business Administration, Engineering, Science and Technology



2. การออกแบบวงจรกำลังแอกทีฟแบบขนานด้วยวิธีการดั้งเดิม

2.1 การออกแบบค่าตัวเหนี่ยวนำ

การออกแบบค่าตัวเหนี่ยวนำ (L_f) ของวงจรกำลังแอกทีฟแบบขนานจะใช้วิธีการของ D. M. E. Ingram และ S. D. Round [9], [10] โดยรายละเอียดขั้นตอนการออกแบบมีดังนี้

ขั้นที่ 1 คำนวณหาค่าอัตราการเปลี่ยนแปลงของกระแสอ้างอิงสูงสุดเทียบกับเวลา ($\max(di_c^* / dt)$) สามารถประมาณได้จากค่าความชันสูงสุดของรูปสัญญาณกระแสอ้างอิง (i_c^*) ที่แสดงในรูปที่ 2 โดยกระแสอ้างอิงได้จากการตรวจจับฮาร์มอนิกด้วยวิธี SDF [5] ดังสมการที่ (1)

$$\max\left(\frac{di_c^*}{dt}\right) \approx \max\left(\frac{\Delta i_c^*}{\Delta t}\right) \quad (1)$$

โดยเมื่อพิจารณารูปสัญญาณของกระแสอ้างอิงในรูปที่ 2 สามารถคำนวณค่าความชันได้เท่ากับ 4146.83 A/s ดังนี้

$$\max\left(\frac{di_c^*}{dt}\right) \approx \max\left(\frac{\Delta i_c^*}{\Delta t}\right) = \frac{0.6481 - (-7.4797)}{0.34240 - 0.34044} = 4146.83 \text{ A/s}$$

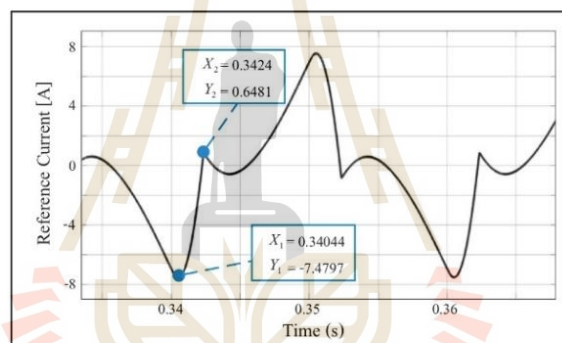


Figure 2 The reference current signal of SAFP

ขั้นที่ 2 คำนวณค่าตัวเหนี่ยวนำสูงสุด ($L_{f,max}$) ได้จากสมการที่ (2)

$$L_{f,max} = \frac{V_{DC} - V_{PCC}}{\max\left(\frac{di_c^*}{dt}\right)} \quad (2)$$

จากสมการที่ (2) ค่ายอดของแรงดันไฟฟ้าที่จุดต่อร่วม (Point of Common Coupling: PCC) (V_{PCC}) ของระบบที่พิจารณา มีค่าเท่ากับ $\sqrt{2}(220)$ V และค่า V_{DC} ควรออกแบบให้มีค่ามากกว่าค่ายอดของแรงดันไฟฟ้าที่จุด PCC [9] บทความนี้ได้จึงออกแบบให้ค่า V_{DC} มีค่าเท่ากับ 400 V ดังนั้นการคำนวณค่า $L_{f,max}$ มีค่าเท่ากับ 21.43 mH

$$L_{f,max} = \frac{400 - (\sqrt{2} \times 220)}{4146.83} = 21.43 \text{ mH}$$

ขั้นที่ 3 การเลือกใช้ค่า L_f ที่มีขนาดไม่เกิน $L_{f,max}$ จะเลือกใช้จากวิธีการทดสอบปรับค่า L_f ขนาดต่างๆ เพื่อเลือกค่า L_f ที่เหมาะสมสำหรับกำจัดฮาร์มอนิก โดยใช้ค่าเปอร์เซ็นต์ความเพี้ยนฮาร์มอนิก (%THD) ของกระแสที่แหล่งจ่ายหลังการชดเชยเป็นตัวชี้วัด ซึ่งผลการทดสอบสามารถแสดงได้ดังรูปที่ 3 ดังนั้นบทความนี้จึงเลือกใช้ค่า L_f ที่ส่งผลให้ค่า %THD มีค่าน้อยที่สุด ซึ่งเท่ากับ 20 mH

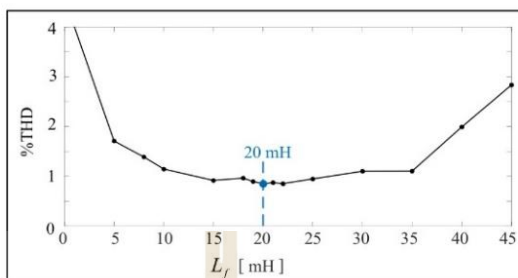


Figure 3 The design of the filter inductor (L_f)

2.2 การออกแบบตัวควบคุมฮีสเตอร์ซิส

การออกแบบตัวควบคุมฮีสเตอร์ซิสสำหรับควบคุมกระแสชดเชยของวงจรกำลังแอกทีฟแบบขนาน เนื่องจากตัวควบคุมฮีสเตอร์ซิสมีสมรรถนะการควบคุมที่ดี มีหลักการทำงานที่ไม่ซับซ้อน โดยสามารถแสดงแผนภาพบล็อกไดอะแกรมระบบควบคุมได้ดังรูปที่ 4 จะเห็นว่าตัวควบคุมฮีสเตอร์ซิสจะรับค่าผลต่างระหว่างกระแสอ้างอิง (i_c^*) กับกระแสชดเชย (i_c) แล้วนำไปเปรียบเทียบกับค่าแถบฮีสเตอร์ซิส (Hysteresis band: HB) โดยที่รูปสัญญาณของกระแสชดเชยจะมีลักษณะแกว่งภายในขอบเขตของค่า HB ทำให้สามารถสร้างสัญญาณพัลส์สำหรับควบคุมการสวิตช์ไอจีบีที (IGBT) ของวงจรกำลังแอกทีฟแบบขนาน หลักการทำงานของ ตัวควบคุมฮีสเตอร์ซิสสามารถแสดงได้ดังรูปที่ 5 โดยค่า HB สามารถคำนวณหาได้จากสมการที่ 3 [6]

$$HB = \frac{V_{DC} - V_{PCC}}{2L_f f_{sw}} \tag{3}$$

โดยที่ f_{sw} คือ ค่าความถี่ในการสวิตช์สูงสุดกำหนดเท่ากับ 30 kHz (ซึ่งเป็นค่าความถี่สวิตช์สูงสุดของโมดูลไอจีบีที SK45GH063)

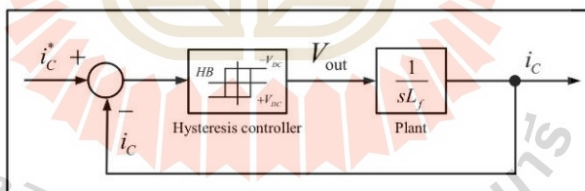


Figure 4 The block diagram for the compensating current control using Hysteresis controller

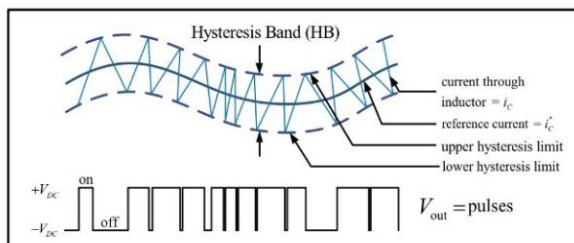


Figure 5 The principle of current control via Hysteresis controller

การประชุมวิชาการระดับชาติ IAMBEST ครั้งที่ 8

The 8th National Conference on Informatics, Agriculture, Management,
Business Administration, Engineering, Science and Technology



จากสมการที่ (3) สามารถคำนวณกรณีแรงดันไฟฟ้าที่จุด PCC น้อยที่สุด ($V_{PCC} = -\sqrt{2}(220) \text{ V}$) จะได้ขนาดแถบฮิสเตอร์ซีสมากที่สุด (HB_{\max}) เท่ากับ 0.592 A และในกรณีแรงดันไฟฟ้าที่จุด PCC สูงที่สุด ($V_{PCC} = \sqrt{2}(220) \text{ V}$) จะได้ขนาดแถบฮิสเตอร์ซีสน้อยที่สุด (HB_{\min}) เท่ากับ 0.074 A ดังนั้นบทความนี้จึงเลือกใช้ค่า HB ให้อยู่ในขอบเขตของช่วง HB_{\min} ถึง HB_{\max} เท่ากับ 0.1 A ทั้งนี้เพื่อให้ขนาดการกระเพื่อมของกระแสชดเชยสูงจนเกินไป

ผลการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน และค่า HB ของตัวควบคุมกระแสฮิสเตอร์ซีสด้วยวิธีแบบดั้งเดิมสามารถสรุปได้ดังในตารางที่ 1

3. การออกแบบวงจรกรองกำลังแอกทีฟแบบขนานด้วยวิธีค้นหาแบบตาบู่เชิงปรับตัว

วิธีค้นหาแบบตาบู่เชิงปรับตัวหรือวิธี ATS เป็นวิธีที่พัฒนามาจากวิธีค้นหาแบบตาบู่ (Tabu Search: TS) โดยมีการเพิ่มกลไกการปรับลดรัศมี (adaptive radius) และกลไกการเดินย้อนรอย (black tacking) สามารถแสดงแผนภาพการค้นหาได้ดังรูปที่ 6 จากการพัฒนาดังกล่าวทำให้วิธี ATS มีผลการค้นหาที่ดีที่สุดแบบวงกว้าง และมีคุณสมบัติการลู่เข้าสู่ค่าที่เหมาะสมที่สุดในเวลาค้นหาที่จำกัด [7], [8] จึงเป็นวิธีที่เหมาะสมสำหรับนำมาช่วยในการค้นหาค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน (ค่า L_f และค่า V_{DC}) และค่า HB ของควบคุมฮิสเตอร์ซีสที่เหมาะสมได้ดังแสดงแผนภาพในรูปที่ 7 ซึ่งค่าฟังก์ชันวัตถุประสงค์ของการค้นหา (objective function) คือ ค่า W แสดงดังสมการที่ (4) โดยค่า W ดังกล่าวจะมีความสัมพันธ์กับค่า %THD ในลักษณะแปรผกผันตรง ($\%THD \propto W$) ดังนั้นค่า W ที่เหมาะสมคือค่าที่น้อยที่สุด

$$W = \frac{\sum error^2}{N} \quad (4)$$

โดยที่ $error$ คือ ค่าผลต่างของกระแสอ้างอิงกับกระแสชดเชย
 N คือ จำนวนจุดข้อมูลทั้งหมด

สามารถอธิบายขั้นตอนการค้นหาฟังก์ชันวัตถุประสงค์ค่า W ด้วยวิธี ATS สำหรับออกแบบวงจรกรองกำลังแอกทีฟแบบขนานได้ดังนี้

ขั้นตอนที่ 1 กำหนดจำนวนรอบการค้นหาสูงสุด ($count_{\max}$) เท่ากับ 500 รอบ และกำหนดค่าขอบเขตพารามิเตอร์ให้เป็นจำนวนรอบของการค้นหาได้แก่ค่า V_{DC} เท่ากับ 300 - 500 V, ค่า L_f เท่ากับ 0 - 80 mH และค่า HB เท่ากับ 0 - 1 A

ขั้นตอนที่ 2 กำหนดการสุ่มค่าตอบเริ่มต้นจำนวน 30 ค่าตอบ แล้วเลือกค่าพารามิเตอร์ที่ดีที่สุด (S_{best}) ให้เป็นค่าเริ่มต้น (S_0)

ขั้นตอนที่ 3 กำหนดสุ่มค่าตอบรอบข้างของ S_0 ภายในรัศมีการค้นหาจำนวน 50 ค่าตอบ โดยกำหนดค่ารัศมี (radius: r) เริ่มต้นสำหรับการค้นหาเท่ากับ 20 เก็บไว้ในเซต $S_1(r)$

ขั้นตอนที่ 4 ทำการประเมินค่าที่เหมาะสมของค่าพารามิเตอร์ในเซต $S_1(r)$ แล้วหาค่าที่ดีที่สุด (S_1)

ขั้นตอนที่ 5 ถ้า S_1 ดีกว่า S_0 กำหนดให้ $S_0 = S_1$

ขั้นตอนที่ 6 กำหนดให้ $S_{\text{best}} = S_0$

ขั้นตอนที่ 7 ถ้า $count \geq count_{\max}$ ให้หยุดการค้นหา แต่ถ้าไม่ใช่ให้ดำเนินการขั้นตอนที่ 3 อีกครั้ง โดยกำหนดเงื่อนไขการเดินย้อนรอย คือ ถ้าระบบการค้นหาไม่สามารถหลุดออกจากคำตอบแบบท้องถิ่น (local solution) ได้เป็นจำนวน 100 รอบ การค้นหาที่กำหนดให้มีการเดินย้อนรอยเกิดขึ้นและกำหนดให้ค่าตัวประกอบปรับลดรัศมีมีค่าเท่ากับ 1.5

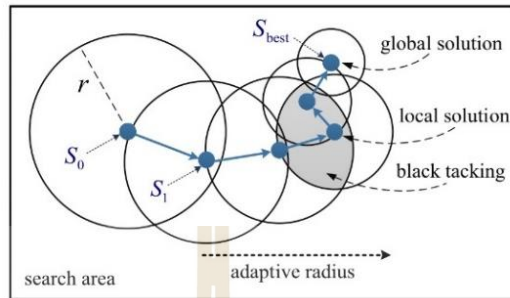


Figure 6 The mechanism of Adaptive Tabu Search (ATS)

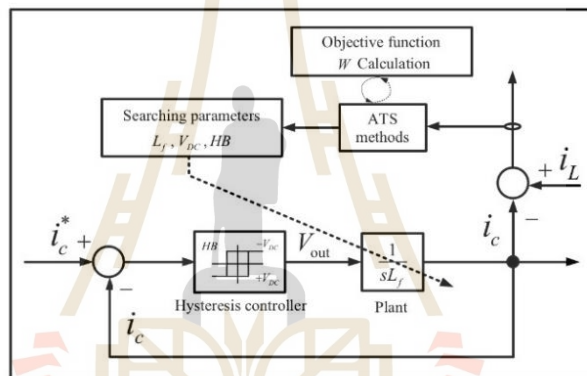


Figure 7 The SAPF design using ATS method

โดยผลการหาค่าตอบของค่า W ที่ค่าน้อยสุดเท่ากับ 0.0556 ในรอบการค้นหาที่ 150 สามารถแสดงดังรูปที่ 8 ให้ผลการค้นหาค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน คือ ค่า L_f เท่ากับ 20.8 mH และค่า V_{DC} เท่ากับ 449 V และค่า HB ของตัวควบคุมกระแสสวิตเตอร์ซิสเท่ากับ 0.1743 A ซึ่งสามารถดูสรุปผลการออกแบบค่าพารามิเตอร์ที่ได้จากวิธี ATS ได้ในตารางที่ 1

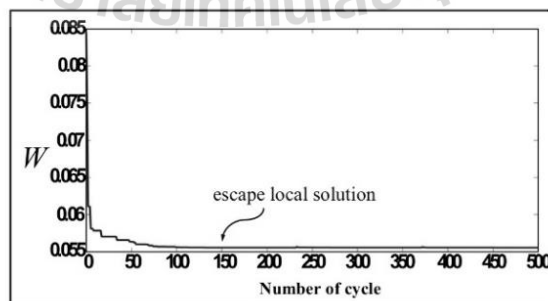


Figure 8 The convergence of W value

Table 1 The parameter results for SAPF design

Parameters	Design methods	
	Conventional method	ATS method
L_f (H)	0.02	0.0208
V_{DC} (V)	400	449
HB(A)	0.1	0.1743

4. ผลการจำลองสถานการณ์และการอภิปรายผล

การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสในรูปที่ 1 เพื่อทดสอบสมรรถนะการทำงานของวงจรกรองกำลังแอกทีฟที่แบบขนานที่ออกแบบด้วยวิธี ATS สามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ 9 จากรูปดังกล่าวจะเห็นได้ว่าการชดเชยตั้งแต่เวลา 0 ถึง 0.1 s ลักษณะของสัญญาณกระแสที่แหล่งจ่าย (i_s) มีความผิดเพี้ยนไม่เป็นรูปไซน์เหมือนกับกระแสโหลด (i_L) เมื่อคำนวณค่า %THD ของกระแสที่แหล่งจ่ายพบว่าค่าสูงเท่ากับ 26.88% จากนั้นเมื่อวงจรกรองกำลังแอกทีฟที่แบบขนานร่วมกับตัวควบคุมฮีสเตอร์ซิสที่ออกแบบด้วยวิธี ATS ทำการฉีดกระแสชดเชย (i_c) เข้าสู่ระบบไฟฟ้าพบว่ากระแสชดเชยดังกล่าวมีลักษณะคล้ายตามกระแสอ้างอิง (i_c^*) ที่ได้จากวิธี SDF ได้เป็นอย่างดีตั้งแต่เวลา 0.1 s เป็นต้นไป จากผลดังกล่าวทำให้กระแสที่แหล่งจ่ายมีลักษณะสัญญาณกลับมาเป็นรูปไซน์ และเมื่อคำนวณค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยพบว่าค่าลดลงเหลือเท่ากับ 0.43%

ส่วนผลการจำลองสถานการณ์ที่วงจรกรองกำลังแอกทีฟที่แบบขนานออกแบบด้วยวิธีแบบดั้งเดิมสามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ 10 ซึ่งพบว่าค่า %THD ของกระแสที่แหล่งจ่ายก่อนการชดเชยมีค่าเท่ากับ 26.88% และเมื่อวงจรกรองกำลังแอกทีฟที่แบบขนานร่วมกับตัวควบคุมฮีสเตอร์ซิสที่ได้จากการออกแบบด้วยวิธีดั้งเดิมทำการฉีดกระแสชดเชย (ตั้งแต่เวลา 0.1 s เป็นต้นไป) พบว่าค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดลงเหลือเท่ากับ 0.86% โดยสามารถแสดงสรุปผลค่า %THD ของกระแสที่แหล่งจ่ายได้ดังตารางที่ 2

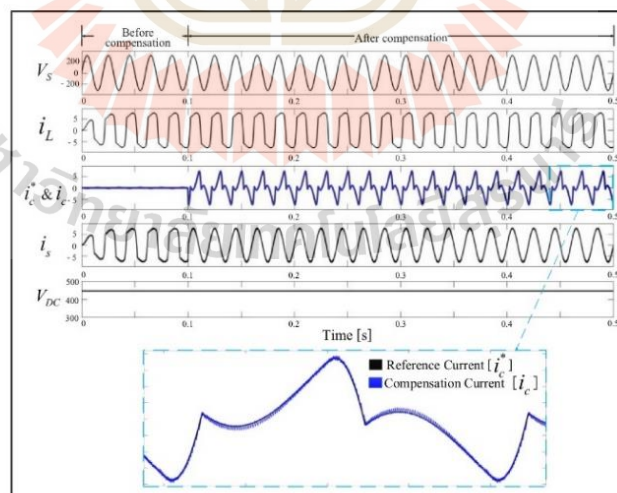


Figure 9 The harmonic elimination result using SAPF designed by ATS method

การประชุมวิชาการระดับชาติ IAMBEST ครั้งที่ 8

The 8th National Conference on Informatics, Agriculture, Management,
Business administration, Engineering, Science and Technology

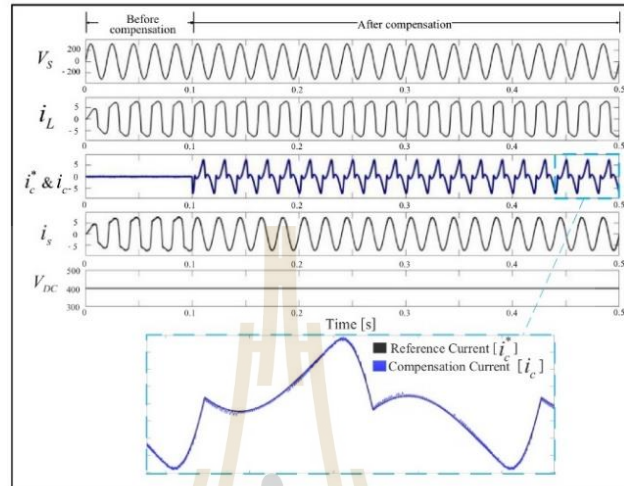


Figure 10 The harmonic elimination result using SAPF designed by Conventional method

Table 1 The comparison of harmonic elimination result (%THD and PF)

Design methods	Before compensation		After compensation	
	%THD	PF	%THD	PF
Conventional method	26.88%	0.81	0.86%	0.99
ATS method	26.88%	0.81	0.43%	0.99

จากตารางที่ 2 เมื่อเปรียบเทียบค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชย พบว่าวงจรกรองกำลังแอกทีฟแบบขนาน และตัวควบคุมฮีสเตอร์ซิสที่ออกแบบด้วยวิธี ATS สามารถให้ค่า %THD ที่มีค่าน้อยกว่าการออกแบบด้วยวิธีแบบดั้งเดิมที่ค่าเท่ากับ 0.43% จากผลดังกล่าวหมายความว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ออกแบบด้วยวิธี ATS มีสมรรถนะการกำจัดฮาร์มอนิกดีกว่าวิธีการดั้งเดิม นอกจากนี้ในตารางที่ 2 ยังได้แสดงผลค่าตัวประกอบกำลังไฟฟ้า (Power Factor: PF) ซึ่งจะเห็นว่าผลค่า PF ภายหลังจากชดเชยด้วยวงจรกรองกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบทั้งสองวิธีมีค่าเพิ่มขึ้นเท่ากับ 0.99 ในขณะที่ก่อนการชดเชยมีค่าเท่ากับ 0.81 ซึ่งค่า PF ที่เพิ่มขึ้นทำให้ลดการเกิดกำลังสูญเสียในระบบไฟฟ้า

5. สรุป

บทความนี้นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสที่ประกอบด้วยค่าตัวเหนี่ยวนำ (L_f) และค่าแรงดันบัสไฟตรง (V_{DC}) และค่า HB ของตัวควบคุมฮีสเตอร์ซิสด้วยวิธี ATS เพื่อทดสอบสมรรถนะการออกแบบจึงทำการเปรียบเทียบผลการออกแบบค่าพารามิเตอร์ดังกล่าวกับวิธีการแบบดั้งเดิม โดยผลการจำลองสถานการณ์พบว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ได้จากการออกแบบด้วยวิธี ATS สามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพมากกว่าวิธีการดั้งเดิม อย่างไรก็ตามค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยได้จากทั้งสองวิธีการออกแบบมีค่าลดลงต่ำกว่า 5% ซึ่งเป็นไปตามมาตรฐาน IEEE 519-2014.

การประชุมวิชาการระดับชาติ IAMBEST ครั้งที่ 8

The 8th National Conference on Informatics, Agriculture, Management,
Business administration, Engineering, Science and Technology



6. กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารี และกลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการควบคุม ที่ให้ทุนสนับสนุน การทำวิจัย รวมถึงสถานที่และเครื่องมือต่างๆ อันเป็นประโยชน์ต่อการทำวิจัย

7. เอกสารอ้างอิง

- [1] V. E. Wagner. 1993. Effects of Harmonic on Equipment IEEE Trans. On Power Del. vol. 8. no. 2. April 1993. pp. 672-680.
- [2] I. Stoyanov, T. Iliev, B. Evstatiiev and G. Mihaylov. 2019. Harmonic Distortion by Single-Phase Photovoltaic Inverter. 2019 11th Int. Symposium on Advanced Topics in Electrical Engineering (ATEE). Bucharest, Romania, March 28-30 2019. pp. 1-4.
- [3] D. M. Said and K. M. Nor. 2008. Effects of Harmonic on Distribution Transformers. in Proc. the AUPEC'08, Sydney, NSW, Australia, Dec. 14-17 2008.
- [4] L. Motta and N. Faundes. 2016. Active / passive harmonic filters: Applications, challenges & trends. 17th Int. Conf. on Harmonics and Quality of Power.
- [5] สุทธิณี ว่าวสูงเนิน, ทศพร ณรงค์ฤทธิ์ และ กองพล อารีรักษ์. 2564. การตรวจจับฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดีสำหรับวงจรกรองกำลังแยกที่ฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส. การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 45, 17-19 พฤศจิกายน 2564. หน้า 517-520.
- [6] มณีรัตน์ ผดุงศิลป์, ทศพร ณรงค์ฤทธิ์ และ กองพล อารีรักษ์. 2562. การเปรียบเทียบตัวควบคุมกระแสชดเชยสำหรับวงจรกรองกำลังแยกที่ฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส. วารสารวิชาการ วิศวกรรมศาสตร์ ม.อบ. ปีที่ 13. ฉบับที่ 1. 2562. หน้า 42-51.
- [7] อาทิตย์ ศรีแก้ว. 2552. ปัญญาเชิงคำนวณ. พิมพ์ครั้งที่1. จรัลสนิทวงศ์การพิมพ์. กรุงเทพมหานคร.
- [8] D. Puangdownreong, K-N. Areerak, A. Srikaew, S. Sujjorn, and P. Totarong. 2002. System Identification via Adaptive Tabu Search. in Proc. of the IEEE International Conference on Industrial Technology (ICIT'02). pp. 915-920.
- [9] สุทธิณี ว่าวสูงเนิน, ทศพร ณรงค์ฤทธิ์ และ กองพล อารีรักษ์. 2564. การออกแบบวงจรกรองกำลังแยกที่ฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส. วารสารวิศวกรรมศาสตร์และเทคโนโลยีดิจิทัล. ปีที่ 9. ฉบับที่ 1. 27-36.
- [10] D. M. E. Ingram and S. D. Round. 1997. A novel digital hysteresis current controller for an active power filter. in Proc. of Second Int. Conference on Power Electronics and Drive Systems, Singapore, May 26-29 1997. vol. 2. pp. 744-749.



การออกแบบวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส

สุทธิณี ว้าวสูงเนิน¹ ทศพร ณรงค์ฤทธิ^{2*} กองพล อารีรักษ์³

^{1,2,3}กลุ่มวิจัย PEMC สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา, ประเทศไทย

*ผู้พิมพ์ประสานงาน อีเมล : tosaporn@sut.ac.th

รับต้นฉบับ: 27 เมษายน 2564; รับบทความฉบับแก้ไข: 29 เมษายน 2564; ตอรับบทความ: 1 มิถุนายน 2564

เผยแพร่ออนไลน์: 25 มิถุนายน 2564

บทคัดย่อ

บทความนี้ นำเสนอการออกแบบวงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter: SAPF) สำหรับใช้กำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟส ซึ่งประกอบด้วยการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟและค่าพารามิเตอร์ของตัวควบคุมพีไอ (PI Controller) สำหรับใช้ควบคุมการผิดกระแสของวงจร การออกแบบได้ประยุกต์ใช้วิธีการแบบดั้งเดิมที่อาศัยการคำนวณที่ง่ายและไม่ซับซ้อน การทดสอบสมรรถนะของวงจรกรองกำลังแอกทีฟแบบขนานที่ได้ออกแบบจะใช้การจำลองสถานการณ์ด้วยโปรแกรม MATLAB/Simulink โดยผลการจำลองสถานการณ์ยืนยันว่าวงจรกรองกำลังแอกทีฟแบบขนานและตัวควบคุมพีไอที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะการทำงานที่ดี สามารถผิดกระแสของวงจรกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาได้อย่างมีประสิทธิภาพ โดยค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าลดลงและเป็นไปตามมาตรฐาน IEEE Std 519-2014

คำสำคัญ: การออกแบบวงจรกรองกำลังแอกทีฟ วงจรกรองกำลังแอกทีฟ การตรวจจับฮาร์มอนิก การกำจัดฮาร์มอนิก การปรับปรุงคุณภาพกำลังไฟฟ้า



Design of a Shunt Active Power Filter for Single-Phase Power Systems

Sutthinee Waosungnern¹ Tosaporn Narongrit^{2*} Kongpol Areerak³

^{1,2,3}PEMC Research Group, Electrical Engineering, Suranaree University of Technology, Nakhon Ratchasima, Thailand

*Corresponding Author. E-mail address: tosaporn@sut.ac.th

Received: 27 April 2021; Revised: 29 April 2021; Accepted: 1 June 2021

Published online: 25 June 2021

Abstract

This paper presents the design of a shunt active power filter (SAPF) for harmonic elimination in single-phase power systems. The parameters of the shunt active power filter and PI controllers for the compensating current injection control are considered to design. The conventional design depended on an easy and uncomplicated calculation is applied for this paper. The MATLAB/Simulink program is used to simulate the harmonic elimination system for the performance testing of SAPF. The simulation results confirm that the SAPF and PI controllers designed by the proposed method can provide good performance to inject the compensating current for harmonic elimination in single-phase power system. Moreover, the total harmonic current distortion percentage (%THD) of the source current after compensation is reduced and satisfied under the IEEE std 519-2014.

Keywords: Active power filter design, Active power filter, Harmonic detection, Harmonic elimination, Improve power quality

มหาวิทยาลัยเทคโนโลยีสุรนารี



1) บทนำ

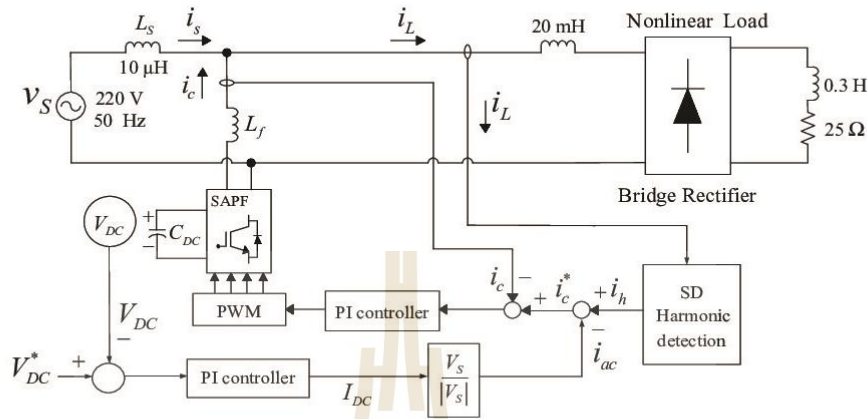
ปัจจุบันระบบไฟฟ้าหนึ่งเฟสในโรงงานอุตสาหกรรมสถานประกอบการ และที่พักอาศัย ได้มีการใช้งานโหลดไม่เป็นเชิงเส้น (Non-Linear Loads) จำนวนมาก ยกตัวอย่างเช่น วงจรอิเล็กทรอนิกส์ วงจรเรียงกระแส อุปกรณ์ที่มีการทำงานแบบอาร์ค หม้อแปลงไฟฟ้า และเครื่องคอมพิวเตอร์ เป็นต้น [1] ซึ่งการใช้งานโหลดประเภทดังกล่าวเชื่อมต่อกับระบบไฟฟ้ากำลังจะส่งผลให้เกิดกระแสฮาร์มอนิกในระบบและส่งผลเสียหลายประการ เช่น เกิดสัญญาณรบกวนในวงจรสื่อสาร อุปกรณ์ป้องกันทำงานผิดพลาด [2] เกิดความร้อนที่เกิดจากกำลังสูญเสียในสายส่งและหม้อแปลง [3] เป็นต้น จากผลเสียดังกล่าวจึงมีความจำเป็นต้องกำจัดฮาร์มอนิกให้หมดหรือลดลงเพื่อปรับปรุงคุณภาพกำลังไฟฟ้าให้ดียิ่งขึ้น วิธีการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่นิยมใช้ในปัจจุบันมีอยู่ 3 วิธี คือ การใช้วงจรกรองกำลังพาสซีฟ (Passive Power Filter) การใช้วงจรกรองกำลังแอกทีฟ (Active Power Filter) และการใช้วงจรกรองกำลังไฮบริดจ์ (Hybrid Power Filter) อย่างไรก็ตามบทความนี้ได้เลือกใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter: SAPF) ซึ่งเป็นวิธีกำจัดกระแสฮาร์มอนิกที่ให้ประสิทธิภาพที่ดีเนื่องจากมีความยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบและไม่ก่อให้เกิดปัญหาจากสถานะรีโซแนนซ์ซึ่งพบในวิธีกำจัดฮาร์มอนิกแบบวงจรกรองกำลังพาสซีฟ [4], [5] การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟสสามารถแสดงได้ ดังรูปที่ 1 โดยระบบควบคุมการทำงานของวงจรกรองกำลังแอกทีฟจะประกอบด้วย 3 ส่วนที่สำคัญสำหรับส่วนแรกคือ การตรวจจับฮาร์มอนิก (Harmonic Detection) ใช้คำนวณหาค่ากระแสฮาร์มอนิกอ้างอิงในการชดเชยซึ่งในบทความนี้เลือกใช้วิธีซิงโครนัส (Synchronous Detection: SD) [6] เนื่องจากเป็นวิธีที่มีประสิทธิภาพในการตรวจจับและมีรูปแบบการคำนวณที่ง่าย ส่วนที่สองคือ การควบคุมกระแสชดเชย (Compensating Current Control) สำหรับควบคุมวงจรกรองกำลังแอกทีฟให้สามารถชดเชยกระแสชดเชยได้ตามลักษณะตามรูปสัญญาณของกระแสอ้างอิงและส่วนสุดท้ายคือ การควบคุมแรงดันบัลไฟตรงของวงจรกรองกำลังแอกทีฟให้มีค่าตามที่ตามค่าแรงดันอ้างอิงที่ออกแบบไว้เพื่อให้วงจรมีพลังงานในการชดเชยกระแสชดเชย

เข้าสู่ระบบไฟฟ้าโดยในบทความนี้การควบคุมกระแสชดเชยและแรงดันบัลไฟตรงได้เลือกใช้ตัวควบคุมแบบพีไอ (PI Controller) เนื่องจากเป็นตัวควบคุมที่ไม่ซับซ้อน สามารถออกแบบได้ง่าย และให้ประสิทธิภาพการควบคุมที่ดีเพียงพอ [5], [7] นอกจากนี้เพื่อให้การกำจัดฮาร์มอนิกมีประสิทธิภาพที่ดีจำเป็นต้องออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนาน (ค่า V_{DC} , ค่า L_f และค่า C_{DC}) และค่าพารามิเตอร์ของตัวควบคุมพีไอ (K_p และ K_i) ของระบบควบคุมให้มีค่าที่เหมาะสม [8]-[10] ในบทความนี้จึงนำเสนอการออกแบบค่าพารามิเตอร์ดังกล่าวโดยประยุกต์ใช้วิธีการดั้งเดิมซึ่งสามารถดูรายละเอียดวิธีการออกแบบทั้งหมดได้จากหัวข้อที่ 3 และ 4 ตามลำดับ

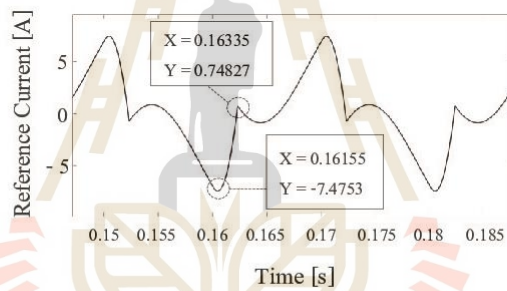
การนำเสนอในบทความนี้ประกอบด้วยหัวข้อที่ 3 จะนำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส หัวข้อที่ 4 จะนำเสนอการออกแบบค่าพารามิเตอร์ของตัวควบคุมพีไอสำหรับการควบคุมกระแสชดเชยและการควบคุมแรงดันบัลไฟตรง หัวข้อที่ 5 จะนำเสนอผลการจำลองสถานการณ์และการอภิปรายผล และหัวข้อสุดท้าย คือ การสรุปผลของบทความ

2) วัตถุประสงค์ของการวิจัย

1. เพื่อศึกษาองค์ความรู้ด้านการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้าหนึ่งเฟส
 2. เพื่อศึกษาองค์ความรู้วิธีการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้าหนึ่งเฟส
 3. เพื่อจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้าหนึ่งเฟสด้วยโปรแกรม Simulink/MATLAB
- 3) การออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส
- #### 3.1) การออกแบบค่าตัวเหนี่ยวนำวงจรกรอง
- การออกแบบค่าตัวเหนี่ยวนำ (L_f) ของวงจรกรองกำลังแอกทีฟแบบขนานจะใช้วิธีการของ Ingram และ Round [8], [9] ซึ่งผลลัพธ์ของการออกแบบจะได้ขอบเขตขนาด ตัวเหนี่ยวนำสูงสุด ($L_{f,max}$) จากนั้นจึงเลือกใช้ค่าตัวเหนี่ยวนำ



รูปที่ 1 ระบบการกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส



รูปที่ 2 กราฟความสัมพันธ์ระหว่างค่ากระแสอ้างอิงกับเวลา

ที่เหมาะสมที่มีขนาดไม่เกิน $L_{f,max}$ โดยรายละเอียดการออกแบบมีขั้นตอนดังนี้

ขั้นที่ 1 คำนวณหาค่าอัตราการเปลี่ยนแปลงของกระแสอ้างอิงในการชดเชยสูงสุดเทียบกับเวลา ($\max(di_c^*/dt)$) ซึ่งสามารถประมาณได้จากความชันสูงสุดของรูปสัญญาณกระแสอ้างอิง (i_c^*) ที่ได้จากการตรวจจับด้วยวิธี SD [6] ดังสมการที่ (1)

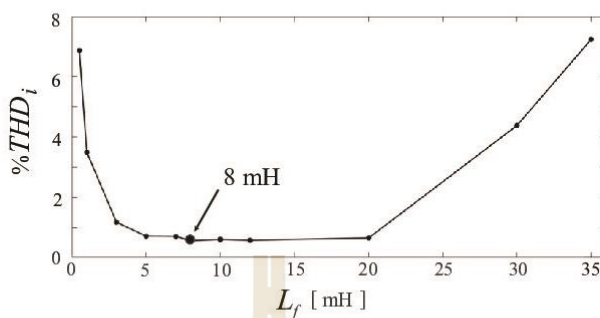
$$\max\left(\frac{di_c^*}{dt}\right) \approx \max\left(\frac{\Delta i_c^*}{\Delta t}\right) \quad (1)$$

จากสมการที่ (1) เมื่อพิจารณารูปสัญญาณของกระแสอ้างอิง (i_c^*) ของระบบที่พิจารณาตั้งรูปที่ 2 จะสามารถประมาณหาค่า $\max(di_c^*/dt)$ ได้เท่ากับ 4568.65 A/s ดังนี้

$$\max\left(\frac{\Delta i_c^*}{\Delta t}\right) = \frac{0.74827 - (-7.4753)}{0.16335 - 0.16155} = 4568.65 \text{ A/s}$$

ขั้นที่ 2 คำนวณหาค่าตัวเหนี่ยวนำสูงสุด ($L_{f,max}$) โดยใช้สมการที่ (2)

$$L_{f,max} = \frac{V_{DC} - V_{PCC}}{\max\left(\frac{di_c^*}{dt}\right)} \quad (2)$$

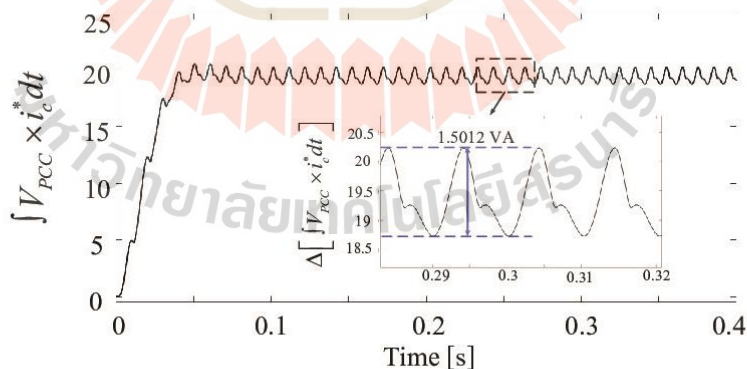


รูปที่ 3 กราฟความสัมพันธ์ระหว่างค่า L_f และค่า %THD_i

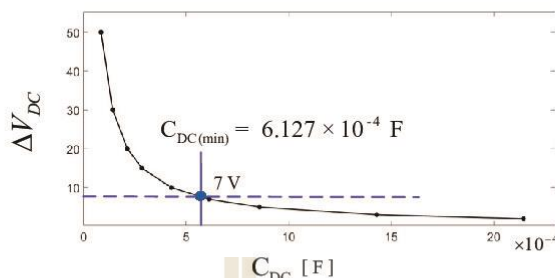
โดยที่ V_{PCC} คือ ค่ายอดของแรงดันไฟฟ้าที่จุด PCC
 V_{DC} คือ ค่าแรงดันบัสไฟตรงที่ตกคร่อมตัวเก็บประจุ
 จากสมการที่ (2) V_{PCC} ของระบบที่พิจารณามีค่าเท่ากับ $\sqrt{2} (220) \text{ V}$ และค่า V_{DC} ควรออกแบบให้มีความมากกว่าค่ายอดของแรงดันไฟฟ้าที่จุด PCC สำหรับบทความนี้ได้ออกแบบให้ V_{DC} มีค่าเท่ากับ 350 V ดังนั้นจะสามารถคำนวณค่า $L_{f,max}$ ได้เท่ากับ 8.51 mH ดังนี้

ขั้นที่ 3 กำหนดเลือกใช้ค่า L_f ที่มีขนาดไม่เกิน $L_{f,max}$ ซึ่งบทความนี้ใช้วิธีการทดสอบปรับเปลี่ยนค่า L_f ที่ขนาดต่าง ๆ เพื่อเลือกค่า L_f ที่เหมาะสมโดยใช้ค่า %THD_i หลังการชดเชยเป็นตัวชี้วัด ซึ่งผลการทดสอบดังกล่าวสามารถแสดงได้ดังรูปที่ 3 โดยพบว่าค่า L_f ที่ส่งผลให้วงจรรบกวนกำลังแก่ที่ฟแบบขนานสามารถลดกระแสชดเชยเพื่อกำจัดฮาร์มอนิกในระบบได้ดีที่สุดหรือให้ค่า %THD_i ต่ำที่สุด มีค่าเท่ากับ 8 mH ดังนั้นบทความนี้จึงเลือกใช้ค่า L_f เท่ากับ 8 mH

$$L_{f,max} = \frac{350 - (\sqrt{2} \times 220)}{4594.173} = 8.51 \text{ mH}$$



รูปที่ 4 การคำนวณหาค่า $\Delta[\int V_{PCC} \times i_c^* dt]$



รูปที่ 5 ความสัมพันธ์ระหว่างค่า C_{DC} และค่า ΔV_{DC}

3.2) การออกแบบค่าตัวเก็บประจุตัวที่

การออกแบบค่าตัวเก็บประจุตัวที่ของวงจรกรองกำลังแอกทีฟแบบขนาน (C_{DC}) สำหรับใช้เป็นแหล่งสะสมพลังงานเพื่อจ่ายแรงดันให้กับวงจรกรองกำลังแอกทีฟจะใช้วิธีการออกแบบของ Thomas [8], [10] ซึ่งผลลัพธ์ที่ได้จากการออกแบบจะเป็นค่าขอบเขตที่ต่ำสุดของตัวเก็บประจุ ($C_{DC,min}$) จากนั้นจึงดำเนินการเลือกค่า C_{DC} ที่เหมาะสมภายใต้ขอบเขตของ $C_{DC,min}$ อีกครั้ง โดยมีรายละเอียดการออกแบบดังนี้

ขั้นที่ 1 คำนวณหาค่าตัวเก็บประจุต่ำสุด ($C_{DC,min}$) จากสมการที่ (3)

$$C_{DC,min} = \frac{\Delta \left[\int V_{PCC} \times i_c^* dt \right]}{\Delta V_{DC} \times V_{DC}^*} \quad (3)$$

โดยที่ V_{DC}^* ได้จากการออกแบบเท่ากับ 350 V และกำหนดให้การกระเพื่อมของแรงดัน (ΔV_{DC}) เท่ากับ 7 V และค่า $\Delta \left[\int V_{PCC} \times i_c^* dt \right]$ คือ ค่าขนาดการกระเพื่อมของทอมปริพันธ์ผลคูณระหว่างแรงดันไฟฟ้าที่จุด PCC (V_{PCC}) กับกระแสอ้างอิง (i_c^*) ซึ่งสามารถหาค่าได้ดังรูปที่ IV ซึ่งมีขนาดเท่ากับ 1.5012 VA ดังนั้นจากสมการที่ (3) จะสามารถคำนวณหาค่า $C_{DC,min}$ ได้เท่ากับ 0.6127 mF ดังนี้

$$C_{DC,min} = \frac{1.5012}{7 \times 350} = 0.6127 \text{ mF}$$

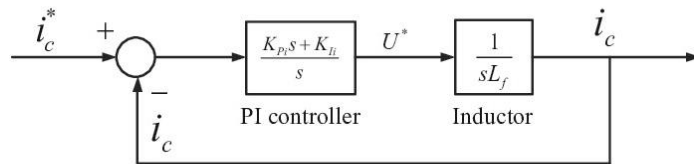
ขั้นที่ 2 กำหนดเลือกใช้ค่า C_{DC} ของวงจรกรองกำลังแอกทีฟแบบขนานที่มากกว่าค่า $C_{DC,min}$ ซึ่งบทความนี้ใช้วิธีการทดสอบ

ปรับเปลี่ยนค่า C_{DC} ที่ขนาดต่าง ๆ เทียบกับค่า ΔV_{DC} และเลือกใช้ค่าที่เหมาะสมกับระบบไฟฟ้ากำลังหนึ่งเฟส โดยผลการทดสอบสามารถแสดงได้ดังรูปที่ V ซึ่งจะสังเกตเห็นได้ว่าเมื่อปรับค่า C_{DC} เพิ่มขึ้นส่งผลให้ค่า ΔV_{DC} จะลดลง และในบทความนี้เลือกใช้ค่า C_{DC} เท่ากับ 1.5 mF เนื่องจากคำนึงถึงสมรรถนะการผิดกระแสชดเชยของวงจร SAPF ระยะเวลาการเข้าสู่สภาวะคงตัวของค่า V_{DC} และค่าแรงดันกระเพื่อมอยู่ในเกณฑ์ที่ยอมรับได้ โดยไม่เกิน 7 V (2%)

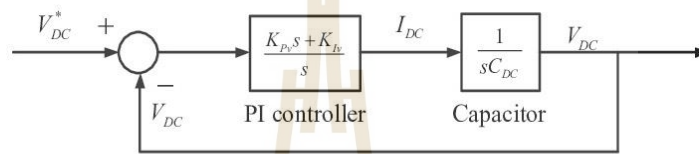
4) การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟ

4.1) การออกแบบตัวควบคุมกระแสชดเชย

การควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอ เป็นวิธีที่ให้ประสิทธิภาพในการควบคุมที่ดี และง่ายต่อการออกแบบ [7], [8] โดยการควบคุมกระแสชดเชยด้วยตัวควบคุมพีไอจะต้องมีการทำงานร่วมกับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) เพื่อสร้างพัลส์ควบคุมการสวิตช์อุปกรณ์ IGBT ของวงจรกรองกำลังแอกทีฟแบบขนาน ดังแสดงในรูปที่ 1 สำหรับการออกแบบตัวควบคุมพีไอสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 6 จากรูปดังกล่าว ผลต่างระหว่างค่ากระแสอ้างอิง (i_c^*) ที่ได้จากกรรจรจับฮาร์มอนิกด้วยวิธี SD กับค่ากระแสชดเชย (i_c) ที่ผิดโดยวงจรกรองกำลังแอกทีฟจะถูกป้อนเป็นอินพุตให้กับตัวควบคุมพีไอ และกำหนดให้เอาต์พุตเป็นค่าแรงดันอ้างอิง (U^*) สำหรับนำไปผ่านพลานต์ (Plant) ตัวเหนี่ยวนำเพื่อจำลองค่ากระแสชดเชย (i_c) ทางฝั่งเอาต์พุต



รูปที่ 6 แผนภาพบล็อกโตะแกรมของระบบควบคุมกระแสขดเซย



รูปที่ 7 แผนภาพบล็อกโตะแกรมของระบบควบคุมแรงดันบัสไฟตรง

จากบล็อกโตะแกรมของระบบควบคุมสามารถหาฟังก์ชันถ่ายโอนแบบวงปิด (Closed-loop transfer function) แสดงได้ดังสมการที่ (4) การออกแบบตัวควบคุมพีไอจะใช้วิธีการประมาณโดยการเทียบสัมประสิทธิ์ระหว่างฟังก์ชันถ่ายโอนของระบบควบคุม ดังสมการที่ (4) กับฟังก์ชันถ่ายโอนมาตรฐานอันดับสองดังสมการที่ (5) ซึ่งผลการเปรียบเทียบดังกล่าวจะทำให้ได้สมการสำหรับใช้ออกแบบค่า K_{pi} และ K_{fi} ของตัวควบคุมพีไอแสดงดังสมการที่ (6) และ (7) ตามลำดับ

โดยที่ ζ_i คือ อัตราส่วนการหน่วงของลูกระแส (damping ratio)

ω_{ni} คือ ความถี่ธรรมชาติของกระแสขดเซย (natural frequency)

$$\frac{i_c}{i_c^*} = \frac{\left(\frac{K_{pi}s + K_{fi}}{L_f} \right)}{s^2 + \left(\frac{K_{pi}}{L_f} \right)s + \frac{K_{fi}}{L_f}} \quad (4)$$

จากสมการที่ (6) และ (7) สำหรับการออกแบบค่า ω_n จะพิจารณาจากค่าความถี่อาร์มอนิกอันดับสูงสุดที่ต้องการกำจัด ($f_{h,max}$) ซึ่งบทความนี้พิจารณาจำกัดอาร์มอนิกสูงสุดที่อันดับ 50 ซึ่งมีความถี่เท่ากับ 2500 Hz ดังนั้นจะสามารถคำนวณค่า ω_{ni} ตามสมการที่ (8) ได้เท่ากับ $2\pi \times 2500$ rad/s และสำหรับค่า ζ_i จะกำหนดให้เท่ากับ $\sqrt{2}/2$ เนื่องจากต้องการให้การควบคุมกระแสขดเซยมีผลการตอบสนองที่รวดเร็วและไม่เกิดการพุ่งเกิน (Overshoot) ที่สูงเกินไป

$$T(s) = \frac{\omega_n^2}{s^2 + 2\zeta_s\omega_n + \omega_n^2} \quad (5)$$

$$\omega_{ni} = 2\pi f_{h,max} \quad (8)$$

$$K_{pi} = 2\zeta_i\omega_{ni}L_f \quad (6)$$

จากค่า ω_{ni} และค่า ζ_i ดังกล่าว จะสามารถคำนวณค่า K_{pi} ได้เท่ากับ 177.688 และ K_{fi} ได้เท่ากับ 1973920.88

$$K_{fi} = \omega_{ni}^2 L_f \quad (7)$$



4.2) การออกแบบตัวควบคุมแรงดันไฟตรง

การควบคุมค่าแรงดันบัสไฟตรงด้วยตัวควบคุมพีโอแสดงในรูปที่ 1 สามารถแสดงแผนภาพบล็อกไดอะแกรมได้ดังรูปที่ 7 ผลต่างระหว่างค่าแรงดันบัสไฟตรงอ้างอิง (V_{DC}^*) กับค่าแรงดันบัสไฟตรงคร่อมตัวเก็บประจุของวงจรกรองกำลังแอกทีฟ (V_{DC}) จะถูกป้อนเป็นอินพุตให้กับตัวควบคุมพีโอ เพื่อให้ได้ค่ากระแสไหลผ่านพลาต (Plant) ตัวเก็บประจุ C_{DC} เพื่อจำลองเป็นค่าแรงดันบัสไฟตรง (V_{DC}) ทางฝั่งเอาต์พุตจากระบบดังกล่าวสามารถหาฟังก์ชันถ่ายโอนแสดงได้ดังสมการที่ (9) ซึ่งจะถูกนำไปเปรียบเทียบกับสัมประสิทธิ์กับฟังก์ชันถ่ายโอนมาตรฐานอันดับสอง (สมการที่ (5)) เพื่อหาสมการสำหรับใช้ออกแบบค่า K_{Pv} และค่า K_{Iv} ของตัวควบคุมพีโอ [7], [8] โดยผลการเปรียบเทียบดังกล่าวสามารถแสดงได้ดังสมการที่ (10) และ (11) ตามลำดับ

$$\frac{V_{DC}}{V_{DC}^*} = \frac{\left(s + \frac{K_{Pv}}{K_{Iv}}\right)}{s^2 + \left(\frac{K_{Pv}}{C_{DC}}\right)s + \frac{K_{Iv}}{C_{DC}}} \quad (9)$$

$$K_{Pv} = 2\zeta_v \omega_{nv} C_{DC} \quad (10)$$

$$K_{Iv} = \omega_{nv}^2 C_{DC} \quad (11)$$

โดยที่ ζ_v คือ อัตราส่วนการหน่วงของรูปแรงแรงดัน

ω_{nv} คือ ความถี่ธรรมชาติของแรงดันบัสไฟตรง

จากสมการที่ (10) และ (11) พิจารณาออกแบบค่า ω_{nv} จาก $\omega_{nv} = 4/T_s \zeta_v$ โดยกำหนดให้ช่วงเวลาเข้าที่ (setting time ; T_s) มีค่า 0.05 s และค่า ζ_v กำหนดให้เท่ากับ $\sqrt{2}/2$ ดังนั้นจึงสามารถคำนวณค่า K_{Pv} และค่า K_{Iv} ของตัวควบคุมพีโอรูปแรงแรงดันได้เท่ากับ 0.24 และ 19.206

จากผลการออกแบบค่าพารามิเตอร์ของวงจร SAPF และค่าพารามิเตอร์ของระบบควบคุมที่ได้อธิบายในหัวข้อที่ 3 และ 4 สามารถสรุปค่าพารามิเตอร์ต่าง ๆ ได้ดังในตารางที่ 1

5) ผลการจำลองสถานการณ์และการอภิปรายผล

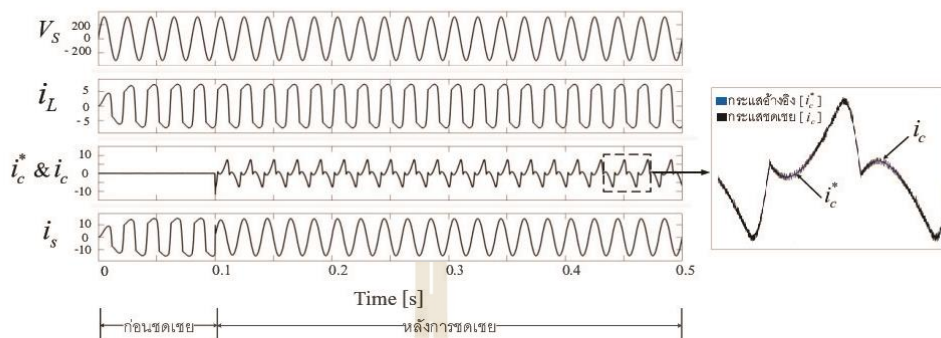
การจำลองสถานการณ์ระบบการกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสในรูปที่ 1 ด้วยค่าพารามิเตอร์ของวงจร SAPF และ

ตัวควบคุมพีโอที่ได้จากการออกแบบไว้ดังตารางที่ 1 สามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ 8 จากรูปดังกล่าวสังเกตได้ว่าก่อนทำการฉีดกระแสชดเชย (i_c) ตั้งแต่เวลา 0 ถึง 0.1 วินาที รูปสัญญาณของกระแสที่แหล่งจ่าย (i_g) มีลักษณะผิดเพี้ยนไม่เป็นรูปไซน์ ลักษณะสัญญาณเหมือนกับกระแสโหลด โดยวัดค่า %THD_i ได้เท่ากับ 27.9% ต่อมาเมื่อวงจรกรองกำลังแอกทีฟร่วมกับตัวควบคุมพีโอที่ได้จากการออกแบบทำการฉีดกระแสชดเชยตามลักษณะของกระแสอ้างอิง (i_c^*) ที่ได้จากวิธี SD [6] เข้าสู่ระบบไฟฟ้าตั้งแต่เวลา 0.1 วินาทีเป็นต้นไป สังเกตได้ว่ากระแสที่แหล่งจ่ายสามารถกลับมา มีลักษณะเป็นรูปไซน์เพิ่มมากขึ้น โดยวัดค่า %THD_i ของกระแสที่แหล่งจ่ายหลังการชดเชยได้เท่ากับ 1.865% นอกจากนี้ผลการควบคุมค่าแรงดันบัสไฟตรงด้วยตัวควบคุมพีโอของวงจร SAPF สามารถแสดงผลการจำลองสถานการณ์ได้ดังรูปที่ 9 โดยสังเกตได้ว่า ตัวควบคุมพีโอที่ได้จากการออกแบบ มีสมรรถนะที่ดีสามารถควบคุมค่าแรงดันบัสไฟตรงให้มีค่าเท่ากับแรงดันบัสไฟตรงอ้างอิง 350 V ในช่วงเข้าสถานะคงตัว (Steady State) พบว่าค่า ΔV_{DC} มีค่าเท่ากับ 3.3 V ซึ่งอยู่ภายใต้ขอบเขตของแรงดันกระแสที่ได้ออกแบบไว้ (7 V)

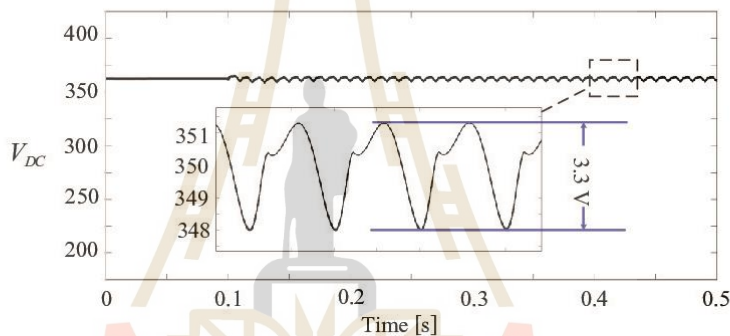
จากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกทั้งหมดในข้างต้นสามารถยืนยันได้ว่าวงจรกรองกำลังแอกทีฟแบบขนานและระบบควบคุมด้วยตัวควบคุมพีโอที่ได้จากการออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะที่ดีในการกำจัดฮาร์มอนิก ส่งผลทำให้ค่า %THD_i ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดน้อยลง

6) สรุป

บทความนี้ได้นำเสนอการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟแบบขนานและค่าพารามิเตอร์ของตัวควบคุมพีโอ สำหรับใช้ควบคุมกระแสชดเชยและแรงดันบัสไฟตรง ซึ่งจากผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสที่พิจารณาพบว่าวงจรกรองกำลังแอกทีฟและระบบควบคุมที่ได้ออกแบบด้วยวิธีการที่นำเสนอมีสมรรถนะการทำงานที่ดีสามารถฉีดกระแสชดเชยกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพส่งผลให้กระแสที่แหล่งจ่ายภายหลังการชดเชยมีลักษณะเป็นรูปไซน์เพิ่มมากขึ้น โดยค่า %THD_i ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดลง และอยู่ในกรอบมาตรฐาน IEEE Std 519-2014



รูปที่ 8 ผลการจำลองสถานการณ์การนำจัดฮาร์มอนิกสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส



รูปที่ 9 ผลการควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีโอ

ตารางที่ 1 ค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟและระบบควบคุมสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส

ค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟ	$L_f = 8 \text{ mH}$ $V_{DC} = 350 \text{ V}$ $C_{DC} = 1.5 \text{ mF}$
ค่าพารามิเตอร์ของตัวควบคุมพีโอสำหรับควบคุมกระแสชดเชย	$K_{pi} = 177.688$ $K_{li} = 1973920.88$
ค่าพารามิเตอร์ของตัวควบคุมพีโอสำหรับควบคุมแรงดันบัสไฟตรง	$K_{pv} = 0.24$ $K_{lv} = 19.206$



กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบคุณมหาวิทยาลัยเทคโนโลยีสุรนารี และ
กลุ่มวิจัยอิเล็กทรอนิกส์กำลัง พลังงาน เครื่องจักรกล และการ
ควบคุม ที่ให้ทุนสนับสนุนการทำวิจัย รวมถึงสถานที่และเครื่องมือ
ต่าง ๆ อันเป็นประโยชน์ต่อการทำวิจัย

REFERENCES

- [1] V. E. Wagner, "Effects of harmonic on equipment" *IEEE Trans. on Power Delivery*, vol. 8, no. 2, pp. 672-680, Apr. 1993.
- [2] *IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems*, IEEE Standard 519, Institute of Electrical and Electronics Engineers, USA, Jun. 2014.
- [3] D. M. Said and K. M. Nor, "Effects of harmonic on distribution transformers," in *2008 Australasian Universities Power Engineering Conf.*, Sydney, NSW, Australia, Dec. 14-17, 2008, pp. 1-5.
- [4] M. Izhar, C. M. Hadzer, M. Syafrudin, S. Taib, and S. Idris, "Performance for passive and active power filter in reducing harmonics in the distribution system," in *Proc. National Power and Energy Conf.*, Kuala Lumpur, Malaysia, Nov. 29-30, 2004, pp. 104-108.
- [5] A. Zouidi, F. Fnaiech, and K. Al-Haddad, "Voltage source inverter based three-phase shunt active Power filter: Topology, modeling and control strategies," in *2006 IEEE Int. Symp. Industrial Electronics*, Montreal, QC, Canada, Jul. 9-13, 2006, pp. 785-790.
- [6] T. Narongrit, P. Santiprapan, and S. Janpong, "A Synchronous detection with Fourier analysis for single-phase shunt active power filters," in *2018 5th Int. Conf. Electric Power and Energy Conversion Systems (EPECS)*, Kitakyushu, Japan, Apr. 23-25, 2018, pp. 1-6.
- [7] S. Rahnmani, N. Mendlek, and K. Al-Haddad, "Experimental design of a nonlinear control technique for three-phase shunt active power filter," *IEEE Trans. Industrial Electronics*, vol. 57, no.10, pp. 3364-3375, Oct. 2010.
- [8] T. Trongjai, T. Narongrit, and K. Areerak. "Design of a shunt active power filter for harmonic elimination in electric railway systems," (in Thai), *UBU Engineering Journal*, vol. 13, no.1, pp. 29-41, 2019.
- [9] D. M. E. Ingram and S. D. Round, "A novel digital hysteresis current controller for an active power filter," in *Proc. 2nd Int. Conf. Power Electronics and Drive Systems*, Singapore, May 26-29, 1997, vol. 2, pp. 744-749.
- [10] T. Thomas, K. Haddad, G. Joos, and A. Jaafari, "Design and performance of active power filters," *IEEE Industry Applications Magazine*, vol. 4, no.5, pp. 38-46, 1998.



การปรับปรุงการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี สำหรับวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

สุทธิณี ว้าวสูงเนิน¹ ทศพร ณรงค์ฤทธิ^{2*} กองพล อารีรักษ์³

^{1,2,3}กลุ่มวิจัย PEMC สาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี, นครราชสีมา, ประเทศไทย

*ผู้ประพันธ์ปรณกิจ อีเมล : tosaporn@sut.ac.th

รับต้นฉบับ : 13 มีนาคม 2566; รับบทความฉบับแก้ไข : 31 สิงหาคม 2566; ตอบรับบทความ : 28 กันยายน 2566

เผยแพร่ออนไลน์ : 27 ธันวาคม 2566

บทคัดย่อ

บทความนี้นำเสนอการปรับปรุงสมรรถนะการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี (SDF) เพื่อใช้คำนวณหากระแสอ้างอิงของวงจรรอกกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส โดยการปรับปรุงดังกล่าวจะประยุกต์ใช้วิธีการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี (SDF) ร่วมกับวิธีฟูรีเยร์เอสดีเพื่อเพิ่มความถูกต้องในการคำนวณกระแสอ้างอิงในกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยนของรูปคลื่น โดยทั้งนี้มียอดประสงค์เพื่อเพิ่มประสิทธิภาพการกำจัดฮาร์มอนิกสำหรับระบบไฟฟ้ากำลังหนึ่งเฟส การทดสอบสมรรถนะการตรวจจับสนามอนิกจะใช้เทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปที่ใช้โปรแกรม Simulink ร่วมกับบอร์ด DSP รุ่น Experimenter Kit เพื่อจำลองผลระบบกำจัดฮาร์มอนิก โดยการจำลองดังกล่าวจะแบ่งออกเป็น 2 กรณี ได้แก่ กรณีแรงดันที่แหล่งจ่ายเป็นรูปคลื่นไซน์บริสุทธิ์ และกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยนของรูปคลื่นเนื่องจากมีฮาร์มอนิกปะปน ผลการจำลองสถานการณ์แสดงให้เห็นว่าการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี (SDF + PSVD) สามารถให้ค่าเปอร์เซ็นต์ความเพี้ยนฮาร์มอนิกรวม (%THD) ของกระแสที่แหล่งจ่ายภายหลังการชดเชยลดลงโดยในกรณีที่แรงดันที่แหล่งจ่ายเป็นรูปไซน์มีค่าเท่ากับ 3.07% และในกรณีที่แรงดันที่แหล่งจ่ายมีความเพี้ยนของรูปคลื่นมีค่าเท่ากับ 2.00% ซึ่งมีค่าน้อยกว่าเมื่อเปรียบเทียบกับการใช้เฉพาะวิธีฟูรีเยร์เอสดี (SDF) และวิธีการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี (SD) จากผลดังกล่าวยืนยันได้ว่าวิธีฟูรีเยร์เอสดีร่วมกับวิธีการตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี (SDF) มีสมรรถนะการตรวจจับสนามอนิกที่ดีกว่า จึงส่งผลให้วงจรรอกกำลังแอกทีฟแบบขนานสามารถชดเชยกำลังกระแสฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสได้อย่างมีประสิทธิภาพ นอกจากนี้ค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยมีค่าอยู่ในกรอบมาตรฐาน IEEE std. 519-2022 ด้วยเช่นกัน

คำสำคัญ : วงจรรอกกำลังแอกทีฟ การตรวจจับสนามอนิก การกำจัดฮาร์มอนิก การตรวจจับสนามอนิกด้วยวิธีฟูรีเยร์เอสดี



Improvement of Harmonic Detection Using SDF for Shunt Active Power Filter in Single-phase Power Systems

Sutthinee Waosungnern¹ Tosaporn Narongrit^{2*} Kongpol Areerak³

^{1,2*,3}PEMC Research Group, School of Electrical Engineering, Institute of Engineering,
 Suranaree University of Technology, Nakhon Ratchasima, Thailand

*Corresponding Author. E-mail address: tosaporn@sut.ac.th

Received: 13 March 2023; Revised: 31 August 2023; Accepted: 28 September 2023

Published online: 27 December 2023

Abstract

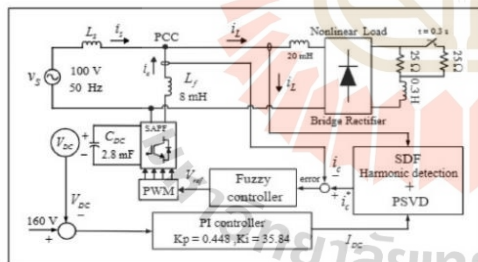
This paper presents the performance improvement of harmonic detection using the Synchronous Detection with Fourier analysis (SDF) method to calculate the reference current of a shunt active power filter (SAPF) for single-phase power systems. The Positive Sequence Voltage Detector (PSVD) is applied to the SDF method to improve the accuracy of the reference current calculation in the case of a distorted voltage source. Where the objective is to enhance the effectiveness of harmonic elimination for single-phase power systems. For the harmonic detection testing, the hardware-in-the-loop simulation technique of the Simulink/MATLAB program and the TMS320C2000TM Experimenter Kit DSP board are used to simulate the harmonic elimination system. The simulation is divided into two cases of voltage sources: a pure sinusoidal waveform and a distorted waveform caused by harmonics. The simulation results show that harmonic detection using SDF in cooperation with the PSVD method (SDF+PSVD) can reduce the percentage of the total harmonic distortion (%THD) value of the source current to 3.07% for the case of a pure sinusoidal voltage waveform and to 2.00% for the case of a distorted voltage waveform. These %THD values are lower when compared with the SDF method and synchronous detection (SD). From the result, it confirms that the SDF cooperated with the PSVD method can provide better performance for harmonic detection. Therefore, the shunt active power filter can effectively eliminate current harmonics in the single-phase power system. Moreover, %THD of the source current after compensation is also satisfied under the IEEE std. 519-2022.

Keywords: Active power filter, Harmonic detection, Harmonic elimination, Positive sequence voltage detector, Synchronous detection with Fourier analysis



1) บทนำ

ในปัจจุบันโรงงานอุตสาหกรรม สำนักงาน อาคาร ที่พักอาศัยที่ใช้ระบบไฟฟ้ากำลังหนึ่งเฟส มีการต่อใช้งานอุปกรณ์ไฟฟ้าที่ทำงานไม่เป็นเชิงเส้น (non-linear) เช่น คอมพิวเตอร์ อุปกรณ์สำรองไฟฟ้า วงจรสวิตชิงเพาเวอร์ซัพพลาย [1] วงจรชาร์จแบตเตอรี่รถไฟฟ้า [2] วงจรซัพพลายจากแผงโซลาร์เซลล์ [3] เป็นต้นทำให้เกิดฮาร์มอนิกในระบบไฟฟ้า ซึ่งฮาร์มอนิกส่งผลเสียต่อคุณภาพกำลังไฟฟ้าและผลเสียอื่น ๆ หลายประการ เช่น เกิดความร้อนและเกิดกำลังสูญเสียที่สายส่ง กำลังสูญเสียที่หม้อแปลง อุปกรณ์ป้องกัน เบรกเกอร์ พิวส์ ทำงานผิดพลาด และอุปกรณ์ไฟฟ้ามีอาการใช้งานสั้นลง เป็นต้น [1]-[5] ดังนั้นเพื่อเพิ่มคุณภาพกำลังไฟฟ้า จึงจำเป็นต้องกำจัดฮาร์มอนิกหรือทำให้ลดลงอยู่ภายใต้มาตรฐาน ปัจจุบันมีวิธีการกำจัดฮาร์มอนิกที่นิยมใช้ ได้แก่ วงจรกรองกำลังแอกทีฟ (Active Power Filter: APF) วงจรกรองกำลังพาสซีฟ (Passive Power Filter: PPF) และวงจรกรองกำลังไฮบริด (Hybrid Power Filter: HPF) [6] โดยบทความนี้ได้เลือกใช้วงจรกรองกำลังแอกทีฟแบบขนาน (Shunt Active Power Filter: APF) เนื่องจากเป็นวิธีที่มีประสิทธิภาพในการกำจัดฮาร์มอนิกสามารถยืดหยุ่นต่อการเปลี่ยนแปลงค่าพารามิเตอร์ของระบบไฟฟ้า และไม่ทำให้เกิดปัญหาเรโซแนนซ์ [7], [8]



รูปที่ 1 : ระบบกำจัดฮาร์มอนิกด้วยวงจรกรองกำลังแอกทีฟแบบขนานในระบบไฟฟ้ากำลังหนึ่งเฟส

วงจรกรองกำลังแอกทีฟแบบขนานในระบบที่พิจารณากำจัดฮาร์มอนิกดังรูปที่ 1 [9], [10] นอกจากนี้วงจรกรองกำลังแอกทีฟแบบขนานมีส่วนประกอบที่สำคัญ คือ การตรวจจذبฮาร์มอนิกและระบบควบคุม [11] โดยการตรวจจذبฮาร์มอนิกจะทำหน้าที่คำนวณหากระแสฮาร์มอนิกสำหรับใช้เป็นกระแสอ้างอิงให้กับวงจรกรองกำลังแอกทีฟแบบขนาน ดังนั้นการตรวจจذبฮาร์มอนิกจึงจำเป็นต้องมีความถูกต้องแม่นยำในการคำนวณ โดยในอดีตที่

ผ่านมาได้มีการนำเสนอเปรียบเทียบสมรรถนะการตรวจจذبฮาร์มอนิกของวิธีการตรวจจذبซิงโครนัส (Synchronous Detection: SD) กับวิธีฟูริเยร์เอสดี (Synchronous Detection with Fourier analysis: SDF) ซึ่งการตรวจจذبฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดีถูกพัฒนามาจากวิธีการตรวจจذبซิงโครนัส ด้วยการนำเทคนิคการวิเคราะห์ฟูริเยร์แบบวินโดว์เลื่อน (Sliding Window with Fourier Analysis: SWFA) มาทำหน้าที่แทนการใช้ตัวกรอง LPF ในขั้นตอนที่ 3 ดังนั้นจึงมีรูปแบบการคำนวณที่ง่ายและมีขั้นตอนการคำนวณขั้นอื่น ๆ เหมือนกัน ซึ่งจากผลการทดสอบพบว่าวิธีฟูริเยร์เอสดีมีสมรรถนะในการคำนวณตรวจจذبฮาร์มอนิกที่ถูกต้องแม่นยำกว่าวิธีการตรวจจذبซิงโครนัส [12] ดังนั้นบทความนี้จึงเลือกใช้วิธีฟูริเยร์เอสดี อย่างไรก็ตามวิธีดังกล่าวมีข้อจำกัดการคำนวณในกรณีที่ระบบไฟฟ้ามีแรงดันที่แหล่งจ่ายไม่เป็นรูปคลื่นไซน์บริสุทธิ์ [13], [14] ซึ่งจะทำให้ความถูกต้องในการตรวจจذبฮาร์มอนิกลดลง ด้วยเหตุนี้บทความจึงนำเสนอการปรับปรุงการตรวจจذبฮาร์มอนิก ด้วยการนำวิธีการตรวจจذبแรงดันลำดับเฟสบวกมูลฐาน (Positive Sequence Voltage Detector: PSVD) [15]-[17] มาทำงานร่วมกับวิธีฟูริเยร์เอสดีเพื่อให้การคำนวณตรวจจذبฮาร์มอนิกหรือการคำนวณกระแสอ้างอิงมีความถูกต้องมากยิ่งขึ้น ซึ่งส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานมีประสิทธิภาพการกำจัดฮาร์มอนิกเพิ่มขึ้น สำหรับระบบควบคุมการทำงานของวงจรกรองกำลังแอกทีฟแบบขนานจะประกอบไปด้วย ระบบควบคุมกระแสชดเชยทำหน้าที่ควบคุมกระแสชดเชยให้คล้อยตามกระแสอ้างอิง ซึ่งบทความนี้เลือกใช้ตัวควบคุมพีซีซี เนื่องจากเป็นตัวควบคุมที่ให้สมรรถนะที่ดีในการควบคุมกระแสชดเชย [18], [19] และระบบควบคุมแรงดันบัสไฟตรง ทำหน้าที่ควบคุมแรงดันให้มีค่าคงที่ตามค่าแรงดันอ้างอิงที่ได้ออกแบบไว้ โดยบทความนี้ได้เลือกใช้ตัวควบคุมพีไอ เนื่องจากมีสมรรถนะที่ดีเพียงพอในการควบคุมค่าแรงดันกระแสตรง [20]

สำหรับการนำเสนอของบทความนี้จะประกอบไปด้วย ในหัวข้อที่ 2 จะนำเสนอการตรวจฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดี หัวข้อที่ 3 จะนำเสนอการปรับปรุงการตรวจฮาร์มอนิกด้วยวิธีฟูริเยร์เอสดีที่ทำงานร่วมกับวิธี PSVD หัวข้อที่ 4 จะนำเสนอการควบคุมกระแสชดเชยด้วยตัวควบคุมพีซีซี หัวข้อที่ 5 จะนำเสนอการจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในรูป หัวข้อที่ 6 จะนำเสนอผลการจำลองสถานการณ์และการ



2) การตรวจจับสนาร์มอิกด้วยวิธีฟูรีเยร์เอสดีที
การตรวจจับสนาร์มอิกด้วยวิธีฟูรีเยร์เอสดีทีหรือวิธี SDF เป็นวิธีที่สามารถคำนวณหากระแสอ้างอิงได้อย่างถูกต้องแม่นยำ และมีรูปแบบการคำนวณที่ง่าย ซึ่งสามารถอธิบายรายละเอียดขั้นตอนการคำนวณได้ดังนี้ [12]-[14]

ขั้นที่ 1 : แปลงแรงดันที่แหล่งจ่าย (v_s) และกระแสโหลด (i_L) จากแกนเฟสเป็นแรงดันที่แหล่งจ่ายบนแกน $\alpha\beta$ ($v_{s,\alpha}, v_{s,\beta}$) และกระแสโหลดบนแกน $\alpha\beta$ ($i_{L,\alpha}, i_{L,\beta}$) แสดงดังสมการที่ (1) และ (2) ตามลำดับ

$$\begin{bmatrix} v_{s,\alpha} \\ v_{s,\beta} \end{bmatrix} = \begin{bmatrix} v_s(\theta) \\ v_s(\theta - \frac{\pi}{2}) \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_{L,\alpha} \\ i_{L,\beta} \end{bmatrix} = \begin{bmatrix} i_L(\theta) \\ i_L(\theta - \frac{\pi}{2}) \end{bmatrix} \quad (2)$$

ขั้นที่ 2 : คำนวณค่ากำลังแอกทีฟ (p) แสดงได้ดังสมการที่ (3)

$$p = v_{s,\alpha} i_{L,\alpha} + v_{s,\beta} i_{L,\beta} \quad (3)$$

ขั้นที่ 3 : เนื่องจากค่ากำลังแอกทีฟประกอบด้วยปริมาณกำลังแอกทีฟมูลฐาน (P_{dc}) และปริมาณกำลังแอกทีฟฮาร์มอนิก (P_{ac}) แสดงดังสมการที่ (4) จึงนำค่ากำลังแอกทีฟมาทำการแยกปริมาณ P_{ac} ออกจากปริมาณ P_{dc} ด้วยการใช้เทคนิคการวิเคราะห์ฟูรีเยร์แบบวินโดว์เลื่อน (SWFA) [12]

$$p = P_{dc} + P_{ac} \quad (4)$$

ขั้นที่ 4 คำนวณค่าจ่ายอดกระแสที่แหล่งจ่ายมูลฐาน (I_s) แสดงดังสมการที่ (5)

$$I_s = \left[\frac{P_{dc}}{V_s} \right] + I_{DC} \quad (5)$$

โดยที่ V_s คือ ค่าจ่ายอดแรงดันที่แหล่งจ่าย

I_{DC} คือ ค่ากระแสตรงที่ได้จากเอาต์พุตของตัวควบคุมพีไอสำหรับควบคุมแรงดันบัสไฟตรง (V_{DC})

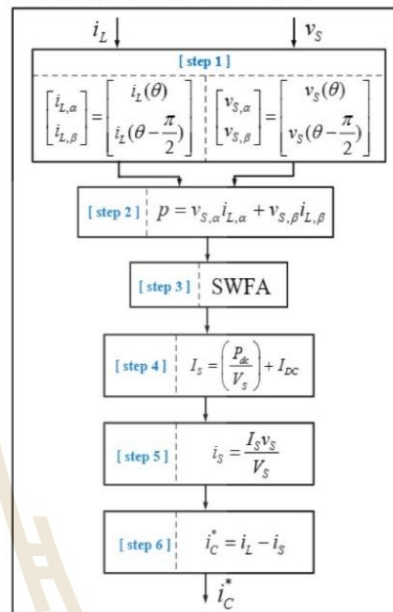
ขั้นที่ 5 คำนวณค่ากระแสที่แหล่งจ่ายมูลฐาน (i_s) ด้วยสมการที่ (6)

$$i_s = \frac{I_s v_s}{V_s} \quad (6)$$

ขั้นที่ 6 คำนวณหากระแสอ้างอิง (i_c^*) สำหรับวงจรกรองกำลังแอกทีฟแบบขนาน แสดงดังสมการที่ (7)

$$i_c^* = i_L - i_s \quad (7)$$

จากขั้นตอนการคำนวณหากระแสอ้างอิงของวิธี SDF ในข้างต้นสามารถสรุปเป็นแผนภาพแสดงดังรูปที่ 2



รูปที่ 2 : แผนภาพการตรวจจับสนาร์มอิกด้วยวิธี SDF

3) การปรับปรุงการตรวจจับสนาร์มอิกด้วยวิธีฟูรีเยร์เอสดีที
การตรวจจับสนาร์มอิกด้วยวิธี SDF เป็นวิธีที่สามารถคำนวณกระแสอ้างอิงได้อย่างแม่นยำ อย่างไรก็ตามวิธี SDF ยังมีข้อจำกัดในกรณีที่แรงดันที่แหล่งจ่ายของระบบไฟฟ้ามีสัญญาณที่ไม่เป็นรูปไซน์บริสุทธิ์ ซึ่งจะทำการตรวจจับสนาร์มอิกไม่ถูกต้องและจะส่งผลกระทบต่อการทำงานของวงจรกรองกำลังแอกทีฟแบบขนาน ด้วยเหตุนี้จึงทำการปรับปรุงการตรวจจับสนาร์มอิกด้วยการนำวิธีการตรวจจับสนาร์มอิกแบบขนานหรือวิธี PSVD มาทำงานร่วมกับวิธี SDF เพื่อแก้ปัญหาดังกล่าว โดยสามารถแสดงรายละเอียดขั้นตอนการคำนวณของวิธี PSVD [15]-[17] ได้ดังนี้

ขั้นที่ 1 : แปลงแรงดันที่แหล่งจ่าย (v_s) จากแกนเฟสให้อยู่บนแกน $\alpha\beta$ ($v_{s,\alpha}, v_{s,\beta}$) แสดงดังสมการที่ (1)

ขั้นที่ 2 : คำนวณค่ามุมของแรงดันที่แหล่งจ่าย (θ_{v_s}) ด้วยวงจรเฟสล็อกลูป (Phase Lock Loop: PLL) [16]

ขั้นที่ 3 : คำนวณค่ากระแสบนแกน $\alpha\beta$ (i_α, i_β) ด้วยสมการที่ (8)



$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{3}{2}} \begin{bmatrix} \sin \theta_{vs} \\ -\cos \theta_{vs} \end{bmatrix} \quad (8)$$

ขั้นที่ 4 : คำนวณหาค่ากำลังไฟฟ้า (p', q') ตามสมการที่ (9)

$$\begin{bmatrix} p' \\ q' \end{bmatrix} = \begin{bmatrix} v_{s,\alpha} \cdot i_\alpha & v_{s,\beta} \cdot i_\beta \\ v_{s,\beta} \cdot i_\alpha & v_{s,\alpha} \cdot i_\beta \end{bmatrix} \quad (9)$$

ขั้นที่ 5 : เนื่องจากค่ากำลังไฟฟ้าประกอบด้วยปริมาณกำลังมูลฐาน (p'_{dc}, q'_{dc}) และปริมาณกำลังฮาร์มอนิก (p'_{ac}, q'_{ac}) จึงทำการแยกปริมาณ p'_{dc} และ q'_{dc} ออกจากปริมาณ p'_{ac} และ q'_{ac} ด้วยการใช้วงจรกรองผ่านต่ำ (Low Pass Filter: LPF)

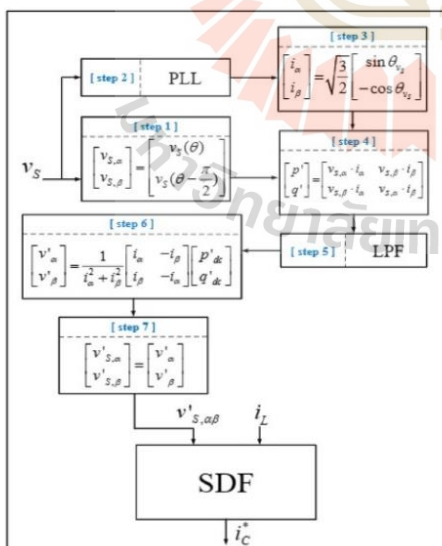
ขั้นที่ 6 : คำนวณหาค่าแรงดันสำหรับอ้างอิงที่อยู่บนแกน $\alpha\beta$ ($v'_{s,\alpha}, v'_{s,\beta}$) ด้วยสมการที่ (10)

$$\begin{bmatrix} v'_{s,\alpha} \\ v'_{s,\beta} \end{bmatrix} = \frac{1}{i_\alpha^2 + i_\beta^2} \begin{bmatrix} i_\alpha & -i_\beta \\ i_\beta & -i_\alpha \end{bmatrix} \begin{bmatrix} p'_{dc} \\ q'_{dc} \end{bmatrix} \quad (10)$$

ขั้นที่ 7 : กำหนดค่า $v'_{s,\alpha}$ และ $v'_{s,\beta}$ มีค่าเท่ากับ v'_α และ v'_β ตามลำดับ ดังสมการที่ (11) เพื่อนำไปใช้เป็นอินพุตแทนค่า $v_{s,\alpha}, v_{s,\beta}$ ในขั้นตอนแรกของการคำนวณหาค่ากระแสอ้างอิงด้วยวิธี SDF ต่อไป

$$\begin{bmatrix} v'_{s,\alpha} \\ v'_{s,\beta} \end{bmatrix} = \begin{bmatrix} v'_\alpha \\ v'_\beta \end{bmatrix} \quad (11)$$

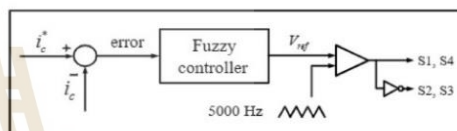
จากขั้นตอนการคำนวณวิธี PSVD ในข้างต้นสามารถสรุปเป็นแผนภาพการตรวจจบบาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD (SDF + PSVD) แสดงได้ดังรูปที่ 3



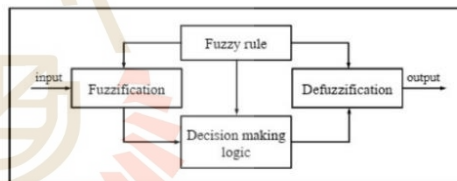
รูปที่ 3 : แผนภาพการตรวจจบบาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD (SDF + PSVD)

4) การควบคุมกระแสขดเคี้ยวด้วยตัวควบคุมฟuzzy

การควบคุมกระแสขดเคี้ยวด้วยตัวควบคุมฟuzzyซึ่งเป็นตัวควบคุมที่สามารถทำงานในระบบที่มีความคลุมเครือเหมาะสำหรับควบคุมกระแสขดเคี้ยวที่มีลักษณะสัญญาณเป็นฮาร์มอนิกโดยเลือกโตะแกรมตัวควบคุมฟuzzyสามารถแสดงดังรูปที่ 4 จากรูปดังกล่าวพบว่าสัญญาณอินพุต คือ ค่าผลต่างระหว่างกระแสอ้างอิง (i_c^*) กับกระแสขดเคี้ยว (i_c) หรือค่าความผิดพลาด (error) และสัญญาณเอาต์พุต คือ ค่าแรงดันอ้างอิง (V_{ref}) สำหรับเป็นอินพุตให้กับเทคนิคการสวิตช์แบบ PWM (Pulse Width Modulation) เพื่อสร้างพัลส์ควบคุมการทำงานของสวิตช์ไอจีบีที (IGBT) ของวงจรกรองกำลังแอกทีฟแบบขนานต่อไป [19]



รูปที่ 4 : แผนภาพบล็อกระบบควบคุมกระแสขดเคี้ยวด้วยตัวควบคุมฟuzzy



รูปที่ 5 : กระบวนการของตัวควบคุมฟuzzy

ตัวควบคุมฟuzzyมีกระบวนการควบคุมดังรูปที่ 5 โดยสามารถอธิบายการออกแบบส่วนต่าง ๆ ได้ดังนี้ [18]

4.1) การทำฟuzzy (Fuzzification) บทความนี้ออกแบบให้ตัวแปรภาษาของฟังก์ชันสมาชิกอินพุตเป็นค่า error ที่มีค่าเชิงภาษา 3 คำ ได้แก่ “neg” (มีค่าเป็นลบ) “zero” (มีค่าเป็นศูนย์) และ “pos” (มีค่าเป็นบวก) โดยขอบเขตฟังก์ชันสมาชิกอินพุตกำหนดให้เท่ากับ 0.1 A ดังในแสดงรูปที่ 6 และออกแบบฟังก์ชันสมาชิกของเอาต์พุตเป็นค่า V_{ref} ที่ค่าเชิงภาษา 3 คำ ได้แก่ “dec” (มีค่าลดลง) “cons” (มีค่าคงที่) และ “inc” (มีค่าเพิ่มขึ้น) โดยกำหนดขอบเขตฟังก์ชันสมาชิกเอาต์พุตกำหนดให้เท่ากับ 160 V ตามค่า V_{DC} ดังแสดงในรูปที่ 7

4.2) กฎฟuzzy (Fuzzy Rules) ได้ทำการออกแบบกฎฟuzzyสำหรับควบคุมกระแสขดเคี้ยว 3 ข้อดังนี้



กฎข้อที่ 1 IF error = neg THEN voltage = dec
กฎข้อที่ 2 IF error = zero THEN voltage = cons
กฎข้อที่ 3 IF error = pos THEN voltage = inc

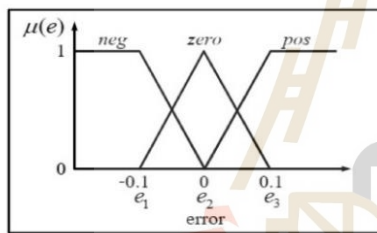
4.3) ลอจิกเพื่อการตัดสินใจ (Decision Making Logic) เลือกใช้การอนุมานแบบ Mamdani

4.4) การทำดีฟัซซี (Defuzzification) ได้เลือกใช้วิธีหาจุดศูนย์ถ่วง (Center of Gravity: COG) ซึ่งสามารถคำนวณหาค่า V_{ref} ได้จากสมการที่ (12)

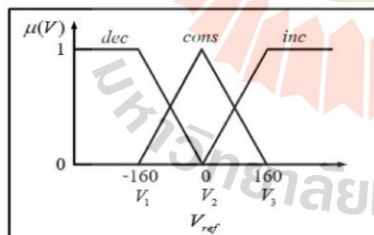
$$V_{ref} = \frac{\sum_{x=a}^b \mu(V_x)V_x}{\sum_{x=a}^b \mu(V_x)} \quad (12)$$

โดยที่ $\mu(V_x)$ คือ ค่าความเป็นสมาชิกของเอาต์พุตสมาชิก x ไต ๆ

a, b คือ ขอบเขตฟังก์ชันสมาชิกเอาต์พุต



รูปที่ 6 : ตำแหน่งฟังก์ชันสมาชิกอินพุต error

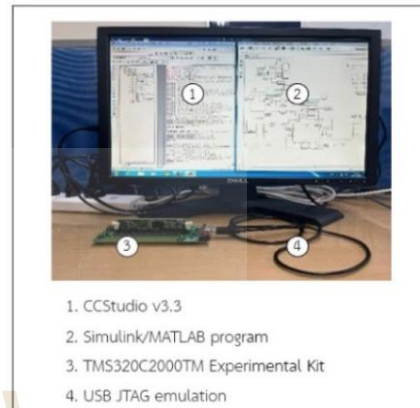


รูปที่ 7 : ตำแหน่งฟังก์ชันสมาชิกเอาต์พุต V_{ref}

5) การจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยเทคนิคฮาร์ดแวร์ในลูป

การจำลองสถานการณ์การกำจัดฮาร์มอนิกของวงจรกรองกำลังแอกทีฟแบบขนานด้วยเทคนิคฮาร์ดแวร์ในลูป (Hardware In Loop: HIL) เป็นการทำงานร่วมกันระหว่างโปรแกรม Simulink/MATLAB และบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit

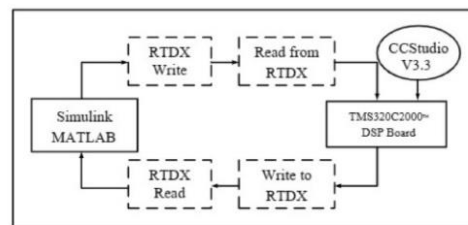
โดยแลกเปลี่ยนข้อมูลผ่านสาย USB JTAG emulation ดังแสดงในรูปที่ 8



1. CCStudio v3.3
2. Simulink/MATLAB program
3. TMS320C2000™ Experimental Kit
4. USB JTAG emulation

รูปที่ 8 : การเชื่อมต่อระหว่างโปรแกรม Simulink/MATLAB กับบอร์ด DSP รุ่น TMS320C2000™ Experimental Kit

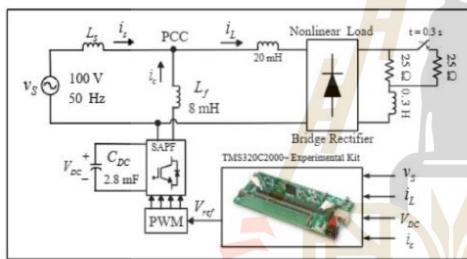
กระบวนการการทำงานของเทคนิคฮาร์ดแวร์ในลูปสามารถอธิบายได้ดังรูปที่ 9 โดยโปรแกรม Simulink/MATLAB จะส่งข้อมูลผ่านบล็อก RTDX Write ไปยังบอร์ด DSP ขณะเดียวกันบอร์ด DSP สามารถรับข้อมูลด้วยคำสั่ง Read from RTDX จากนั้นข้อมูลจะถูกนำไปคำนวณตามโปรแกรมที่เขียนลงใน CCStudio V3.3 และส่งข้อมูลออกจากบอร์ด DSP ผ่านคำสั่ง Write to RTDX ซึ่งโปรแกรม Simulink/MATLAB สามารถรับข้อมูลด้วยบล็อก RTDX Read จากกระบวนการดังกล่าว คือ การคำนวณครบหนึ่งรอบช่วงเวลาซิกคตัวอย่าง (sampling time) และจะทำงานวนซ้ำอย่างไม่เป็นเรื่อย ๆ ตลอดระยะเวลาที่กำหนดจำลองสถานการณ์



รูปที่ 9 : แผนภาพการทำงานของระบบฮาร์ดแวร์ในลูป



ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกในรูปที่ 1 สามารถสร้างเป็นระบบจำลองด้วยเทคนิคฮาร์ดแวร์ในรูปได้ดังรูปที่ 10 โดยส่วนของการตรวจจับฮาร์มอนิกการควบคุมแรงดันบัสไฟตรง และการควบคุมกระแสขดลวดจะถูกโปรแกรมลงบนบอร์ด DSP ส่วนระบบไฟฟ้ากำลังหนึ่งเฟส และวงจรรอกกำลังแอกทีฟแบบขนานจะถูกสร้างจากชุดบล็อกบนโปรแกรม Simulink/MATLAB โดยที่ข้อมูลอินพุตของบอร์ด DSP คือ ค่าแรงดันที่แหล่งจ่าย (v_s) ค่ากระแสโหลด (i_L) ค่าแรงดันบัสไฟตรง (V_{DC}) และค่ากระแสขดลวด (i_c) ของวงจรรอกกำลังแอกทีฟแบบขนาน และข้อมูลเอาต์พุตของบอร์ด DSP คือ ค่าแรงดันอ้างอิง (V_{ref}) สำหรับส่งไปยังเทคนิค PWM บนโปรแกรม Simulink/MATLAB เพื่อสร้างพัลส์ควบคุมสวิตช์ไอจีบีที (IGBT) ของวงจรรอกกำลังแอกทีฟ



รูปที่ 10 : ระบบจำลองสถานการณ์การกำจัดฮาร์มอนิกด้วยฮาร์ดแวร์ในรูป

6) ผลการจำลองสถานการณ์และการอภิปรายผล

การจำลองสถานการณ์การกำจัดฮาร์มอนิกในระบบไฟฟ้ากำลังหนึ่งเฟสด้วยเทคนิคฮาร์ดแวร์ในรูปดังรูปที่ 10 เพื่อทดสอบเปรียบเทียบสมรรถนะของการตรวจจับฮาร์มอนิกที่ใช้วิธี SD วิธี SDF และการตรวจจับฮาร์มอนิกที่ปรับปรุงขึ้นเรียกว่าวิธี SDF + PSVD จะแบ่งการทดสอบเป็น 2 กรณี ได้แก่ กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์ และกรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน โดยการจำลองสถานการณ์การกำจัดฮาร์มอนิกจะพิจารณาโหลดในสภาวะปกติ และสภาวะที่โหลดมีเปลี่ยนแปลงด้วยการเพิ่มขนาดกระแส

กรณีที่ 1 กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์ ผลการจำลองสถานการณ์ที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD สามารถแสดงดังรูปที่ 11 วิธี SDF สามารถแสดงดังรูปที่ 12 และที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF + PSVD แสดงดังรูปที่ 13 จากทั้งสามรูปดังกล่าวในช่วงเวลาตั้งแต่ 0 ถึง 0.1 s เป็นช่วงเวลา

ก่อนการฉีดกระแสขดลวด (i_c) พบว่ากระแสที่แหล่งจ่าย (i_g) มีลักษณะสัญญาณผิดเพี้ยนไม่เป็นรูปไซน์เช่นเดียวกับสัญญาณของกระแสโหลด (i_L) เมื่อคำนวณค่า %THD ของกระแสที่แหล่งจ่ายดังกล่าวพบว่ามีความเท่ากับ 26.9% จากนั้นเมื่อทำการชดเชยฮาร์มอนิกตั้งแต่เวลา 0.1 s เป็นต้นไป จะเห็นได้ว่าวงจรรอกกำลังแอกทีฟแบบขนานที่ใช้ตัวควบคุม พืชสามารถฉีดกระแสขดลวดให้มีลักษณะคล้ายตามกระแสอ้างอิง (i_c^*) ได้ ทำให้สัญญาณของกระแสที่แหล่งจ่ายกลับมาเป็นรูปไซน์ โดยค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD (รูปที่ 11) ในสภาวะโหลดปกติ (ช่วงเวลา 0.1 ถึง 0.3 s) มีค่าเท่ากับ 4.04% และในสภาวะโหลดมีการเปลี่ยนแปลงเพิ่มขนาด (ช่วงเวลา 0.3 ถึง 0.5 s) มีค่าเท่ากับ 5.51% สำหรับที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SDF (รูปที่ 12) ในสภาวะโหลดปกติ มีค่าเท่ากับ 1.89% และในสภาวะโหลดมีการเปลี่ยนแปลงเพิ่มขนาด มีค่าเท่ากับ 3.08% และผลการตรวจจับฮาร์มอนิกด้วยวิธี SDF + PSVD (รูปที่ 13) พบว่าค่า %THD ในสภาวะโหลดปกติเท่ากับ 1.88% และในสภาวะโหลดมีการเปลี่ยนแปลงเท่ากับ 3.07%

กรณีที่ 2 กรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปนโดยมีค่า %THD เท่ากับ 9.11% [10] ผลการจำลองสถานการณ์การกำจัดฮาร์มอนิกที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD สามารถแสดงดังรูปที่ 14 วิธี SDF สามารถแสดงดังรูปที่ 15 และที่ใช้วิธี SDF + PSVD แสดงได้ดังรูปที่ 16 ซึ่งพบว่าในช่วงเวลาก่อนการฉีดกระแสขดลวด (ตั้งแต่เวลา 0 ถึง 0.1 s) กระแสที่แหล่งจ่ายมีความเพี้ยนที่ค่า %THD เท่ากับ 29.08% แต่เมื่อวงจรรอกกำลังแอกทีฟแบบขนานร่วมกับตัวควบคุมพืชทำการฉีดกระแสขดลวด (ตั้งแต่เวลา 0.1 s เป็นต้นไป) พบว่าค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการชดเชยที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD (รูปที่ 14) ในสภาวะโหลดปกติ และโหลดมีการเปลี่ยนแปลงเพิ่มขนาด มีค่าเท่ากับ 11.32% และ 13.52% ตามลำดับ ส่วนเมื่อใช้วิธี SDF (รูปที่ 15) ในสภาวะโหลดปกติ และโหลดมีการเปลี่ยนแปลงเพิ่มขนาด มีค่าเท่ากับ 10.87% และ 12.25% ตามลำดับ และวิธี SDF + PSVD (รูปที่ 16) พบว่าค่า %THD ที่โหลดปกติ และโหลดมีการเปลี่ยนแปลงเพิ่มขนาดมีค่าเท่ากับ 2.34% และ 2.00% ตามลำดับ โดยสามารถแสดงสรุปผลค่า %THD ของกระแสที่แหล่งจ่ายได้ดังตารางที่ 1

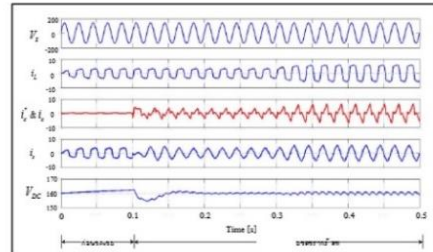


นอกจากนี้ จากรูปที่ 11 ถึง 16 แสดงให้เห็นว่าตัวควบคุมพีไอ มีสมรรถนะที่สามารถควบคุมแรงดันบัลไฟตรง (V_{DC}) ให้มีค่าคงที่เท่ากับ 160 V

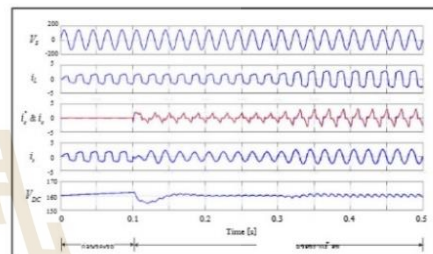
ตารางที่ 1 : ผลการกำจัดฮาร์มอนิกด้วยฮาร์ดแวร์ในรูป

การตรวจจับฮาร์มอนิก	แรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์		แรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน	
	%THDi	%THDv	%THDi	%THDv
ก่อนกระแสชดเชย				
วิธี SD				
วิธี SDF				
วิธี SDF+PSVD	26.9%	0%	29.08%	9.11%
หลังกระแสชดเชย กรณีโหลดปกติ				
วิธี SD	4.04%		11.32%	
วิธี SDF	1.89%		10.87%	
วิธี SDF+PSVD	1.88%	0%	2.34%	9.11%
หลังกระแสชดเชย กรณีโหลดมีการเปลี่ยนแปลง				
วิธี SD	5.51%		13.52%	
วิธี SDF	3.08%		12.25%	
วิธี SDF+PSVD	3.07%	0%	2.00%	9.11%

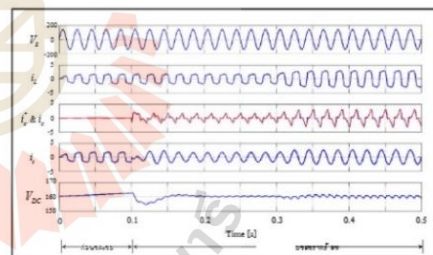
จากตารางที่ 1 ในกรณีการทดสอบแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์พบว่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยที่ใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD โหลดมีการเปลี่ยนแปลงมีค่าเกินมาตรฐาน IEEE std. 519-2022 (< 5%) ส่วนวิธี SDF และวิธี SDF + PSVD มีค่าประมาณเท่ากันและอยู่ในกรอบมาตรฐาน IEEE ทั้งช่วงโหลดปกติและโหลดมีการเปลี่ยนแปลง แสดงว่าวิธี SDF และวิธี SDF + PSVD มีสมรรถนะการคำนวณหากระแสอ้างอิงที่ดีกว่าวิธี SD แบบดั้งเดิม อย่างไรก็ตามในกรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน พบว่าการคำนวณตรวจจับฮาร์มอนิกของวิธี SDF + PSVD สามารถคำนวณได้ถูกต้องแม่นยำมากกว่าที่ใช้วิธี SD และวิธี SDF โดยพิจารณาจากค่า %THD ของกระแสที่แหล่งจ่ายที่มีค่าน้อยกว่าและอยู่ภายใต้มาตรฐานในทุกช่วงโหลด



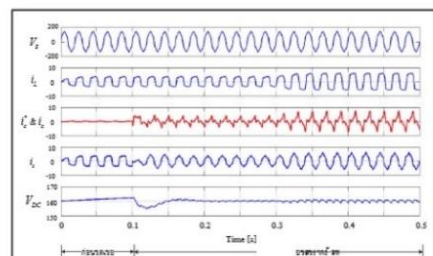
รูปที่ 11 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SD กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์



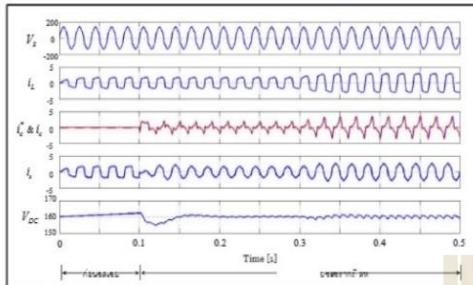
รูปที่ 12 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SDF กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์



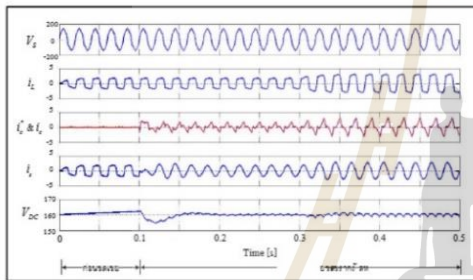
รูปที่ 13 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SDF + PSVD กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์



รูปที่ 14 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SD กรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน



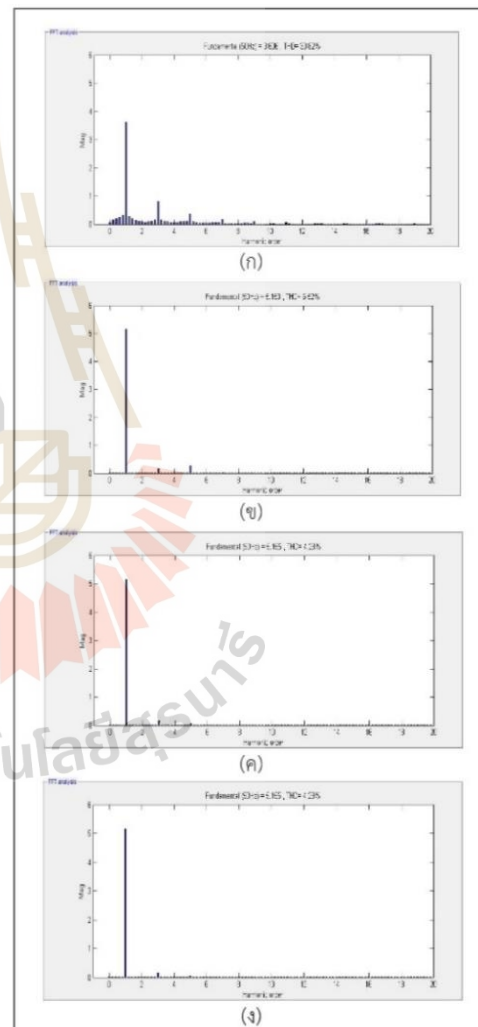
รูปที่ 15 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SDF กรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน



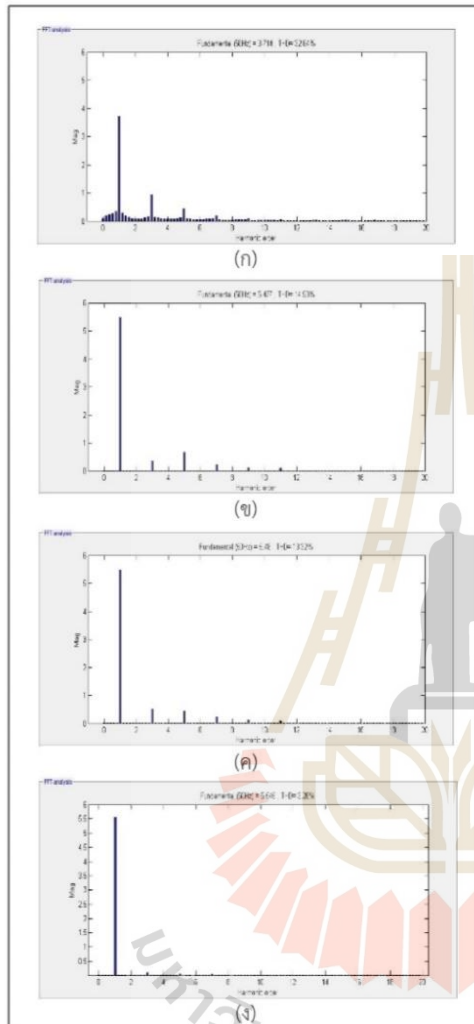
รูปที่ 16 : ผลการกำจัดฮาร์มอนิกที่ใช้วิธี SDF + PSVD กรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน

นอกจากนี้เมื่อพิจารณาผลจากการวิเคราะห์ FFT ของรูปสัญญาณกระแสที่แหล่งจ่าย (i_g) ในกรณีที่แรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์ดังรูปที่ 17 พบว่าสเปกตรัมของรูปสัญญาณกระแสที่แหล่งจ่ายก่อนการชดเชย (รูปที่ 17 (ก)) มีปริมาณฮาร์มอนิกอันดับที่ 3, 5 และ 7 ปรากฏอย่างชัดเจน อย่างไรก็ตามภายหลังการชดเชยพบว่าวงจรกรองกำลังแอกทีฟแบบขนานที่ใช้การตรวจจับฮาร์มอนิกของวิธี SD (รูปที่ 17 (ข)) วิธี SDF (รูปที่ 17 (ค)) และวิธี SDF + PSVD (รูปที่ 17 (ง)) มีปริมาณฮาร์มอนิกลดน้อยลงมากโดยปรากฏเหลือสเปกตรัมอันดับ 3 และ 5 เพียงเล็กน้อย ส่วนในกรณีที่แรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปนสามารถแสดงสเปกตรัมของรูปสัญญาณกระแสที่แหล่งจ่ายได้ดังรูปที่ 18 โดยก่อนการชดเชย (รูปที่ 18 (ก)) ปรากฏปริมาณฮาร์มอนิกอันดับที่ 3, 5 และ 7 ส่วนภายหลังการชดเชยพบว่ากรณีใช้การตรวจจับฮาร์มอนิกด้วยวิธี SD (รูปที่ 18 (ข)) และวิธี SDF (รูปที่ 18 (ค)) ยังคงพบปริมาณฮาร์มอนิกอันดับ 3, 5 และ 7 เหลืออยู่ในขณะที่วิธี SDF + PSVD (รูปที่ 18 (ง)) แทบไม่ปรากฏ

ปริมาณฮาร์มอนิก ซึ่งหมายความว่า การตรวจจับฮาร์มอนิกทั้ง 3 วิธีมีประสิทธิภาพดีในระบบที่แรงดันที่แหล่งจ่ายเป็นรูปไซน์ ส่วนในกรณีที่แรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน วิธี SDF + PSVD สามารถลดความผิดพลาดการคำนวณหากระแสอ้างอิงได้ทำให้มีความแม่นยำมากกว่าวิธี SD และวิธี SDF ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพดีกว่า



รูปที่ 17 : ผลการวิเคราะห์ FFT กรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์ (ก) ก่อนการชดเชย (ข) วิธี SD (ค) วิธี SDF (ง) วิธี SDF+PSVD



รูปที่ 18 : ผลการวิเคราะห์ FFT กรณีแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน (ก) ก่อนการชดเชย (ข) วิธี SD (ค) วิธี SDF (ง) วิธี SDF+PSVD

7) สรุป

บทความนี้ได้นำเสนอการปรับปรุงการตรวจจับฮาร์มอนิกของวิธี SDF ด้วยการนำวิธี PSVD เข้ามาช่วยคำนวณแรงดันมูลฐานลำดับเฟสบวกเพื่อใช้เป็นอินพุตในการคำนวณหาค่าแอมพลิจูดของแรงดันที่แหล่งจ่ายมีฮาร์มอนิกปะปน เพื่อให้การคำนวณหาค่าแอมพลิจูดมีความถูกต้องมากขึ้น โดยผลการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในรูปแบบว่าการตรวจจับ

ฮาร์มอนิกด้วยวิธี SDF ร่วมกับวิธี PSVD สามารถคำนวณกระแสอ้างอิงได้อย่างถูกต้องแม่นยำมากขึ้น เมื่อเปรียบเทียบกับการใช้วิธี SD และวิธี SDF ส่งผลให้วงจรกรองกำลังแอกทีฟแบบขนานสามารถกำจัดฮาร์มอนิกได้อย่างมีประสิทธิภาพทั้งในกรณีแรงดันที่แหล่งจ่ายเป็นรูปไซน์บริสุทธิ์และมีฮาร์มอนิกปะปน โดยค่า %THD ของกระแสที่แหล่งจ่ายหลังการชดเชยมีค่าลดลงและอยู่ภายใต้กรอบมาตรฐาน IEEE std. 519-2022

REFERENCES

- [1] V. E. Wagner *et al.*, "Effects of harmonics on equipment," *IEEE Trans. Power Delivery*, vol. 8, no. 2, pp. 672–680, Apr. 1993, doi: 10.1109/61.216874.
- [2] L. Li, B. Wang, and Y. Deng, "Model establishment and harmonic analysis of electric vehicle charger," in *Proc. 13th IEEE Conf. Ind. Electron. and Appl. (ICIEA)*, Wuhan, China, 2018, pp. 2204–2209, doi: 10.1109/ICIEA.2018.8398076.
- [3] D. Schwanz, T. Busatto, M. Bollen, and A. Larsson, "A stochastic study of harmonic voltage distortion considering single-phase photovoltaic inverters," in *Proc. 18th Int. Conf. Harmonics and Quality of Power (ICHQP)*, Ljubljana, Slovenia, May 2018, pp. 1–6, doi: 10.1109/ICHQP.2018.8378889.
- [4] G. C. Jaiswal, M. S. Ballal, D. R. Tutakne, and H. M. Suryawanshi, "Impact of power quality on the performance of distribution transformers: A fuzzy logic approach to assessing power quality," *IEEE Indus. App. Magazine*, vol. 25, no. 5, pp. 8–17, 2019, doi: 10.1109/MIAS.2018.2875207.
- [5] D. M. Said and K. M. Nor, "Effects of harmonics on distribution transformers," in *Proc. Australasian Universities Power Eng. Conf.*, Sydney, Australia, 2008, pp. 1–5.
- [6] J. Gong, D. Li, T. Wang, W. Pan, and X. Ding, "A comprehensive review of improving power quality using active power filters," *Electric Power Syst. Res.*, vol. 199, pp. 1–15, Oct. 2021, doi: 10.1016/j.epsr.2021.107389.
- [7] L. Motta and N. Faundes, "Active / passive harmonic filters: Applications, challenges & trends," in *Proc. 17th Int. Conf. Harmonics and Quality of Power (ICHQP)*, Belo Horizonte, Brazil, 2016, pp. 657–662, doi: 10.1109/ICHQP.2016.7783319.
- [8] M. Izhar, C. M. Hadzer, M. Syafrudin, S. Taib, and S. Idris, "Performance for passive and active power filter in reducing harmonics in the distribution system," in *Proc. Nat. Power and Energy Conf. (PECon)*, Kuala Lumpur, Malaysia, Nov. 2004, pp. 104–108, doi: 10.1109/PECON.2004.1461625.



- [9] S. Waosungnern, T. Narongrit, and K. Areerak, "Design of a shunt active power filter for single-phase power systems," (in Thai), *TNI Journal of Eng. and Technol.*, vol. 9, no. 1, pp. 27–36, 2021.
- [10] D. C. Bhonsle and R. B. Kelkar, "Design and simulation of single phase shunt active power filter using MATLAB," in *Proc. Int. Conf. Recent Advancements in Elect., Electron. and Control Eng.*, Sivakasi, India, 2011, pp. 237–241, doi: 10.1109/ICONRAEeCE.2011.6129786.
- [11] R. Grinó, R. Costa-Castelló, and E. Fossas, "Digital repetitive control of a single-phase current active filter," in *Proc. Euro. Control Conf. (ECC)*, Cambridge, U.K., Sep. 2003, pp. 3494–3497, doi: 10.23919/ECC.2003.7086583.
- [12] S. Waosungnern, T. Narongrit, and K. Areerak, "Harmonic detection using synchronous detection with fourier analysis for shunt active power filter in single - phase power systems," (in Thai), in *Proc. 45th Elect. Eng. Conf.*, Nakhon Nayok, Thailand, Nov. 2022, pp. 142–145.
- [13] M. P. Kumar *et al.*, "Power quality improvement using shunt active power filter with synchronous detection method," *Complexity Int. J.*, vol. 25, no. 2, pp. 1637–1645, 2021.
- [14] M. A. Kabir and U. Mahbub, "Synchronous detection and digital control of shunt active power filter in power quality improvement," in *Proc. IEEE Power and Energy Conf.*, Urbana, IL, USA, 2011, pp. 1–5, doi: 10.1109/PECI.2011.5740499.
- [15] C. Panpean, K. Areerak, and P. Santiprapan, "A harmonic voltage elimination in electric railway system using series active power filter," in *Proc. 25th Int. Conf. Elect. Machines and Syst. (ICEMS)*, Chiang Mai, Thailand, 2022, pp. 1–5, doi: 10.1109/ICEMS56177.2022.9983452.
- [16] V. Kaura and V. Blasko, "Operation of a phase locked loop system under distorted utility conditions," *IEEE Trans. Indus. App.*, vol. 33, no. 1, pp. 58–63, 1997.
- [17] Y. G. Jung, "The current synchronous detection method combined with positive sequence detector for active power filters" *J. Elect. Eng. Technol.*, vol. 18, pp. 431–440, 2023.
- [18] S. Waosungnern, T. Narongrit, K. Areerak, and A. Srikaew, "The compensating current control using fuzzy logic for shunt active power filter in single-phase power systems," (in Thai), in *Proc. 44th Elect. Eng. Conf.*, Nan, Thailand, Nov. 2021, pp. 517–520.
- [19] A. Srikaew, *Fuzzy Logic: Computational Intelligence*. Bangkok, Thailand: Charansanitwong Printing (in Thai), 2009.
- [20] N. A. Kedar, A. P. Yadav, and V. B. Saruk, "Space vector modulation based control technique for shunt active power filter," *Int. Res. J. Eng. Technol. (IRJET)*, vol. 7, no. 8, pp. 70–77, 2020.

ประวัติผู้เขียน

นางสาวสุทธินิ ว้าวสูงเนิน เกิดเมื่อวันที่ 11 กุมภาพันธ์ พ.ศ. 2541 เกิดที่อำเภอนครไทย จังหวัดพิษณุโลก จบการศึกษาระดับชั้นมัธยมศึกษาจากโรงเรียนนครไทย จังหวัดพิษณุโลก และสำเร็จการศึกษาระดับปริญญาตรีวิศวกรรมศาสตรบัณฑิต (วิศวกรรมไฟฟ้า) จากมหาวิทยาลัยเทคโนโลยีสุรนารี จ.นครราชสีมา เมื่อ พ.ศ. 2562 ในปีเดียวกันได้เข้าศึกษาต่อในระดับปริญญาโท สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีสุรนารี โดยขณะศึกษาได้รับทุนวิจัยจากแหล่งทุนภายนอก (ทุน OROG) และได้มีโอกาสทำหน้าที่ปฏิบัติงานเป็นผู้สอนปฏิบัติการของสาขาวิชาวิศวกรรมไฟฟ้า สำนักวิชาวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี ในรายวิชา Electrical Machines Laboratory รายวิชา Power Electronics and Embedded Systems Laboratory รายวิชา Electrical Engineering Laboratory และรายวิชา Power Electronic and Drivers Laboratory ได้แก่ แลป Inverter แลป Rectifier แลป AC machines แลป Transformer and AC machines และแลป The characteristic of sensor and actuator automotive

มหาวิทยาลัยเทคโนโลยีสุรนารี