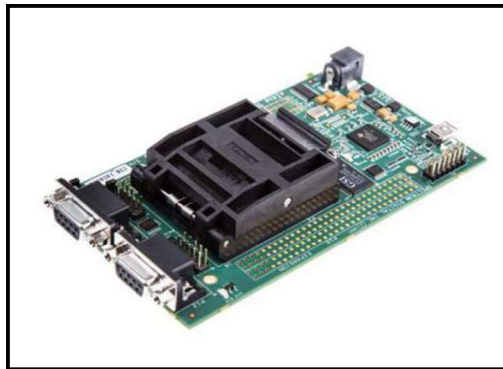


ภาคผนวก ก

ความรู้พื้นฐานเกี่ยวกับบอร์ดไมโครคอนโทรลเลอร์
DSP รุ่น eZdspTMF28335

การควบคุมการทำงานชุดทดสอบวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้นนี้ถูกควบคุมการทำงานด้วยการใช้ตัวควบคุมพีซี โดยระบบถูกควบคุมผ่านการเขียนโปรแกรมในภาษาซี เพื่อควบคุมการทำงานผ่านบอร์ดไมโครคอนโทรลเลอร์ โดยที่ได้เลือกใช้บอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 แสดงได้ในรูปที่ ก.1 สำหรับการประมวลผลในการควบคุม และสร้างสัญญาณควบคุมการทำงานของสวิตช์ เป็นผลิตภัณฑ์จากบริษัท Texas Instruments โดยมีลักษณะและส่วนประกอบที่สำคัญดังต่อไปนี้



รูปที่ ก.1 บอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335

คุณสมบัติที่สำคัญของบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335

1. หน่วยประมวลผลสัญญาณดิจิทัล 32 บิต รองรับการประมวลผลทั้งแบบ floating point unit และ fixed point unit
2. ใช้สัญญาณนาฬิกา 150 MHz ในการประมวลผล หรือ 6.67ns ต่อหนึ่งรอบสัญญาณนาฬิกา
3. หน่วยความจำประกอบด้วย
 - หน่วยความจำประเภท RAM 68 กิโลไบต์ (68 K bytes on-chip RAM)
 - หน่วยความจำประเภท Flash 512 กิโลไบต์ (512 K bytes on-chip Flash memory)
 - หน่วยความจำประเภท SRAM 256 กิโลไบต์ (256 K bytes on-chip SRAM memory)
4. พอร์ตเชื่อมต่อ XDS100 JTAG Emulator และพอร์ตเชื่อมต่อ RS232 แบบแยกสำหรับโปรแกรมแบบเวลาจริง (Real-Time in System Programming)

5. พอร์ตแปลงสัญญาณแอนาล็อกเป็นดิจิตอล (Analog to Digital converter) แบบ 12 บิต จำนวน 16 ช่องสัญญาณอินพุต
6. ตัวรับสัญญาณจากเอนโค้ดเดอร์ (Quadrature Encoder Pulse) จำนวน 2 ชุด
7. ePWM 12 ช่องสัญญาณ (6โมดูล) สำหรับสร้างสัญญาณ PWM
8. Serial Peripheral Interface modules SPI จำนวน 1 ชุด (SPI-A)
9. Serial Communications Interface modules SCI จำนวน 3 ชุด (SCI-A,SCI-B,SCI-C)
10. ขาอินพุต และเอาต์พุตสำหรับเลือกโปรแกรมเพื่อใช้งานจำนวน 96 ขา

โมดูลการสร้างสัญญาณ PWM (enhanced PWM modules)

โมดูลการสร้างสัญญาณ PWM ในวงจรสำหรับเปิด-ปิด สวิตช์บนบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 ประกอบด้วย ePWM1 – ePWM6 ทั้งหมด 6 ชุด ซึ่งแต่ละชุดสามารถสร้างได้ 2 ช่อง คือ ePWMxA และ ePWMxB ดังนั้นรวมถึงการสร้างสัญญาณ PWM จำนวน 12 สัญญาณทั้งหมด โดยมีโหมดการนับทั้งหมด 3 โหมด ได้แก่ โหมดนับขึ้น (Count Up mode) โหมดนับลง (Count Down mode) และโหมดการนับขึ้น-ลง (Count Up-Down mode) สำหรับการสร้างสัญญาณ PWM ของโมดูล ePWM นั้นใช้วิธีการเปรียบเทียบคาน์เตอร์ (Counter Compare) ของสัญญาณนาฬิกา กับข้อมูล หรือค่าในรีจิสเตอร์เพื่อสร้างเงื่อนไขสำหรับกำหนดรูปแบบสัญญาณ PWM ให้มีลอจิกที่แตกต่างกัน และมีความถี่ของสัญญาณที่ต้องการ ส่วนความถี่ของสัญญาณ PWM สามารถกำหนดได้ด้วยรีจิสเตอร์ TBPRD (ePWM Period Register) ที่มีขนาด 16 บิต โดย TBPRD จะอยู่ในช่วง 00000 – 65535 โดยมี ความสัมพันธ์กับระบบสัญญาณนาฬิกา 150MHz และรีจิสเตอร์ปรับค่าสัญญาณนาฬิกา HSPCLKDIV และ CLKDIV ตามสมการ (ก.1) โดยสัญญาณที่ถูกเปรียบเทียบจากนั้นจะถูกส่งออกผ่านขา GPIO2_EPWM2A เพื่อให้เกตบอร์ดสวิตช์ได้ทำงานในวงจรอิเล็กทรอนิกส์กำลังต่อไป

$$TBPRF = \frac{1}{2} \left[\frac{f_{SYSCLKOUT}}{f_{PWM} (HSPCLKDIV \times CLKDIV)} \right] \quad (ก.1)$$

โดยที่ $TBPRD$ คือ ค่าสูงสุดของตัวนับสัญญาณนาฬิกา

$HSPCLKDIV$ คือ ตัวปรับคูณความเร็วสูงสัญญาณนาฬิกา (High Speed Clock Scalar)

$CLKDIV$	คือ ตัวปรับคูณสัญญาณนาฬิกา (Clock Scalar)
$f_{SYSCLKOUT}$	คือ ความถี่ของระบบสัญญาณนาฬิกา 150MHz
f_{PWM}	คือ ความถี่ของสัญญาณ PWM ที่ต้องการสร้าง (Hz)

การใช้งานโมดูลแปลงสัญญาณแอนะล็อกเป็นดิจิทัล ADC (Analog to Digital Converter)

การรับสัญญาณแอนะล็อกจากภายนอกสำหรับบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdsp™F28335 มีโมดูลที่ใช้ในการแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลที่มีความละเอียดที่ระดับ 12 บิต สำหรับสัญญาณแอนะล็อกที่รองรับ มีแรงดันอยู่ในช่วง 0V ถึง 3V โดยเมื่อบอร์ดไมโครคอนโทรลเลอร์รับสัญญาณแอนะล็อกที่มีแรงดันดังกล่าว จะทำการแปลงเป็นค่าดิจิทัลที่มีขนาด 12 บิต ซึ่งมีค่าอยู่ระหว่าง 0 – 4095 สำหรับโมดูล ADC มีทั้งหมด 16 ช่องอินพุตสัญญาณ แบ่งเป็น พอร์ตชุด A จำนวน 8 ช่องสัญญาณ (ADCINA0 – ADCINA7) และพอร์ตชุด B จำนวน 8 ช่องสัญญาณเช่นกัน (ADCINB0 – ADCINB7) ในงานวิจัยนี้ได้เลือกใช้ 3 ช่องสัญญาณ คือ ADCINA1 สำหรับรับสัญญาณกระแสอินพุต i_{L1} ที่ไหลผ่านตัวเหนี่ยวนำ L_1 และ ADCINA2 รับสัญญาณแรงดันเอาต์พุตที่ตกคร่อมโหลดในวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น

ภาคผนวก ข

โปรแกรมภาษาซีสำหรับควบคุมการทำงานชุดทดสอบ

<p>ข.1 โปรแกรมภาษาซีสร้างสัญญาณ PWM ด้วยบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 สำหรับควบคุมแรงดันเอาต์พุตวงจรแปลงผันกำลังไฟฟ้าแบบบัสต์เรียงต่อกันสามชั้น</p>	
<pre>#include "DSP2833x_Device.h" #if (CPU_FRQ_150MHZ) #define ADC_MODCLK 0x3 #endif #if (CPU_FRQ_100MHZ) #define ADC_MODCLK 0x2 #endif</pre>	<pre>/โหลด Header file และ Examples Include File /กรณี SYSCLKOUT มีค่า 150 MHz /สัญญาณนาฬิกา ADC_HSPCLK = 150/(2*3) = 25MHz /กรณี SYSCLKOUT มีค่า 100 MHz /สัญญาณนาฬิกา ADC_HSPCLK = 100/(2*2) = 25MHz</pre>
//external function prototypes	//ประกาศฟังก์ชันภายนอกใน Header file
<pre>extern void InitAdc(void); extern void InitSysCtrl(void); extern void InitPieCtrl(void); extern void InitPieVectTable(void); extern void InitCpuTimers(void); extern void ConfigCpuTimer(struct CPUTIMER_VARS *, float, float); extern void display_ADC(unsigned int);</pre>	<pre>/ฟังก์ชันกำหนดค่าพื้นฐานของ ADC /ฟังก์ชันกำหนดค่าพื้นฐานของ CPU /ฟังก์ชันควบคุม Peripheral Interrupt Expansion /ฟังก์ชันตาราง Peripheral Interrupt Expansion /ฟังก์ชันกำหนดค่าพื้นฐานของ CPU Timer /ฟังก์ชันกำหนดโครงสร้าง CPU Timer /ฟังก์ชันกำหนดค่าพื้นฐานของ display ADC</pre>
//Prototype statements for functions found within this file.	//ประกาศฟังก์ชันสำหรับการใช้งาน
<pre>void Gpio_select(void); void Setup_ePWM(void); interrupt void cpu_timer0_isr(void); interrupt void adc_isr(void);</pre>	<pre>/ประกาศฟังก์ชัน Gpio_select /ประกาศฟังก์ชัน Setup_ePWM /ประกาศฟังก์ชัน Interrupt cpu_timer0_isr /ประกาศฟังก์ชัน Interrupt adc_isr</pre>
// Global Variables of inputs and outputs	ประกาศตัวแปรอินพุต และเอาต์พุต
<pre>unsigned int Voltage_Vout; unsigned int Current_lin; float vout=0, iin=0, Ts=1e-5, T=0, Trit=1e-4, Vref=400; int duty=3750, ii=0, jj=0; float Vref=400; float Vref1=400, Vref2=400, Vref3=0; float T1=4, T2=8, T3=12;</pre>	<pre>/ประกาศตัวแปรแรงดันเอาต์พุตจากเซนเซอร์ /ประกาศตัวแปรกระแสอินพุตจากเซนเซอร์ /ประกาศตัวแปรแรงดันเอาต์พุต, กระแสอินพุต, ค่าความถี่การ บันทึกรหัสข้อมูล, เวลา คาบของสวิตช์ และแรงดันเอาต์พุตอ้างอิง /ประกาศตัวแปรวัฏจักรหน้าที่สวิตช์, ii และ jj /ประกาศตัวแปรแรงดันเอาต์พุตอ้างอิง /ประกาศตัวแปรแรงดันเอาต์พุตอ้างอิงที่ 1,2 และ 3 /ประกาศตัวแปรเวลาที่ 1,2 และ 3</pre>
//Global Averaging Variables	//ประกาศตัวแปรการหาค่าเฉลี่ย
<pre>float iLsum=0; #define AV_S 10 #define ITdAV 10</pre>	<pre>/ประกาศตัวแปรผลรวมของค่ากระแสอินพุต /ประกาศตัวแปร AV_S /ประกาศตัวแปร ITdAV</pre>
//Global Fuzzy Controller Variables	//ประกาศตัวแปรตัวควบคุมฟัซซี่
<pre>float dtT=10e-4, mref=160, deltaD=0, pis=0, ss1=0, iL[10]={0,0,0,0,0,0,0,0,0,0}; #define IT_S 100 #define Vintv 17.5</pre>	<pre>/ประกาศตัวแปรการเปลี่ยนแปลงของเวลา, ความชันอ้างอิง, deltaD, pis, ss1 และ กระแสอินพุตแบบอาร์เรย์ /ประกาศตัวแปร dtT/Ts /ประกาศตัวแปรขอบเขตของสมาชิกฟังก์ชัน $\Delta V/V_{ref}$</pre>

float VMFs1, VMFs2, VMFs3, mMFs1, mMFs2, mMFs3, mMFs4, mMFs5;	/ประกาศตัวแปรฟังก์ชันสมาชิกของ $\Delta V/V_{ref}$ และ m_{IL}/m_{ref}
float NLmax, NMmax, Zmax, PMmax, PLmax;	/ประกาศตัวแปรค่าสูงสุดค่าฟังก์ชันสมาชิกเอาต์พุต
float NL=-0.04, NM=-0.02, Z=0, PM=0.02, PL=0.04;	/ประกาศตัวแปรพีซีของฟังก์ชันสมาชิกของ ΔD
//Main Code	โค้ดหลัก
void main(void){	/เริ่มต้น Void Main
InitSysCtrl();	/เริ่มต้นการทำงานของระบบจาก DSP2833x_SysCtrl.c
EALLOW;	/โหลด EALLOW
SysCtrlRegs.WDCR= 0x00AF;	/โหลด WatchDog
EDIS;	/โหลด EDIS
DINT;	/หยุดการทำงานของอินเทอร์รัพต์
Gpio_select();	/กำหนดหน้าที่ของขาอินพุต และเอาต์พุต
Setup_ePWM();	/กำหนดค่าเริ่มต้นสำหรับ ePWM
InitPieCtrl();	/กำหนดค่าเริ่มต้นสำหรับ PIE table
InitPieVectTable();	/กำหนดค่าเริ่มต้นสำหรับ ISR's ใน PIE
InitAdc();	/โหลดค่าเริ่มต้นพื้นฐานของการแปลง ADC
AdcRegs.ADCTRL1.all = 0;	/ตั้งค่า AdcRegs.ADCTRL1.all
AdcRegs.ADCTRL1.bit.ACQ_PS = 7;	/ตั้งค่า 7 = 8 x ADCCLK
AdcRegs.ADCTRL1.bit.SEQ_CASC = 1;	/ตั้งค่า 1=cascaded sequencer
AdcRegs.ADCTRL1.bit.CPS = 0;	/ตั้งค่า divide by 1
AdcRegs.ADCTRL1.bit.CONT_RUN = 0;	/ตั้งค้โหมดแบบ Single Run
AdcRegs.ADCTRL2.all = 0;	/ตั้งค่า AdcRegs.ADCTRL2.all
AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1;	/ตั้งค่า 1=enable SEQ1 interrupt
AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 1;	/ตั้งค่า 1=SEQ1 start from ePWM_SOCA trigger
AdcRegs.ADCTRL2.bit.INT_MOD_SEQ1 = 0;	/ตั้งค่า 0= interrupt หลังจากการจบทุกลำดับ
AdcRegs.ADCTRL3.bit.ADCCLKPS = 3;	/ตั้งค่า ADC clock: FCLK = HSPCLK / 2 * ADCCLKPS
AdcRegs.ADCMAXCONV.all = 1;	/กำหนดจำนวนช่องสัญญาณ 1+1= 2 ช่อง
AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0;	/กำหนด ADCINA0 as 1st SEQ1 conv.
AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 1;	/กำหนด ADCINA1 as 2nd SEQ1 conv.
EPwm6Regs.TBCTL.all = 0xC030;	/Configure timer control register
EPwm6Regs.TBPRD = 2999;	/ TPRD +1 = TPWM / (HSPCLKDIV * CLKDIV * TSYSCLK) โดยที่เท่ากับ 20 μ s / 6.667 ns
EPwm6Regs.ETPS.all = 0x0100;	/Configure ADC start by ePWM2
EPwm6Regs.ETSEL.all = 0x0A00; EALLOW;	/ Enable SOCA to ADC
PieVectTable.TINT0 = &cpu_timer0_isr;	/ตั้งค่า PieVectTable.TINT0
PieVectTable.ADCINT = &adc_isr; EDIS;	/ตั้งค่า PieVectTable.ADCINT
InitCpuTimers();	/ตั้งค่าเริ่มต้น CPU Timer0, 1 and 2
ConfigCpuTimer(&CpuTimer0,150,10);	/ตั้งค่า Sampling time 1e-5=10*1e-6
PieCtrlRegs.PIEIER1.bit.INTx7 = 1;	/CPU Timer 0
PieCtrlRegs.PIEIER1.bit.INTx6 = 1;	/ADC
IER =1; EINT; ERTM;	

<pre> CpuTimer0Regs.TCR.bit.TSS = 0; while(1){ EALLOW; SysCtrlRegs.WDKEY = 0x55; EDIS;} } </pre>	<pre> /เริ่มต้น timer0 /Service WD #1 </pre>
//Function Gpio_select	ฟังก์ชัน Gpio_select
<pre> void Gpio_select(void){ EALLOW; GpioCtrlRegs.GPAMUX1.all = 0; GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; GpioCtrlRegs.GPAMUX2.all = 0; GpioCtrlRegs.GPBMUX1.all = 0; GpioCtrlRegs.GPBMUX2.all = 0; GpioCtrlRegs.GPCMUX1.all = 0; GpioCtrlRegs.GPCMUX2.all = 0; GpioCtrlRegs.GPADIR.all = 0; GpioCtrlRegs.GPBDIR.all = 0; GpioCtrlRegs.GPCDIR.all = 0; EDIS; } </pre>	<pre> /เริ่มต้น void Gpio_select /ตั้งค่า GPIO15 .. GPIO0 = General Purpose I/O /ตั้งค่า ePWM1A active == S /ตั้งค่า GPIO31 .. GPIO16 = General Purpose I/O /ตั้งค่า GPIO47 .. GPIO32 = General Purpose I/O /ตั้งค่า GPIO63 .. GPIO48 = General Purpose I/O /ตั้งค่า GPIO79 .. GPIO64 = General Purpose I/O /ตั้งค่า GPIO87 .. GPIO80 = General Purpose I/O /ตั้งค่า GPIO63-32 as inputs /ตั้งค่า GPIO87-64 as inputs </pre>
//Function Setup_ePWM	ฟังก์ชัน Setup_ePWM
<pre> void Setup_ePWM(void){ EPwm1Regs.TBCTL.all = 0; EPwm1Regs.TBCTL.bit.CLKDIV = 0; EPwm1Regs.TBCTL.bit.HSPCLKDIV = 1; EPwm1Regs.TBCTL.bit.CTRMODE = 2; EPwm1Regs.AQCTLA.all = 0x0060; EPwm1Regs.TBPRD = 3750; EPwm1Regs.CMPA.half.CMPA = 3750; } </pre>	<pre> /เริ่มต้น void Setup_ePWM /default status /CLKDIV = 1 /HSPCLKDIV = 2 /up - down mode /Set ePWM1A on CMPA up Clear ePWM1A on CMPA down /3750=10KHz - PWM signal / duty1 => 30%=2625 , 50%=1875 , 70%=1125 </pre>
//Function interrupt void cpu_timer0_isr	ฟังก์ชัน interrupt void cpu_timer0_isr
<pre> interrupt void cpu_timer0_isr(void){ static int up_down = 1; EALLOW; SysCtrlRegs.WDKEY = 0xAA; if(up_down){ if(EPwm1Regs.CMPA.half.CMPA < EPwm1Regs.TBPRD) EPwm1Regs.CMPA.half.CMPA; else up_down = 0; } } </pre>	<pre> /เริ่มต้น interrupt void cpu_timer0_isr /Service WD #2 </pre>

<pre> }else{ if(EPwm1Regs.CMPA.half.CMPA > 0) EPwm1Regs.CMPA.half.CMPA; else up_down = 1;} PieCtrlRegs.PIEACK.all = PIEACK_GROUP1; FUZZYC(); T=T+Ts; if(T>T1&&T<T2){Vref=Vref1;} if(T>T2&&T<T3){Vref=Vref2;} if(T>T3){Vref=Vref3;} if(vout>500){Vref = 0; EPwm1Regs.CMPA.half.CMPA = 3750;} if(iin>10){Vref = 0; EPwm1Regs.CMPA.half.CMPA = 3750;} </pre>	<p>/เรียกฟังก์ชัน FUZZYC</p> <p>/นับเวลา</p> <p>/ฟังก์ชัน if สำหรับเปลี่ยนแรงดันเอาต์พุตอ้างอิง</p> <p>/ฟังก์ชันป้องกันเมื่อเอาต์พุตมากกว่า 500V</p> <p>และกระแสอินพุตมากกว่า 5A</p>
<pre> //Function interrupt void adc_isr interrupt void adc_isr(void){ Voltage_Vout = AdcMirror.ADCRESULT0; Current_lin = AdcMirror.ADCRESULT1; AdcRegs.ADCTRL2.bit.RST_SEQ1 = 1 AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1; PieCtrlRegs.PIEACK.all = PIEACK_GROUP1; vout=(0.1223*Voltage_Vout)+1.8988; iin=(0.00274*Current_lin)+0.1698; iLsum=iLsum+iin, ii++; if(ii >= AV_S){ for(jj=0;jj<ITdAV-1; jj++){iL[jj]=iL[jj+1];} iL[ITdAV-1] = iLsum/AV_S; ii=0, iLsum=0;} mdmref=((iL[ITdAV-1]-iL[0])/dtT)/mref/100; } </pre>	<p>ฟังก์ชัน interrupt void adc_isr</p> <p>/เริ่มต้น interrupt void adc_isr</p> <p>/รับค่าดิจิตอลของแรงดันเอาต์พุต</p> <p>/รับค่าดิจิตอลของกระแสอินพุต</p> <p>/Reset SEQ1</p> <p>/Clear INT SEQ1 bit</p> <p>/Acknowledge interrupt to PIE</p> <p>/ปรับเทียบค่าแรงดันเอาต์พุต</p> <p>/ปรับเทียบค่ากระแสอินพุต</p> <p>/การเก็บสะสมค่ากระแส และการนับค่า ii</p> <p>/ฟังก์ชันถ้า ii มากกว่า AV_S</p> <p>แล้วฟังก์ชัน For loop สำหรับเลื่อนค่า iL</p> <p>การหาค่าเฉลี่ย iL จาก iLsum/AV_S</p> <p>การรีเซ็ตค่า ii และ iLsum</p> <p>/คำนวณค่า m_{IL1}/m_{ref}</p>
<pre> //Function void FUZZYC void FUZZYC(void){ VMFs1=0, VMFs2=0, VMFs3=0; mMFs1=0, mMFs2=0, mMFs3=0, mMFs4=0, mMFs5=0; NLmax=0, NMmax=0, Zmax=0, PMmax=0, PLmax=0; dVdVref= (Vref-vout)/Vref; if(dVdVref>0){VMFs1=0; }else if (-Vintv<dVdVref && dVdVref<=0){ VMFs1=-(1/Vintv)*dVdVref; }else{VMFs1=1;} if(dVdVref>Vintv){VMFs2=0; </pre>	<p>ฟังก์ชัน Fuzzy Controller</p> <p>/เริ่มต้น void FUZZYC</p> <p>/กำหนดค่าเริ่มต้นสมาชิกฟังก์ชัน VMFs</p> <p>/กำหนดค่าเริ่มต้นสมาชิกฟังก์ชัน mMFs</p> <p>/กำหนดค่าเริ่มต้นสมาชิกฟังก์ชันสูงสุด NL NM Z PM และ PL</p> <p>/คำนวณค่า $\Delta V/V_{ref}$</p> <p>/ฟังก์ชันตรวจสอบ $\Delta V/V_{ref}$ ในช่วง N เพื่อหาค่า VMFs1</p> <p>/ฟังก์ชันตรวจสอบ $\Delta V/V_{ref}$ ในช่วง Z เพื่อหาค่า VMFs2</p>

<pre> }else if (0<dVdVref && dVdVref<=Vintv){ VMFs2=-1/Vintv)*dVdVref+1; }else if (-Vintv<dVdVref && dVdVref<=0){ VMFs2=(1/Vintv)*dVdVref+1; }else{VMFs2=0;} if(dVdVref>Vintv){VMFs3=1; }else if (0<dVdVref && dVdVref<=Vintv){ VMFs3=(1/Vintv)*dVdVref; }else{VMFs3=0;} if(mdmref>-1){mMFs1=0; }else if (-2<mdmref && mdmref<=-1){ mMFs1=-(mdmref)-1; }else{mMFs1=1;} if(mdmref>0){mMFs2=0; }else if (-1<mdmref && mdmref<=0){ mMFs2=-(mdmref); }else if (-2<mdmref && mdmref<=-1){ mMFs2=mdmref+2; }else{mMFs2=0;} if(mdmref>1){mMFs3=0; }else if (0<mdmref && mdmref<=1){ mMFs3=-(mdmref)+1; }else if (-1<mdmref && mdmref<=0){ mMFs3=mdmref+1; }else{mMFs3=0;} if(mdmref>2){mMFs4=0; } else if (1<mdmref && mdmref<=2){ mMFs4=-(mdmref)+2; } else if (0<mdmref && mdmref<=1){ mMFs4=mdmref; } else{mMFs4=0;} if(mdmref>2){mMFs5=1; }else if (1<mdmref && mdmref<=2){ mMFs5=mdmref-1; }else{mMFs5=0;} if(VMFs1>0){ if(mMFs1>0){ if(VMFs1<mMFs1){ if(PLmax>=VMFs1){PLmax=PLmax; }else{PLmax=VMFs1; }else{ if(PLmax>=mMFs1){PLmax=PLmax; </pre>	<p>/ฟังก์ชันตรวจสอบ $\Delta V/V_{ref}$ ในช่วง P เพื่อหาค่า VMFs3</p> <p>/ฟังก์ชันตรวจสอบ m_{IL1}/m_{ref} ในช่วง NL เพื่อหาค่า mMFs1</p> <p>/ฟังก์ชันตรวจสอบ m_{IL1}/m_{ref} ในช่วง NM เพื่อหาค่า mMFs2</p> <p>/ฟังก์ชันตรวจสอบ m_{IL1}/m_{ref} ในช่วง Z เพื่อหาค่า mMFs3</p> <p>/ฟังก์ชันตรวจสอบ m_{IL1}/m_{ref} ในช่วง PM เพื่อหาค่า mMFs4</p> <p>/ฟังก์ชันตรวจสอบ m_{IL1}/m_{ref} ในช่วง PL เพื่อหาค่า mMFs5</p> <p>/กฎฟัซซี่ที่ 6 ถึง 10 กรณี VMFs1 ของ Z มากกว่า 0</p> <p>/กฎข้อที่ 1 ฟังก์ชันเปรียบเทียบ VMFs1 และ mMFs1 เพื่อให้ได้ค่า PLmax ที่สูงที่สุด</p>
---	---

<pre> }else{PLmax=mMFs1;} } } if(mMFs2>0){ if(VMFs1<mMFs2){ if(Zmax>=VMFs1){Zmax=Zmax;} }else{Zmax=VMFs1;} }else{ if(Zmax>=mMFs2){Zmax=Zmax;} }else{Zmax=mMFs2;} } } if(mMFs3>0){ if(VMFs1<mMFs3){ if(NMmax>=VMFs1){NMmax=NMmax;} }else{NMmax=VMFs1;} }else{ if(NMmax>=mMFs3){NMmax=NMmax;} }else{NMmax=mMFs3;} } } if(mMFs4>0){ if(VMFs1<mMFs4){ if(NLmax>=VMFs1){NLmax=NLmax;} }else{NLmax=VMFs1;} }else{ if(NLmax>=mMFs4){NLmax=NLmax;} }else{NLmax=mMFs4;} } } if(mMFs5>0){ if(VMFs1<mMFs5){ if(NLmax>=VMFs1){NLmax=NLmax;} }else{NLmax=VMFs1;} }else{ if(NLmax>=mMFs5){NLmax=NLmax;} }else{NLmax=mMFs5;} } } } if(VMFs2>0){ </pre>	<p>/กฎข้อที่ 2 ฟังก์ชันเปรียบเทียบ VMFs1 และ mMFs2 เพื่อให้ได้ค่า Zmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 3 ฟังก์ชันเปรียบเทียบ VMFs1 และ mMFs3 เพื่อให้ได้ค่า NMmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 4 ฟังก์ชันเปรียบเทียบ VMFs1 และ mMFs4 เพื่อให้ได้ค่า NLmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 5 ฟังก์ชันเปรียบเทียบ VMFs1 และ mMFs5 เพื่อให้ได้ค่า NLmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 6 ถึง 10 กรณี VMFs2 ของ Z มากกว่า 0</p>
--	---

<pre> if(mMFs1>0){ if(VMFs2<mMFs1){ if(PLmax>=VMFs2){PLmax=PLmax; }else{PLmax=VMFs2;} }else{ if(PLmax>=mMFs1){PLmax=PLmax; }else{PLmax=mMFs1;} } } if(mMFs2>0){ if(VMFs2<mMFs2){ if(PMmax>=VMFs2){PMmax=PMmax;} else{PMmax=VMFs2;} }else{ if(PMmax>=mMFs2){PMmax=PMmax; }else{PMmax=mMFs2;} } } if(mMFs3>0){ if(VMFs2<mMFs3){ if(Zmax>=VMFs2){Zmax=Zmax; }else{Zmax=VMFs2;} }else{ if(Zmax>=mMFs3){Zmax=Zmax; }else{Zmax=mMFs3;} } } if(mMFs4>0){ if(VMFs2<mMFs4){ if(NMmax>=VMFs2){NMmax=NMmax; }else{NMmax=VMFs2;} }else{ if(NMmax>=mMFs4){NMmax=NMmax; }else{NMmax=mMFs4;} } } if(mMFs5>0){ if(VMFs2<mMFs5){ if(NLmax>=VMFs2){NLmax=NLmax; }else{NLmax=VMFs2;} }else{ if(NLmax>=mMFs5){NLmax=NLmax; </pre>	<p>/กฎข้อที่ 6 ฟังก์ชันเปรียบเทียบ VMFs2 และ mMFs1 เพื่อให้ได้ค่า PLmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 7 ฟังก์ชันเปรียบเทียบ VMFs2 และ mMFs2 เพื่อให้ได้ค่า PMmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 8 ฟังก์ชันเปรียบเทียบ VMFs2 และ mMFs3 เพื่อให้ได้ค่า Zmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 9 ฟังก์ชันเปรียบเทียบ VMFs2 และ mMFs4 เพื่อให้ได้ค่า NMmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 10 ฟังก์ชันเปรียบเทียบ VMFs2 และ mMFs5 เพื่อให้ได้ค่า NLmax ที่สูงที่สุด</p>
---	--

<pre> }else{NLmax=mMFs5;} } } if(VMFs3>0){ if(mMFs1>0){ if(VMFs3<mMFs1){ if(PLmax>=VMFs3){PLmax=PLmax; }else{PLmax=VMFs3;} }else{ if(PLmax>=mMFs1){PLmax=PLmax; }else{PLmax=mMFs1;} } } } if(mMFs2>0){ if(VMFs3<mMFs2){ if(PLmax>=VMFs3){PLmax=PLmax; }else{PLmax=VMFs3;} }else{ if(PLmax>=mMFs2){PLmax=PLmax; }else{PLmax=mMFs2;} } } if(mMFs3>0){ if(VMFs3<mMFs3){ if(PMmax>=VMFs3){PMmax=PMmax; }else{PMmax=VMFs3;} }else{ if(PMmax>=mMFs3){PMmax=PMmax; }else{PMmax=mMFs3;} } } if(mMFs4>0){ if(VMFs3<mMFs4){ if(Zmax>=VMFs3){Zmax=Zmax; }else{Zmax=VMFs3;} }else{ if(Zmax>=mMFs4){Zmax=Zmax; }else{Zmax=mMFs4;} } } </pre>	<p>/กฎพีชชีที่ 11 ถึง 15 กรณี VMFs3 ของ N มากกว่า 0 //กฎข้อที่ 11 ฟังก์ชันเปรียบเทียบ VMFs3 และ mMFs1 เพื่อให้ได้ค่า PLmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 12 ฟังก์ชันเปรียบเทียบ VMFs3 และ mMFs2 เพื่อให้ ได้ค่า PLmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 13 ฟังก์ชันเปรียบเทียบ VMFs3 และ mMFs3 เพื่อให้ ได้ค่า PMmax ที่สูงที่สุด</p> <p>/กฎข้อที่ 14 ฟังก์ชันเปรียบเทียบ VMFs3 และ mMFs4 เพื่อให้ ได้ค่า Zmax ที่สูงที่สุด</p>
--	--

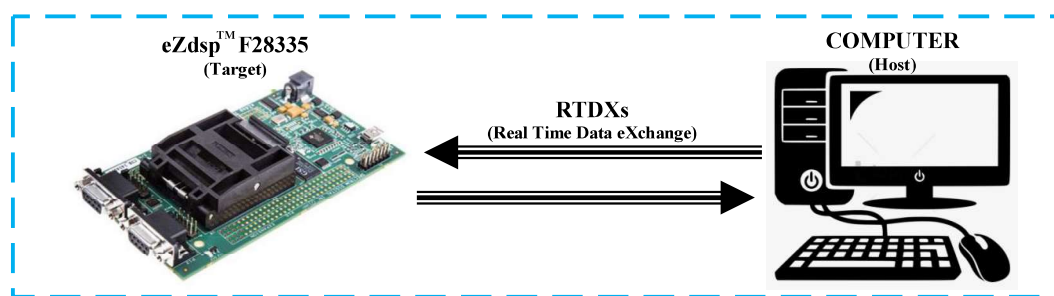
<pre> if(mMFs5>0){ if(VMFs3<mMFs5){ if(NMmax>=VMFs3){NMmax=NMmax; }else{NMmax=VMFs3;} }else{ if(NMmax>=mMFs5){NMmax=NMmax; }else{NMmax=mMFs5;} } } } deltaD=(NLmax*NL+NMmax*NM+Zmax*Z+PMmax*PM +PLmax*PL)/(NLmax+NMmax+Zmax+PMmax+PLmax) *(Ts/Trit); pis= pis + deltaD ; duty=3750-(pis*23.4375*5); if(duty>3750){duty=3750; }else if(duty<750){duty=750; }else{duty=duty;} EPwm1Regs.CMPA.half.CMPA = duty; } // End of SourceCode. </pre>	<pre> /กฎข้อที่ 15 ฟังก์ชันเปรียบเทียบ VMFs3 และ mMFs5 เพื่อให้ ได้ค่า NMmax ที่สูงที่สุด /กระบวนการดีฟัซซีของการอนุมานฟัซซีแบบ Sugeno /คำนวณค่าวัฏจักรหน้าที่สวิตซ์ในรูป pis /แปลง pis เป็นค่าวัฏจักรหน้าที่ duty /ฟังก์ชันจำกัดช่วง duty 750 ถึง 3750 แล้ว /อัปเดตสัญญาณ PWM ของสวิตซ์ทั้งสามตัว โดยที่ 30%=2625 , 50%=1875 , 70%=1125 </pre>
--	---

ภาคผนวก ค

การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น
แบบฮาร์ดแวร์ในรูปที่มีตัวควบคุม และการตรวจจับความผิดพร่องแบบสวิตช์
เปิดวงจร

เทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูป (Hardware In Loop : HIL)

การจำลองสถานการณ์แบบฮาร์ดแวร์ในลูป (Hardware In Loop: HIL) เป็นกระบวนการทำงานร่วมกันระหว่างบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 และโปรแกรม MATLAB SIMULINK โดยใช้การเขียนคำสั่งควบคุมพีซีและตัวตรวจจับความผิดพลาดแบบสวิตช์เปิดวงจรที่พัฒนาด้วยภาษาซี และบันทึกลงในบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 เพื่อประมวลผล และควบคุมแรงดันเอาต์พุตของวงจรระดับแรงดันแบบหลายอินพุตที่มีอัตราขยายแรงดันสูงตามที่ต้องการ การจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปใช้พารามิเตอร์ของตัวควบคุมพีซี และตัวตรวจจับความผิดพลาดแบบสวิตช์เปิดวงจรที่ออกแบบตามที่นำเสนอในบทที่ 4 และบทที่ 5 ตามลำดับ บอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 จะทำหน้าที่ในการประมวลผลของตัวควบคุมพีซีที่พัฒนาขึ้น เพื่อส่งสัญญาณ PWM และสัญญาณการตรวจจับความผิดพลาดแบบสวิตช์เปิดวงจรของสวิตช์กำลังทั้งสามตัวของวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้น ที่อยู่ในโปรแกรม MATLAB SIMULINK และเชื่อมต่อบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 กับโปรแกรม MATLAB ผ่านทางพอร์ต USB ตามแผนภาพรูปที่ ค.1 ที่แสดงถึงหลักการทำงานของฮาร์ดแวร์ในลูป ซึ่งเป็นการรับส่งข้อมูลผ่านทางช่องสื่อสารแบบ RTDX (Real Time Data eXchange) เชื่อมโยงโปรแกรม MATLAB SIMULINK (Host) กับบอร์ดไมโครคอนโทรลเลอร์ DSP รุ่น eZdspTMF28335 (Target)



รูปที่ ค.1 แผนการเชื่อมโยงโปรแกรม SIMULINK กับบอร์ด DSP รุ่น eZdspTMF28335

การเชื่อมโยงซอฟต์แวร์ MATLAB กับบอร์ด eZdspTMF28335

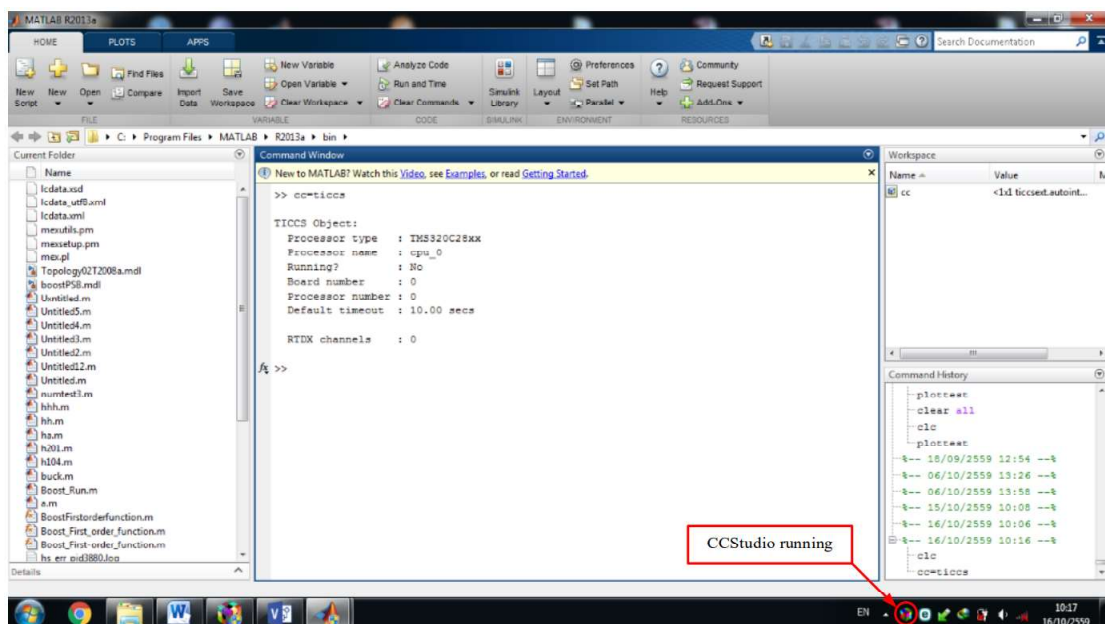
การเชื่อมโยงซอฟต์แวร์กับบอร์ด eZdspTMF28335 จะเริ่มต้นด้วยการติดตั้งซอฟต์แวร์ MATLAB และโปรแกรม F28335 eZdsp CCStudio v3.3 โดยมีไอคอนโปรแกรมเพื่อความสะดวกดังแสดงในรูปที่ ค.2 ซึ่งประกอบด้วยโปรแกรม MATLAB ที่ใช้สำหรับแก้ไขโปรแกรมควบคุมภาษาซีที่

เขียนขึ้นสำหรับบอร์ด eZdsp™F28335 และโปรแกรม Setup CCStudio v3.3 ที่ใช้สำหรับกำหนดคุณสมบัติของบอร์ด eZdsp™F28335 ได้อย่างง่ายดาย



รูปที่ ค.2 ไอคอนซอฟต์แวร์โปรแกรมสำหรับการแบบฮาร์ดแวร์ในลูป

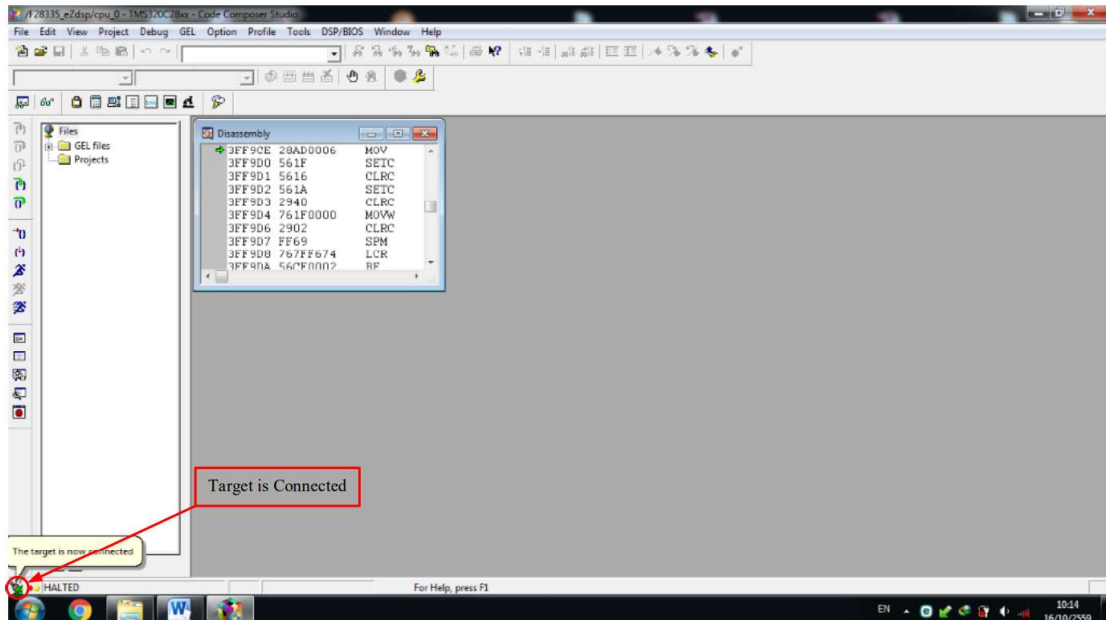
เพื่อเชื่อมต่อโปรแกรม MATLAB กับบอร์ด eZdsp™F28335 สามารถทำได้โดยเชื่อมต่อบอร์ดเข้ากับคอมพิวเตอร์ผ่านทางพอร์ต USB แล้วเปิดโปรแกรม MATLAB บนหน้าต่าง Command Window หลังจากนั้นให้พิมพ์คำสั่ง "cc=ticcs" เพื่อตรวจสอบว่าบอร์ด eZdsp™F28335 ได้เชื่อมต่อกับซอฟต์แวร์ MATLAB อย่างถูกต้อง ผลการตรวจสอบจะแสดงบนหน้าต่างดังรูปที่ ค.3



รูปที่ ค.3 การเชื่อมโยงซอฟต์แวร์ MATLAB กับบอร์ด eZdsp™F28335

หลังจากนั้นสามารถเปิดโปรแกรม F28335 eZdsp CCStudio v3.3 เพื่อสร้างไฟล์โปรเจกต์การทำงาน หน้าต่างของโปรแกรม F28335 eZdsp CCStudio v3.3 จะปรากฏอยู่บริเวณมุมล่างซ้ายของหน้าต่างเช่นที่แสดงในรูปที่ ค.4 หลังจากที่ได้เชื่อมโยงซอฟต์แวร์ MATLAB กับบอร์ด

eZdspTMF28335 แล้ว นั้นจะแสดงการเชื่อมต่อบอร์ด eZdspTMF28335 กับโปรแกรม F28335 eZdsp CCStudio v3.3 บนบริเวณมุมล่างซ้ายของหน้าต่างดังรูปที่ ค.4



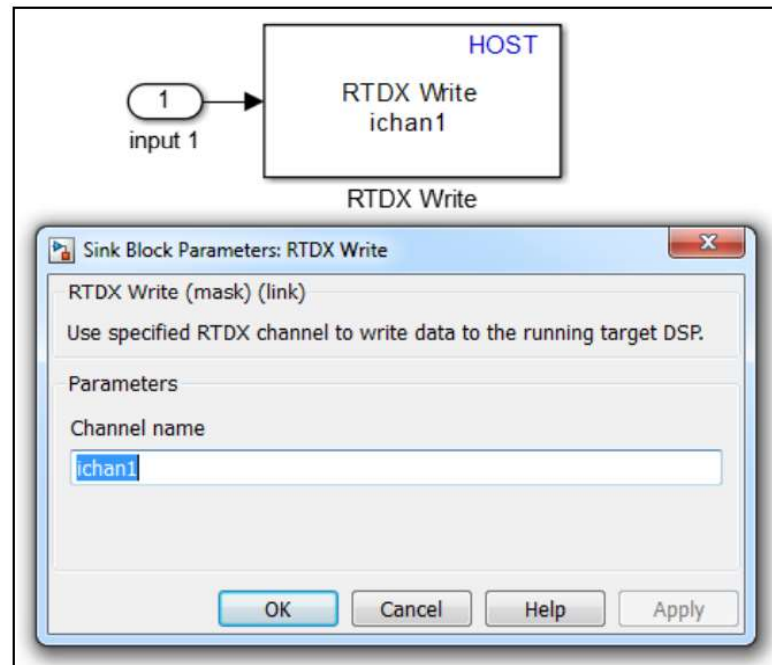
รูปที่ ค.4 หน้าต่างโปรแกรม F28335 eZdsp CCStudio v3.3

การเชื่อมโยงโปรแกรม SIMULINK กับบอร์ด eZdspTMF28335

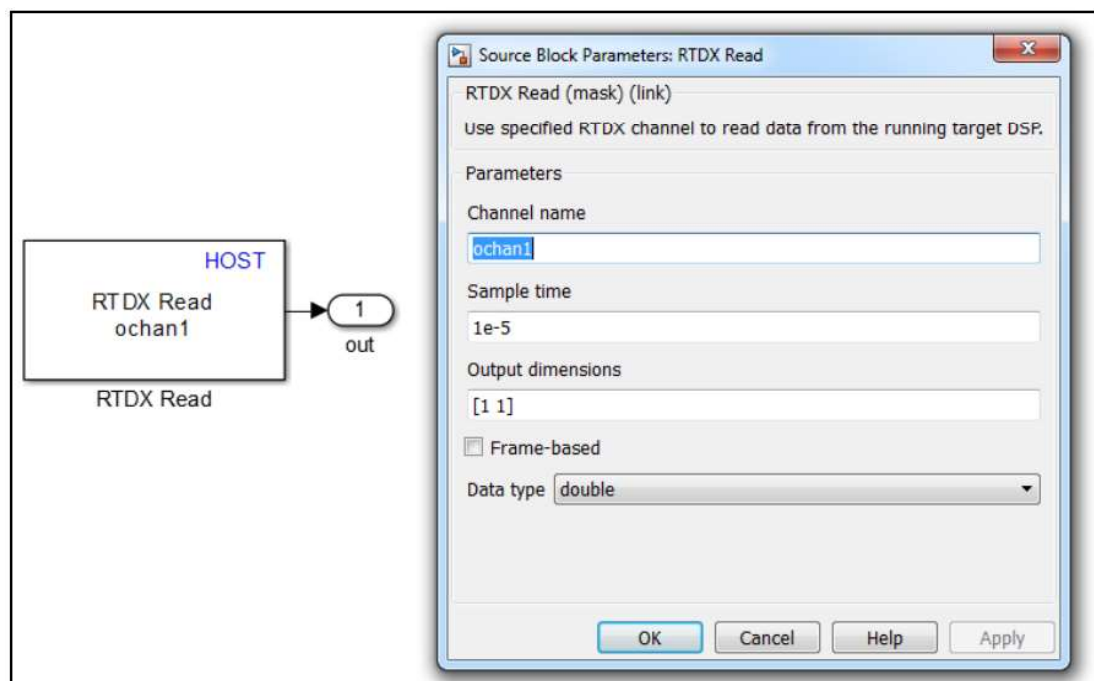
เวลาที่เชื่อมโยงโปรแกรม SIMULINK กับบอร์ด eZdspTMF28335 เพื่อการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูป การเชื่อมโยงนี้ประกอบด้วยสองส่วนหลักคือส่วนการรับข้อมูล และส่วนการส่งข้อมูลระหว่างโปรแกรม SIMULINK และบอร์ด eZdspTMF28335 ผ่านช่องทางสื่อสารแบบ RTDX กระบวนการสื่อสารรับส่งข้อมูลเหล่านี้สามารถแบ่งออกเป็น 4 กรณีหลัก ได้แก่ การส่งข้อมูลจากโปรแกรม SIMULINK ไปยังบอร์ด eZdspTMF28335 การรับข้อมูลของโปรแกรม SIMULINK จากบอร์ด eZdspTMF28335 การส่งข้อมูลจากบอร์ด eZdspTMF28335 มายังโปรแกรม SIMULINK และการรับข้อมูลของบอร์ด eZdspTMF28335 จากโปรแกรม SIMULINK แต่ละกรณีสามารถอธิบายได้ดังต่อไปนี้

กรณีที่ 1 การส่งข้อมูลจากโปรแกรม SIMULINK ไปยังบอร์ด eZdspTMF28335 สามารถทำได้โดยการใช้บล็อกอินพุต RTDX Write ซึ่งสามารถเรียกใช้ได้จากไลบรารี RTDX simulation block ภายในโปรแกรม MATLAB การกำหนดค่าพารามิเตอร์ของบล็อกอินพุต RTDX Write เพียงแค่ระบุชื่อช่องอินพุต (Channel name) เท่านั้น ในที่นี้สามารถใช้ตัวอย่างชื่อช่องอินพุตสำหรับระบบการทดสอบการรับ และส่งข้อมูลระหว่างโปรแกรม SIMULINK และบอร์ด eZdspTMF28335 ผ่านทาง

ช่องสื่อสารแบบ RTDX ซึ่งแสดงในรูปที่ ค.5 นี้ เป็นการรับข้อมูลจากโปรแกรม SIMULINK และบันทึกไว้ในตัวแปรชื่อ ichan1



รูปที่ ค.5 การกำหนดค่าบล็อก RTDX Write



รูปที่ ค.6 การกำหนดค่าบล็อก RTDX Read

กรณีที่ 2 รับข้อมูลจากโปรแกรม SIMULINK มายังบอร์ด eZdspTMF28335 สามารถทำได้ โดยการใช้บล็อกเอาต์พุต RTDX Read ซึ่งอยู่ในไลบรารี RTDX simulation block การกำหนดค่าพารามิเตอร์ของบล็อกเอาต์พุต RTDX Read รวมถึงชื่อของช่องเอาต์พุต (Channel name) ช่วงเวลาในการซิก (Sample Time) ขนาดของข้อมูลที่ส่งมาจากบอร์ด eZdspTMF28335 (Output dimensions) และชนิดข้อมูล (Data type) สามารถกำหนดได้ตามที่แสดงในรูปที่ ค.6 (double คือ ชนิดข้อมูลแบบตัวเลขทศนิยมละเอียด)

กรณีที่ 3 การส่งข้อมูลจากบอร์ด eZdspTMF28335 มายังโปรแกรม SIMULINK สามารถทำได้โดยใช้ชุดคำสั่งในภาษาซีบนโปรแกรม F28335 eZdsp CCStudio v3.3 ดังนี้:

- RTDX_CreateOutChannel(ochan1): เป็นฟังก์ชันคำสั่งที่ใช้สร้างช่องเอาต์พุต RTDX เพื่อส่งข้อมูลมายังโปรแกรม SIMULINK โดยชื่อของช่องเอาต์พุตนี้จะต้องระบุให้เหมือนกับชื่อของช่องการรับข้อมูลของโปรแกรม SIMULINK
- RTDX_enableOutput(&ochan1): เป็นฟังก์ชันคำสั่งที่เปิดใช้งานช่องเอาต์พุต RTDX ที่มีชื่อว่า ochan1 เพื่อส่งข้อมูลมายังโปรแกรม SIMULINK
- RTDX_write(&ochan1,dout1,nbuf*sizeof(long)): เป็นฟังก์ชันคำสั่งที่ใช้ส่งข้อมูลมายังโปรแกรม SIMULINK ผ่านทางช่องเอาต์พุต RTDX ที่มีชื่อว่า ochan1 โดยจะต้องระบุค่าข้อมูล ขนาดของข้อมูล และชนิดข้อมูลในวงเล็บของฟังก์ชันดังกล่าว

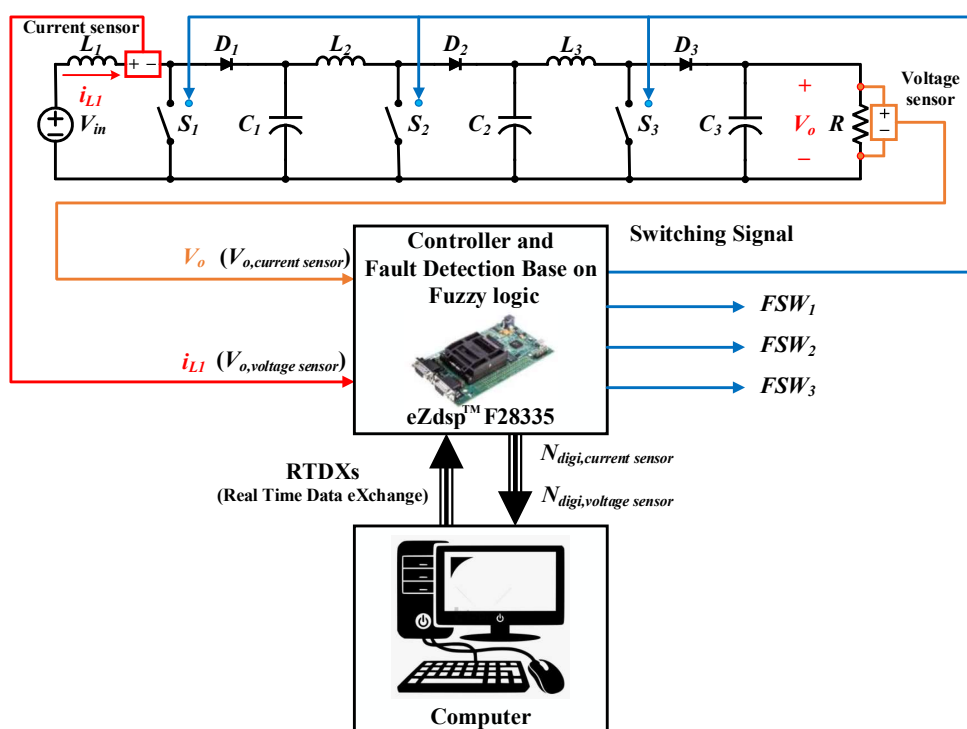
กรณีที่ 4 การรับข้อมูลจากบอร์ด eZdspTMF28335 ไปยังโปรแกรม SIMULINK สามารถทำได้โดยใช้ชุดคำสั่งบนโปรแกรม F28335 eZdsp CCStudio v3.3 ดังนี้:

- ใช้คำสั่ง RTDX_CreateInChannel(ichan1) เพื่อสร้างช่องอินพุต RTDX สำหรับรับข้อมูลจากโปรแกรม SIMULINK โดยชื่อของช่องอินพุตต้องกำหนดให้ตรงกับชื่อของช่องเอาต์พุตของโปรแกรม SIMULINK
- ใช้คำสั่ง RTDX_enableInput(&ichan1) เพื่อเปิดใช้งานช่องอินพุต RTDX ชื่อ ichan1 เพื่อรับข้อมูลมายังโปรแกรม SIMULINK
- ใช้คำสั่ง RTDX_read(&ichan1, din1, nbuf*sizeof(long)) เพื่ออ่านข้อมูลที่รับมาจากช่องอินพุต RTDX ชื่อ ichan1

เทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในรูปเป็นการจำลองสถานการณ์ที่ใช้บอร์ด eZdspTMF28335 ในการรับส่งข้อมูลระหว่างซอฟต์แวร์ที่เป็นโปรแกรมบนคอมพิวเตอร์กับฮาร์ดแวร์ที่เป็นบอร์ด eZdspTMF28335 ผ่านช่องทางการสื่อสารแบบ RTDX และมีจุดประสงค์เพื่อทำให้การจำลองสถานการณ์มีความเสมือนจริงขึ้น

การประยุกต์เทคนิคการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปโดยอาศัยตัวควบคุม และการตรวจจับความผิดปกติที่พัฒนาขึ้น

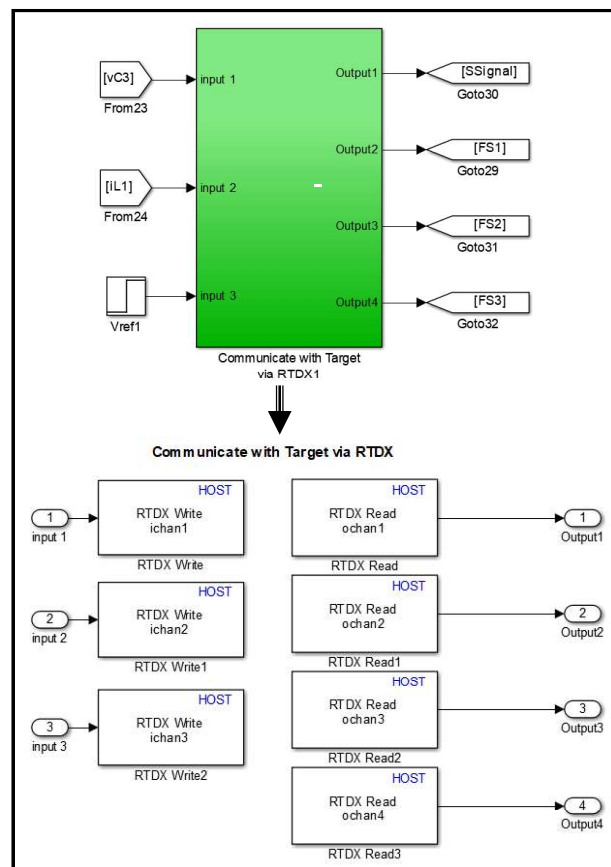
ในกระบวนการจำลองสถานการณ์นี้ จะใช้โปรแกรมควบคุมที่เขียนด้วยภาษาซีที่ถูกพัฒนาขึ้น เพื่อประมวลผลข้อมูลบนบอร์ด eZdsp™F28335 และสื่อสารระหว่างซอฟต์แวร์ MATLAB และ SIMULINK กับระบบฮาร์ดแวร์ผ่านช่องทางการสื่อสาร RTDX โครงสร้างของการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปที่ใช้ตัวควบคุม และการตรวจจับความผิดปกติ โดยอาศัยกระบวนการทางฟิสิกส์ แสดงได้ดังแผนภาพที่ ค.7



รูปที่ ค.7 โครงสร้างการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูป

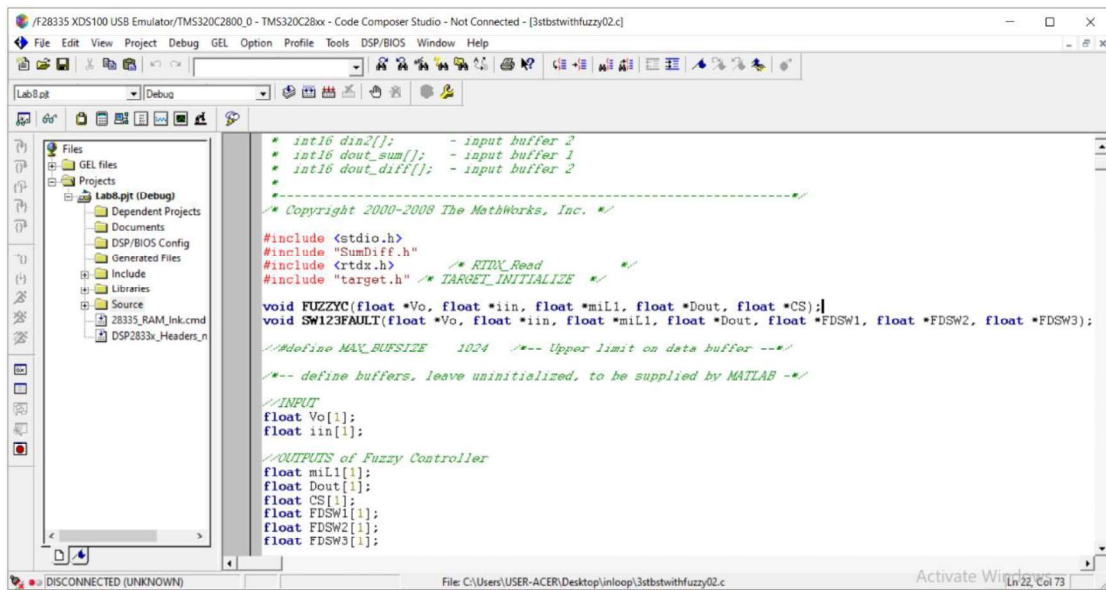
จากโครงสร้างการจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปตามแผนภาพที่ ค.7 นี้ เป็นกระบวนการทำงานร่วมกันระหว่างโปรแกรม SIMULINK และบอร์ด eZdsp™F28335 ซึ่งบอร์ดนี้ทำหน้าที่เป็นตัวควบคุม และตรวจจับความผิดปกติที่ได้รับการพัฒนาขึ้น โดยสามารถมองเห็นกระบวนการรับส่งข้อมูลระหว่างโปรแกรม SIMULINK และบอร์ด eZdsp™F28335 ในแผนภาพที่ ค.8 โดยโปรแกรม SIMULINK จะส่งค่าแรงดันเอาต์พุต (V_o) และกระแสอินพุตที่ไหลผ่านตัวเหนี่ยวนำตัวที่ 1 (i_{L1}) ของวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้นไปยังบอร์ด และจากนั้นบอร์ด eZdsp™F28335 จะประมวลผลข้อมูลด้วยโปรแกรมภาษาซีที่พัฒนาขึ้นบนโปรแกรม F28335

eZdsp CCStudio v3.3 ตามแสดงในแผนภาพที่ ค.9 จากนั้นบอร์ด eZdspTMF28335 จะส่งสัญญาณเอาต์พุตเพื่อควบคุมการทำงานของสวิตช์ทั้งสามตัว (S_1 , S_2 และ S_3) และสัญญาณการตรวจจับความผิดปกติจะเปิดวงจรของสวิตช์ทั้งสามตัว (FS_1 , FS_2 และ FS_3) และส่งกลับมายังโปรแกรม SIMULINK

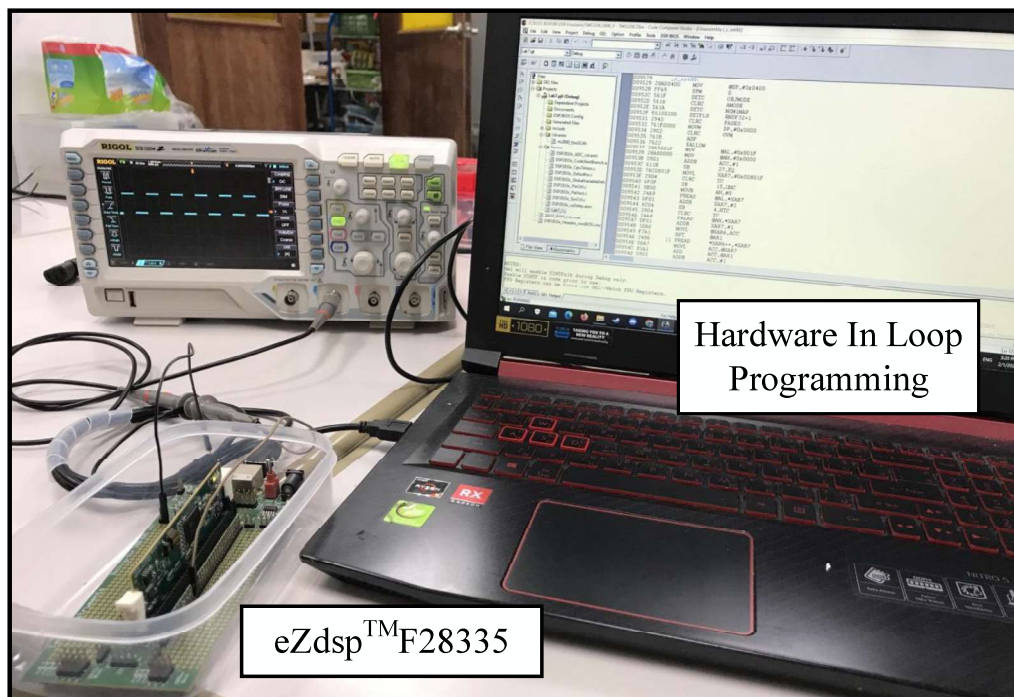


รูปที่ ค.8 แผนภาพระบบ RTDX การรับส่งข้อมูลบนโปรแกรม SIMULINK

การจำลองสถานการณ์แบบฮาร์ดแวร์ในลูปของวงจร สามารถแสดงการเชื่อมต่อระหว่างคอมพิวเตอร์ที่มีโปรแกรม SIMULINK กับบอร์ด eZdspTMF28335 ได้ดังแสดงในแผนภาพที่ ค.10



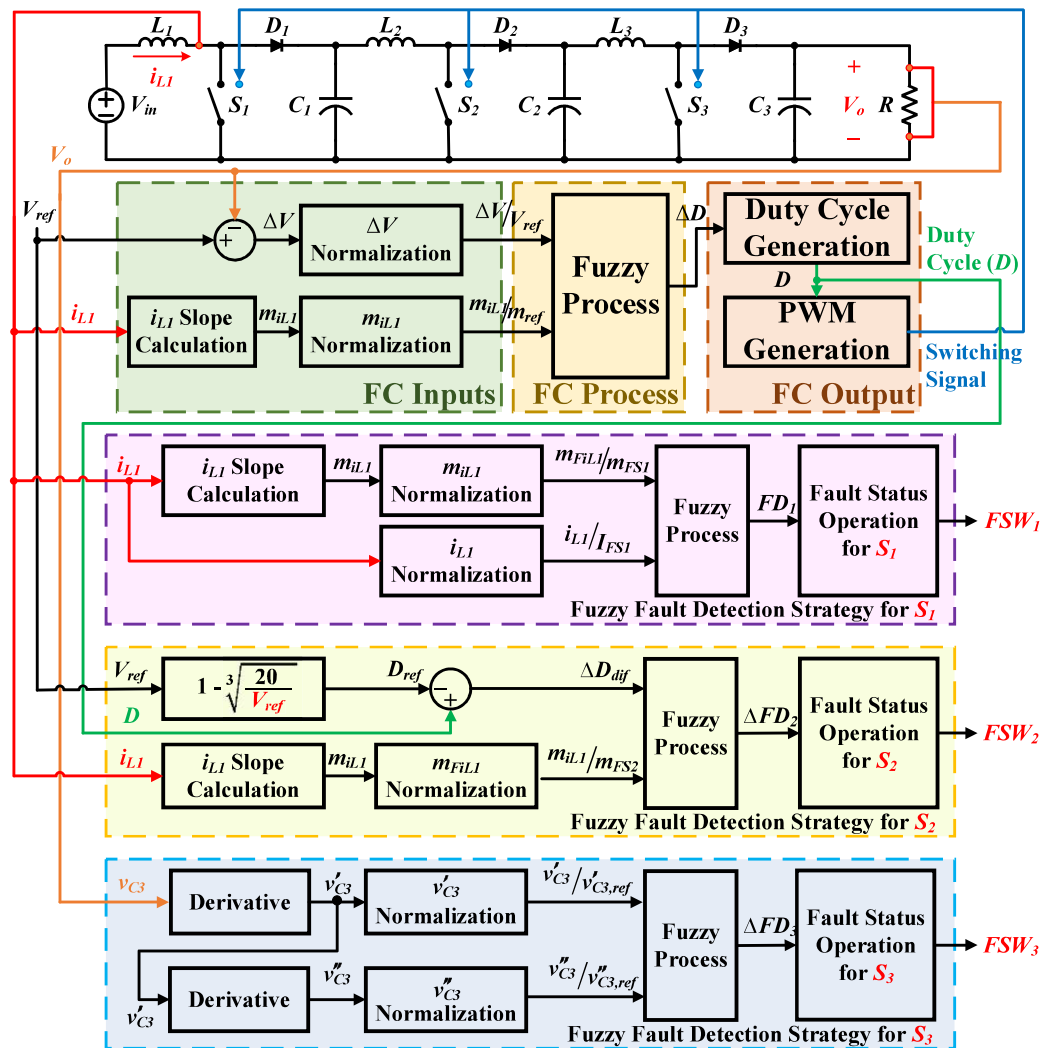
รูปที่ ค.9 หน้าต่างโปรแกรม F28335 eZdsp CCStudio v3.3



รูปที่ ค.10 การเชื่อมต่อฮาร์ดแวร์ระหว่างโปรแกรมกับบอร์ด eZdsp™F28335

การเขียนโค้ดโปรแกรมภาษาซี โดยกำหนดตัวแปรในการเขียนโปรแกรม และ โครงสร้างการทำงานของตัวควบคุม และการตรวจจับความผิดปกติโดยอาศัยกระบวนการทางฟัซซี่ แสดงได้ดังรูป

ค.11



รูปที่ ค.11 แผนภาพของตัวควบคุม และการตรวจจับความผิดปกติโดยอาศัยกระบวนการทางฟัซซี่ในการเขียนโค้ดโปรแกรมภาษาซี

ค.1 โปรแกรมภาษาซีการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นแบบฮาร์ดแวร์ในลูปที่มีตัวควบคุม และตัวตรวจจับความผิดปกติแบบสวิตช์เปิดวงจร

```
#include <stdio.h>
#include "SumDiff.h"
#include <rtdx.h>
```

```
/* RTDX_Read */
```

```
#include "target.h"                                /* TARGET_INITIALIZE */

void FUZZYC(float *Vo, float *iin, float *miL1, float *Dout, float *CS);

void SW1_2_3_FAULT(float *Vo, float *iin, float *miL1 , float *Dout, float *FDSW1 , float *FDSW2,
float *FDSW3);

//define MAX_BUFSIZE    1024   /*-- Upper limit on data buffer --*/

/*-- define buffers, leave uninitialized, to be supplied by MATLAB --*/

//INPUT

float Vo[1], iin[1];

//OUTPUTS of Fuzzy Controller

float miL1[1] , Dout[1], CS[1], FDSW1[1], FDSW2[1], FDSW3[1];

//Controller Parameters

/* Input parameters */

float Vref=400, Ts=1e-5, dtT=500e-6, mref=160, dVdVref=0, mdmref=0, miin=0;

/* Fuzzy parameters */

float Vintv=10, VMFs1, VMFs2, VMFs3, mMFs1, mMFs2, mMFs3, mMFs4, mMFs5;

float NLmax, NMmax, Zmax, PMmax, PLmax, iL[50]={0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0};

float vC3[10]={0,0,0,0,0,0,0,0,0,0}, difvC3[10]={0,0,0,0,0,0,0,0,0,0}, NL=-0.04, NM=-0.02, Z=0,
PM=0.02, PL=0.04;

/* Output parameters */

float deltaD, Duty=0, ss1;

/* Switching parameters */

float Tri_table[100]={0,0.02,0.04,0.06,0.08,0.10,0.12,0.14,0.16,0.18,0.20,0.22,0.24,0.26,0.28,0.30
,0.32,0.34,0.36,0.38,0.40,0.42,0.44,0.46,0.48,0.50,0.52,0.54,0.56,0.58,0.60,0.62,0.64,0.66,0.68,0.70,
0.72,0.74,0.76,0.78,0.80,0.82,0.84,0.86,0.88,0.90,0.92,0.94,0.96,0.98,1,0.98,0.96,0.94,0.92,0.90,0.88
,0.86,0.84,0.82,0.80,0.78,0.76,0.74,0.72,0.70,0.68,0.66,0.64,0.62,0.60,0.58,0.56,0.54,0.52,0.50,0.48,
0.46,0.44,0.42,0.40,0.38,0.36,0.34,0.32,0.30,0.28,0.26,0.24,0.22,0.20,0.18,0.16,0.14,0.12,0.10,0.08,0
.06,0.04,0.02}, Trit=1e-4, Triwave=0;

int16 point=0, Tripoint=0;

//Fault Detection for SW1&2&3 Parameters

float dref=0.635, L1=15e-3, Vin=20, Rload=1600, C=500e-6;

//Membership function intervals

/Fault detect SW1

float mFS1=0, iFS1=0, midmf1=0, iLDif=0, mf1MFsN, mf1MFsZ, mf1MFsP, if1MFsPS, if1MFsPM,
if1MFsPL, VNf1=-1, VFz1=0, VPf1=1, NF1, ZF1, PF1, FD1=0, FS1=0;

/MFs of mFiL1/mFS1
```

```

float BB=0.5, AA=0.3;
/MFs of iL1/iFS1
float CC=0.1, DD=0.3, FF=1.7, GG=1.9;
//Fault detect SW2
float dreff2=0, mFS2=0, dduty=0, midmf2=0, FLD2=600, dtMFsN, dtMFsZ, dtMFsP, mf2MFsN,
mf2MFsZ, mf2MFsP, VNF2=-0.05, VZF2=0,VPF2=1, NF2, ZF2, PF2, deltaFD2=0, FD2=0, FS2=0;
/MFs of deltaddif
float HH=0.08, ll=0.12;
/MFs of mFiL1/mFS2
float JJ=0.5, KK=1;
//Fault detect SW3
float dv3ref=0, ddv3ref=0, dv3=0, ddv3=0, dv3in=0, ddv3in=0, FLD3=50, dv3MFsPS, dv3MFsPM,
dv3MFsPL, ddv3MFsPS, ddv3MFsPM, ddv3MFsPL, VNF3=-0.05, VZF3=0, VPF3=1, NF3, ZF3, PF3;
float deltaFD3=0, FD3=0, FS3=0;
/MFs of dvc3/dvc3ref
float LL=0.1, MM=0.2, NN=1.8, OO=1.9;
/MFs of ddcv3/ddvc3ref
float PP=0.3, QQ=0.4, RR=1.8, SS=2.5;
/*--- defines actual size, must be less than limit ---*/
/*--- defines RTDX channels ---*/
RTDX_CreateInputChannel (ichan1);      /* Channel from which to receive filter input */
RTDX_CreateInputChannel (ichan2);      /* Channel from which to receive filter input */
RTDX_CreateOutputChannel(ochan1);      /* Channel to output coefficient updates */
RTDX_CreateOutputChannel(ochan2);      /* Channel to output coefficient updates */
RTDX_CreateOutputChannel(ochan3);      /* Channel to output coefficient updates */
RTDX_CreateOutputChannel(ochan4);      /* Channel to output coefficient updates */
RTDX_CreateOutputChannel(ochan5);      /* Channel to output coefficient updates */
RTDX_CreateOutputChannel(ochan6);      /* Channel to output coefficient updates */
/*----- main -----*/
void main(){
    TARGET_INITIALIZE();                /* Target-specific initialization */
    RTDX_enableInput (&ichan1);         /* Enable channels */
    RTDX_enableInput (&ichan2);
    RTDX_enableOutput(&ochan1);
    RTDX_enableOutput(&ochan2);
    RTDX_enableOutput(&ochan3);

```

```

RTDX_enableOutput(&ochan4);
RTDX_enableOutput(&ochan5);
RTDX_enableOutput(&ochan6);
while (1) {
    /* Read inputs from host */
    RTDX_read( &ichan1, Vo, 1 * sizeof(long) );
    RTDX_read( &ichan2, iin, 1 * sizeof(long) );
    /* Call function */
    FUZZYC(Vo, iin, miL1, Dout , CS);
    SW123FAULT(Vo, iin, miL1, Dout , FDSW1, FDSW2, FDSW3);
    /* Write outputs to host */
    while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
        #if RTDX_POLLING_IMPLEMENTATION
            RTDX_Poll();
        #endif

        RTDX_write( &ochan1, miL1, 1 * sizeof(long) );
        while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
            #if RTDX_POLLING_IMPLEMENTATION
                RTDX_Poll();
            #endif

            RTDX_write( &ochan2, Dout, 1 * sizeof(long) );
            while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
                #if RTDX_POLLING_IMPLEMENTATION
                    RTDX_Poll();
                #endif

                RTDX_write( &ochan3, CS, 1 * sizeof(long) );
                while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
                    #if RTDX_POLLING_IMPLEMENTATION
                        RTDX_Poll();
                    #endif

                    RTDX_write( &ochan4, FDSW1, 1 * sizeof(long) );
                    while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
                        #if RTDX_POLLING_IMPLEMENTATION
                            RTDX_Poll();
                        #endif

                        RTDX_write( &ochan5, FDSW2, 1 * sizeof(long) );

```

```

while ( RTDX_writing != NULL ){ /* wait for previous write to complete */
    #if RTDX_POLLING_IMPLEMENTATION
        RTDX_Poll();
    #endif

    RTDX_write( &ochan6, FDSW3, 1 * sizeof(long) );
}

}

/*----- add_sub_buffers -----*/
void FUZZYC(float *Vo, float *iin, float *miL1, float *Dout, float *CS){
    short t, ij;
    /set zero innitial membership fuction
    VMFs1=0, VMFs2=0, VMFs3=0, mMFs1=0, mMFs2=0, mMFs3=0, mMFs4=0, mMFs5=0;
    /innitial for find maximum value
    NLmax=0, NMmax=0, Zmax=0, PMmax=0, PLmax=0;
    for (t = 0; t < 1; t++) {
        / set iL parameter in array
        for(ij=0; ij< 50-1; ij++){iL[ij]=iL[ij+1];}
        iL[50-1] = iin[t];
    /Fuzzy input calculation
        dVdVref= (Vref-Vo[t])/Vref;
        miin=(iin[t]-iL[0])/dtT;
        miL1[t]=miin;
        mdmref= miin/mref;
    //Check voltage membership function
        if(dVdVref>0){VMFs1=0;} /*Check if dVdVref is in N interval
        else if (-Vintv<dVdVref && dVdVref<=0){VMFs1=-(1/Vintv)*dVdVref;}
        else{VMFs1=1;}
        if(dVdVref>Vintv){VMFs1=0;} /*Check if dVdVref is in Z interval
        else if (0<dVdVref && dVdVref<=Vintv){VMFs2=-(1/Vintv)*dVdVref+1;}
        else if (-Vintv<dVdVref && dVdVref<=0){VMFs2=(1/Vintv)*dVdVref+1;}
        else{VMFs2=0;}
        if(dVdVref>Vintv){VMFs3=1;} /*Check if dVdVref is in P interval
        else if (0<dVdVref && dVdVref<=Vintv){VMFs3=(1/Vintv)*dVdVref;}
        else{VMFs3=0;}
    //Check current slope membership function
        if(mdmref>-1){mMFs1=0;} /*Check if mdmref is in NL interval

```



```

else if (-2<mdmref && mdmref<=-1){mMFs1=-(mdmref)-1;}
else{mMFs1=1;}
if(mdmref>0){mMFs2=0;} /Check if mdmref is in NM interval
else if (-1<mdmref && mdmref<=0){mMFs2=-(mdmref);}
else if (-2<mdmref && mdmref<=-1){mMFs2=mdmref+2;}
else{mMFs2=0;}
if(mdmref>1){mMFs3=0;} /Check if mdmref is in Z interval
else if (0<mdmref && mdmref<=1){mMFs3=-(mdmref)+1;}
else if (-1<mdmref && mdmref<=0){mMFs3=mdmref+1;}
else{mMFs3=0;}
if(mdmref>2){mMFs4=0;} /Check if mdmref is in PM interval
else if (1<mdmref && mdmref<=2){mMFs4=-(mdmref)+2;}
else if (0<mdmref && mdmref<=1){mMFs4=mdmref;}
else{mMFs4=0;}
if(mdmref>2){mMFs5=1;} /Check if mdmref is in PL interval
else if (1<mdmref && mdmref<=2){mMFs5=mdmref-1;}
else{mMFs5=0;}
//Check Rule bases 1-15
if(VMFs1>0){ /Rule bases 1-5 VMFs of N >0
    if(mMFs1>0){ /1st Rule base
        if(VMFs1<mMFs1){
            if(PLmax>=VMFs1){PLmax=PLmax;}
            else{PLmax=VMFs1;}
        }else{
            if(PLmax>=mMFs1){PLmax=PLmax;}
            else{PLmax=mMFs1;}
        }
    }
    if(mMFs2>0){ / 2nd Rule base
        if(VMFs1<mMFs2){
            if(Zmax>=VMFs1){Zmax=Zmax;}
            else{Zmax=VMFs1;}
        }else{
            if(Zmax>=mMFs2){Zmax=Zmax;}
            else{Zmax=mMFs2;}
        }
    }
}

```

```

    }
    if(mMFs3>0){      / 3rd Rule base
        if(VMFs1<mMFs3){
            if(NMmax>=VMFs1){NMmax=NMmax;}
            else{NMmax=VMFs1;}
        }else{
            if(NMmax>=mMFs3){NMmax=NMmax;}
            else{NMmax=mMFs3;}
        }
    }
    if(mMFs4>0){      / 4th Rule base
        if(VMFs1<mMFs4){
            if(NLmax>=VMFs1){NLmax=NLmax;}
            else{NLmax=VMFs1;}
        }else{
            if(NLmax>=mMFs4){NLmax=NLmax;}
            else{NLmax=mMFs4;}
        }
    }
    if(mMFs5>0){      / 5th Rule base
        if(VMFs1<mMFs5){
            if(NLmax>=VMFs1){NLmax=NLmax;}
            else{NLmax=VMFs1;}
        }else{
            if(NLmax>=mMFs5){NLmax=NLmax;}
            else{NLmax=mMFs5;}
        }
    }
}
if(VMFs2>0){      / Rule bases 6–10 VMFs of Z >0
    if(mMFs1>0){      / 6th Rule base
        if(VMFs2<mMFs1){
            if(PLmax>=VMFs2){PLmax=PLmax;}
            else{PLmax=VMFs2;}
        }else{
            if(PLmax>=mMFs1){PLmax=PLmax;}

```

```

else{PLmax=mMFs1;}

}

}

if(mMFs2>0){ / 7th Rule base
    if(VMFs2<mMFs2){
        if(PMmax>=VMFs2){PMmax=PMmax;}
        else{PMmax=VMFs2;}
    }else{
        if(PMmax>=mMFs2){PMmax=PMmax;}
        else{PMmax=mMFs2;}
    }
}

if(mMFs3>0){ / 8th Rule base
    if(VMFs2<mMFs3){
        if(Zmax>=VMFs2){Zmax=Zmax;}
        else{Zmax=VMFs2;}
    }else{
        if(Zmax>=mMFs3){Zmax=Zmax;}
        else{Zmax=mMFs3;}
    }
}

if(mMFs4>0){ / 9th Rule base
    if(VMFs2<mMFs4){
        if(NMmax>=VMFs2){NMmax=NMmax;}
        else{NMmax=VMFs2;}
    }else{
        if(NMmax>=mMFs4){NMmax=NMmax;}
        else{NMmax=mMFs4;}
    }
}

if(mMFs5>0){ / 10th Rule base
    if(VMFs2<mMFs5){
        if(NLmax>=VMFs2){NLmax=NLmax;}
        else{NLmax=VMFs2;}
    }else{
        if(NLmax>=mMFs5){NLmax=NLmax;}

```

```

else{NLmax=mMFs5;}

    }

}

}

if(VMFs3>0){    / Rule bases 11–15 VMFs of P >0
    if(mMFs1>0){    / 11th Rule base
        if(VMFs3<mMFs1){
            if(PLmax>=VMFs3){PLmax=PLmax;}
            else{PLmax=VMFs3;}
        }else{
            if(PLmax>=mMFs1){PLmax=PLmax;}
            else{PLmax=mMFs1;}
        }
    }
    if(mMFs2>0){    / 12th Rule base
        if(VMFs3<mMFs2){
            if(PLmax>=VMFs3){PLmax=PLmax;}
            else{PLmax=VMFs3;}
        }else{
            if(PLmax>=mMFs2){PLmax=PLmax;}
            else{PLmax=mMFs2;}
        }
    }
    if(mMFs3>0){    / 13th Rule base
        if(VMFs3<mMFs3){
            if(PMmax>=VMFs3){PMmax=PMmax;}
            else{PMmax=VMFs3;}
        }else{
            if(PLmax>=mMFs3){PLmax=PLmax;}
            else{PLmax=mMFs3;}
        }
    }
    if(mMFs4>0){    / 14th Rule base
        if(VMFs3<mMFs4){
            if(Zmax>=VMFs3){Zmax=Zmax;}
            else{Zmax=VMFs3;}
        }
    }
}

```

```

        }else{
            if(Zmax>=mMFs4){Zmax=Zmax;}
            else{Zmax=mMFs4;}
        }
    }
    if(mMFs5>0){ / 15th Rule base
        if(VMFs3<mMFs5){
            //ANM[iNM]=VMFs[2];
            if(NMmax>=VMFs3){NMmax=NMmax;}
            else{NMmax=VMFs3;}
        }else{
            //ANM[iNM]=mMFs[4];
            if(NMmax>=mMFs5){NMmax=NMmax;}
            else{NMmax=mMFs5;}
        }
    }
}

// Defuzzification by Sugeno fuzzy interference
deltaD=(NLmax*NL+NMmax*NM+Zmax*Z+PMmax*PM+PLmax*PL)/(NLmax+NMmax+Z
max+PMmax+PLmax)*(Ts/Trit);
Duty=Duty+deltaD; // Duty cycle
if(Duty>=1){Duty=1;} // Saturation
else if(0<=Duty<1){Duty=Duty;}
else{Duty=0;}
Dout[t] = Duty;
point=point+10; //PWM method
if(point>=100){point=0;}
Tripoint=point;
Triwave=Tri_table[Tripont];
if(Duty>=Triwave){ss1=1;}
else{ss1=0;}
CS[t] = ss1;
}return;
}

/*----- Fault Tolerance -----*/

```

```

void SW123FAULT(float *Vo, float *iin, float *miL1, float *Dout, float *FDSW1, float *FDSW2,
float *FDSW3){
    short t, im, in;
    // Fault SW1
    / set zero innitial membership fuction
    mf1MFsN=0, mf1MFsZ=0, mf1MFsP=0, if1MFsPS=0, if1MFsPM=0, if1MFsPL=0;
    /innitial for find maximum value
    NF1=0, ZF1=0, PF1=0;
    // Fault SW2
    /set zero innitial membership fuction
    dtMFsN=0, dtMFsZ=0, dtMFsP=0, mf2MFsN=0, mf2MFsZ=0, mf2MFsP=0;
    /innitial for find maximum value
    NF2=0, ZF2=0, PF2=0;
    // Fault SW3
    /set zero innitial membership fuction
    dv3MFsPS=0, dv3MFsPM=0, dv3MFsPL=0, ddv3MFsPS=0, ddv3MFsPM=0, ddv3MFsPL=0;
    /innitial for find maximum value
    NF3=0, ZF3=0, PF3=0;
    for (t = 0; t < 1; t++) {
        // Fault SW1
        mFS1=-Vin*dref/(L1*(1-dref));
        iFS1=Vref/(Rload*(1-dref)*(1-dref)*(1-dref));
        midmf1=miL1[t]/mFS1;
        iLdif=iin[t]/iFS1;
        // Check voltage membership function
        if(midmf1 <= -BB){mf1MFsN=1;} / Check if midmf1 is in N interval
        else if (midmf1 > -BB && midmf1 <= -AA){mf1MFsN=(midmf1+AA)*(AA-BB);}
        else{mf1MFsN=0;}
        if(midmf1 <= -BB){mf1MFsZ=0;} /Check if midmf1 is in Z interval
        else if (midmf1 > -BB && midmf1 <= -AA){mf1MFsZ=(midmf1+BB)*(BB-AA);}
        else if (midmf1 > -AA && midmf1 <= AA){mf1MFsZ=1;}
        else if (midmf1 > AA && midmf1 <= BB){mf1MFsZ=(midmf1-BB)*(AA-BB);}
        else{mf1MFsZ=0;}
        if(midmf1 <= AA){mf1MFsP=0;} /Check if midmf1 is in P interval
        else if (midmf1 > AA && midmf1 <= BB){mf1MFsP=(midmf1-AA)*(BB-AA);}
        else{mf1MFsP=1;}
    }
}

```

```

if(iLdif <= CC){if1MFsPS=1;}      /Check if iLdif is in PS interval
else if (iLdif > CC && iLdif <= DD){if1MFsPS=(iLdif-DD)*(CC-DD);}
else{if1MFsPS=0;}

if(iLdif <= CC){if1MFsPM=0;}      /Check if iLdif is in PM interval
else if (iLdif > CC && iLdif <= DD){if1MFsPM=(iLdif-CC)*(DD-CC);}
else if (iLdif > DD && iLdif <= FF){if1MFsPM=1;}
else if (iLdif > FF && iLdif <= GG){if1MFsPM=(iLdif-GG)*(FF-GG);}
else{if1MFsPM=0;}

if(iLdif <= FF){if1MFsPL=0;}      /Check if iLdif is in PL interval
else if (iLdif > FF && iLdif <= GG){if1MFsPL=(iLdif-FF)*(GG-FF);}
else{if1MFsPL=1;}

// Check Rule bases 1–9
if(mf1MFsN>0){ /Rule bases 1–3 mf1MFsN >0
    if(if1MFsPS>0){ / 1st Rule base
        if(mf1MFsN<if1MFsPS){
            if(PF1>=mf1MFsN){PF1=PF1;}
            else{PF1=mf1MFsN;}
        }else{
            if(PF1>=if1MFsPS){PF1=PF1;}
            else{PF1=if1MFsPS;}
        }
    }

    if(if1MFsPM>0){ / 2nd Rule base
        if(mf1MFsN<if1MFsPM){
            if(ZF1>=mf1MFsN){ZF1=ZF1;}
            else{ZF1=mf1MFsN;}
        }else{
            if(ZF1>=if1MFsPM){ZF1=ZF1;}
            else{ZF1=if1MFsPM;}
        }
    }

    if(if1MFsPL>0){ / 3rd Rule base
        if(mf1MFsN<if1MFsPL){
            if(ZF1>=mf1MFsN){ZF1=ZF1;}
            else{ZF1=mf1MFsN;}
        }else{

```

```

        if(ZF1>=if1MFsPL){ZF1=ZF1;}
        else{ZF1=if1MFsPL;}

    }

}

if(mf1MFsZ>0){ / Rule bases 4–6 mf1MFsZ >0
    if(if1MFsPS>0){ / 4th Rule base
        if(mf1MFsZ<if1MFsPS){
            if(PF1>=mf1MFsZ){PF1=PF1;}
            else{PF1=mf1MFsZ;}
        }else{
            if(PF1>=if1MFsPS){PF1=PF1;}
            else{PF1=if1MFsPS;}
        }
    }

    if(if1MFsPM>0){ / 5th Rule base
        if(mf1MFsZ<if1MFsPM){
            if(ZF1>=mf1MFsZ){ZF1=ZF1;}
            else{ZF1=mf1MFsZ;}
        }else{
            if(ZF1>=if1MFsPM){ZF1=ZF1;}
            else{ZF1=if1MFsPM;}
        }
    }

    if(if1MFsPL>0){ / 6th Rule base
        if(mf1MFsZ<if1MFsPL){
            if(ZF1>=mf1MFsZ){ZF1=ZF1;}
            else{ZF1=mf1MFsZ;}
        }else{
            if(ZF1>=if1MFsPL){ZF1=ZF1;}
            else{ZF1=if1MFsPL;}
        }
    }

}

if(mf1MFsP>0){ / Rule bases 7–9 mf1MFsP >0
    if(if1MFsPS>0){ / 7th Rule base

```



```

        if(mf1MFsP<if1MFsPS){
            if(ZF1>=mf1MFsP){ZF1=ZF1;}
            else{ZF1=mf1MFsP;}
        }else{
            if(PF1>=if1MFsPS){ZF1=ZF1;}
            else{PF1=if1MFsPS;}
        }
    }
    if(if1MFsPM>0){ / 8th Rule base
        if(mf1MFsP<if1MFsPM){
            if(ZF1>=mf1MFsP){ZF1=ZF1;}
            else{ZF1=mf1MFsP;}
        }else{
            if(ZF1>=if1MFsPM){ZF1=ZF1;}
            else{ZF1=if1MFsPM;}
        }
    }
    if(if1MFsPL>0){ / 9th Rule base
        if(mf1MFsP<if1MFsPL){
            if(NF1>=mf1MFsP){NF1=NF1;}
            else{NF1=mf1MFsP;}
        }else{
            if(NF1>=if1MFsPL){NF1=NF1;}
            else{NF1=if1MFsPL;}
        }
    }
}
FD1=(NF1*VNF1+ZF1*VZF1+PF1*VPF1)/(NF1+ZF1+PF1);
if(FD1>0.8 && FS2==0 && FS3==0){FS1=1;}
else{FS1=0;}

// Fault SW2
dreff2=pow(Vin/Vref,1/3);
mFS2=2*mref;
dduty=Dout[t]-dreff2;
midmf2=miL1[t]/mFS2;

```

```

// Check voltage membership function dtMFs, mf2MFs
if(dduty <= -II){dtMFsN=1;}      / Check if dduty is in N interval
else if (dduty > -II && dduty <= -HH){dtMFsN=(dduty+HH)*(HH-II);}
else{dtMFsN=0;}

if(dduty <= -II){dtMFsZ=0;}      / Check if dduty is in Z interval
else if (dduty > -II && dduty <= -HH){dtMFsZ=(dduty+II)*(II-HH);}
else if (dduty > -HH && dduty <= HH){dtMFsZ=1;}
else if (dduty > HH && dduty <= II){dtMFsZ=(dduty-II)*(HH-II);}
else{dtMFsZ=0;}

if(dduty <= HH){dtMFsP=0;}      / Check if dduty is in P interval
else if (dduty > HH && dduty <= II){dtMFsP=(dduty-HH)*(II-HH);}
else{dtMFsP=1;}

if(midmf2 <= -KK){mf2MFsN=1;}  / Check if midmf2 is in N interval
else if (midmf2 > -KK && midmf2 <= -JJ){mf2MFsN=(midmf2+JJ)*(JJ-KK);}
else{mf2MFsN=0;}

if(midmf2 <= -KK){mf2MFsZ=0;}  /Check if midmf2 is in Z interval
else if (midmf2 > -KK && midmf2 <= -JJ){mf2MFsZ=(midmf2+KK)*(KK-JJ);}
else if (midmf2 > -JJ && midmf2 <= JJ){mf2MFsZ=1;}
else if (midmf2 > JJ && midmf2 <= KK){mf2MFsZ=(midmf2-KK)*(JJ-KK);}
else{mf2MFsZ=0;}

if(midmf2 <= JJ){mf2MFsP=0;}   / Check if midmf2 is in P interval
else if (midmf2 > JJ && midmf2 <= KK){mf2MFsP=(midmf2-JJ)*(KK-JJ);}
else{mf2MFsP=1;}

// Check Rule bases 1–9
if(dtMFsN>0){ / Rule bases 1–3 dtMFsN >0
    if(mf2MFsN>0){ / 1st Rule base
        if(dtMFsN<mf2MFsN){
            if(ZF2>=dtMFsN){ZF2=ZF2;}
            else{ZF2=dtMFsN;}
        }else{
            if(ZF2>=mf2MFsN){ZF2=ZF2;}
            else{ZF2=mf2MFsN;}
        }
    }
    if(mf2MFsZ>0){ / 2nd Rule base
        if(dtMFsN<mf2MFsZ){

```

```

        if(NF2>=dtMFsN){NF2=NF2;}
        else{NF2=dtMFsN;}
    }else{
        if(NF2>=mf2MFsZ){NF2=NF2;}
        else{NF2=mf2MFsZ;}
    }
}
if(mf2MFsP>0){ / 3rd Rule base
    if(dtMFsN<mf2MFsP){
        if(ZF2>=dtMFsN){ZF2=ZF2;}
        else{ZF2=dtMFsN;}
    }else{
        if(ZF2>=mf2MFsP){ZF2=ZF2;}
        else{ZF2=mf2MFsP;}
    }
}
}
if(dtMFsZ>0){ / Rule bases 4–6 dtMFsZ >0
    if(mf2MFsN>0){ / 4th Rule base
        if(dtMFsZ<mf2MFsN){
            if(ZF2>=dtMFsZ){ZF2=ZF2;}
            else{ZF2=dtMFsZ;}
        }else{
            if(ZF2>=mf2MFsN){ZF2=ZF2;}
            else{ZF2=mf2MFsN;}
        }
    }
    if(mf2MFsZ>0){ / 5th Rule base
        if(dtMFsZ<mf2MFsZ){
            if(NF2>=dtMFsZ){NF2=NF2;}
            else{NF2=dtMFsZ;}
        }else{
            if(NF2>=mf2MFsZ){NF2=NF2;}
            else{NF2=mf2MFsZ;}
        }
    }
}
}

```

```

        if(mf2MFsP>0){ / 6th Rule base
            if(dtMFsZ<mf2MFsP){
                if(ZF2>=dtMFsZ){ZF2=ZF2;}
                else{ZF2=dtMFsZ;}
            }else{
                if(ZF2>=mf2MFsP){ZF2=ZF2;}
                else{ZF2=mf2MFsP;}
            }
        }
    }
    if(dtMFsP>0){ / Rule bases 7–9 dtMFsP >0
        if(mf2MFsN>0){ / 7th Rule base
            if(dtMFsP<mf2MFsN){
                if(PF2>=dtMFsP){PF2=PF2;}
                else{PF2=dtMFsP;}
            }else{
                if(PF2>=mf2MFsN){PF2=PF2;}
                else{PF2=mf2MFsN;}
            }
        }
        if(mf2MFsZ>0){ / 8th Rule base
            if(dtMFsP<mf2MFsZ){
                if(ZF2>=dtMFsP){ZF2=ZF2;}
                else{ZF2=dtMFsP;}
            }else{
                if(ZF2>=mf2MFsZ){ZF2=ZF2;}
                else{ZF2=mf2MFsZ;}
            }
        }
        if(mf2MFsP>0){ / 9th Rule base
            if(dtMFsP<mf2MFsP){
                if(PF2>=dtMFsP){PF2=PF2;}
                else{PF2=dtMFsP;}
            }else{
                if(PF2>=mf2MFsP){PF2=PF2;}
                else{PF2=mf2MFsP;}
            }
        }
    }

```

```

    }

    }

}

deltaFD2=(NF2*VNF2+ZF2*VZF2+PF2*VPF2)/(NF2+ZF2+PF2);
FD2=FD2+deltaFD2;
if(FD2 < 0){FD2=0;}
if(FD2/FLD2 > 1 && FS1==0 && FS3==0){FS2=1;}
else{FS2=0;}

// Fault SW3
dv3ref=-Vref/(Rload*C);
ddv3ref=Vref/((Rload*C)*(Rload*C));
for(im=0; im< 10-1; im++){vC3[im]=vC3[im+1];}
vC3[10-1] = Vo[t];
dv3=(Vo[t]-vC3[0])/(dtT/10);
for(in=0; in< 10-1; in++){difvC3[in]=difvC3[in+1];}
difvC3[10-1]=dv3;
ddv3=(difvC3[10-1]-difvC3[0])/(dtT/10);
dv3in=dv3/dv3ref;
ddv3in=ddv3/ddv3ref;
// Check voltage membership function dv3MFs, ddv3MFs
if(dv3in <= LL){dv3MFsPS=1;}    / Check if dv3in is in PS interval
else if (dv3in > LL && dv3in <= MM){dv3MFsPS=(dv3in-MM)*(LL-MM);}
else{dv3MFsPS=0;}
if(dv3in <= LL){dv3MFsPM=0;}    / Check if dv3in is in PM interval
else if (dv3in > LL && dv3in <= MM){dv3MFsPM=(dv3in-LL)*(MM-LL);}
else if (dv3in > MM && dv3in <= NN){dv3MFsPM=1;}
else if (dv3in > NN && dv3in <= OO){dv3MFsPM=(dv3in-OO)*(NN-OO);}
else{dv3MFsPM=0;}
if(dv3in <= NN){dv3MFsPL=0;}    / Check if dv3in is in PL interval
else if (dv3in > NN && dv3in <= OO){dv3MFsPL=(dv3in-NN)*(OO-NN);}
else{dv3MFsPL=1;}
if(ddv3in <= PP){ddv3MFsPS=1;}  / Check if dv3in is in PS interval
else if (ddv3in > PP && ddv3in <= QQ){ddv3MFsPS=(ddv3in-QQ)*(PP-QQ);}
else{ddv3MFsPS=0;}
if(ddv3in <= PP){ddv3MFsPM=0;} / Check if dv3in is in PM interval

```

```

else if (ddv3in > PP && ddv3in <= QQ){ddv3MFsPM=(ddv3in-PP)*(QQ-PP);}
else if (ddv3in > QQ && ddv3in <= RR){ddv3MFsPM=1;}
else if (ddv3in > RR && ddv3in <= SS){ddv3MFsPM=(ddv3in-SS)*(RR-SS);}
else{ddv3MFsPM=0;}

if(ddv3in <= RR){ddv3MFsPL=0;} / Check if dv3in is in PL interval
else if (ddv3in > RR && ddv3in <= SS){ddv3MFsPL=(ddv3in-RR)*(SS-RR);}
else{ddv3MFsPL=1;}

// Check Rule bases 1–9
if(dv3MFsPS>0){ / Rule bases 1–3 dv3MFsPS >0
    if(ddv3MFsPS>0){ / 1st Rule base
        if(dv3MFsPS<ddv3MFsPS){
            if(NF3>=dv3MFsPS){NF3=NF3;}
            else{NF3=dv3MFsPS;}
        }else{
            if(NF3>=ddv3MFsPS){NF3=NF3;}
            else{NF3=ddv3MFsPS;}
        }
    }
}

if(ddv3MFsPM>0){ / 2nd Rule base
    if(dv3MFsPS<ddv3MFsPM){
        if(NF3>=dv3MFsPS){NF3=NF3;}
        else{NF3=dv3MFsPS;}
    }else{
        if(NF3>=ddv3MFsPM){NF3=NF3;}
        else{NF3=ddv3MFsPM;}
    }
}

if(ddv3MFsPL>0){ / 3rd Rule base
    if(dv3MFsPS<ddv3MFsPL){
        if(NF3>=dv3MFsPS){NF3=NF3;}
        else{NF3=dv3MFsPS;}
    }else{
        if(NF3>=ddv3MFsPL){NF3=NF3;}
        else{NF3=ddv3MFsPL;}
    }
}

```

```

    }
}
if(dv3MFsPM>0){ / Rule bases 4–6 dv3MFsPM >0

    if(ddv3MFsPS>0){ / 4th Rule base
        if(dv3MFsPM<ddv3MFsPS){
            if(ZF3>=dv3MFsPM){ZF3=ZF3;}
            else{ZF3=dv3MFsPM;}
        }else{
            if(ZF3>=ddv3MFsPS){ZF3=ZF3;}
            else{ZF3=ddv3MFsPS;}
        }
    }
}
if(ddv3MFsPM>0){ / 5th Rule base
    if(dv3MFsPM<ddv3MFsPM){
        if(PF3>=dv3MFsPM){PF3=PF3;}
        else{PF3=dv3MFsPM;}
    }else{
        if(PF3>=ddv3MFsPM){PF3=PF3;}
        else{PF3=ddv3MFsPM;}
    }
}
if(ddv3MFsPL>0){ / 6th Rule base
    if(dv3MFsPM<ddv3MFsPL){
        if(ZF3>=dv3MFsPM){ZF3=ZF3;}
        else{ZF3=dv3MFsPM;}
    }else{
        if(ZF3>=ddv3MFsPL){ZF3=ZF3;}
        else{ZF3=ddv3MFsPL;}
    }
}
}
if(dv3MFsPL>0){ / Rule bases 7–9 dv3MFsPL >0
    if(ddv3MFsPS>0){ / 7th Rule base
        if(dv3MFsPL<ddv3MFsPS){
            if(NF3>=dv3MFsPL){NF3=NF3;}

```

```

else{NF3=dv3MFsPL;}

}else{

if(NF3>=ddv3MFsPS){NF3=NF3;}

else{NF3=ddv3MFsPS;}

}

}

if(ddv3MFsPM>0){      / 8th Rule base

if(dv3MFsPL<ddv3MFsPM){

if(NF3>=dv3MFsPL){NF3=NF3;}

else{NF3=dv3MFsPL;}

}else{

if(NF3>=ddv3MFsPM){NF3=NF3;}

else{NF3=ddv3MFsPM;}

}

}

if(ddv3MFsPL>0){      / 9th Rule base

if(dv3MFsPL<ddv3MFsPL){

if(NF3>=dv3MFsPL){NF3=NF3;}

else{NF3=dv3MFsPL;}

}else{

if(NF3>=ddv3MFsPL){NF3=NF3;}

else{NF3=ddv3MFsPL;}

}

}

}

deltaFD3=(NF3*VNF3+ZF3*VZF3+PF3*VPF3)/(NF3+ZF3+PF3);

FD3=FD3+deltaFD3;

if(FD3 < 0){FD3=0;}

if(FD3/FLD3 > 1 && FS1==0 && FS2==0){FS3=1;}

else{FS3=0;}

FDSW1[t]=FS1, FDSW2[t]=FS2, FDSW3[t]=FS3;

}return;

}

```

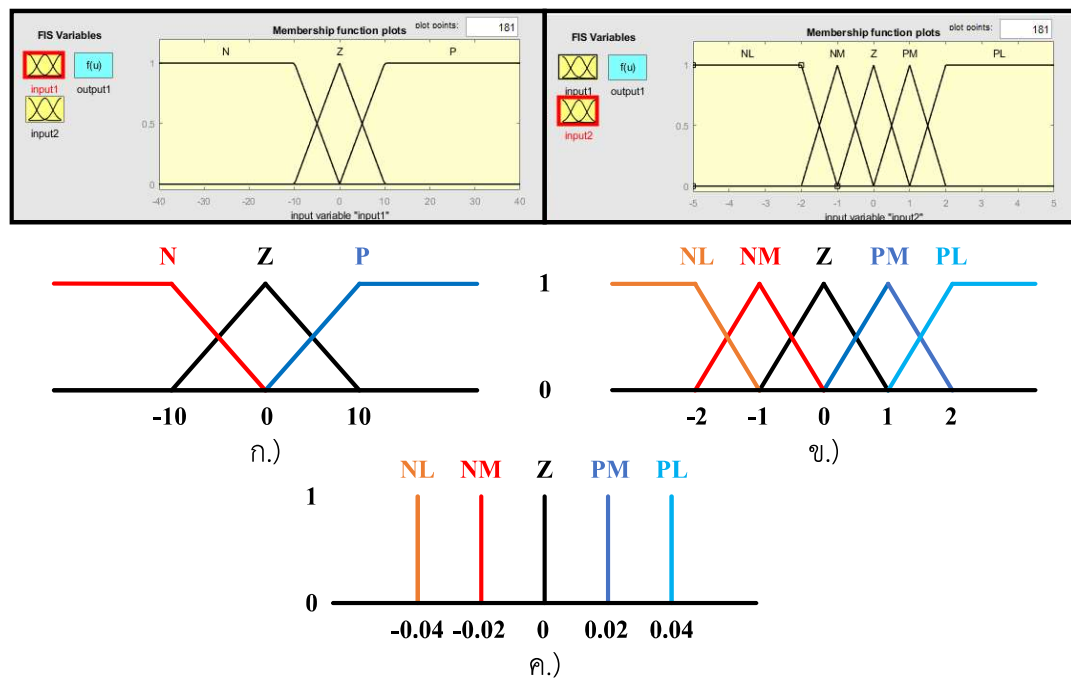

ภาคผนวก ง

การเปรียบเทียบผลจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์
เรียงต่อกันสามชั้น เมื่อกระบวนการควบคุมฟัซซีมีการเปลี่ยนแปลง

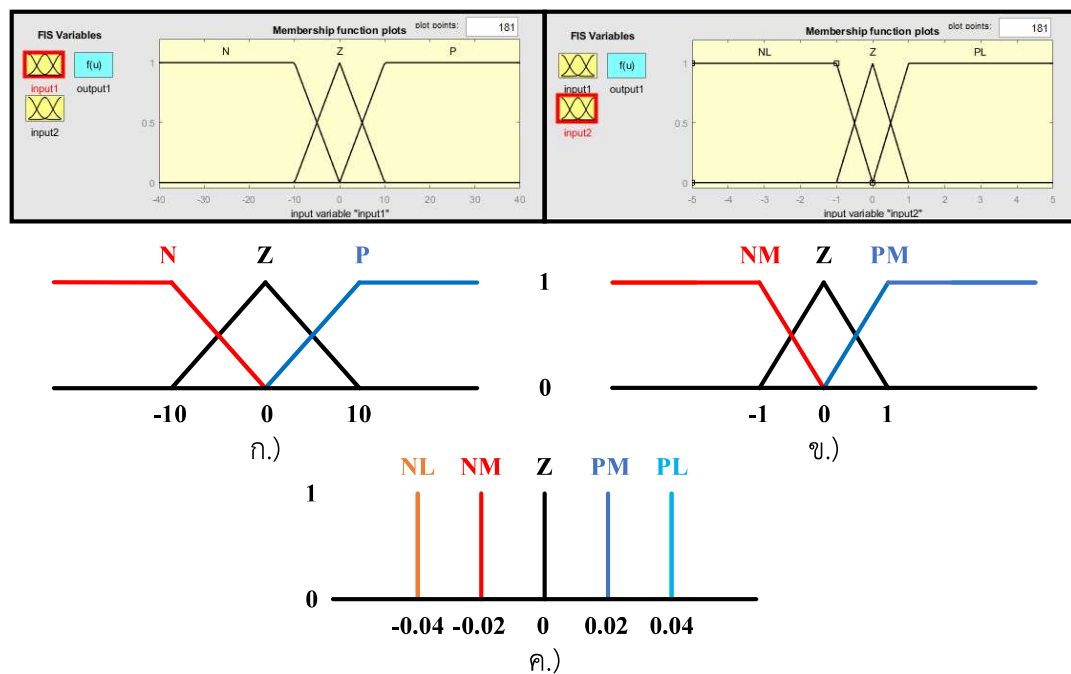
กระบวนการควบคุมฟuzzyประกอบด้วยสองส่วนประกอบด้วยส่วนที่หนึ่งคือการการประเมินค่าของตัวแปรที่ได้ในกฎของฟuzzy (Fuzzy rule evaluation) จะเป็นขั้นตอนถัดไปหลังจากคำนวณหาค่าระดับความเป็นสมาชิกของอินพุตทั้งหมด ซึ่งจะเป็นส่วน IF จุดประสงค์เพื่อทำการประเมินว่าค่าเงื่อนไขจากอินพุตนั้นจะทำให้กฎใดต้องกระทำในส่วน THEN ต่อไป ซึ่งอาจจะมิกกฎในเงื่อนไขดังกล่าวมากกว่าหนึ่งกฎพร้อม ๆ กัน เนื่องมาจากมีอินพุตมากกว่าหนึ่ง เงื่อนไขของแต่ละอินพุตจะถูกประเมินค่าด้วยตัวกระทำของฟuzzyเซต เพื่อให้ได้ผลลัพธ์สุดท้ายเป็นค่าตัวเลขที่สามารถนำไปประเมินค่าส่วน THEN ซึ่งภายหลังจะถูกนำไปประเมินเพื่อหาค่าระดับความเป็นสมาชิกของตัวแปรเอาต์พุตในขั้นตอนต่อไป ส่วนที่สองคือการรวมกฎ (Aggregation) เป็นกระบวนการหลังจากกฎต่าง ๆ ถูกประเมินค่าแล้ว กฎที่มีผลไม่เท่ากับศูนย์จะถูกรวมเข้าด้วยกันโดยการรวมผลลัพธ์ของฟังก์ชันสมาชิกที่ผ่านการประเมินค่า หรือปรับขนาดทั้งหมดเข้าด้วยกันเป็นเซตเดียวสำหรับแต่ละตัวแปรเอาต์พุต การรวมกฎจะใช้ตัวกระทำยูเนียน ในขั้นตอนต่อไปการเปรียบเทียบผลจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น เมื่อกระบวนการควบคุมฟuzzyมีการเปลี่ยนแปลง ประกอบด้วยการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงจำนวนกฎของฟuzzy การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงขอบเขตของสมาชิกฟังก์ชัน และการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงรูปทรงของฟังก์ชันสมาชิกของวิธีการตรวจจับความผิดปกติที่สวิตซ์ตัวที่ 2

การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการลดจำนวนกฎของฟuzzy

ในการแสดงการเปรียบเทียบการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงจำนวนกฎของฟuzzy โดยการลดจำนวนสมาชิกฟังก์ชันของ m_{iL1}/m_{ref} จาก 5 เซต เป็น 3 เซต แต่ยังคงจำนวนสมาชิกฟังก์ชันของเอาต์พุต ΔD ไว้ที่ 5 เซตเช่นเดิม โดยสมาชิกฟังก์ชันเดิม และสมาชิกฟังก์ชันใหม่ที่เพิ่มขึ้นแสดงดังรูปที่ ง.1 และ ง.2 ตามลำดับ



รูปที่ 1.1 สมาชิกฟังก์ชันเดิม ก.) $\Delta V_O/V_{ref}$ ข.) m_{iL1}/m_{ref} และ ค.) ΔD



รูปที่ 1.2 สมาชิกฟังก์ชันใหม่ ก.) $\Delta V_O/V_{ref}$ ข.) m_{iL1}/m_{ref} และ ค.) ΔD

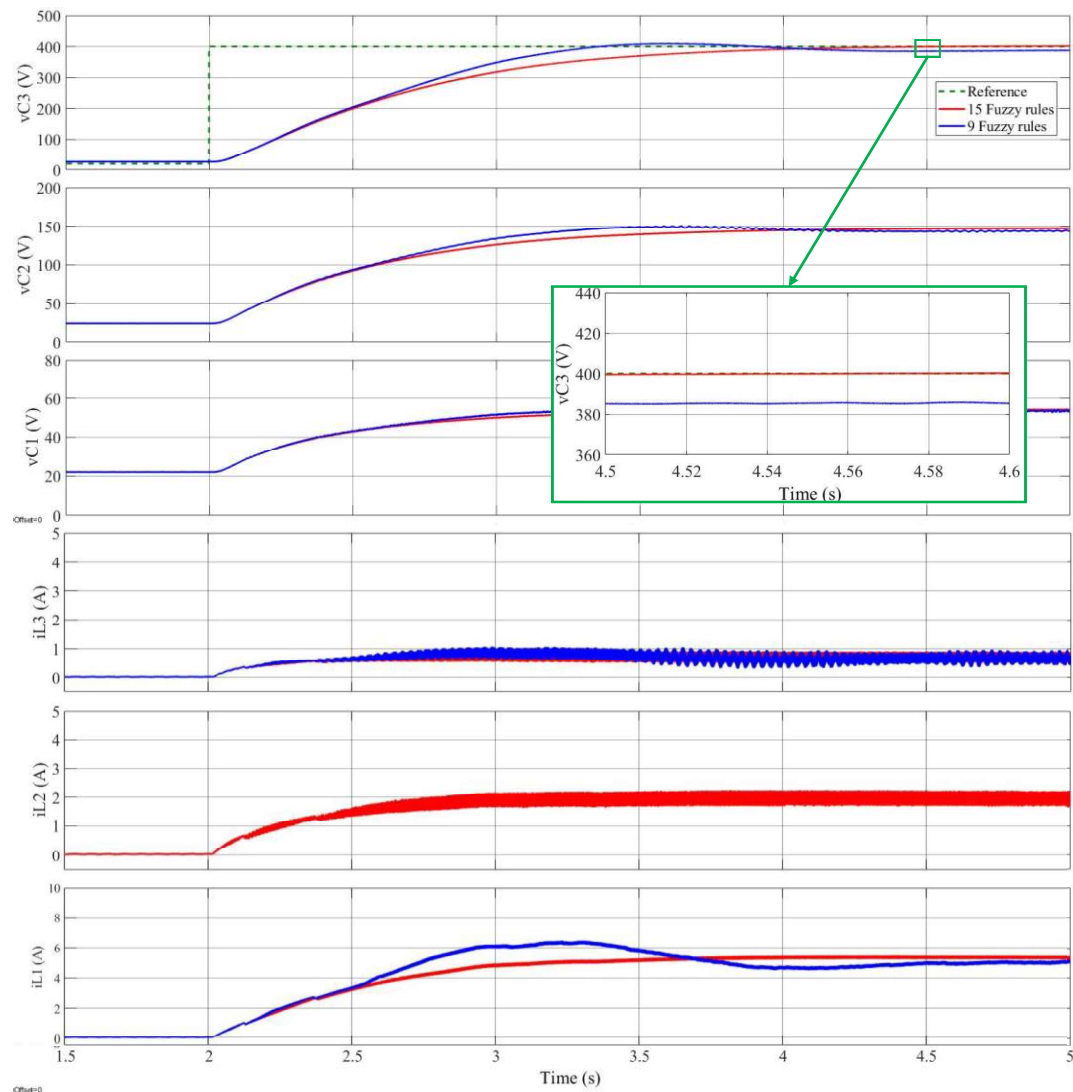
จากการเพิ่มขึ้นของสมาชิกฟังก์ชันของ m_{iL1}/m_{ref} ส่งผลให้จำนวนกฎของฟuzzyลดลงจาก 15 กฎ เป็น 9 กฎ โดยการออกแบบกฎของฟuzzyจะอ้างอิงจากการออกแบบเดิมดังนี้

1 st	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = NL$
2 nd	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = NM$
3 rd	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = Z$
4 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = NM$
5 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = Z$
6 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PM$
7 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = Z$
8 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = PM$
9 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PL$

จากการออกแบบการควบคุมฟuzzyเดิม และการควบคุมฟuzzyที่ลดจำนวนกฎ สามารถยืนยันประสิทธิภาพ และเปรียบเทียบสมรรถนะด้วยการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้นภายใต้สภาวะการทำงานเดียวกัน ผลการจำลองสถานการณ์ในสภาวะปกติแสดงดังรูปที่ ๓.3 โดยการจำลองสถานการณ์เปรียบเทียบสมรรถนะในสภาวะการทำงานปกติโดยที่แรงดัน V_{ref} มีค่าเป็น 400V แรงดัน V_{in} คงค่าที่ 20V และ R ที่ 1600Ω แรงดันตกคร่อมตัวเก็บประจุ และกระแสผ่านตัวเหนี่ยวนำแสดงดังรูปที่ ๓.3 จะเห็นได้ว่าการควบคุมฟuzzyที่ลดจำนวนกฎฟuzzyเหลือ 9 กฎ ไม่สามารถควบคุมการทำงานของวงจรได้อย่างถูกต้องและรวดเร็ว เมื่อเปรียบเทียบกับ การควบคุมฟuzzyเดิม โดยที่สภาวะชั่วคราวผลตอบสนองภายใต้การควบคุมฟuzzyที่ลดจำนวนกฎมีการพุ่งเกินของแรงดัน V_O เกินค่าแรงดัน V_{ref} อีกทั้งยังไม่สามารถควบคุมให้แรงดัน V_O เท่ากับแรงดัน V_{ref} ในสภาวะอยู่ตัวอย่างเห็นได้ชัดดังที่แสดงในภาพขยาย ซึ่งการเปรียบเทียบสมรรถนะของผลตอบสนองสามารถแสดงได้ดังตารางที่ ๓.1

ตารางที่ ๓.1 การเปรียบเทียบผลตอบสนองของแรงดันเอาต์พุตเมื่อมีการลดจำนวนกฎของฟuzzy

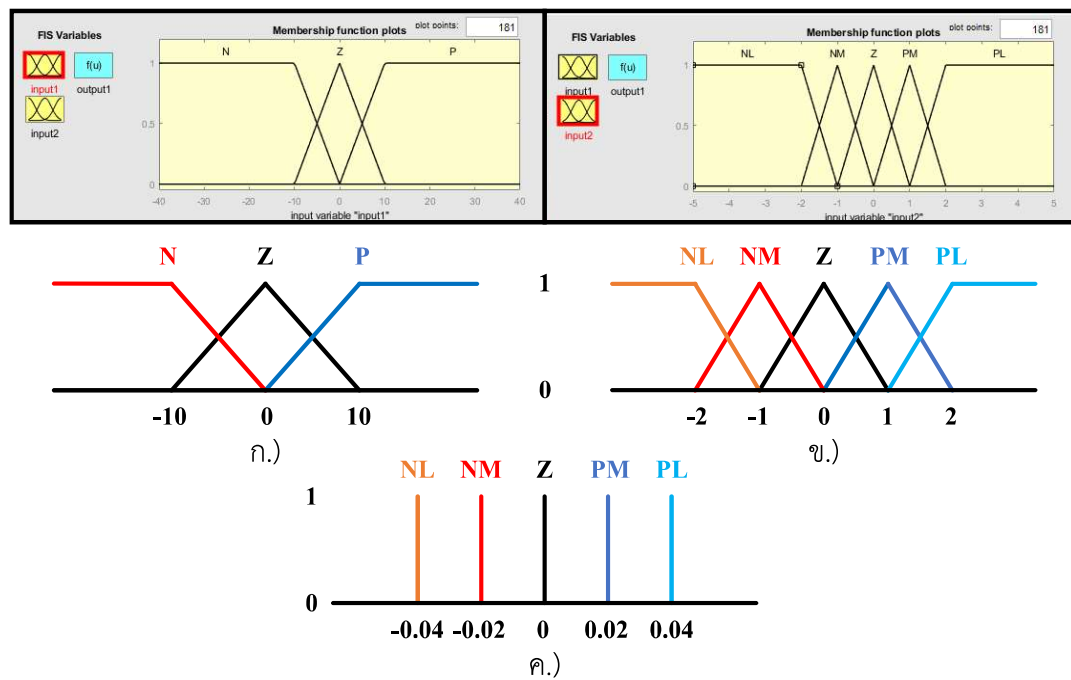
กรณี	จำนวน กฎฟuzzy	ผลตอบสนองของแรงดันเอาต์พุต (V_O)			
		Rise Time (s)	Settling Time (s)	Percent Overshoot (%)	Steady-State Error (%)
1	9	0.8	3	2.5	3.75
2	15	1.3	2	0	0



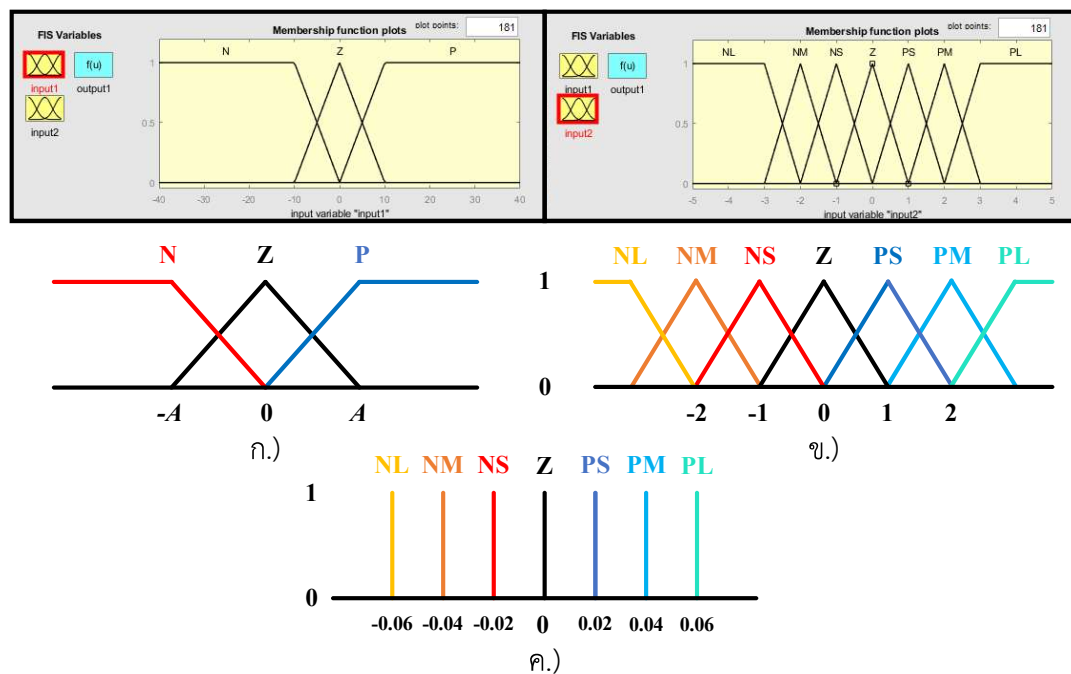
รูปที่ 3.3 ผลการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นในสภาวะการทำงานปกติ

การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟัซซีที่มีการเพิ่มจำนวนกฎของฟัซซี

ในการแสดงการเปรียบเทียบการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟัซซีที่มีการเปลี่ยนแปลงจำนวนกฎของฟัซซี โดยการเพิ่มจำนวนสมาชิกฟังก์ชันของ m_{iL1}/m_{ref} จาก 5 เซต เป็น 7 เซต อีกทั้งยังเพิ่มจำนวนสมาชิกฟังก์ชันของเอาต์พุต ΔD จาก 5 เซต เป็น 7 เซตเช่นกัน โดยสมาชิกฟังก์ชันเดิม และสมาชิกฟังก์ชันใหม่ที่เพิ่มขึ้นแสดงดังรูปที่ 3.4 และ 3.5 ตามลำดับ



รูปที่ ง.4 สมาชิกฟังก์ชันเดิม ก.) $\Delta V_O/V_{ref}$ ข.) m_{iL1}/m_{ref} และ ค.) ΔD

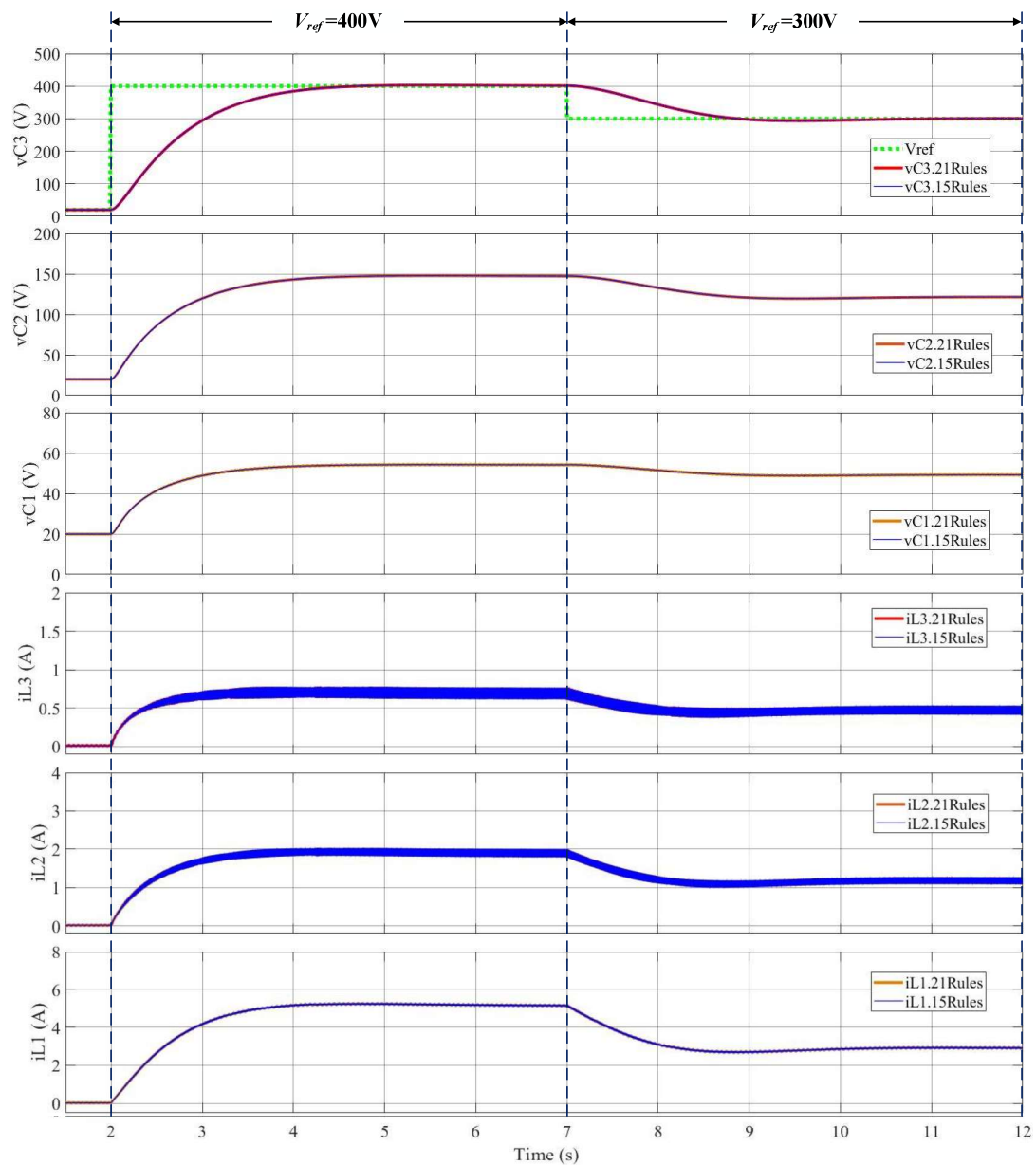


รูปที่ ง.5 สมาชิกฟังก์ชันใหม่ ก.) $\Delta V_O/V_{ref}$ ข.) m_{iL1}/m_{ref} และ ค.) ΔD

จากการเพิ่มขึ้นของสมาชิกฟังก์ชันของ m_{iL1}/m_{ref} ส่งผลให้จำนวนกฎของฟuzzyเพิ่มขึ้นจาก 15 กฎ เป็น 21 กฎ โดยการออกแบบกฎของฟuzzyจะอ้างอิงจากการออกแบบเดิมดังนี้

1 st	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = PL$	THEN $\Delta D = NL$
2 nd	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = NL$
3 rd	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = PS$	THEN $\Delta D = NM$
4 th	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = NS$
5 th	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = NS$	THEN $\Delta D = Z$
6 th	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PS$
7 th	IF $\Delta V/V_{ref} = N$ AND $m_{iL1}/m_{ref} = NL$	THEN $\Delta D = PM$
8 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = PL$	THEN $\Delta D = NL$
9 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = NM$
10 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = PS$	THEN $\Delta D = NS$
11 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = Z$
12 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PS$
13 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PM$
14 th	IF $\Delta V/V_{ref} = Z$ AND $m_{iL1}/m_{ref} = NL$	THEN $\Delta D = PL$
15 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = PL$	THEN $\Delta D = NM$
16 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = PM$	THEN $\Delta D = PS$
17 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = PS$	THEN $\Delta D = Z$
18 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = Z$	THEN $\Delta D = PS$
19 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = NS$	THEN $\Delta D = PM$
20 th	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = NM$	THEN $\Delta D = PL$
21 st	IF $\Delta V/V_{ref} = P$ AND $m_{iL1}/m_{ref} = NL$	THEN $\Delta D = PL$

จากการออกแบบการควบคุมฟuzzyเดิม และการควบคุมฟuzzyที่เพิ่มจำนวนกฎ สามารถยืนยันประสิทธิภาพ และเปรียบเทียบสมรรถนะด้วยการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้สภาวะการทำงานเดียวกัน ผลการจำลองสถานการณ์เมื่อมีการเปลี่ยนแปลงแรงดันอ้างอิง (V_{ref}) แสดงดังรูปที่ 6.6



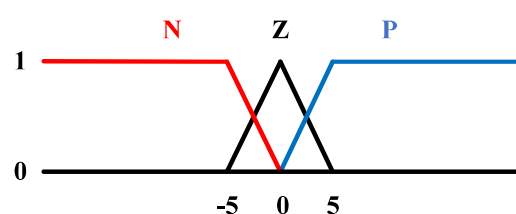
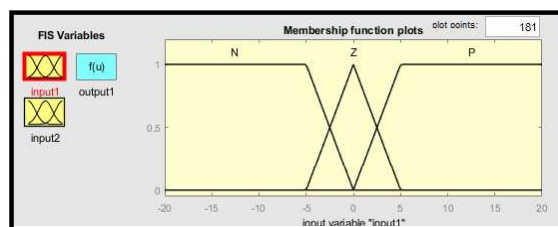
รูปที่ ๖.6 ผลการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นเมื่อมีการเปลี่ยนแปลงแรงดันอ้างอิง (V_{ref})

การจำลองสถานการณ์เปรียบเทียบสมรรถนะ เมื่อมีการเปลี่ยนแปลง V_{ref} จาก 400V เป็น 300V ในช่วงเวลา 2s และ 7s ตามลำดับ โดยคงค่า V_{in} ที่ 20V และ R ที่ 1600Ω แรงดันตกคร่อมตัวเก็บประจุ และกระแสผ่านตัวเหนี่ยวนำแสดงดังรูปที่ ๖.6 จะเห็นได้ว่าการออกแบบการควบคุมฟัซซีแบบเดิม และการควบคุมฟัซซีที่เพิ่มจำนวนกฎมีผลตอบสนองเหมือนกัน โดยสามารถรักษาค่า V_O หรือ v_{C3} มีค่าเข้าหา V_{ref} ทั้ง 2 กรณีการเปลี่ยนจุดการทำงาน โดยที่ไม่เกิดการฟุ้งเกิน อีกทั้งยังใช้เวลาเข้าที่

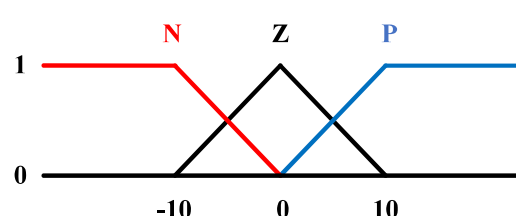
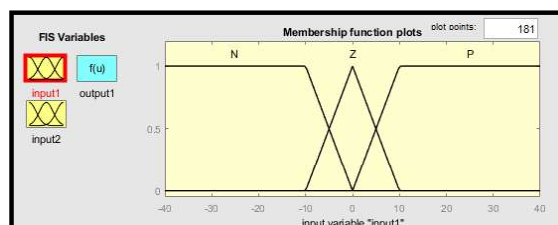
ไม่เกิน 3s จากการเปรียบเทียบสมรรถนะนี้ สามารถสรุปได้ว่าการควบคุมฟuzzyที่มีการเพิ่มขึ้นของกฎฟuzzyสามารถควบคุมการทำงานของวงจรได้เทียบเท่ากับการควบคุมฟuzzyเดิม การเพิ่มขึ้นของกฎฟuzzyนี้ส่งผลต่อการเขียนโค้ดให้มีเงื่อนไขการทำงานที่มากขึ้น ซึ่งทำให้การประมวลผลของโปรแกรมใช้เวลามากขึ้นตามไปด้วย

การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$

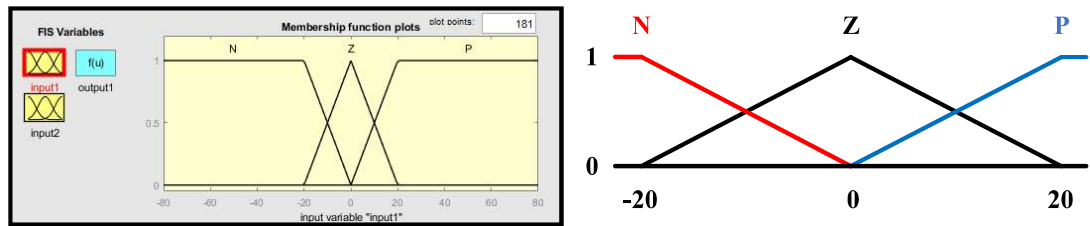
ในการแสดงการเปรียบเทียบการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ ซึ่งแบ่งออกเป็น 3 กรณีได้แก่ $[-5, 5]$, $[-10, 10]$ และ $[-20, 20]$ ดังแสดงดังรูปที่ ง.7, ง.8 และ ง.9 ตามลำดับ โดยที่ขอบเขตสมาชิกฟังก์ชันเซต Z ที่ $[-10, 10]$ เป็นขอบเขตที่ใช้ในการออกแบบตัวควบคุมฟuzzyที่พัฒนาขึ้นสำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นในสถานะการทำงานปกติโดยที่แรงดัน V_{ref} มีค่าเป็น 400V แรงดัน V_{in} คงค่าที่ 20V และ R ที่ 1600 Ω ส่วนสมาชิกฟังก์ชันของ m_{iL1}/m_{ref} และสมาชิกฟังก์ชันของเอาต์พุต ΔD ยังมีขอบเขต และจำนวนสมาชิกฟังก์ชันเท่าเดิมดังที่ออกแบบไว้ในบทที่ 4



รูปที่ ง.7 ขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ เป็น $[-5, 5]$



รูปที่ ง.8 ขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ เป็น $[-10, 10]$

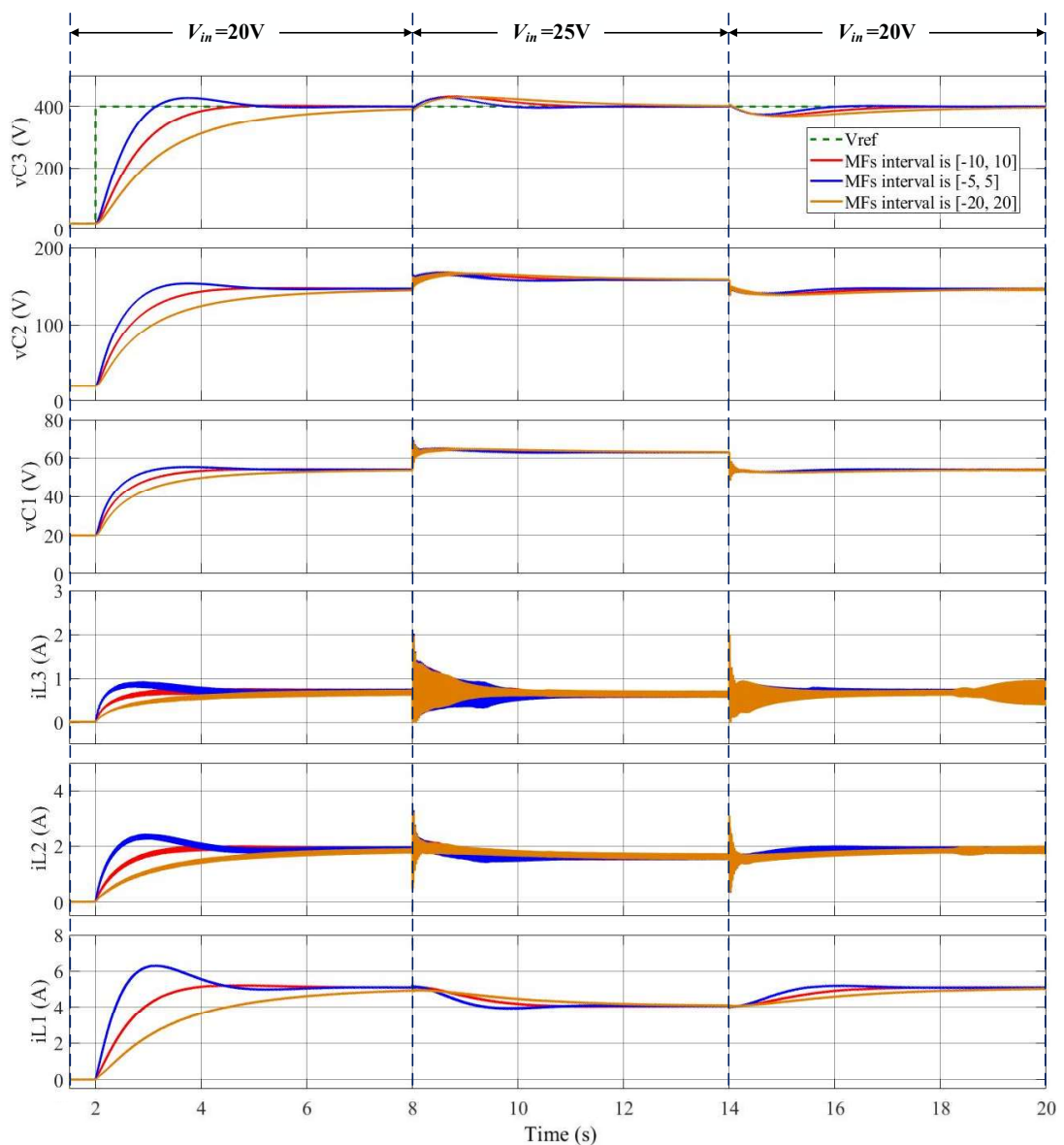


รูปที่ ๙.๙ ขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ เป็น $[-20, 20]$

ดังนั้นสามารถยืนยันประสิทธิภาพ และเปรียบเทียบสมรรถนะด้วยการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้นภายใต้การควบคุมฟัซซีที่มีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ ทั้ง 3 กรณี ภายใต้สภาวะการทำงานเดียวกัน เมื่อมีการเปลี่ยนแปลงแรงดันอินพุต (V_{in}) เป็น 20V, 25V และ 20V ในช่วงเวลา 2s, 8s และ 14s ตามลำดับ โดยคงค่า V_{ref} ที่ 400V และ R ที่ 1600Ω ผลการจำลองสถานการณ์แรงดันตกคร่อมตัวเก็บประจุ และกระแสที่ไหลผ่านตัวเหนี่ยวนำแสดงดังรูปที่ ๙.10

การจำลองสถานการณ์เปรียบเทียบสมรรถนะภายใต้การควบคุมฟัซซีที่มีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ เมื่อมีการเปลี่ยนแปลงแรงดันอินพุต (V_{in}) เป็น 20V, 25V และ 20V ในช่วงเวลา 2s, 8s และ 14s ตามลำดับ โดยคงค่า V_{ref} ที่ 400V และ R ที่ 1600Ω แรงดันตกคร่อมตัวเก็บประจุ และกระแสผ่านตัวเหนี่ยวนำแสดงดังรูปที่ ๙.6 จะเห็นได้ว่าในช่วงเริ่มต้นการทำงาน โดยมี V_{in} เป็น 20V จ่ายให้กับวงจรแปลงผันกำลังไฟฟ้าอย่างต่อเนื่อง โดย V_O หรือ v_{C3} ถูกหาค่าให้เพิ่มขึ้นจากศูนย์ไปยัง V_{ref} ที่ 400 V เมื่อพิจารณาในแต่ละกรณีพบว่าเมื่อขอบเขตเซต Z เป็น $[-20, 20]$ ผลตอบสนองจะช้า โดยใช้เวลาประมาณ 4.5s เข้าสู่สภาวะอยู่ตัว เมื่อพิจารณากรณีขอบเขตเซต Z เป็น $[-5, 5]$ พบว่าผลตอบสนองในสภาวะชั่วคราวเกิดการพุ่งเกินอย่างเห็นได้ชัด และใช้เวลา 4s เข้าสู่สภาวะอยู่ตัว และกรณีขอบเขตเซต Z เป็น $[-10, 10]$ ซึ่งเป็นขอบเขตที่ออกแบบไว้สำหรับการควบคุมฟัซซีที่พัฒนาขึ้น พบว่าผลตอบสนองที่ได้ไม่ช้าเกินไป และไม่เร็วเกินไป ซึ่งทำให้ใช้เวลาประมาณ 2s เข้าสู่สภาวะอยู่ตัว ส่วนกระแส i_{L1} , i_{L2} และ i_{L3} ทั้ง 3 กรณีมีค่าเพิ่มขึ้น หลังจากนั้นจะคงที่ประมาณ 5A, 1.85A และ 0.6875A ตามลำดับ หลังจากนั้น ณ เวลาที่ 5s แรงดัน V_{in} เพิ่มขึ้นจาก 20V เป็น 25V จากผลการจำลองสถานการณ์จะเห็นได้ว่า v_{C1} , v_{C2} และ v_{C3} มีค่าลดลง เนื่องจากการลดลงของ V_{in} หลังจากนั้น v_{C3} ถูกควบคุมให้มีค่าเท่ากับ V_{ref} ที่ 400V โดยที่ i_{L1} , i_{L2} และ i_{L3} มีค่าเพิ่มขึ้นเพื่อคงค่ากำลังไฟฟ้าไว้ที่ 100W โดย i_{L1} มีค่าคงที่ประมาณ 4A และ ณ เวลาที่ 10s แรงดัน V_{in} ลดลงจาก 25V เป็น 20V จะเห็นได้ว่าหลังจากเปลี่ยนจุดการทำงาน แรงดันตกคร่อมตัวเก็บประจุ

และกระแสที่ไหลผ่านตัวเหนี่ยวนำเกิดการลดลงอย่างรวดเร็ว หลังจากนั้น v_{C3} ถูกควบคุมให้มีค่าคงที่ 400V ส่วน i_{L1} , i_{L2} และ i_{L3} มีค่าเพิ่มขึ้นเพื่อคงค่ากำลังไฟฟ้าไว้ที่ 100W โดย i_{L1} มีค่าคงที่ประมาณ 5A จากผลตอบสนองที่เกิดขึ้นสามารถสรุปสมรรถนะของตัวควบคุมฟัซซีโดยพิจารณาจากการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ ดังตารางที่ ง.2 ซึ่งสามารถใช้ในการออกแบบการควบคุมฟัซซีเมื่อระบบมีการเปลี่ยนแปลงพารามิเตอร์ หรือประยุกต์ใช้กับวงจรอื่น ๆ



รูปที่ ง.10 การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามขั้นภายใต้การควบคุมฟัซซีที่มีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$

ตารางที่ ง.2 ผลตอบสนองเมื่อมีการเปลี่ยนแปลงขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$

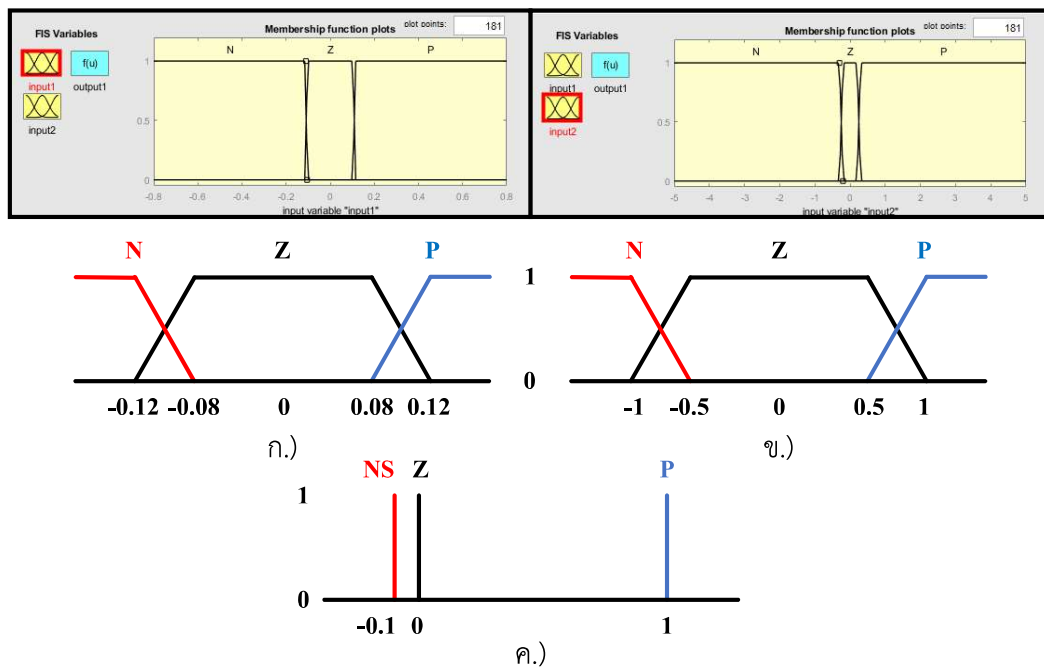
กรณี	ขอบเขตสมาชิกฟังก์ชันเซต Z ของ $\Delta V/V_{ref}$ เป็น [-A, A]	ผลตอบสนอง		
		Rise Time	Settling Time	Overshoot
1	A มีค่ามากกว่า 10	เพิ่มขึ้น	เพิ่มขึ้น	เพิ่มขึ้น
2	A มีค่าน้อยกว่า 10	ลดลง	เพิ่มขึ้น	ลดลง

การจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงรูปทรงฟังก์ชันสมาชิกของวิธีการตรวจจับความผิดพลาดที่สวิตช์ตัวที่ 2

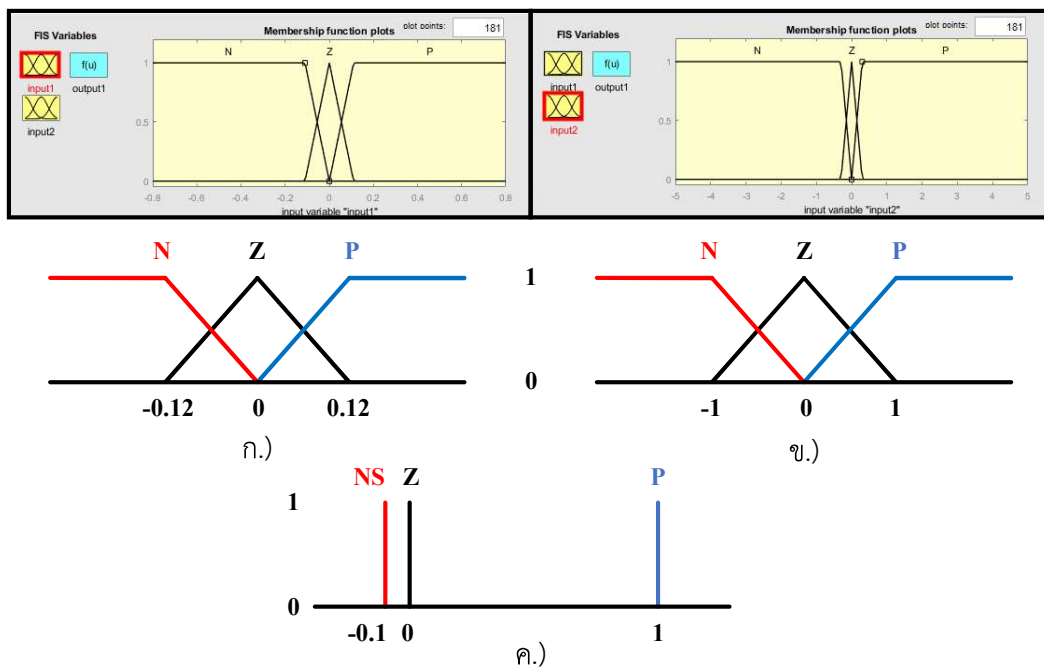
จากการออกแบบการตรวจจับความผิดพลาดสำหรับสวิตช์ตัวที่ 2 ฟังก์ชันสมาชิกของทั้งสองอินพุตจะใช้รูปร่างของฟังก์ชันสมาชิกเป็นแบบเหลี่ยมคางหมู ฟังก์ชันสมาชิก ΔD_{dif} และ m_{iL1}/m_{FS2} กำหนดค่าเชิงภาษาของฟังก์ชันสมาชิก 3 เซต ได้แก่ Negative: N, Zero: Z และ Positive: P ส่วนเอาต์พุตของการตรวจจับความผิดพลาดที่ S_2 คือสัญญาณการเปลี่ยนแปลงความผิดพลาดที่สวิตช์ตัวที่ 2 (ΔFD_2) จะใช้รูปร่างของฟังก์ชันสมาชิกเป็นค่าคงที่เส้นตรงโทนที่มี 3 ค่าประกอบด้วย Negative Small: NS, Zero: Z และ Positive: P ความสัมพันธ์ของอินพุต ΔD_{dif} และ m_{iL1}/m_{FS2} และเอาต์พุตคือ ΔFD_2 สามารถแสดงกฎของฟuzzyทั้งหมด 9 กฎดังนี้

- 1st IF $\Delta D_{dif} = N$ AND $m_{iL1}/m_{FS2} = N$ THEN $\Delta FD_2 = Z$
- 2nd IF $\Delta D_{dif} = N$ AND $m_{iL1}/m_{FS2} = Z$ THEN $\Delta FD_2 = NS$
- 3rd IF $\Delta D_{dif} = N$ AND $m_{iL1}/m_{FS2} = P$ THEN $\Delta FD_2 = Z$
- 4th IF $\Delta D_{dif} = Z$ AND $m_{iL1}/m_{FS2} = N$ THEN $\Delta FD_2 = Z$
- 5th IF $\Delta D_{dif} = Z$ AND $m_{iL1}/m_{FS2} = Z$ THEN $\Delta FD_2 = NS$
- 6th IF $\Delta D_{dif} = Z$ AND $m_{iL1}/m_{FS2} = P$ THEN $\Delta FD_2 = Z$
- 7th IF $\Delta D_{dif} = P$ AND $m_{iL1}/m_{FS2} = N$ THEN $\Delta FD_2 = P$
- 8th IF $\Delta D_{dif} = P$ AND $m_{iL1}/m_{FS2} = Z$ THEN $\Delta FD_2 = Z$
- 9th IF $\Delta D_{dif} = P$ AND $m_{iL1}/m_{FS2} = P$ THEN $\Delta FD_2 = P$

ในการแสดงการเปรียบเทียบการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้การควบคุมฟuzzyที่มีการเปลี่ยนแปลงรูปทรงฟังก์ชันสมาชิกของวิธีการตรวจจับความผิดพลาดที่สวิตช์ตัวที่ 2 โดยพิจารณารูปทรงของฟังก์ชันสมาชิกเป็นรูปร่างสามเหลี่ยมของเซต Z ทั้งของ ΔD_{dif} และ m_{iL1}/m_{FS2} จากเดิมมีรูปร่างเป็นสี่เหลี่ยมคางหมู โดยสมาชิกฟังก์ชันเดิม และสมาชิกฟังก์ชันเดิมใหม่แสดงดังรูปที่ ง.11 และ ง.12 ตามลำดับ

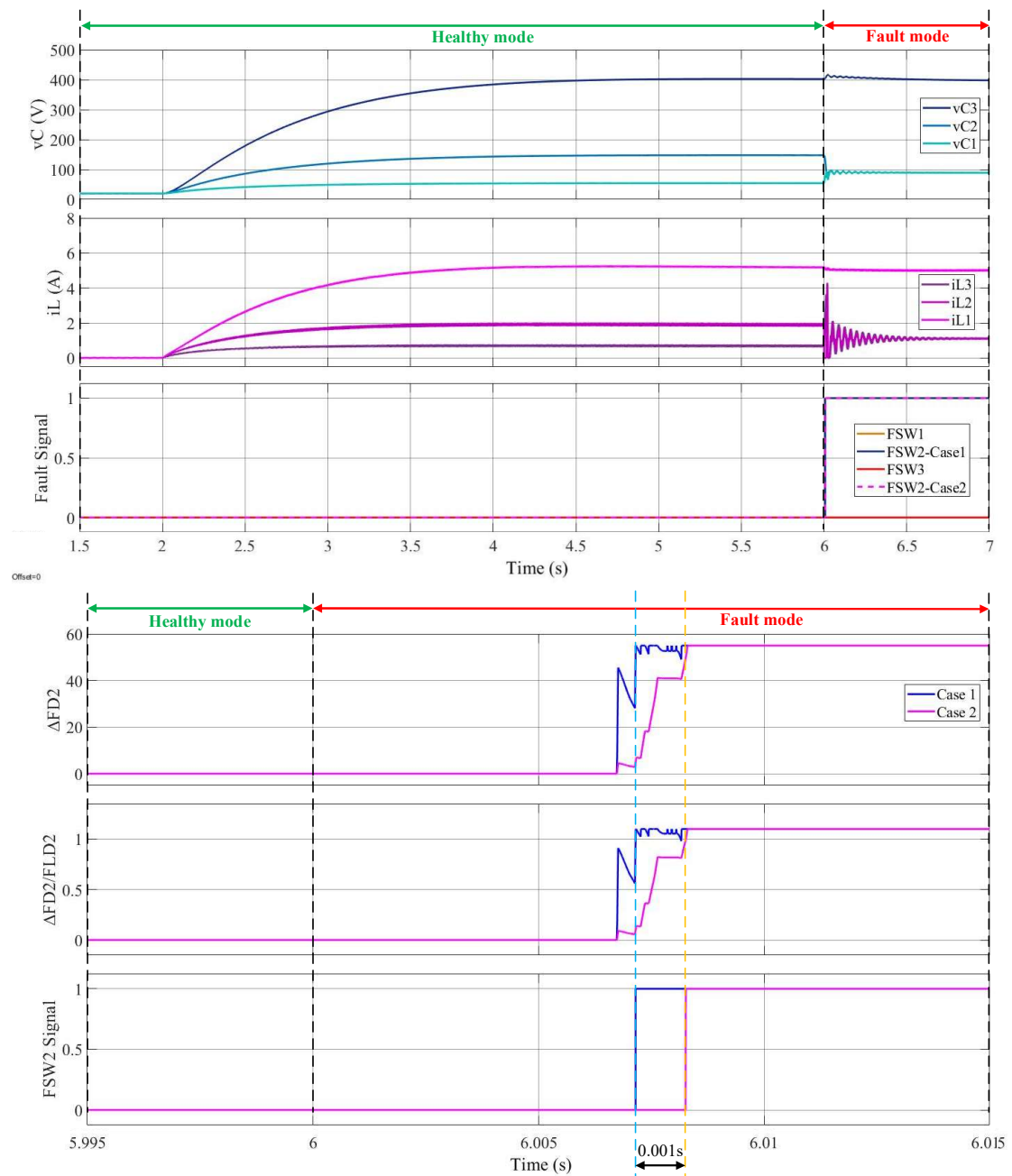


รูปที่ ง.11 สมาชิกฟังก์ชันเดิม ก.) ΔD_{dif} ข.) m_{IL1}/m_{FS2} และ ค.) ΔFD_2



รูปที่ ง.12 สมาชิกฟังก์ชันใหม่ ก.) ΔD_{dif} ข.) m_{IL1}/m_{FS2} และ ค.) ΔFD_2

จากการออกแบบการตรวจจับความผิดปกติสำหรับสวิตช์ตัวที่ 2 เดิม และการการตรวจจับความผิดปกติสำหรับสวิตช์ตัวที่ 2 ที่มีการเปลี่ยนแปลงรูปร่างฟังก์ชันสมาชิก สามารถเปรียบเทียบสมรรถนะด้วยการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้สภาวะการทำงานเดียวกัน โดยพิจารณาผลการจำลองสถานการณ์เมื่อเกิดความผิดปกติที่สวิตช์ตัวที่ 2 แสดงดังรูปที่ ง.13



รูปที่ ง.13 ผลการจำลองสถานการณ์วงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นเมื่อเกิดความผิดปกติที่สวิตช์ตัวที่ 2

การจำลองสถานการณ์การตรวจจับความผิดพร่องแบบสวิตช์เปิดวงจรที่ S_2 แสดงดังรูปที่ ง.13 พบว่า V_O ยังคงค่าตาม V_{ref} ที่ 400V โดยตัวควบคุมฟัซซี่ เมื่อพิจารณา m_{IL1} พบว่าเกิดการสั้นไกวมากกว่าในสภาวะปกติอย่างเห็นได้ชัด และ D เพิ่มขึ้นอย่างรวดเร็ว เกิดการสั้นไกวมากกว่าในสภาวะปกติอย่างเห็นได้ชัด ซึ่งผลตอบสนองดังกล่าวตกอยู่ในกฎที่ 7 และ 9 ให้ค่าเอาต์พุตเป็นบวก (Positive: P) สามารถตรวจจับความผิดพร่องที่เกิดขึ้นโดยใช้เวลา 0.0054s หรือ 5.4ms

จากการเปรียบเทียบสมรรถนะนี้ สามารถสรุปได้ว่าการควบคุมฟัซซี่ที่มีการเปลี่ยนแปลงรูปร่างฟังก์ชันสมาชิกของการตรวจจับความผิดพร่องสำหรับสวิตช์ตัวที่ 2 สามารถตรวจจับความผิดพร่องที่เกิดขึ้นโดยใช้เวลา 0.0055s หรือ 5.5ms ซึ่งช้ากว่าการตรวจจับความผิดพร่องสำหรับสวิตช์ตัวที่ 2 เดิม 0.1ms ดังนั้นการเปลี่ยนแปลงรูปร่างของฟังก์ชันสมาชิกเป็นรูปร่างสามเหลี่ยมของเซต Z ทั้งของ ΔD_{dif} และ m_{IL1}/m_{FS2} ส่งผลต่อการการตรวจจับความผิดพร่องสำหรับสวิตช์ตัวที่ 2 ช้ากว่าเดิม

ภาคผนวก จ

บทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างศึกษา

รายชื่อบทความวิชาการที่ได้รับการตีพิมพ์เผยแพร่ในระหว่างศึกษา

Chimplee, S., & Khwan-On, S. (2022, March). *Fuzzy controller design for boost converter based on current slope*. **2022 International Electrical Engineering Congress (IEEECON)** (pp. 1–4). IEEE.

Chimplee, S., & Khwan-on, S. (2022, October). *Comparative analysis of fuzzy controller based on input current slope and pi controller for two-stage cascaded boost converter*. **2022 International Conference on Power, Energy and Innovations (ICPEI)** (pp. 1–4). IEEE.

Chimplee, S., & Khwan-on, S. (2024, March). *The fault detection method based on fuzzy logic for boost converters*. **2024 12th International Electrical Engineering Congress (IEEECON)** (pp. 1-4). IEEE.

Chimplee, S., & Khwan-on, S. (2024). *Fuzzy controller based on input current slope for a three-stage cascaded boost converter*. **Electrical Engineering**, 1-16.

รายชื่อลิขสิทธิ์ที่ยื่นคำขอในระหว่างศึกษา

ยื่นคำขอลิขสิทธิ์ โปรแกรมควบคุมการทำงานของวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น ทะเบียนข้อมูลเลขที่ ว1.010354 คำขอแจ้งข้อมูลเลขที่ 426214 ออกให้ ณ วันที่ 30 มกราคม พ.ศ. 2566

ยื่นคำขอลิขสิทธิ์ โปรแกรมตรวจจับความผิดพลาดแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 1 สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น ทะเบียนข้อมูลเลขที่ ว1.010890 คำขอแจ้งข้อมูลเลขที่ 435046 ออกให้ ณ วันที่ 27 พฤศจิกายน พ.ศ. 2566

ยื่นคำขอลิขสิทธิ์ โปรแกรมตรวจจับความผิดพลาดแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 2 สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น ทะเบียนข้อมูลเลขที่ ว1.010891 คำขอแจ้งข้อมูลเลขที่ 435047 ออกให้ ณ วันที่ 27 พฤศจิกายน พ.ศ. 2566

ยื่นคำขอลิขสิทธิ์ โปรแกรมตรวจจับความผิดพร้อมแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 3 สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น ทะเบียนข้อมูลเลขที่ ว1.010892 คำขอแจ้งข้อมูลเลขที่ 435048 ออกให้ ณ วันที่ 27 พฤศจิกายน พ.ศ. 2566

รายชื่ออนุสิทธิบัตรที่ยื่นคำขอในระหว่างศึกษา

ยื่นคำขออนุสิทธิบัตร การออกแบบตัวควบคุมฟัซซีสำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น (อยู่ในระหว่างดำเนินการ)

ยื่นคำขออนุสิทธิบัตร การตรวจจับความผิดพร้อมแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 1 โดยอาศัยกระบวนการทางฟัซซีสำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้ตัวควบคุมฟัซซี (อยู่ในระหว่างดำเนินการ)

ยื่นคำขออนุสิทธิบัตร การตรวจจับความผิดพร้อมแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 2 โดยอาศัยกระบวนการทางฟัซซีสำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้ตัวควบคุมฟัซซี (อยู่ในระหว่างดำเนินการ)

ยื่นคำขออนุสิทธิบัตร การตรวจจับความผิดพร้อมแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 3 โดยอาศัยกระบวนการทางฟัซซีสำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้นภายใต้ตัวควบคุมฟัซซี (อยู่ในระหว่างดำเนินการ)

Fuzzy Controller Design for Boost Converter Based on Current Slope

Sathit Chimlee and Sudarat Khwan-on
School of Electrical Engineering, Suranaree University of Technology
Nakhon Ratchasima, Thailand
sudarat_kh@sut.ac.th

Abstract— This paper presents a new method of fuzzy controller designed for the boost converter. The proposed method can regulate not only the output voltage but also the input current in transient and steady-state responses. By reason of no requirement of a precise mathematical model, the fuzzy logic controller is designed. However, the knowledge and experience of the boost converter behavior are needed. The proposed fuzzy logic control technique is relied on two input membership functions consisting of the output voltage error and the slope of the current flowing through the inductor. One output membership function is a change of duty cycle. The system output has a linguistic association with the system inputs with the fuzzy rules. The appropriate duty cycle is generated for an active power switch. In order to evaluate the effectiveness of the proposed method, the simulation results demonstrate the performances of the proposed method in terms of effective output voltage regulation under various operating conditions.

Keywords—fuzzy logic controller, boost converter, duty cycle, current slope

I. INTRODUCTION

The DC-DC converters have been recently heightened as a consequence of their applicability in the exploitation of renewable energy sources, such as wind turbines, fuel cells, and photovoltaic (PV). However, most of the renewable energy resources provide the uncertainty of generated power due to environmental conditions. Therefore, the appropriate control technique needs to be taken into consideration for output voltage regulation. The boost converter is employed to step up the input voltage from a low level to a desired high level of output voltage.

In the previous decades, many researches have been performed to accomplish all aforementioned. It turns out that many types of controllers have been indicated such as analog integrated circuit technology DC/DC converter and control design techniques in linear system. In earlier days the PI and PID controllers [1], predictive controller [2], and sliding-mode controller [3] have been achieving attentiveness due to their ability to deal with uncertain conditions. However, an accurate mathematical model is required for these control design procedures to earn appropriate performance. The fuzzy logic controller is a perfect method approach to control such nonlinear systems. It becomes one of the intelligent controllers because the precise mathematical model is unnecessary for this method. Nevertheless, the enlightenment of converter behavior and expressing control rules in human language are needed for fuzzy controller design.

Research on the fuzzy logic controller for the boost converter has been carried out extensively [4-6]. The output voltage error and the change of output voltage error are considered as input variables in the fuzzy logic system. The results demonstrated that the output voltage has been regulated [4]. However, an overshoot in the transient response of the current passing through inductor still occurs. This paper proposes the new method of the fuzzy control design for the boost converter. It is designed to control the output voltage

and the input current flowing through the inductor. The proposed control technique is relied on two input membership functions consisting of the output voltage error and the slope of the inductor current. The change of duty cycle is an output membership function. The duty cycle is generated properly for the power switch of the boost converter. The simulation results show satisfactory system performance under various operating conditions, comprising of the variations in the reference voltage, the input voltage, and load resistance.

II. CONVENTIONAL BOOST CONVERTER

The conventional boost converter is a DC-DC power converter which an output voltage is greater than its input voltage in a steady-state response. The conventional boost converter configuration is presented in Figure 1. The boost converter basically contains a diode (D), an active power switch (S) that divides the circuit into two modes of ON and OFF, capacitor (C), inductor (L), and load resistor (R). Evidently, the boost converter can operate in both continuous conduction mode (CCM) and discontinuous conduction mode (DCM). In this paper the boost converter operating in continuous conduction mode is considered. Therefore, the conversion voltage ratio can be expressed as (1)

$$M(D) = \frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (1)$$

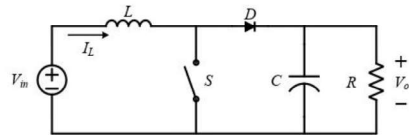


Fig. 1. The conventional boost converter configuration.

III. FUZZY CONTROLLER DESIGN

Figure 2 presents the structure of the fuzzy logic controller. There are three important stages in fuzzy logic controller, consisting of fuzzification, aggregation, and defuzzification. Numerical input variables are transferred into a membership function at the beginning of the fuzzification process. The output of the system has linguistic relationships with the inputs. The output of each rule is a fuzzy set, and these associations are referred to as fuzzy rules. These rules are implemented in order to obtain the proper output. The aggregation is the process of combining the input fuzzy sets of each rule to produce an output fuzzy set. Finally, the defuzzification is the procedure that the fuzzy set is transferred to a crisp output.

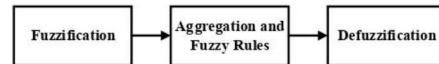


Fig. 2. The structure of fuzzy logic controller.

The 2022 International Electrical Engineering Congress (IEEECON2022), March 9 - 11, 2022, Khon Kaen, THAILAND

978-1-6654-0206-4/22/\$31.00 ©2022 IEEE

The boost converter control structure collaborated with the fuzzy logic controller is shown in Figure 3. The proposed fuzzy controller consists of two inputs and one output. The inputs of the controller are the output voltage error (ΔV) and the slope of the inductor current (m_L). The output of the controller is a change of duty cycle (ΔD). The design of proposed fuzzy controller is described as follows.

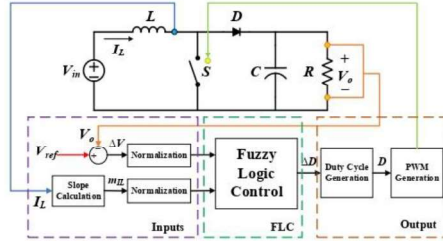


Fig. 3. The proposed fuzzy controller for the boost converter.

A. The inputs of fuzzy logic controller

The first input of the proposed fuzzy controller is the output voltage error (ΔV) which can be determined by the difference between the reference voltage (V_{ref}) and the output voltage (V_o), as (2).

$$\Delta V = V_{ref} - V_o \quad (2)$$

Before the output voltage error is converted into the fuzzification, it was divided by the reference voltage (V_{ref}) into an appropriate scale. This step is called voltage error normalization.

The slope of the current flowing through the inductor (m_L) is also considered as the input of the presented fuzzy controller. The slope of the inductor current can be expressed as (3) and the current error can be calculated by (4). Figure 4 shows the current slope explanation.

$$m_L = \frac{\Delta I_L}{\Delta t} \quad (3)$$

$$\Delta I_L(t) = I_L(t) - I_L(t - \Delta t) \quad (4)$$

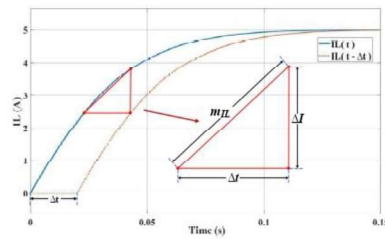


Fig. 4. The current slope calculation.

The change of time (Δt) must be greater than the switching period (T_s) because the input current slope (m_L)

directly varies with switching frequency (f_s). The current slope is divided by the reference slope (m_{ref}) to generate an appropriate value, sending to fuzzy controller. This step is called slope normalization. The reference slope (m_{ref}) can be determined by using boost converter response. The inductor current at steady-state ($I_{L,ss}$) and the desired settling time (t_s), as shown in Figure 5, are employed to calculate the reference slope, as expressed in (5).

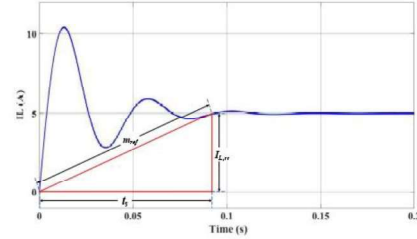


Fig. 5. The reference current slope calculation.

$$m_{ref} = \frac{I_{L,ss}}{t_s} \quad (5)$$

B. The fuzzy logic controller

Numerical input variables are transferred into a membership function under the fuzzification process. The symmetric trapezoidal and triangular fuzzy-set values are considered into five linguistic values comprised of negative large (NL), negative medium (NM), zero (Z), positive medium (PM), and positive large (PL). Each membership function interval is defined by the behavior investigation of the boost converter. The membership functions of the output voltage error (ΔV) and the current slope (m_L) are shown in Figures 6 and 7, respectively.

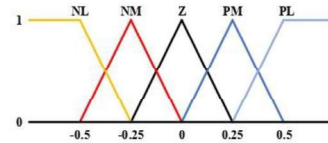


Fig. 6. The output voltage error membership function (ΔV).

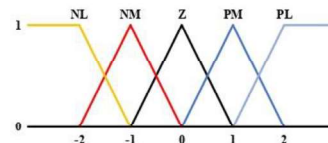


Fig. 7. The input current slope membership function (m_L).

The aggregation is the process of combining the input fuzzy sets of each rule to produce an output fuzzy set, which is defined by the rule bases in the form IF-THEN as shown in Table I. The rule bases are the most essential part of the control decision, which is obtained by intense system observation. As can be seen in Table I, the 25 rules are

generated by the consideration of boost converter behaviors under different operations. By defining the appropriate rules, the proper duty cycle can be generated for the boost converter, resulting in satisfactory performance of the converter.

TABLE I. RULE BASES OF FUZZY LOGIC CONTROLLER

$m_{IL} \setminus \Delta V$	NL	NM	Z	PM	PL
NL	PL	PM	PM	PL	PL
NM	Z	Z	PM	PM	PL
Z	NL	NM	Z	PM	PL
PM	NL	NM	NM	Z	Z
PL	NL	NL	NM	NM	NL

The aggregation can be divided into three important cases by considering the membership function of the output voltage error, which are described as follows.

1) The output voltage error (ΔV) is in a set of PM or PL: It means that the measured output voltage is less than the reference voltage. Hence, The fuzzy logic controller generates suitable change of duty cycle to maintain the inductor current slope as the reference slope ($m_{IL} = m_{ref}$) in order to raise the output voltage.

2) The output voltage error (ΔV) is in a set of Z: In this case the measured output voltage is approximately equal to the reference voltage. Hence, The fuzzy logic controller generates no change of duty cycle to obtain the inductor current slope of zero ($m_{IL} = 0$) in order to keep the output voltage equal to the reference voltage.

3) The output voltage error (ΔV) is in a set of NM or NL: In this situation the measured output voltage is greater than the reference voltage. Hence, the fuzzy logic controller generates an appropriate change of duty cycle to maintain the inductor current slope equals to the negative reference slope ($m_{IL} = -m_{ref}$). In this case the output voltage should be decreased.

As can be seen the rule bases shown in Table I, if ΔV is Z and m_{IL} is Z, then ΔD is Z. In this case it implies that the output voltage is controlled at the desired level. No change in duty cycle is needed. For the defuzzification process the Sugeno fuzzy inference is used to obtain the change of duty cycle as shown in (6).

$$\Delta D = \frac{\sum_{i=1}^N y_i u_i}{\sum_{i=1}^N u_i} \quad (6)$$

Where ΔD is the change of duty cycle.

y_i is the output from each rule.

u_i is each output membership function value.

N is the number of rules.

At the defuzzification stage by using Sugeno fuzzy inference, the fuzzy logic controller output is defined as a change of duty cycle (ΔD). Five singleton linguistic values, consisting of negative large (NL), negative medium (NM), zero (Z), positive medium (PM), and positive large (PL) are determined for output membership function, as shown in

Figure 8. The appropriate duty cycle (D) for the power switch of the boost converter is generated to regulate the output voltage at the desired level.

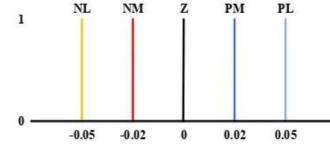


Fig. 8. The change of duty cycle membership function (ΔD).

C. The output of fuzzy logic controller

The change of duty cycle (ΔD) is obtained by the defuzzification. Therefore, the converter performance relied on the duty cycle generation. The duty cycle (D) can be calculated by (7). The switching signal for the power switch is generated by using pulse width modulation technique, as shown in Figure 9.

$$D_n = D_{n-1} + \Delta D_n \quad (7)$$

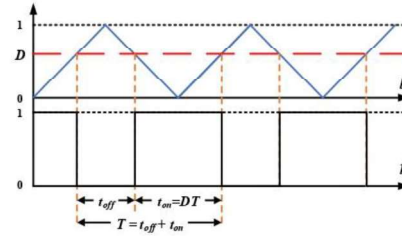


Fig. 9. Switch control signal.

IV. SIMULATION RESULTS

The boost converter with the designed fuzzy logic controller, as shown in Figure 3, is simulated by the MATLAB SIMULINK program. The capacitor and inductor are designed in order to provide small ripples of the output voltage across the capacitor and the inductor current. The inductor $L = 15\text{mH}$ and the capacitor $C = 500\mu\text{F}$ are chosen. The load resistance $R = 25\Omega$ and the switching frequency $f_s = 10\text{kHz}$ are employed to investigate the performance of the proposed fuzzy logic controller for the boost converter.

To demonstrate the effectiveness of the provided fuzzy logic controller, the simulation results under various operating conditions are considered. Figure 10 shows the obtained results where the reference output voltages are 50V, 40V, and 60V at the time of $t = 0\text{s}$, $t = 0.5\text{s}$ and $t = 1\text{s}$, respectively. The input voltage of 20V is constantly supplied to the boost converter. As can be seen in the simulated results, the boost converter with the designed fuzzy controller can rapidly regulate the output voltage at the desired level without overshoot under reference output voltage variations. The current flowing through inductor is also controlled at the constant levels of 5A, 3.2A and 7.2A, when the reference output voltages are changed to 50V, 40V and 60V, respectively. It is seen that the proposed fuzzy logic controller takes approximately 0.1s to settle the output voltage at the desired levels. Therefore, the boost converter with the proposed

fuzzy controller achieves satisfactory performance under both transient and steady-state operations.

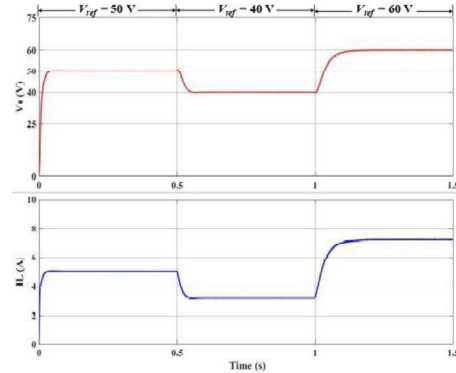


Fig. 10. Simulation results for the reference voltage variations.

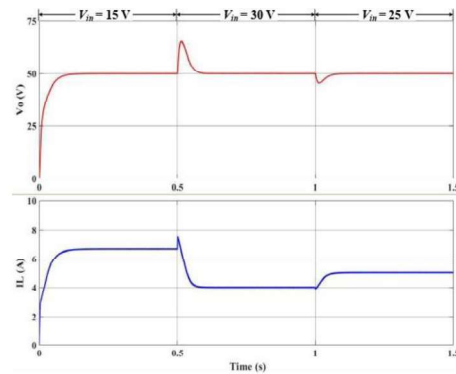


Fig. 11. Simulation results for the input voltage variations.

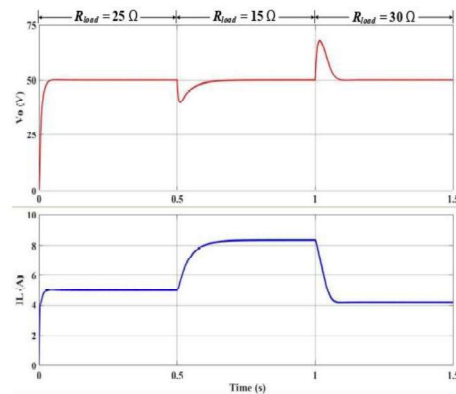


Fig. 12. Simulation results for load resistance variations

Figure 11 demonstrates the input current and the output voltage of the boost converter under input voltage variations. The reference output voltage of 50V is commanded. At the beginning, the input voltage of 15V is supplied to the converter. It is appeared that the output voltage reaches the reference level about 0.1s and the input current is constant at approximately 6.67A. After that at the time $t = 0.5s$ and $1s$ the input supply is changed to 30V and 25V, respectively. As can be seen in the simulated results, the output voltage remains constant at 50V in the steady-state.

The simulation results under different load resistors of 25Ω, 15Ω, and 30Ω are shown in Figure 12. The reference voltage of 50V is still required for the load. At $t = 0s$ the converter operates with the load resistance of 25Ω. The obtained output voltage is regulated at the desired level. Then, the load resistance is changed to 15Ω, and 30Ω at the time $t = 0.5s$ and $1s$, respectively. It is seen that the overshoot occurs in a short time at transient state. Afterward, the output voltage is remained at the level of 50V.

V. CONCLUSION

This paper presents a new method of fuzzy controller design for the boost converter. The input variables are the output voltage error and the slope of the current flowing through the input inductor. The input membership functions are defined into the proper symmetric trapezoidal and triangular shapes whereas the output membership function is singleton fuzzy-set values. Moreover, the appropriate base rules are described to generate the suitable change of duty cycle. The switching signal with the proper duty cycle is obtained for the power switch of the boost converter. The simulation results demonstrate good performances of the proposed fuzzy controller to achieve output voltage regulation under various operating conditions in both transient and steady states.

ACKNOWLEDGMENT

This research work was fully support by Suranaree University of Technology, Nakhon Ratchasima, Thailand.

REFERENCES

- [1] A. Vinod, and A. Kumar Sinha, "Performance comparison of controllers for isolated boost converter," 2014 International Conference on Electronics and Communication Systems (ICECS), Coimbatore, India, February 2014.
- [2] S. Bououden, O. Hazil, S. Filali, and M. Chadli, "Modelling and model predictive control of a DC-DC boost converter," 2014 15th International Conference on Sciences and Techniques of Automatic Control and Computer Engineering (STA), Hammamet, Tunisia, December 2014, pp. 643-648.
- [3] C. Asma, Z. Abdelaziz, and Z. Nadia, "Dual loop control of DC-DC boost converter based cascade sliding mode control," 2017 International Conference on Green Energy Conversion Systems (GECS), Hammamet, Tunisia, March 2017.
- [4] N. F. Nik Ismail, I. Musirin, R. Baharom, and D. Johari, "Fuzzy logic controller on DC/DC boost converter," 2010 IEEE International Conference on Power and Energy, Kuala Lumpur, Malaysia, December 2010, pp. 661-666.
- [5] S. Kumar Gadari, P. Kumar, K. Mishra, A. Ratan Bhowmik, and A. Kumar Chakraborty, "Detailed analysis of fuzzy logic controller for second order DC-DC converters," 2019 8th International Conference on Power Systems (ICPS), Jaipur, India, December 2019.
- [6] A. Rubani, and M.F. Choukha, "Design and analysis of fuzzy controllers for DC-DC converters," First International Symposium on Control, Communications and Signal Processing, 2004, Hammamet, Tunisia, March 2004, pp. 479-482.

Comparative Analysis of Fuzzy Controller Based on Input Current Slope and PI Controller for Two-Stage Cascaded Boost Converter

Sathit Chimplee and Sudarat Khwan-on
School of Electrical Engineering, Institute of Engineering
Suranaree University of Technology
Nakhon Ratchasima, Thailand
Email: sudarat_kh@sut.ac.th

Abstract—Control performance is the ability of a control system to attain the required system dynamic responses. This paper proposes comparative analysis between the suggested fuzzy controller based on input current slope and the PI controller for a two-stage cascaded boost converter. In an effort to accomplish the effectiveness of all above objectives, the simulation results demonstrate the performances in terms of proficient regulation of output voltage under alteration in the system operations. In the identical simulated scenarios, the fuzzy controller outperforms the PI controller in terms of system performance.

Keywords—two-stage cascaded boost converter, PI controller, fuzzy controller, current slope.

I. INTRODUCTION

In the previous decades, the exploiting renewable energy sources plays an important role in economic efficiency improvement. Currently, the renewable energy sources are solar modules, wind turbines, hydro energy, biomass energy and geothermal energy. However, these renewable energy sources provide precariousness of generated power due to the environment conditions, especially solar energy. Photovoltaic (PV) provides not only variability of generated power but also low voltage. Therefore, the DC-DC converters with appropriate control technique have been proposed to accomplish the aforementioned issues and ameliorate output voltage stability, especially when uncertainty of the voltage source and the power load occurs.

The traditional boost converter has been widely used to increase the voltage source from a low level to the desired higher levels of output voltage. Unfortunately, the boost converter conversion voltage ratio is limited due to circuit structure. To increase the conversion voltage ratio, the cascaded connection of the converters is determined as two-stage cascaded boost converter [1].

The PI controller is the most commonly used in order to achieve all of the above features. However, its design requires an accurate converter mathematical model, which is hard to achieve for a complicated converter topology. In addition, PI controller has low capability to manage with uncertain conditions for nonlinear systems. On the contrary, fuzzy controller have also been developed by several researchers for DC-DC converter systems [2-5]. Because this strategy does not necessitate an exact mathematical model, the fuzzy controller is one of the intelligent controllers. Nevertheless, the converter behavior perception which is obtained from the trial-and-error tuning procedure is used to consider control rules in human decision. The output voltage is employed as the input of the fuzzy controller design for the boost converter [2-3]. Then, the converter output voltage is compared with the commanded voltage, generating the error of output voltage. However, this fuzzy design method cannot cover for all changing operation points when uncertainty occurs. Therefore, researchers consider the current passing through inductor as the fuzzy controller input including with output voltage [4-5]. The obtained results show the system performance exceeding expectations for all operating conditions in both transient and steady states.

The comparative analysis of the proposed fuzzy controller based on input current slope and the PI controller for two stage cascaded boost converter will be presented and discussed. The systems operate under different simulation situations, containing of the alterations in the load resistance, the input voltage fed the converter and the reference voltage.

II. TWO-STAGE CASCADED BOOST CONVERTER

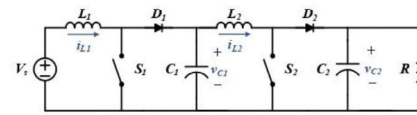


Fig. 1. Two-stage cascaded boost converter.

The two-stage cascaded boost converter is presented in Figure 1. It raises a low level of voltage source to the appropriate output voltage at the higher levels. The conversion voltage gain (M) can be attained by considering the switching-mode operations [6]. Therefore, the conversion voltage ratio of a considered two-stage cascaded boost converter is represented as (1), where V_s is the voltage source and V_o is the output voltage. D is the duty cycle for both power switches.

$$M = \frac{V_o}{V_s} = \frac{1}{(1-D)^2} \quad (1)$$

This paper considers the two-stage cascaded boost converter, operating in continuous conduction mode (CCM). However, this power converter can operate in discontinuous conduction mode (DCM) as well. The two-stage cascaded boost converter is fundamentally composed of two power switches (S_1 , S_2), inductors (L_1 , L_2), diodes (D_1 , D_2), capacitors (C_1 , C_2), and load resistor (R). These capacitors and inductors are designed aiming to minimize the ripples of currents passing through both inductors and output voltage across the load.

III. THE PROPOSED FUZZY CONTROLLER DESIGN

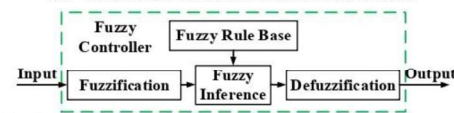


Fig. 2. The fuzzy controller structure.

There are three essential fuzzy controller stages, consisting of fuzzification, fuzzy inference, and defuzzification as shown in Figure 2. Fuzzification is the beginning process which transfers the input variable into a fuzzier set. Afterward, the technique of employing fuzzy logic to map an actual input to an output is known as fuzzy inference. This process offers a foundation on which patterns can be found. All the components that are discussed in membership functions, logical operations, and if-then rules have been used in the procedure of fuzzy inference. Eventually, Fuzzy set is converted into a crisp output which is called defuzzification.

Figure 3 depicts the converter structure together with the proposed fuzzy controller. The suggested fuzzy controller output is the change of duty cycle (ΔD) whereas the output voltage error (ΔV) and current slope, passing through 1st inductor (m_{L1}) are inputs for fuzzification procedure. The design of proposed controller will be explained as follows.

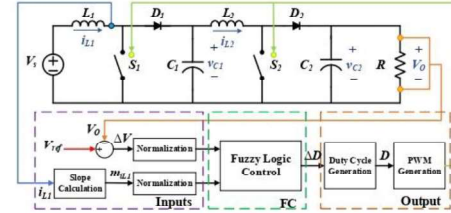


Fig. 3. Two-stage cascaded boost converter with fuzzy controller

A. The inputs and output of suggested fuzzy controller

It is capable of determining the output voltage error (ΔV), which is based on the difference between the measured output voltage (V_o) and the reference voltage (V_{ref}), as shown in (2). This is initial input for the suggested fuzzy controller.

$$\Delta V = V_{ref} - V_o \quad (2)$$

Equation 3 allows for the calculation of the current slope (m_{L1}) by employing the 1st inductor current. It is the second input that is based on the difference in current, which is delayed and divided by the change of time (Δt). Due to the direct relationship between switching frequency (f_s) and the current slope, the change of time (Δt) is necessary to be larger than the period of switching.

$$m_{L1} = \frac{i_{L1}(t) - i_{L1}(t - \Delta t)}{\Delta t} \quad (3)$$

The first input is divided by the reference voltage (V_{ref}) and the second input is also divided by the reference slope (m_{ref}) for the normalization. These inputs are converted into an appropriate scale for the fuzzification process.

From the enlightenment of boost converter behavior, the reference slope (m_{ref}) can be obtained by using ripple current of the first inductor (Δi_{L1}) as can be expressed as (4).

$$m_{ref} \geq \frac{\Delta i_{L1}}{2\Delta t} = \frac{DV_{in}}{2\Delta t f_s L_1} \quad (4)$$

The suggested fuzzy controller output is a change of duty cycle (ΔD), which is produced by defuzzification process. Then, the duty cycle generation is depended on the converter performance. The duty cycle (D) can be obtained by (5). The switching signals for both power switches are produced by using pulse width modulation method as depicted in Figure 4.

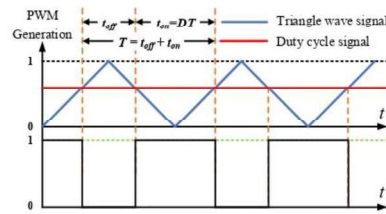


Fig. 4. Switching signal from pulse width modulation method.

$$D_n = D_{n-1} + \Delta D_n \quad (5)$$

B. The suggested fuzzy controller

Fuzzification is the beginning process which transfer the input variable into a fuzzier set. For the output voltage error (ΔV), three linguistic values are constructed from the symmetric triangular and trapezoidal fuzzy-sets, named negative (N), zero (Z), and positive (P). Moreover, negative big (NB), negative medium (NM), zero (Z), positive medium (PM), and positive big (PB) are five linguistic values for the current slope (m_{L1}) of the first inductor current. The proper membership functions, presented in Figures 5 and 6, are generated by the investigation of the converter behaviors.

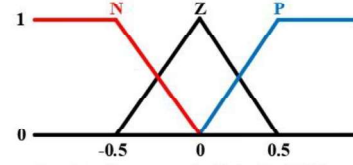


Fig. 5. The output voltage error membership function ($\Delta V/V_{ref}$).

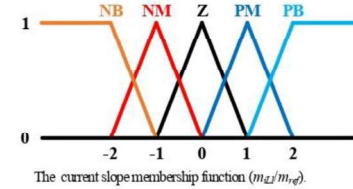


Fig. 6. The current slope membership function (m_{L1}/m_{ref}).

Using fuzzy logic to convert an input into an output is known as fuzzy inference. The platform for decision-making is provided by the mapping and the identification of trends. The fuzzy inference process has made by the use of every element appropriately covered in membership functions, logical operations, and If-Then rules as the following.

$$\text{IF } \left(\frac{\Delta V}{V_{ref}} \in AIV \right) \text{ AND } \left(\frac{m_{L1}}{m_{ref}} \in AIM \right) \text{ THEN } (\Delta D = WAD)$$

where AIV and AIM refer to any interval membership function of output voltage error ($\Delta V/V_{ref}$) and the current slope that passing through 1st inductor (m_{L1}/m_{ref}), respectively. WAD is the weighted average of the change of duty cycle.

In the defuzzification process, the change in duty cycle (D) is considered as the suggested fuzzy controller output by using Sugeno fuzzy inference. As indicated in Figure 7, the output membership function is determined by employing five singleton linguistic values. This output membership function is designed based on the converter behaviors. In order to maintain the output voltage at the desired level, the proper duty cycle (D) is created for both power switches of the two-stage cascaded boost converter.

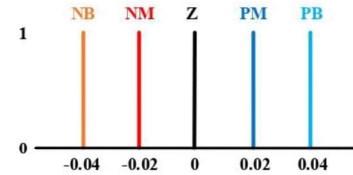


Fig. 7. The change of duty cycle membership function (ΔD).

The most crucial component of the control decision, which is gained by classifier observation, is the rule bases. By employing the converter behaviors under various operations the 15 relevant rules are generated as shown in Table I. It is possible to obtain the optimal duty cycle for the converter, which will lead to satisfactory converter performance.

TABLE I. RULE BASE TO GENERATE FUZZY RULES

$\Delta V / V_{ref}$	m_{LL} / m_{ref}	NB	NM	Z	PM	PB
N		PM	Z	NM	NB	NB
Z		PB	PM	Z	NM	NB
P		PB	PB	PM	Z	NM

By taking into consideration the output voltage error membership function ($\Delta V / V_{ref}$), Table I is separated into three significant cases. In these situations, it is implied that the fuzzy controller provides a proper change of duty cycle (ΔD) in order to maintain the output voltage at the specified level. These three significant cases can be explained as below.

Firstly, the output voltage error (ΔV) is under the set of P interval. It denotes that the difference between the command voltage and the actual output voltage is positive. The output voltage should be increased in order to retain the current slope closed to the reference slope ($m_{LL}=m_{ref}$). Therefore, the change of duty cycle must be increased.

Secondly, the output voltage error (ΔV) is in the Z interval. It means that the actual output voltage in this case is almost identical to the reference value. To obtain a zero value of inductor current slope ($m_{LL}=0$), the output voltage should be preserved at the required level. Thus, the change of duty cycle should be no change.

Thirdly, the output voltage error (ΔV) is under the interval of set N. The actual output voltage in this instance is higher than the desired value. The inductor current slope would therefore be maintained by the fuzzy controller to be equal to the negative reference slope ($m_{LL}=-m_{ref}$). In this case, the output voltage needs to be reduced by decreasing the change of duty cycle.

IV. PI CONTROLLER DESIGN

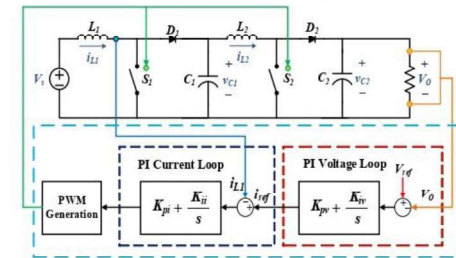


Fig. 8. Two-stage cascaded boost converter with PI controller.

The converter structure based on PI controller shows in Figure 8, consisting of voltage and current loops with PWM generation. The PI controller design is described as [7]. The parameter gains of PI controller are designed by considering the two-stage cascaded boost converter as the traditional boost converter. Figure 9 illustrates that the inductor (L_{D2}) and capacitor (C_{D2}) can be estimated by the combination of the components in two-stage cascaded boost converter as the boost converter topology.

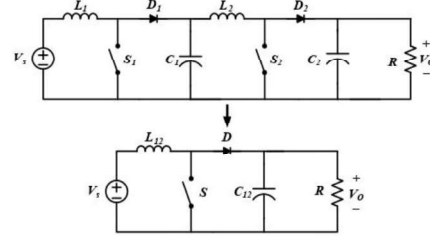


Fig. 9. Comparing the two-stage cascaded boost converter to the traditional boost converter topology.

The parameter gains for the PI controller can be designed as

$$K_{pv} = 2\zeta\omega_n (C_1 + C_2) - 1/R \quad (6)$$

$$K_{iv} = \omega_n^2 (C_1 + C_2) \quad (7)$$

$$K_{pi} = 2\zeta\omega_n (L_1 + L_2)/V_i \quad (8)$$

$$K_{ii} = \omega_n^2 (L_1 + L_2)/V_i \quad (9)$$

where ω_n and ω_{ni} are the voltage loop and current loop natural frequencies, respectively, and ζ is the damping ratio.

V. SIMULATION RESULTS

The simulation of considered systems are carried by the MATLAB SIMULINK platform. The inductors ($L_1=L_2$) are 20mH and the capacitors ($C_1=C_2$) are 500μF. The load (R) is 75Ω and the switching frequency is 20kHz. The input voltage $V_i=20V$ and the desired output voltage $V_o=150V$ are chosen.

The two-stage cascaded boost converter behavior was intensely examined for a suitable design of proposed controller. Input and output membership functions are not only the proper symmetric shapes with their intervals but also appropriate base rules. The reference slope of 80A/s is chosen for the proposed fuzzy controller.

The control parameter gains of PI controller are designed as $K_{pv}=0.012$, $K_{iv}=0.178$, $K_{pi}=5.07$ and $K_{ii}=3555.56$, respectively.

The simulated results are used to clarify the converter performance under various scenarios of system operations. The effectiveness of the proposed fuzzy controller in comparison with the PI controller is taken into consideration.

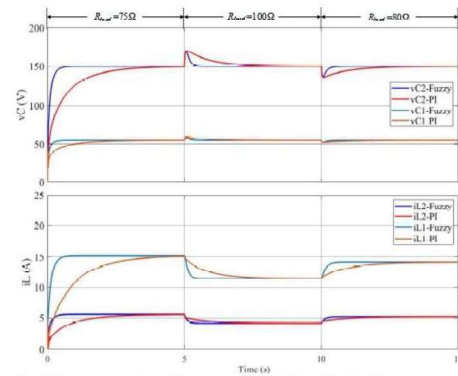


Fig. 10. Converter performance under alterations of load resistance.

The simulation results under various load resistor are shown in Figure 10. The load resistance is varied as 75Ω , 100Ω and 80Ω at the time $t = 0s$, $5s$, and $10s$, respectively. To accommodate the performance comparison from both controllers a command voltage of $150V$ is desired. The voltages across the capacitors, C_1 and C_2 , are monitored. The currents passing through both inductors, L_1 and L_2 , are also considered. It is seen that when the load changes the overshoot and undershoot appear in the transient state for both PI and the proposed fuzzy controllers. However, it is obviously seen that in steady-state operations, the suggested fuzzy controller can rapidly regulate the output voltage at the commanded level of $150V$.

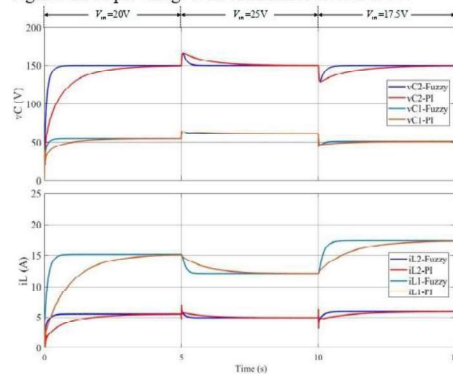


Fig. 11. Converter performance under alterations of the voltage source.

The two-stage cascaded boost converter performance under varying voltage source conditions is shown in Figure 11. It is specified to use load resistors of 75Ω and a reference output voltage of $150V$. The converter is first supplied with a voltage source of $20V$. As can be observed, the output voltage obtained from the proposed fuzzy controller reaches the reference level in about 1 second, whereas the PI controller initially takes about 3 seconds. The input current is maintained at the constant level of $15A$ in steady state for both controllers. After that, the voltage source of $25V$ and $17.5V$ is supplied to the converter at the times $t = 5s$ and $10s$, respectively. In the steady-state, the output voltage stays at $150V$ although the voltage source is changed. To compare the performance of both controllers in presence of voltage source alterations, the suggest fuzzy controller can accomplish the better performance than the PI controller, especially under transient operating conditions.

Figure 12 shows the simulation results obtained from the various reference output voltage. The two-stage cascaded boost converter is supplied by the voltage source of $20V$ with the load resistance of 75Ω . The reference output voltages of $150V$, $175V$ and $125V$ are taken into consideration at the times $t = 0s$, $5s$, and $10s$, respectively. The simulated results show that the converter with the aforementioned controllers can quickly maintain the output voltage at the required levels without overshooting under alterations in the command output voltage. When the command output voltages are altered, the currents passing through both inductors are also regulated in the steady situation. The obtained results shown that the proposed fuzzy controller provides fast response to regulate the output voltage at the required levels.

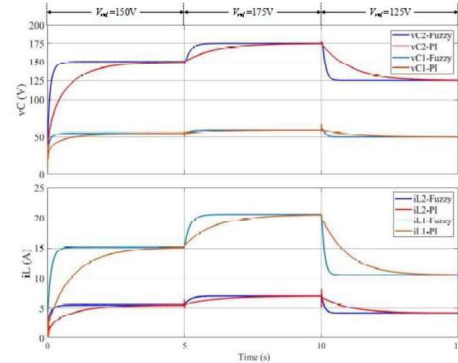


Fig. 12. Converter performance under alterations of the reference voltage

VI. CONCLUSION

The fuzzy controller based on input current slope has been presented in this paper in order to compare with the PI controller for the two-stage cascaded boost converter. The converter performance in transient and steady states is considered under the alterations in operations. The simulated results of converter performance associated with the variations of resistance of load, voltage source and reference voltage show the effectiveness of the suggested fuzzy controller to regulate the output voltage at the required levels for the two-stage cascaded boost converter. The satisfactory performance with fast recovery can also success when the converter operates in different situations. It can be concluded that for all considered operating situations, the suggested fuzzy controller can archive the better converter performance in both transient and steady states than the PI controller.

VII. ACKNOWLEDGMENT

This research work was fully supported by Suranaree University of Technology, Nakhon Ratchasima, Thailand.

VIII. REFERENCES

- [1] R. Kiguchi, and Y. Nishida, "Cascaded Boost Converter to Achieve High Voltage Boost Rate - Conduction Loss Analysis," PCIM Europe 2019, International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Nuremberg, Germany, pp. 183-189, May 2019.
- [2] N. F. Nik Ismail, I. Musirin, R. Baharom, and D. Johari, "Fuzzy logic controller on DC/DC boost converter," 2010 IEEE International Conference on Power and Energy, Kuala Lumpur, Malaysia, pp. 661-666, December, 2010.
- [3] S. Kumar Gadani, P. Kumar, K. Mishra, A. Ratan Bhowmik, and A. Kumar Chakraborty, "Detailed analysis of fuzzy logic controller for second order DC-DC converters," 2019 8th International Conference on Power Systems (ICPS), Jaipur, India, December 2019.
- [4] N. Kunjittipong, K. Kongkanjana, and S. Khwan-on, "Comparison of Fuzzy Controller and PI Controller for a High Step-Up Single Switch Boost Converter," 2020 3rd International Conference on Power and Energy Applications (ICPEA), Busan, Korea (South), pp. 94-98, October 2020.
- [5] S. Chimplee, and S. Khwan-on, "Fuzzy Controller Design for Boost Converter Based on Current Slope," 2022 International Electrical Engineering Congress (IEECON), Khon Kaen, Thailand, March 2022.
- [6] M. Forouzesi, Y. P. Swakoti, S. A. Gori, F. Blaabjerg, and B. Lehman, "A survey on voltage boosting techniques for step-up DC-DC converters," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, USA, September 2016.
- [7] K. K. Sawant and V. Mummadi, "Control of multi-input integrated buck-boost converter," Proc. IEEE Region 10 and the Third ICNS, Kharagpur, India, pp. 1-6, December 2008.

The Fault Detection Method Based on Fuzzy Logic for Boost Converters

Sathit Chimplee and Sudarat Khwan-on*
School of Electrical Engineering
Suranaree University of Technology
Nakhon Ratchasima, Thailand
Email: sudarat_kh@sut.ac.th

Abstract— The reliability of the converter system is often reduced by power switch failures. Therefore, converter systems currently need fast switch fault detection and precise switch identification. The approach for the fault detection method for a boost converter based on fuzzy logic, suffering an open-circuit switch fault. The suggested fault detection technique considers the converter behavior investigation, especially the input current slope, when operating in both healthy and faulty states. Moreover, the fuzzy controller is applied to boost converter, which is supplied by a renewable energy source. The simulated results are presented in order to demonstrate the reliability of the suggested fault detection technique under various scenarios.

Keywords— open-circuit switch fault, fuzzy logic, fault detection, fuzzy control, current slope, boost converter

I. INTRODUCTION

Recently, the requirement for harvesting techniques for alternative energy, such as photovoltaics, wind, and fuel cells, has been rising exponentially. The development of alternate energy generation methods has received substantial attention. However, the unpredictable and low-voltage power output of renewable energy sources are drawbacks, particularly for wind and solar systems. Therefore, the use of a step-up DC-DC converter with appropriate controller has increased to boost a low-level voltage source to the proper output voltage at steadily higher levels, applying for many applications such as electric vehicles and motor drives.

Any system components, especially the converter, could fail. The component that is most susceptible to failure is a converter switch. 21% of all power converter failures are switching errors caused by semiconductor problems [1]. Either short-circuit faults (SCF) or open-circuit faults (OCF) may be present in these faults. These defects can happen for a number of causes, such as erroneous gate voltage, wiring problems brought on by thermal cycling, and driver failures. It is important to remember that OCF might occasionally result from a gate malfunction or SCF. Fast fuses are often wired in series with the switches to guarantee service continuity during a SCF. By adding a switch to the circuit in series with the circuit, the short circuit may also be broken. As a result, after the shortcut is cut, an SCF might become an OCF.

In the past few years, many researchers have suggested the switch diagnostic method for DC-DC converters. Essentially, [2] shows the open and short-circuit converter fault detection method for DC-DC converters. It relies on continuous monitoring of the slope of the inductor current, whose rapid changes provide important information for fault diagnosis. In [3], an open-circuit fault detector is suggested based on a comparison between duty cycle and inductor current slope for hybrid electric vehicles. Also, multimode bidirectional DC-DC converter is used for transmission. Therefore, a fast diagnosis method should be prepared for converters in reliability studies of photovoltaic systems. Fuzzy logic systems become one of the technical skills because fuzzy design needs to come with behavior function and express control from human perspective. The application of fuzzy-based error detection decision making methods has been extensively

studied. According to [5], a fault-tolerant control (FTC) is created by combining fuzzy logic, battery life, and hovering ability.

In this paper, for boost converters used in PV systems, a switch open circuit fault detection method is presented. The fuzzy technique is applied as the principle of the suggested fault detection. Moreover, the fuzzy technique is also used as the controller to modulate the output voltage at the desired levels. The fault detection algorithm is based on the sign of the measured inductor current and the slope of the inductor current. The controller does not need additional sensors. A simulation was also performed to validate the effectiveness of the method. The overall system structure is shown in Figure 1.

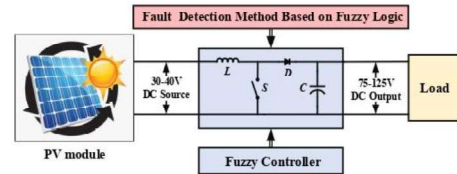


Fig. 1. The converter with proposed fault detection method in system.

II. PROPOSED SYSTEM DESIGN

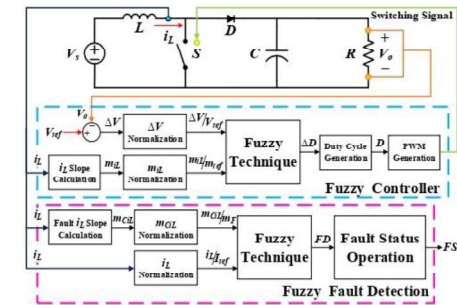


Fig. 2. The proposed system structure.

Figure 2 presents the traditional boost converter with fuzzy controller and the proposed fuzzy-based fault detection method used in a PV system. The PV system is one of alternative energy sources depending on environment conditions, which provided unpredictable and low voltage generation of 30V to 40V for the boost converter. The higher output voltage of 75V to 125V is considered range, which is raised up to the appropriate levels by DC-DC boost converter in continuous conduction operation. To provide output voltage regulation under different operating situations in both transient and steady states, the fuzzy controller is employed. Eventually, in-depth behavior analysis provides an essential component for the suggested fuzzy-based fault detection approach. To observe the converter behavior under fuzzy controller observation of the faulty response the different behavior between healthy and unhealthy operations is

considered. The converter responses under the unpredictability of the voltage input and the change of power loads are also investigated. The following will provide an explanation of the recommended design of the proposed system.

A. The fuzzy controller

At the beginning of the process, the measurable numerical input parameters are transferred into appropriate scales for the fuzzy controller. Based on the difference between the measured output voltage (V_o) and the reference voltage (V_{ref}), the output voltage error (ΔV) is calculated. Afterward, ΔV is divided by V_{ref} for normalization. In this operation the normalized output voltage error is determined as the first input for the fuzzy controller. The input current slope (m_L) divided by the reference slope (m_{ref}) is represented as the second input. m_L is calculated from the difference between actual inductor current ($i_L(t)$) and the previous inductor current ($i_L(t-\Delta t)$), dividing by the change of time (Δt). However, Δt is demanded to be greater than the switching period. The m_{ref} can be expressed as (1).

$$m_{ref} \geq \frac{\Delta i_L}{2\Delta t} \quad (1)$$

The change of duty cycle (ΔD) acts as the fuzzy controller output, which has linguistic relationships, depending on two considered inputs. The defuzzification process is employed to obtain ΔD . Subsequently, the duty cycle generation creates the duty cycle (D), which is based on the sum of actual duty cycle (D_n) and previous duty cycle (D_{n-1}). However, the initial duty cycle is zero at the beginning of operation. Then, D is used to compare with sawtooth signal to generate the switching signal for the power switch.

Afterward, actual inputs are mapped to an output by employing fuzzy logic. The triangular and trapezoidal shapes are represented for input membership functions of $\Delta V/V_{ref}$ and m_L/m_{ref} , as shown in Figure 3. The $\Delta V/V_{ref}$ represents three linguistic values. The $\Delta V/V_{ref}$ consists of three linguistic values with the interval A , depending on the converter power.

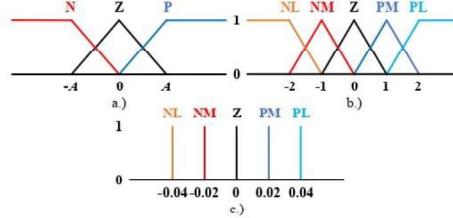


Fig. 3. The membership functions of a.) $\Delta V/V_{ref}$, b.) m_L/m_{ref} and c.) ΔD

$\Delta V/V_{ref}$ \ m_L/m_{ref}	NL	NM	Z	PM	PL
N	PM	Z	NM	NL	NL
Z	PL	PM	Z	NM	NL
P	PL	PL	PM	Z	NM

The membership function of m_L/m_{ref} consists of PL, PM, Z, NM, NL, which refer to positive large, positive medium, zero, negative medium and negative large, respectively. To produce a suitable outcome in logical operations, this membership function interval

needs to be fixed. The ΔD is considered by using Sugeno fuzzy inference with five singleton linguistic values, as shown in Figure 3.

The rule base is created by the investigation of converter behavior. The 15 relevant rules are produced in the IF-THEN form as can be seen in Table I. This operation will lead to satisfactory converter performance, which is described in [4].

B. The suggested approach for fuzzy-based fault detection

The fuzzy-based fault detection method is introduced to ensure the continuity of proposed system service. The fault detection output is fault status (FS) as shown in Figure 2. The healthy and faulty modes are represented, respectively, by the status '0' or '1'. In order to succeed the fast and precise fault detection, the converter behavior under both healthy and faulty modes is used to design fault detection algorithm. Figure 4 shows the one of plenty scenario observation responses under both healthy and faulty modes.

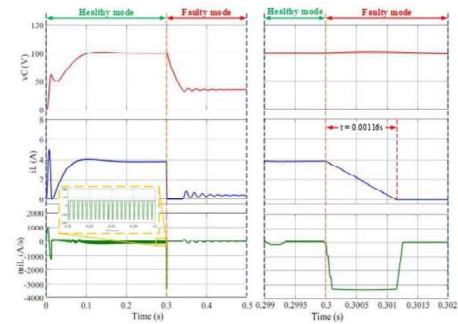


Fig. 4. The considered behavior of v_C , i_L and m_L when a fault occurs.

Figure 4 demonstrates that the fuzzy controller can regulate the output voltage up to the reference level by controlling the input current slope, m_{ref} . The output voltage settles at the desired level of 100V in about 0.1s, while the input current remains steady at around 3.8A. The input current slope is monitored to show boost converter characteristic during normal and fault operations. At the steady state response, the current slope value is in the interval of 200 to 100A/s under healthy mode. Nevertheless, in the transient state the current slope value is out of aforementioned interval. After an open-circuit fault is produced by stopping the switching signal from going to the converter at time $t = 0.3$ s, the output voltage decreases from 100V to the voltage level of PV module. However, it should also be noted that the current flowing through the inductor drops from a steady state at a value of approximately 5A to 0A by about 1.16ms. Subsequently, the slope of the current passing through the inductor is negative due to the sharp drop in current, which is approximately -3,200A/s. It is obviously shown that the operation system is impairment, especially the input current. The system is no longer continuity service for the needed high voltage load. For this reason, the proposed fault detection method can be accomplished by considering the monitored continuous inductor current slope (m_{CL}) and the actual inductor current (i_L) to detect an open-circuit fault associated with fuzzy technique.

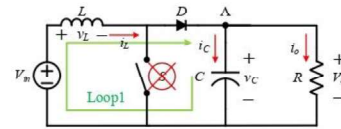


Fig. 5. The boost converter structure while open-circuit fault occurs.

The measured numerical input variables are converted into the proper scales at the beginning. The continuous inductor current slope (m_{CL}) is considered as the first input for fault detection process. Afterward, m_{CL} is divided by the current slope (m_F) while an open-circuit fault occurs. This operation is called the normalization, providing the m_{CL}/m_F . The membership function of m_{CL}/m_F can be determined by the fault behavior, as shown in Figure 6.

The voltage drop across the inductor can be considered. It is obtained from the voltage amplification of the boost converter circuit. Therefore, m_F can be calculated as (2) by employing Kirchhoff's Voltage Law at Loop1 of Figure 5.

$$m_F = \frac{di_L}{dt} = \frac{V_{in} - V_C}{L} = \frac{V_{in} - V_{ref}}{L} \quad (2)$$

The voltage across capacitor is proximately equal to the command voltage output level at the instant open-circuit fault situation. For the second input of fuzzy-based fault detection, i_L is divided by I_{ref} to provide the normalized value, which is obtained by analyzing the boost power converter circuit under normal conditions. The referent current (I_{ref}) flowing through the inductor can be determined from the current conversion of the boost converter circuit. The calculation of I_{ref} under healthy mode operation before the open-circuit fault occurs can be written as (3).

$$I_{ref} = \frac{V_{ref}}{R(1-D)} \quad (3)$$

Fault detection (FD) is defined as the output of fuzzy-based fault operation, which has linguistic associations with two chosen inputs, i_L/I_{ref} and m_{CL}/m_F . The converter behavior understanding under various scenarios inspires appropriate membership functions. The shape of trapezoidal is illustrated for input membership functions of m_{CL}/m_F and i_L/I_{ref} . The membership function of m_{CL}/m_F has three linguistic values consisting of Negative (N), Zero (Z), and Positive (P). Otherwise, Positive Small (PS), Positive Medium (PM) and Positive Large (PL) are described for the membership function of i_L/I_{ref} . The centers of membership functions are fixed and depicted by trapezoidal shape for the purpose of fault detection that covers all various considered scenarios.

The FD takes the shape of a member function as a total linear constant by using Sugeno fuzzy inference. Three singleton linguistic values are determined, as shown in Figure 6, consisting of Negative (N), Zero (Z) and Positive (P).

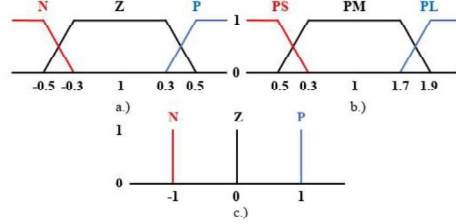


Fig. 6. The membership function of a.) m_{CL}/m_F , b.) i_L/I_{ref} and c.) FD

TABLE II RULE BASE OF FUZZY-BASED FAULT DETECTION

i_L / I_{ref} \ m_{CL} / m_F	N	Z	P
PS	P	P	Z
PM	Z	Z	Z
PL	Z	Z	N

The relationship between two inputs and one output is designed by investigating the converter behavior in order to achieve effective fuzzy-based fault detection for the failed switch. Three linguistic values of each input membership function can be used to represent the nine rules to succeed in the fast and correct fault detection, as shown in Table 2.

Nevertheless, the fuzzy defuzzification gives the FD output value as an analog signal in the range between 0 and 1 from the Sugeno Fuzzy inference engine with weighted average or weighted sum technique. Fault status operation is presented in order to provides FS as digital signal. FS shows "1" when the fault is detected. It means the signal FD is greater than a fault detection limitation (FDL) of 0.8, otherwise it shows FS of 0. The flowchart of fault status operation is shown in Figure 7.

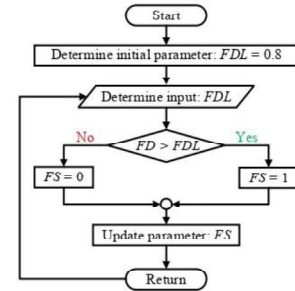


Fig. 7. The flowchart of Fault status operation.

III. SIMULATION RESULTS

The simulation results show the current passing through the inductor (i_L), the voltage across the capacitor (v_C), and the signal of fault detection status (FS). To illustrate the efficiency of the fuzzy procedure for controlling and detecting the open-circuit fault for boost converter, the MATLAB SIMULINK program is employed for simulations. The A10Green Technology A10J-M60-240 is chosen for PV module as the power source supplying the converter. In addition, the parameters of the system are explained as follows.

Firstly, $C = 500\mu F$, $L = 20mH$, $R = 75\Omega$ and $f_{HS} = 10kHz$ are determined for the boost converter circuit. Secondly, $A = 0.5$, $\Delta t = 500\mu s$, $m_{ref} = 100A/s$ and $V_{ref} = 100V$ are chosen for the fuzzy controller. Finally, $m_F = -3,200A/s$ and $I_{ref} = 4.1A$ are recommended for the proposed fuzzy-based fault detection technique.

The reference voltage $V_{ref} = 100V$ and the load resistance $R = 75$ are employed to illustrate the effectiveness of fuzzy-based fault detection.

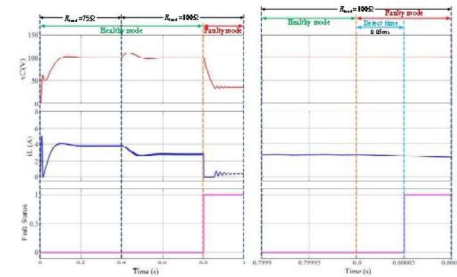


Fig. 8. The converter performance when the load resistance is increased.

A time interval between 0 and 0.5s is used to apply at usual working state of the converter. Subsequently, the circuit system conditions are changed at the time of 0.4s consisting of desired output voltage and load resistance variations. Eventually, an open-circuit fault is introduced to the converter at the time of 0.8s in order to proclaim the performance of the converter in both normal and faulty states during the occurrence of the open-circuit fault. The operating scenarios are described as follows.

Firstly, figure 8 displays the outcomes of the simulation. The open-circuit fault occurs after the resistive load is changed up from 75Ω to 100Ω . It is evident that the output voltage rises up to approximately 110V. Afterward, at the specified level of 100V, the fuzzy controller can quickly regulate the output voltage. The input current i_L drops and maintains a constant value of 1.8A. The fault is detected within $50\mu\text{s}$.

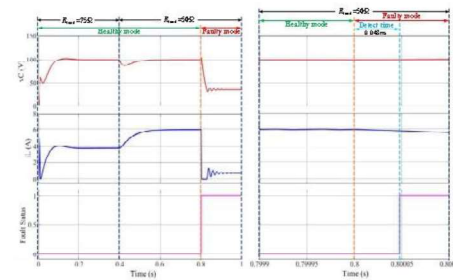


Fig. 9. The converter performance when the load resistance is decreased.

Secondly, an open-circuit fault occurs after the resistive load is changed down from 75 to 50Ω , as shown in Figure 9. The output voltage drops down to about 90V. Then, the voltage output is controlled to the reference level of 100V, taking about 0.1s. The input current i_L is regulated at 5.95A in steady state.

Unfortunately, in the power switch, an open circuit fault happens after 0.8s. As may be observed, i_L suddenly drops. The fault status is alerted ($FS = 1$). Within $48\mu\text{s}$, the fault is quickly identified.

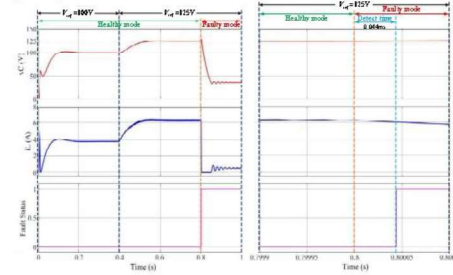


Fig. 10. The converter performance when the reference voltage is increased.

Finally, the simulation results when the open-circuit switch fault occurs during the changes of output voltage are considered. The demand output voltage is increased from 100V to 125V and decreased from 100V to 75V are shown in Figures 10 and 11, respectively. 125V and 75V reference output voltage variations, the developed fuzzy controller can quickly regulate the output voltage at the required level

without overshooting. At 6.3A and 2.1A, respectively, the current passing through the inductor, is regulated.

Subsequently, an open-circuit switch fault then manifests in the switch after 0.8s. As a result, the current i_L is suddenly decreased. With a detection time of 44 and 51 s, respectively, the defect is identified immediately ($FS = 1$).

From the simulation results there is no false fault detection during the change in resistive loads and reference output voltages. Additionally, the suggested fuzzy-based fault detection technique can rapidly detect the switch open-circuit fault before the input current drops down to 0A. Therefore, deterioration of the converter performance due to the open-circuit fault can be avoided by employing the proposed fault detection method.

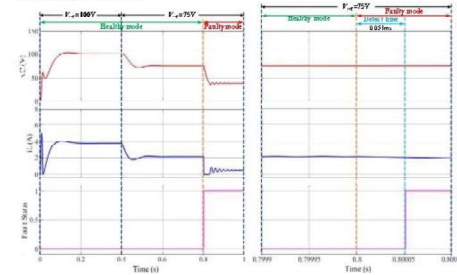


Fig. 11. The converter performance when the reference voltage is decreased.

IV. CONCLUSION

This paper proposes fuzzy technique applied to open-circuit switch fault detection method for boost converter. To aim reliability of the converter system, intense response observation is contemplated for understanding the converter operations under both normal and faulty states. The membership functions are generated to enclose possible operating variations of considered system. The suggested fuzzy-based fault detection technique can rapidly detect the open-circuit switch fault, approximately 50 μs . The fault status is used to alert the malfunction of the converter. Therefore, the fault tolerance can be applied to the converter for continuous operations.

ACKNOWLEDGMENT

This research work was fully supported by Suranaree University of Technology, Thailand.

REFERENCES

- [1] C. Brunson, L. Empringham, L. De Lillo, P. Wheeler and J. Clare, "Open-circuit fault detection and diagnosis in matrix converters," *IEEE Trans. Power Electron.*, vol. 30, no. 5, pp. 2840-2847, May 2015.
- [2] M. Shatibazi, E. Jamshidpour, P. Poure, S. Saadate, M. R. Zolghadri, "Open-and short-circuit switch fault diagnosis for non-isolated DC-DC converters using field programmable gate array," *IEEE Trans. Ind. Electron.*, vol. 60, no. 9, pp. 4136-4146, September 2013.
- [3] T. Park and T. Kim, "Novel fault tolerant power conversion system for hybrid electric vehicles," *Proc. IEEE VPPC*, Chicago, USA, September 2011, pp. 1-6.
- [4] S. Chimplee, and S. Khwan-on, "Fuzzy controller design for boost converter based on current slope," 2022 International Electrical Engineering Congress (GEECON), Khon Kaen, Thailand, March 2022.
- [5] M. L. F. Padilla, S. J. C. Lao, R. G. Baldovino, A. A. Bandala and E. B. Dadios, "Fuzzy-based fault-tolerant control of micro aerial vehicles (MAV) — A preliminary study," 2017/IEEE 9th International Conference on Humanoid, Nanotechnology, Information Technology, Communication and Control, Environment and Management, Manila, Philippines, December 2017, pp. 1-



Fuzzy controller based on input current slope for a three-stage cascaded boost converter

Sathit Chimplee¹ · Sudarat Khwan-on¹

Received: 28 January 2024 / Accepted: 31 July 2024
 © The Author(s), under exclusive licence to Springer-Verlag GmbH Germany, part of Springer Nature 2024

Abstract

A novel fuzzy controller based on an input current slope for a three-stage cascaded boost converter is presented for high-voltage DC applications. The control objective is to achieve satisfactory converter performance, facing not only variations in load resistance and renewable energy source voltage but also in the interaction of the individual converter in each stage. The intricate configuration nature of multi-stage cascaded boost converter renders the mathematical model complex, which is perplexing for the design methodology of controllers. In response to these challenging problems, the fuzzy controller can function without a precise mathematical model. It uses an understanding of the converter behavior to develop control rules that imitate human decision making. In addition to controlling the output voltage, the proposed fuzzy controller in this paper can manage the input current along with the reference current slope without overshooting or taking a long time to settle. The input current slope and the output voltage error are determined with suitable membership functions and their intervals. The fuzzy output is a change in duty, linguistically associated with the system inputs through 15 fuzzy rules. The simulations and experimental results indicate that the output voltage of 400 V is finely regulated with robustness. In addition, the results imply that performance performs effectively in both transient and steady states, even when the converter functions under conditions of fluctuating load resistance, input voltage, and desired output voltage.

Keywords Fuzzy controller · Current slope · Three-stage cascaded boost converter · High-voltage gain

List of symbols

V_o	Output voltage (V)	Δi_{L1}	Ripple of the current flowing through the first inductor (A)
V_{in}	Input voltage (V)	f_s	Switching frequency (Hz)
D	Duty cycle	T_s	Switching period (s)
M	Voltage gain	$u(t)$	Switching signal
Δt	Change in time (s)	D_n	Present duty cycle value
ΔV	Voltage error (V)	D_{n-1}	Previous duty cycle value
V_{ref}	Reference voltage (V)	ΔD	Change in duty cycle value
m_{iL1}	Slope of the current flowing through the first inductor (A/s)	ΔD_n	Present change in duty cycle value
m_{ref}	Reference current slope (A/s)	y_i	Output from each rule value
		u_i	Output of each membership function value
		N	Number of rules
		i_{L1}	Current flowing through the first inductor (A)
		i_{L2}	Current flowing through the second inductor (A)
		i_{L3}	Current flowing through the third inductor (A)
		v_{C1}	Voltage drop across the first capacitor (V)
		v_{C2}	Voltage drop across the second capacitor (V)
		v_{C3}	Voltage drop across the third capacitor (V)

✉ Sudarat Khwan-on
 sudarat_kh@sut.ac.th
 Sathit Chimplee
 jimmysgthatter@gmail.com

¹ School of Electrical Engineering, Institute of Engineering,
 Suranaree University of Technology, Nakhon Ratchasima
 30000, Thailand

1 Introduction

Switching DC–DC boost converters have become increasingly popular owing to their capacity to increase the input voltage to a greater level of output voltage. In the previous decades, these converters have been extensively used in renewable energy resources such as wind turbines, fuel cells, and photovoltaic. Regarding air quality, sustainable development, and the detrimental greenhouse impact associated with global warming, interest in renewable energy has grown recently [1].

1.1 Literature review of switching DC–DC boost converters

Switching DC–DC boost converters have been widely used in various fields, such as DC microgrid applications [2], transportation industry [3], and transmission systems [4]. Most of the application fields require a high-voltage supply around 380 V. For this reason, there must be a suitable topology of boost converters, which are capable of substantially increasing the voltage. For renewable energy resources, a voltage conversion ratio of approximately 20 times is required to increase the low voltage of 20 V. Determining a high-gain boost converter of this kind is a difficult task due to the challenges of high conversion efficiency, low component number reliability, and effective dynamic performance. The comprehensive review presented in [5, 6] addresses these requirements by focusing on the topology of boost converters with different forms of high-voltage gain, aiming to enhance their performance and efficiency by combining several voltage boosting techniques such as multi-stage cascaded connection, switched capacitor, voltage multiplier, magnetic coupling, switched inductor, and voltage lift. Each boost converter topology is efficiently displayed in its common form followed by diverse models of each technique with its pros and cons, thereby enabling the reader to fully understand the characteristics of each topology.

Among the numerous accessible topologies, the multi-stage cascaded boost converter can provide high-power applications with beneficial results. These advantages include high-voltage gains and high efficiency compared with the conventional and quadratic boost converters in the field of high-power application [7], making it well suited for applications such as photovoltaic and fuel cell systems. In terms of power losses, [8] discussed that in low-power applications where equivalent series resistance losses are a main constraint, the two-stage cascaded boost converter provided better options than the traditional boost converter. The current and voltage stress rating of the switch are considered in [9]. The study found that the stress of the two-stage cascaded boost converter is less than the quadratic boost converter. Furthermore, the first stage can function at a high frequency

and has a comparatively low-voltage stress. As a result, it benefits from great power density. Nevertheless, a low frequency can be adopted for the subsequent stage to minimize switching loss [5]. However, the multi-stage cascaded boost converters suffer from transient interactions [10], changing operation points [11], and uncertainty consisting of variations in parameters, level voltage of renewable energy resources, and sudden load changes [12]. Switching stress and overall system instability may be caused by the interactions between each individual converter in each step [13].

1.2 Literature review of controller

To address transient interactions, changing operation points, and uncertainties, the development of an appropriate control strategy is the main subject for the multi-stage cascaded boost converter. Several control design strategies aim to achieve the requirements and robustness quality. For instance, researchers have developed a conventional PI controller for the three-stage cascaded boost converter [14]. Although the output voltage can be satisfactorily controlled under uncertainties, the controller parameters of one outer voltage loop and two inner current loops need to be calculated by the estimation parameters of the configuration. Furthermore, to provide the appropriate reference currents for both PI current loops, the current weighting approach is used, which needs to be properly adjusted. Another PI controller design for a two-stage cascaded boost converter was proposed in [15] to accomplish interactions between the converters in each stage. However, this controller design requires input current and voltage across the first capacitor for the first-stage PI controller. Contrarily, the current passing through the second inductor and output voltage are used for the second-stage PI controller. Therefore, the reliability of this controller is reduced due to the number of sensors. Recently, the model predictive control has received increasing attention owing to its capacity to handle uncertainty, incorporate constraints, and encourage optimality [16]. Although predictive control is a relatively new control technology, its higher computing demand has drawbacks that make the employment of short control periods difficult [17]. Subsequently, a sliding mode controller of the two-stage cascaded boost converter demonstrates a great performance in the presence of interactions and corresponding uncertainty [18, 19]. However, the mismatched uncertainties are reflected in the chattering and poor performance of the sliding mode controller. Thus, knowledge of the upper boundaries of uncertainty is required to achieve an efficient design. Several other techniques, including μ -synthesis [20], nonlinear observation control [21], adaptive control [22], and robust control [23], were proposed by other researchers. The aforementioned controllers can effectively address the effects of variations in input voltage and load. However, these controllers rely on an accurate mathematical

model, which can limit their performance if the model is not precisely known. Contrarily, the popular method for estimating uncertainty that has universal approximation capabilities is the fuzzy controller [24]. This approach eliminates the requirement of an exact mathematical model. However, the fuzzy controller design requires an understanding of converter behavior and the human-readable expression of control rules. The use of the fuzzy control method can be beneficial for uncertainties and interactions because the universal approximation characteristic of fuzzy systems makes them suitable for use in uncertainty estimation. Recently, some studies on the application of the fuzzy control technique for the traditional boost converter and two-stage cascaded boost converter have been conducted [25–27]. These studies mainly focused on the consideration of the output voltage error and the change in output voltage error as two input variables for the fuzzy logic control system, resulting in the successful regulation of the output voltage. However, these controllers have been observed to still exhibit high overshoot in the transient response of the current flowing through the inductor [25]. Therefore, the input current that passes through the inductor needs to be contemplated as the fuzzy inputs, along with the output voltage. Considering these findings, the previous work of fuzzy logic controller method was proposed for the conventional boost converter [28]. The output voltage error and the slope of input current serve as the two input membership functions that the technique depends on. The simulation results indicate that the proposed fuzzy controller performs well in both transient and steady states in terms of achieving input current and output voltage regulation under various operating scenarios. The controller design requires the reference slope, which can be estimated by employing the current response of open-loop traditional boost converter. In addition, 25 rules are employed to acquire change in duty cycle as the fuzzy controller output. However, the reference slope of [28] could not be used to control a three-stage cascaded boost converter due to the higher conversion of voltage and the intricate configuration nature of the three-stage cascaded boost converter. To achieve satisfactory performance of the converter, this paper presents a novel approach to fuzzy control design for a three-stage cascaded boost converter. The controller is based on an intense converter investigation to design appropriate membership functions of both the input current slope and output voltage error as control inputs and change in duty cycle as the output. The contribution of controller design for greater performance is based on the reference current slope employing the ripple input current at the steady state. Furthermore, a lower number of 15 rules, controller parameters, and membership function intervals were designed satisfactorily for the considered three-stage cascaded boost converter.

Through comprehensive literature review, several control techniques have been employed to obtain the desired

converter performance. To summarize the existing control methods used for multi-stage cascaded boost converter, Table 1 presents the control techniques applied for the two-stage cascaded boost converter. The advantages, limitations, and measured variables required for each control technique are also mentioned. However, there is only one control technique proposed for the three-stage cascaded boost converter [14]. In this research, the PI controller is developed with one voltage loop and two current loops by using three voltage and current sensors. To obtain good converter performance, the appropriate weighting factors are required to generate the appropriate reference current for each current loop. In this paper, the fuzzy controller based on input current slope is proposed for the three-stage cascaded boost converter. Only two sensors are used to measure the input current and the output voltage. In the design process, the mathematical model of the converter is not required. However, the enlightenment of the considered system is needed for the proposed fuzzy controller design to obtain the satisfaction of converter performance. The comparison between the PI controller and the proposed fuzzy controller for the three-stage cascaded boost converter is illustrated in Table 2.

The proposed method aims to overcome problems such as variation of load resistance, level of renewable energy source voltage, and interaction of the individual converter in each stage. The effectiveness of the proposed fuzzy controller will be evaluated through comprehensive simulations and experimental results.

1.3 Contribution and paper organization

The main contributions of this paper are as follows:

- A novel fuzzy controller based on the input current slope for a three-stage cascaded boost converter is used to increase the low-voltage source of around 20 V to desired output voltage of 400 V.
- The reference current slope is the most important parameter for the proposed fuzzy controller as it uses the ripple input current at the steady state. At any changing operation points, the input current will be regulated along with the reference current slope, which impacts the output voltage to the desired output voltage without experiencing overshoot or slow settling time.
- The design of three voltage error membership functions and five input current slope membership functions produces the appropriate 15 fuzzy rules in the Sugeno fuzzy inference. Membership function shapes and overlapping intervals are designed to cover the functional range for converter operation.
- Simulations and experiments show that the input current and output voltage exhibit a great performance in both

Table 1 Control techniques for the two-stage cascaded boost converter

Reference	Controller technique	Measured variables				Advantages	Limitations
		i_{L1}	i_{L2}	v_{C1}	v_{C2}		
[15]	Proportional Integral (PI)	✓	✓	✓	✓	The controller is simple for the integration and implementation	The controller must design properly for each stage with different tuning strategies to overcome interactions
[18, 19]	Sliding Mode	✓	✓	—	✓	The controller is suitable for a variety of nonlinear systems, especially higher order	The chatting and inadequate performance are caused by mismatched uncertainty
[20]	μ -Synthesis	—	—	✓	✓	The controller can ensure excellent performance with stability for nonlinear systems in the presence of uncertainty	The mathematical model of the converter is required for designing and incredibly difficult to develop and implement
[23]	Robust	—	✓	✓	✓	The controller can eliminate both quantifiable and imperceptible disruptions during point tracking	The mathematical converter model is needed for controller design and the implementation is complex
[27]	Fuzzy Logic	—	—	—	✓	The mathematical model of the converter is not required for the design process	The performance might be inadequate if the system parameters vary significantly and unpredictably

Table 2 Comparison between the PI controller and the proposed fuzzy controller

Reference	Controller technique	Measured variables						Advantages	Limitations
		i_{L1}	i_{L2}	i_{L3}	v_{C1}	v_{C2}	v_{C3}		
[14]	Proportional Integral (PI)	✓	—	✓	—	—	✓	The controller is designed by estimating the high-order complicated configuration to the conventional boost converter to obtain the controller parameters	To achieve good performance, the weighting approach is used for both current loops and the controller parameters need to be properly tuned
Proposed Controller	Fuzzy Logic	✓	—	—	—	—	✓	The complicated mathematical model of the multi-stage cascaded boost converter is not required for the design of controller and only two sensors are used	The enlightenment of considered system is needed for the controller design process to succeed satisfactory performance

transient and steady states, even when the converter functions under conditions of fluctuating load resistance, input voltage, and desired output voltage.

The remainder of this paper is organized as follows: The three-stage cascaded boost converter is discussed in Sect. 2. Section 3 presents the proposed fuzzy controller design, outlining its key components and operational principles. Subsequently, Sect. 4 presents comprehensive simulation results to evaluate the performance of the fuzzy controller. Section 5

discusses the experimental findings. Finally, Sect. 6 presents the conclusion.

2 Three-stage cascaded boost converter

A three-stage cascaded boost converter is used in many applications to increase voltage, particularly renewable energy resources. This converter is based on the power transfer

principle to produce a significant voltage gain by controlling the switch states, which alternate between conduction and non-conduction stages. This study investigates converters that operate in the continuous conduction mode. The input voltage of around 20 V is less than the required output voltage of around 400 V. For this high-voltage conversion, the conventional boost converter struggles to achieve such a considerable voltage increase, mostly because of an extremely excessive switch duty cycle value. This ultimately leads to increased power dissipation and a discernible decrease in circuit efficiency. To overcome these limitations, the three-stage cascaded boost converter design was presented as a practical means to obtain the required voltage conversion, as depicted in Fig. 1.

Figure 1 shows that the converter configuration consists of three boost converter stages interconnected in series. Each stage is equipped with its own inductor, capacitor, and switch. The duty cycle values of all three switches are equal. A voltage gain can be calculated using (1).

$$M = \frac{V_o}{V_{in}} = \frac{1}{(1-D)^3} \quad (1)$$

In the simulations, an overshoot was observed in the voltage across the capacitors along with the current flowing through the inductors during transient response and changing operation points. This response damaged the components of circuit devices, rendering it unable to function and the converter operation took a long time to reach a steady state. Furthermore, the intricate configuration nature of the three-stage cascaded boost converter renders the mathematical model complex, which is perplexing for the design methodology of controllers. To address these issues, the next section will discuss the proposed fuzzy controller design for a three-stage cascaded boost converter. This design will reduce such problems and ensure that the output voltage and input current remain stable, even under changing conditions of the operating points.

3 The proposed fuzzy controller design

The main objective of this work is to develop a fuzzy controller for a three-stage cascaded boost converter, which is based on repeated extensive investigation of procedures to

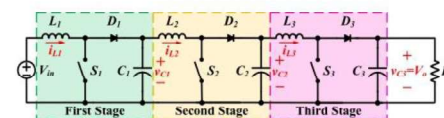


Fig. 1 Three-stage cascaded boost converter

understand the converter behaviors. It was discovered that i_{L1} and V_O increased as D increased whereas V_O and i_{L1} decreased as D decreased. Therefore, the controller design aims to prevent overshoot and ensure a rapid transition to the steady state for i_{L1} and V_O . These behaviors are employed to develop control rules that imitate human decision making as fuzzy controller. This is presented with the appropriate controller parameters, particularly the current slope reference, membership functions, and consistency of rule bases. The fuzzy control structure for the three-stage cascaded boost converter is depicted in Fig. 2.

It incorporates the proposed fuzzy controller and the switching signal generation. The fuzzy output is only dependent on the measured V_O and i_{L1} . These values are transmitted to the fuzzy controller for processing, and the appropriate switching signal is generated for three switches in each stage.

3.1 The proposed fuzzy controller

The measured values of V_O and i_{L1} are inputs whereas V_{ref} is a desired output voltage level for the proposed fuzzy controller. These create a suitable change in duty cycle for switching signal generation, as depicted in Fig. 3. The following explanation will be provided regarding the design of the proposed fuzzy controller:

The first input is ΔV , which is different between V_{ref} and V_O . Before undergoing the fuzzy process, ΔV is scaled through a process known as ΔV normalization to convert ΔV into an appropriate scale for the fuzzification by dividing ΔV by V_{ref} . The second input is m_{iL1} as expressed in (2). The calculation is the difference between $i_{L1}(t)$ and $i_{L1}(t - \Delta t)$ at a present time and a prior time, respectively, then divided

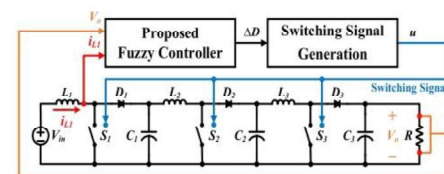


Fig. 2 Three-stage cascaded boost converter with the proposed fuzzy controller

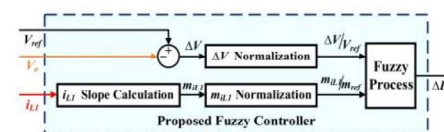


Fig. 3 The proposed fuzzy controller

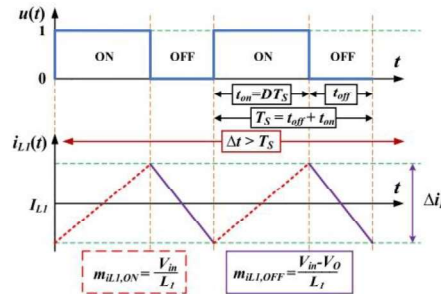


Fig. 4 Association between switching signal and the current i_{L1}

by the change in time (Δt). Subsequently, m_{iL1} normalization, a scaling adjustment process, is divided by m_{ref} . This adjustment enables a comprehensive approach to be taken to ensure that the input value remains within the functional region for fuzzy control.

$$m_{iL1}(t) = \frac{i_{L1}(t) - i_{L1}(t - \Delta t)}{\Delta t} \quad (2)$$

The converter operating principle further demonstrates the association between switching signal ($u(t)$) and i_{L1} in the steady state. Specifically, when the switch is closed, energy accumulates, which causes an increase in i_{L1} and results in a positive m_{iL1} . Conversely, when the switch is opened, energy is released thereby causing a decrease in i_{L1} and resulting in a negative m_{iL1} , as illustrated in Fig. 4. Greater performance can be ensured by considering that Δt should be greater than T_s . This preference aims m_{iL1} that is always greater than the change in current by either increasing or decreasing the energy. Otherwise, the fuzzy process is unable to generate a suitable output as these changes in current are out of the functional region for fuzzy control.

The appropriate m_{ref} can be determined by (3). This involves the calculation of m_{ref} by using Δi_{L1} observed during the steady state divided by Δt .

$$m_{ref} \geq \frac{\Delta i_{L1}}{\Delta t} = \frac{DV_{in}}{\Delta t f_s L_f} \quad (3)$$

The inequality represents m_{ref} , which depends on the converter behavior. Furthermore, the selection of m_{ref} significantly impacts the membership functions within the design of the fuzzy control system. The fuzzy controller generates the output data as ΔD . This can either be positive or negative depending on the rules applied in the fuzzy control system governing the three-stage cascaded boost converter behavior. Subsequently, ΔD is fed into the switching signal generation

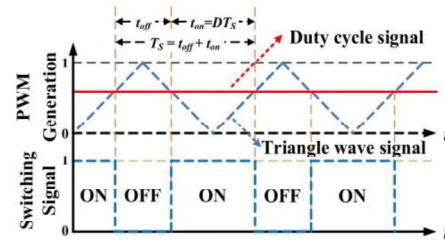


Fig. 5 Pulse width modulation generation process

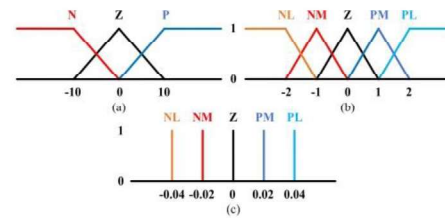


Fig. 6 Membership functions: (a) $\Delta V/V_{ref}$, (b) m_{iL1}/m_{ref} , and (c) ΔD

process to earn suitable D_n , which can be determined by adding D_{n-1} to ΔD_n .

The pulse width modulation generation process is presented in Fig. 5, whereby D is transferred to the process and then compared with a triangular wave signal. The process output is the switching signal for three switches in each stage.

3.2 Membership functions

To design a fuzzy controller, it is necessary to define $\Delta V/V_{ref}$ in three terms of “Negative: N,” “Zero: Z,” and “Positive: P” as shown in Fig. 6(a). Similarly, the m_{iL1}/m_{ref} is categorized into “Negative Large: NL,” “Negative Medium: NM,” “Zero: Z,” “Positive Medium: PM,” and “Positive Large: PL” as depicted in Fig. 6(b). Notably, the consideration of these five fuzzy sets for the input membership function of m_{iL1}/m_{ref} is to prevent unwanted fluctuations in the voltages and currents of converter. In the case that when V_o is lower than V_{ref} , ΔD must be changed to increase D , causing the increase in input current. However, ΔD needs to be generated properly to achieve good performance. The use of only three fuzzy sets (NM, Z, and PM) is inadequate to obtain the appropriate ΔD . The rapid increase in D can cause fluctuations in the input current, resulting in uncontrolled output voltage. To overcome this situation, one more set of PL is added to control the input current slope along with the reference current

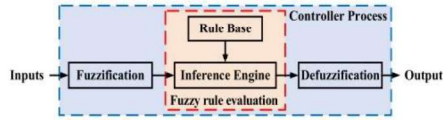


Fig. 7 Fuzzy inference

slope. As a result, not only the V_O is raised to V_{ref} but also the input current is properly increased without fluctuations. Conversely, when V_O is higher than V_{ref} , the converter should be operated by decreasing in D . To avoid the quick reduction of input current, ΔD should be suitably decreased to maintain both output voltage and input current. In this case, the set of NL is required to achieve the appropriate ΔD . Therefore, five sets for the membership function of m_{IL1}/m_{ref} are designed for the proposed fuzzy controller. Each fuzzy set has a different shape and interval ranges. The membership function shapes of triangle and trapezoid are considered. There are overlaps between two sets to ensure consistent output from the fuzzy controller and to cover all operation points. The membership functions play a pivotal role in allowing the fuzzy logic system to duplicate the understanding and expertise of the converter. The membership function of ΔD follows a linear constant pattern in the Sugeno fuzzy inference format, as illustrated in Fig. 6(c).

3.3 The fuzzy inference and rules

The Sugeno fuzzy inference is employed to control the three-stage cascade boost converter. This approach involves three key steps, namely, fuzzification, fuzzy rule evaluation, and defuzzification, which are illustrated in Fig. 7. Fuzzification involves the calculation of the membership level of the linguistic set of input variables. Numerical values are used to represent the input variable values entered into the system. The membership level of those values is obtained from the membership functions. The fuzzification of input variables is also dependent on the fuzzy rule because a given input only affects some of the fuzzy rules.

The fuzzy rule evaluation comprises two parts: The first part involves the evaluation of the variable obtained in the fuzzy rule evaluation after calculating the membership of all inputs. This step, known as the IF section, aims to determine which rule in the THEN section should be executed based on whether the condition value from the input triggers it. Because the system has multiple inputs, there may be more than one rule in that condition and each input condition is evaluated by the operator of the fuzzy set with some overlap between the two sets. The result of this step is a numerical value that can be evaluated for the THEN part, which is later used to determine the membership level of the output variable in the next step. The second part involves combining rules through a process known as aggregation, which occurs after evaluation of the rules. In this process, the results of all evaluated or scaled member functions that are not equal to zero are combined into a single set for each output variable. This is done using the union operator in joining rules. The result of this rule combination is then converted into a single numerical value for further processing in the next step. The defuzzification process is the final step of conversion of the fuzzy values of the input, rules, and output values into a usable format. Because fuzzy values can only be understood within the fuzzy system, it is necessary to convert the output values to a crisp value that can be used outside the system. The aim of defuzzification is to obtain a single numerical value that represents the output of the system in an understandable and clear format.

The proposed fuzzy controller for a three-stage cascaded boost converter behavior is used to develop control rules, which depend on two inputs of $\Delta V/V_{ref}$ and m_{IL1}/m_{ref} . To earn the suitable output ΔD , the fuzzy rules of the three variables are presented in Table 3, which can be represented in IF–THEN form as follows:

1	IF	$\Delta V/V_{ref} = N$	AND	$m_{iLJ}/m_{ref} = PL$	THEN	$\Delta D = NL$
2	IF	$\Delta V/V_{ref} = N$	AND	$m_{iLJ}/m_{ref} = PM$	THEN	$\Delta D = NL$
3	IF	$\Delta V/V_{ref} = N$	AND	$m_{iLJ}/m_{ref} = Z$	THEN	$\Delta D = NM$
4	IF	$\Delta V/V_{ref} = N$	AND	$m_{iLJ}/m_{ref} = NM$	THEN	$\Delta D = Z$
5	IF	$\Delta V/V_{ref} = N$	AND	$m_{iLJ}/m_{ref} = NL$	THEN	$\Delta D = PM$
6	IF	$\Delta V/V_{ref} = Z$	AND	$m_{iLJ}/m_{ref} = PL$	THEN	$\Delta D = NL$
7	IF	$\Delta V/V_{ref} = Z$	AND	$m_{iLJ}/m_{ref} = PM$	THEN	$\Delta D = NM$
8	IF	$\Delta V/V_{ref} = Z$	AND	$m_{iLJ}/m_{ref} = Z$	THEN	$\Delta D = Z$
9	IF	$\Delta V/V_{ref} = Z$	AND	$m_{iLJ}/m_{ref} = NM$	THEN	$\Delta D = PM$
10	IF	$\Delta V/V_{ref} = Z$	AND	$m_{iLJ}/m_{ref} = NL$	THEN	$\Delta D = PL$
11	IF	$\Delta V/V_{ref} = P$	AND	$m_{iLJ}/m_{ref} = PL$	THEN	$\Delta D = NM$
12	IF	$\Delta V/V_{ref} = P$	AND	$m_{iLJ}/m_{ref} = PM$	THEN	$\Delta D = Z$
13	IF	$\Delta V/V_{ref} = P$	AND	$m_{iLJ}/m_{ref} = Z$	THEN	$\Delta D = PM$
14	IF	$\Delta V/V_{ref} = P$	AND	$m_{iLJ}/m_{ref} = NM$	THEN	$\Delta D = PL$
15	IF	$\Delta V/V_{ref} = P$	AND	$m_{iLJ}/m_{ref} = NL$	THEN	$\Delta D = PL$

For the Sugeno fuzzy inference, the output of each rule is in the form of a tone linear. The defuzzified output is determined using the weighted average, as presented in (4).

$$\Delta D = \frac{\sum_{i=1}^N y_i u_i}{\sum_{i=1}^N u_i} \quad (4)$$

3.4 The fuzzy control processes

The behavior of the converter can be observed to design a fuzzy control using fuzzy logic algorithms. The control process can be separated into three cases based on the member functions of $\Delta V/V_{ref}$, as presented in Table 3, which consists of N, Z, and P, respectively.

In case 1, if $\Delta V/V_{ref}$ is a member of N, which occurs when V_O is greater than V_{ref} , the fuzzy logic algorithm can satisfy fuzzy rules 1 to 5 by considering $i_{LJ}(t)$, as can be observed in Fig. 8. The first fuzzy rule is applied when m_{iLJ}/m_{ref} is very positive in the PL set, indicating that i_{LJ} is extremely increasing. The fuzzy control must reduce D by generating a ΔD of NL to cause m_{iLJ} to considerably decrease to $-m_{ref}$. The second fuzzy rule is applied when m_{iLJ}/m_{ref} is

moderately positive in the PM set, indicating that i_{LJ} is not increasing much. The fuzzy control must still reduce D by generating a very negative ΔD of NL to cause m_{iLJ} to considerably decrease to $-m_{ref}$. The third fuzzy rule is applied when m_{iLJ}/m_{ref} is approximately zero in the Z set, indicating that i_{LJ} is unchanged. The fuzzy control must reduce D by generating a ΔD of NM to induce a slight decrease in m_{iLJ} to $-m_{ref}$. The fourth fuzzy rule is applied when m_{iLJ}/m_{ref} is moderately negative in the NM set, indicating that i_{LJ} is slightly decreasing. The fuzzy control must maintain D by creating a zero ΔD to make m_{iLJ} exactly negative, approximately $-m_{ref}$. The fifth fuzzy rule is applied when m_{iLJ}/m_{ref} is very negative in the NL set, indicating that i_{LJ} is greatly decreasing. The fuzzy control must increment D by generating a ΔD of PM to cause a small increment of m_{iLJ} to $-m_{ref}$.

Overall, when V_O is greater than V_{ref} , it results in the fuzzy controller generating appropriate ΔD to control i_{LJ} as follows: at any operation point that m_{iLJ}/m_{ref} is less than -1 , the fuzzy process will generate the positive ΔD to increase m_{iLJ} . Conversely, when m_{iLJ}/m_{ref} is greater than -1 , the fuzzy process will generate the negative ΔD to decrease m_{iLJ} . Therefore, i_{LJ} is controlled by forcing m_{iLJ} toward $-m_{ref}$, resulting in V_O to decrease equal to V_{ref} , as presented in Fig. 9.

Table 3 Rule base of the proposed fuzzy controller

m_{iLJ}/m_{ref}	NL	NM	Z	PM	PL
$\Delta V/V_{ref}$					
N	PM	Z	NM	NL	NL
Z	PL	PM	Z	NM	NL
P	PL	PL	PM	Z	NM

In case 2, the fuzzy logic algorithm focuses on the behavior of i_{Ll} and its relationship with $\Delta V/V_{ref}$. This scenario assumes that $\Delta V/V_{ref}$ is a member of Z only when V_O is approximately equal to V_{ref} . Fuzzy control rules 6 to 10 dictate the actions to be taken based on the value of m_{iLl}/m_{ref} , which is a measure of the current inductor value relative to the reference value. If m_{iLl}/m_{ref} is very positive, which means i_{Ll} is rapidly increasing, the fuzzy control must generate a ΔD of NL to greatly reduce m_{iLl} to zero. On the other hand, if m_{iLl}/m_{ref} is moderately positive, indicating that i_{Ll} is not significantly increasing, a moderately negative ΔD of NM must be generated to cause m_{iLl} to slightly decrease to zero. When m_{iLl}/m_{ref} is approximately zero, i_{Ll} is unchanged, and the fuzzy control must create a zero ΔD of Z to maintain m_{iLl} at approximately zero. Similarly, when m_{iLl}/m_{ref} is moderately negative, indicating that i_{Ll} is not significantly decreasing, a moderately positive ΔD of PM must be generated to cause m_{iLl} to slightly increase to zero. Finally, if m_{iLl}/m_{ref} is very negative, which means i_{Ll} is quickly decreasing, a very positive ΔD of PL must be generated to bring m_{iLl} back to zero. The process is shown in Fig. 10.

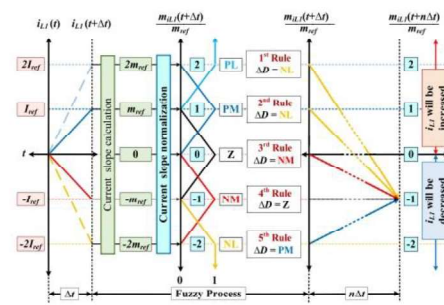


Fig. 8 Fuzzy processes where $\Delta V/V_{ref}$ is a member of N

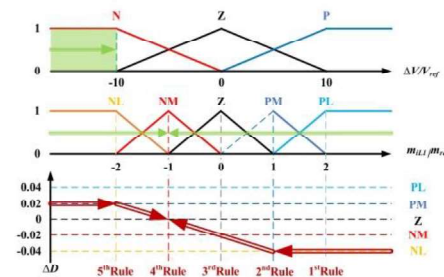


Fig. 9 Fuzzy output where $\Delta V/V_{ref}$ is a member of N

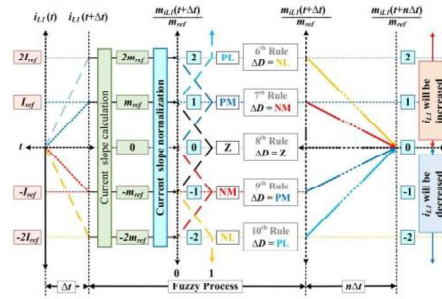


Fig. 10 Fuzzy processes where $\Delta V/V_{ref}$ is a member of Z

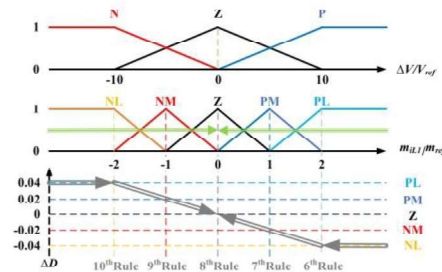


Fig. 11 Fuzzy output where $\Delta V/V_{ref}$ is a member of Z

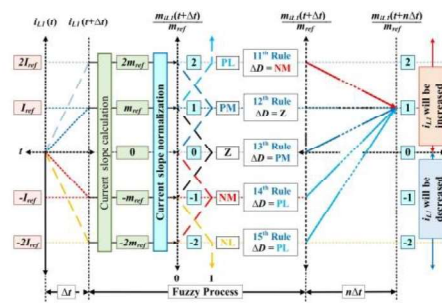


Fig. 12 Fuzzy processes where $\Delta V/V_{ref}$ is a member P

In this case, the fuzzy process will produce a positive ΔD to increase m_{iLl} at each operation point when m_{iLl}/m_{ref} is less than 0. On the other hand, if m_{iLl}/m_{ref} exceeds 0, the fuzzy process will produce the negative ΔD , which decreases m_{iLl} . As a result, m_{iLl} will be controlled to zero by the fuzzy controller. Depending on whether i_{Ll} increases or decreases and

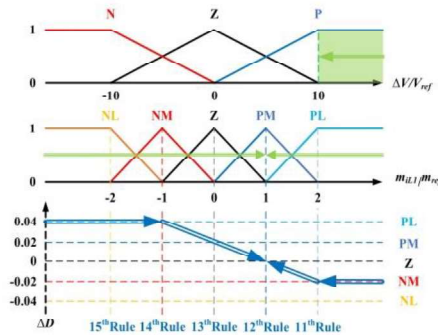


Fig. 13 Fuzzy output where $\Delta V/V_{ref}$ is a member P

then maintains, V_O will be adjusted accordingly and remain as V_{ref} at the steady state. Figure 11 presents the fuzzy procedure for this situation. The system can efficiently manage the output voltage and keep the inductor current within the intended range by using these fuzzy control rules.

In case 3 of the fuzzy logic algorithm, $\Delta V/V_{ref}$ is assumed to be a member of the positive set only when V_O is lower than V_{ref} . By considering i_{L1} at any given time, the fuzzy rules can be satisfied to control the system. The process can be explained by fuzzy control rules 11 to 15, which is presented in Fig. 12.

Fuzzy rule 11 indicates that when m_{IL1}/m_{ref} is very positive in the PL set, which means that i_{L1} is very high, the fuzzy control should reduce D by generating a moderately negative ΔD of NM to cause a slight decrease in m_{IL1} to m_{ref} . Contrarily, fuzzy rule 12 states that when m_{IL1}/m_{ref} is moderately positive in the PM set, indicating that i_{L1} is not increasing much, the fuzzy controller should maintain D by creating a zero ΔD of Z, keeping m_{IL1} constant at m_{ref} . When m_{IL1}/m_{ref} is approximately zero in the Z set, as shown by fuzzy rule 13, i_{L1} is unchanged. Thus, the fuzzy control must increase D by generating a moderately positive ΔD of PM to cause a slight increase in m_{IL1} to m_{ref} . Fuzzy rule 14 indicates that when m_{IL1}/m_{ref} is moderately negative in the NM set, which means that i_{L1} is not decreasing significantly, the fuzzy control must increase D by generating a very positive ΔD of PL to cause a large increase in m_{IL1} toward m_{ref} . Finally, fuzzy rule 15 states that when m_{IL1}/m_{ref} is very negative in the NL set, which means that i_{L1} is considerably decreasing, the fuzzy control must increase D by generating a very positive ΔD of PL to cause a great increase in m_{IL1} to m_{ref} .

In the case where V_O is smaller than V_{ref} , the fuzzy controller produces the proper ΔD to regulate i_{L1} in the following manner: when m_{IL1}/m_{ref} is less than 1 at any operation point, the fuzzy process will generate a positive ΔD to increase

m_{IL1} . Conversely, if m_{IL1}/m_{ref} exceeds 1, the fuzzy process will produce the negative ΔD , which will decrease m_{IL1} . As a result, as presented in Fig. 13, i_{L1} is directed up driving m_{IL1} in the direction of m_{ref} , increasing V_O to V_{ref} .

In summary, by designing overlap between sets in the member functions, the fuzzy logic algorithm can adapt to various input values and generate an appropriate ΔD to control V_O equal to V_{ref} in the steady state as well as maintain stability in the system. From the design of the proposed fuzzy control for the aforementioned three-stage cascade boost converter, it can be explained by the fuzzy control structure presented in Fig. 14.

4 Simulation Results

To simulate the three-stage cascade boost converter circuit under the proposed fuzzy controller, MATLAB SIMULINK is employed. The inductor parameters and capacitor values in the circuit are designed such that the ripple of the current through the inductor and the voltage across the capacitor are maintained within reasonable limits. The three inductors in the circuit (L_1, L_2, L_3) are designed with values of 15, 18.75, and 70 mH, respectively, whereas all three capacitors (C_1, C_2, C_3) have a value of 500 μ F. In addition, other parameters such as $V_{in} = 20$ V, $f_s = 10$ kHz, and a load resistor of 1600 Ω are used in the design.

To ensure that the fuzzy controller is properly designed for the circuit, extensive observation of the behavior of the circuit is performed. As a result, a m_{ref} value of 160 A/s from Eq. (4) and $\Delta t = 500$ μ s are determined as appropriate parameters for the design.

The converter performance associated with the proposed fuzzy controller was analyzed through simulation results under three different cases, consisting of load changes (R_{load}), input voltage changes (V_{in}), and reference voltage changes (V_{ref}).

In the first case, simulation was conducted when the R_{load} was changed to 1600, 2000, and 1600 Ω at intervals of 0, 6, and 10 s, respectively. The constant parameters V_{in} and V_{ref} are chosen by 20 and 400 V, respectively. The simulation result showed the voltage drop across the capacitors and the current flowing through the inductors, which is presented in Fig. 15. At the beginning of the operation, V_{in} was continuously supplied to the power converter circuit at 20 V. Then, V_O or v_{C3} increased from 20 V to V_{ref} at 400 V for about 2.5 s, and the currents i_{L1} , i_{L2} , and i_{L3} rose up from about zero then remained constant at approximately 5, 1.8, and 0.7 A, respectively. Later, R_{load} was changed from 1600 to 2000 Ω at 6 s, which resulted in a power change from 100 to 80 W. It was observed that, after changing the operating point, an overshooting occurred at v_{C1} , v_{C2} , and V_O , which is then regulated down. V_O decreased to V_{ref} at 400 V, and i_{L1}

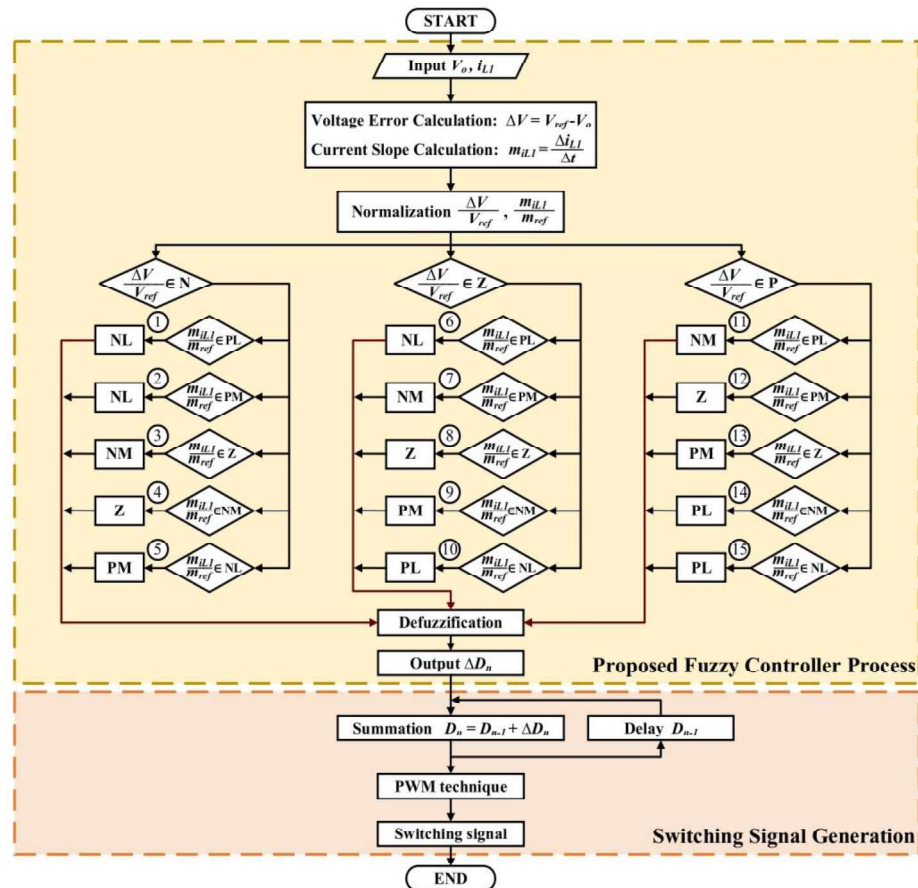


Fig. 14 Structure of the proposed fuzzy control for the three-stage cascade boost converter

was controlled to have a $-m_{ref}$ slope, settling at a constant value of approximately 4 A in steady state. At about 2.1 s, after changing point at the time of 10 s, R_{load} was changed from 2000 to 1600 Ω . After changing the operating point, v_{C1} , v_{C2} , and V_O suddenly dropped. Subsequently, the output voltage was controlled to increase to a V_{ref} of 400 V, and i_{L1} was controlled to obtain the slope after m_{ref} and settling at a constant value of approximately 5 A at the steady state. The settling time for this process was also 2.1 s.

In case 2, the simulation result was considered when V_{in} was changed to 20, 25, and 25 V at intervals of 0, 6, and 10 s,

respectively, with V_{ref} at 400 V and R_{load} at 1600 Ω . The simulation results of the voltage drop across the capacitors and the current flowing through the inductors are presented in Fig. 16.

At the beginning of the operation, V_{in} was continuously supplied to the power converter circuit at 20 V. V_O increased from 20 V to V_{ref} at 400 V for about 2 s, whereas the currents through the inductors (i_{L1} , i_{L2} , i_{L3}) increased from zero and then remained constant at about 5, 1.8, and 0.7 A, respectively. At 6 s, the V_{in} voltage increased from 20 to 25 V. It

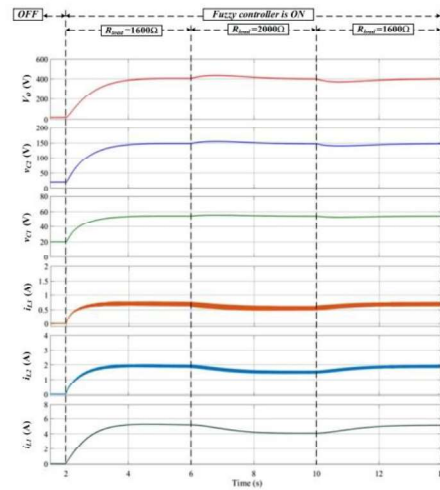


Fig. 15 Converter performance under alterations of load resistance

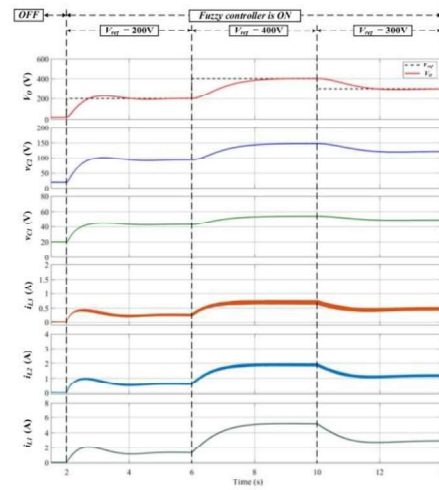


Fig. 17 Converter performance under alterations of the reference voltage

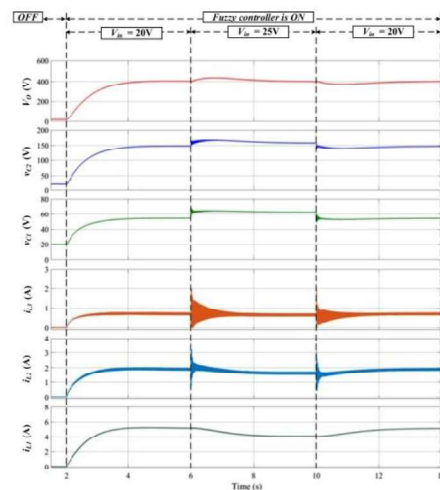


Fig. 16 Converter performance under alterations of the voltage source

can be seen that the overshoot responses occurred in voltage across the capacitors and the current flowing through the inductors. Subsequently, V_O was controlled to a constant value of 400 V, and i_{L1} , i_{L2} , i_{L3} were reduced to maintain a power value of 100 W. i_{L1} remained constant at about 4 A, and

it entered at about 2.4 s. At 10 s, the voltage V_{in} decreased from 25 to 20 V. From the simulation results, the voltage drops across the capacitors (v_{C1} , v_{C2} , v_{C3}) decreased due to the decrease in V_{in} . Then, V_O was regulated toward V_{ref} at 400 V, and i_{L1} , i_{L2} , i_{L3} were increased to maintain a power of 100 W. i_{L1} reached a constant value of approximately 5 A, and the access time was about 2.4 s.

In case 3, the simulation was conducted with V_{ref} being changed to 200, 400, and 300 V at intervals of 2, 6, and 10 s, respectively, with V_{in} at 20 V and R_{load} at 1600 Ω . The current flowing through the inductors is presented in Fig. 17. At the beginning of the operation, V_{in} was continuously supplied to the power converter circuit at 20 V. V_O was increased from 20 V to V_{ref} at 200 V in about 2 s, and i_{L1} , i_{L2} , i_{L3} also increased from zero and then remained constant at approximately 1.25, 0.8, and 0.35 A, respectively. Afterward, V_{ref} was changed to 400 and 300 V at the time of 6 and 10 s, respectively. From the simulation results, it can be seen that the developed fuzzy controller was able to maintain the v_{C3} value by adjusting i_{L1} , i_{L2} , i_{L3} to appropriate values based on the V_{ref} . The controller also prevented i_{L1} from overshooting by controlling the slope according to the m_{ref} , which took about 2.5 s. Subsequently, V_{ref} was reduced to 300 V. The proposed fuzzy controller decreased V_O from 400 V to V_{ref} at 200 V in about 2 s. i_{L1} , i_{L2} , i_{L3} are also reduced and then remained constant at approximately 2.8, 1.1, and 0.5 A, respectively.

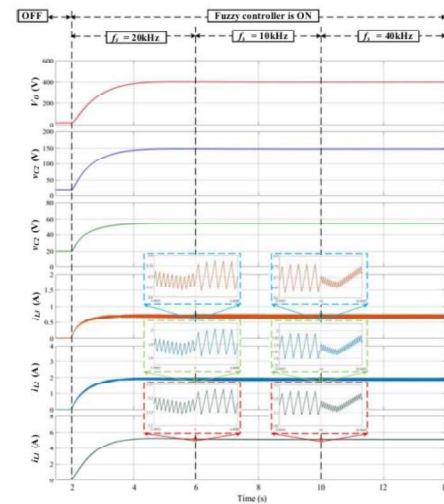


Fig. 18 Converter performance under alterations of the switching frequency

To consider the influence of the switching frequency (f_s) on the performance of the converter by using the proposed fuzzy controller, the simulation results were considered when f_s was changed to 20, 10, and 40 kHz at intervals of 2, 6, and 10 s respectively, with V_{ref} at 400 V and R_{load} at 1600 Ω . The simulation results of the voltage drop across the capacitors and the current flowing through the inductors are presented in Fig. 18. At the beginning of the operation, V_{in} was supplied to the converter at 20 V. An output voltage increased from 20 to 400 V for about 2 s, whereas the currents (i_{L1} , i_{L2} , i_{L3}) passing through the inductors increased from zero and then remained constant at about 5, 1.8, and 0.7 A, respectively. It can be seen that there are no inferior transient and steady-state responses on the capacitor voltages and the inductor currents when the converter operates under different switching frequencies. However, the change of switching frequency affects the ripple of the inductor currents. As the switching frequency increases, the ripple of currents decreases. At 6 s, the f_s was changed from 20 to 10 kHz. The ripples of the currents (Δi_{L1} , Δi_{L2} , Δi_{L3}) passing through the inductors (L_1 , L_2 , L_3) are increased from approximately 0.07, 0.09, 0.04 A to 0.14, 0.18, 0.08 A, respectively. At 10 s, the f_s was increased from 10 to 40 kHz. The ripples of the inductor currents are reduced to 0.04, 0.05, and 0.02 A, respectively.

Overall, the simulation results indicate that the developed fuzzy control has good control performance in maintaining the V_o value to V_{ref} by spending an appropriate entry

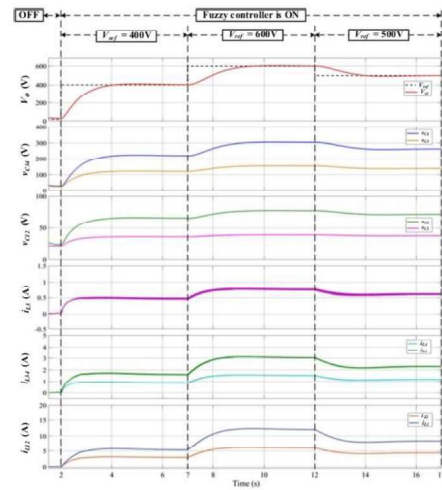


Fig. 19 Performance of five-stage cascaded boost converter under alterations of the reference voltage

time to reach the steady-state response and no extreme overshoot occurred. The three-stage cascaded boost converter performs satisfactory operations under the variations of load resistance, input voltage, reference voltage, and switching frequency.

In addition, the capability of the proposed fuzzy controller is not only finely regulated with robustness for the three-stage cascaded boost converter but also n-stage cascaded boost converter. For more explanation, the five-stage cascaded boost converter is considered. The converter components are designed suitably for stepping the low input voltage up to the desired voltage level of 400 V. The measured values of the current passing through the first inductor and the output voltage are employed as the fuzzy inputs. In the fuzzy process, the 15 fuzzy rules and membership function intervals were designed satisfactorily for the five-stage cascaded boost converter. To show the effectiveness of the proposed fuzzy controller designed for the five-stage cascaded boost converter, the converter performance under difference of the reference voltage was analyzed through the simulation results, as presented in Fig. 19. Simulation results were conducted with V_{ref} being changed to 400, 600, and 500 V at intervals of 2, 7, and 12 s, respectively. The condition of V_{in} at 20 V and R_{load} at 1600 Ω is applied to the converter. It can be seen that the proposed fuzzy controller can quickly regulate both currents and voltages. Notably, the output voltage is finely controlled to the required levels without overshoot by taking approximately 2 s of settling time.

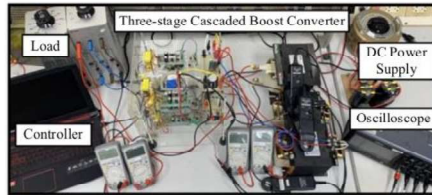


Fig. 20 Prototype of a three-stage cascaded boost converter

Table 4 Components of three-stage cascaded boost converter prototype

Components	Symbol	Rating
Power MOSFET	S_1, S_2, S_3 (IXFK80N660P3)	80 A, 600 V
Inductors	$L_1 = 15$ mH $L_2 = 18.75$ mH $L_3 = 70$ mH	25 A, 200 V 15 A, 400 V 10 A, 400 V
Capacitors	$C_1 = C_2 = C_3 = 500$ μ F	450 V
Diodes	D_1, D_2, D_3 (RURP3060)	30 A, 600 V
Load resistor	$R = 5400$ Ω in series	1 A
Current sensor	HX15P	15 A
Voltage sensor	LV25P	500 V
Optocoupler IC	PC923L	15–30 V

5 Experimental results

To confirm the efficacy of the designed fuzzy controller for the three-stage cascade boost converter, an experimental prototype was constructed, as presented in Fig. 20. The three-stage boost converter circuit was built by power electronic components as shown in Table 4. The code composer studio (CCStudio) software and the C programming language were implemented based on the proposed fuzzy logic process. The entire system was digitally implemented in the TMSOCK28335 DSP board. The Joint Test Action Group emulator was interfaced between the host computer and the target DSP board. At the beginning of the process, the input current and the output voltage are measured and transferred to TMSOCK28335 DSP board. Subsequently, these values are adjusted by normalization then transferred into the proposed fuzzy controller process and switching signal generation as previously shown in Fig. 14. The output of TMSOCK28335 DSP board is the switching signal of 5 V, which is amplified to 15 V. Finally, the proper switching signals are identically sent to three Power MOSFETs of converter.

The experimental results of the developed system indicate that the proposed methodology of using

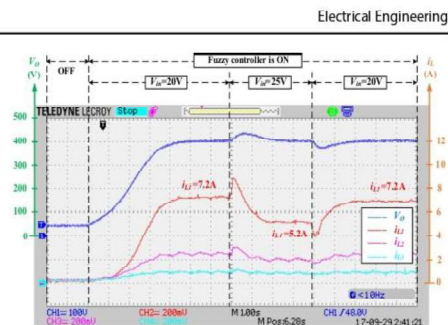


Fig. 21 Experimental result under input voltage changes

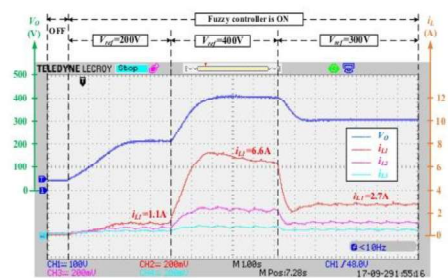


Fig. 22 Experimental result under reference voltage changes

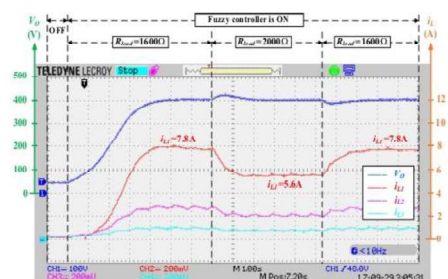


Fig. 23 Experimental result under the load changes with resistance

a three-stage cascade boost converter under a fuzzy controller can improve the overall performance of the system. The fuzzy controller effectively controls the operation of the circuit in both transient and steady-state responses while using input voltage changes (V_{in}), reference voltage changes (V_{ref}), and load changes with resistance (R_{load}), which are presented in Figs. 21, 22, and 23, respectively.

From the experimental results presented in Fig. 21, the performance of the converter in case 2 was analyzed, where the input voltage (V_{in}) is varied. The converter initially operates with a continuous supply of V_{in} at 20 V. It can be seen that V_O gradually increases from 20 V to the desired reference voltage of 400 V, taking approximately 4.2 s. Concurrently, i_{LJ} also increases and stabilizes at around 7.2 A. During the transition from V_{in} of 20 to 25 V, both i_{LJ} and V_O exhibit an overshoot. However, the fuzzy controller effectively regulates the system, ensuring that i_{LJ} reaches a steady-state value of 5.2 A and V_O is maintained at 400 V. At 10 s, V_{in} is reduced back to 20 V from 25 V. Consequently, a decrease in both i_{LJ} and V_O is observed. Nevertheless, the fuzzy controller promptly responds, successfully regulating the system to restore i_{LJ} and V_O , which settle at approximately 7.2 A and 400 V, respectively, within a settling time of 1.6 s.

The experimental result showing the reference voltage as varied is depicted in Fig. 22. The simulation involves changing V_{ref} to 200, 400, and 300 V, while keeping V_{in} at 20 V and R_{load} at 1600 Ω . Initially, the fuzzy controller successfully regulates V_O to 200 V without any overshooting, reaching a steady state at around 2.8 s. In addition, i_{LJ} increases and stabilizes at 1.1 A. At intervals of 0 and 5 s, the developed fuzzy controller effectively adjusts i_{LJ} based on m_{ref} and V_{ref} , resulting in increased V_O and i_{LJ} values. It takes approximately 1.9 s for V_O and i_{LJ} to increase from their previous values and then remain constant at approximately 400 V and 6.6 A, respectively. Subsequently, V_{ref} is reduced to 300 V, and the fuzzy controller regulates V_O to the new steady state in about 1.2 s.

In case 3, the experimental results pertaining to load changes with resistance (R_{load}) are presented in Fig. 23. At the beginning, the converter operates with a continuous supply of input voltage at 20 V and R_{load} is set at 1600 Ω . In this phase, V_O gradually increases to the desired reference voltage of 400 V, requiring the settling time of about 4.2 s. Simultaneously, i_{LJ} increases and stabilizes at around 7.8 A. Subsequently, R_{load} is modified from 1600 to 2000 Ω , which resulted in a demand power change from 100 to 80 W. This changing operation point caused a notable overshoot at V_O . However, the fuzzy controller promptly responds, adjusting V_O to decrease to the desired V_{ref} of 400 V. Furthermore, i_{LJ} is effectively controlled, settling at a constant value of approximately 5.6 A at the steady state within 1.6 s. Finally, R_{load} is changed back from 2000 to 1600 Ω , which caused the required power to rise from 80 to 100 W. This adjustment causes a sudden drop in V_O . However, the fuzzy controller swiftly acts to regulate the system, increasing V_O to the target V_{ref} of 400 V. Simultaneously, i_{LJ} follows the desired slope, settling at a constant value of around 7.8 A in the steady state. As can be seen that when the load power increases, the input current also increases. The overall access time for this process is approximately 1.4 s.

6 Conclusion

A three-stage cascaded boost converter was analyzed in this study, and a fuzzy control algorithm based on input current slope was developed to regulate the output voltage under varying input voltages, reference voltages, and load resistors. The performance of the proposed fuzzy control algorithm was validated through simulations and experiments. The results indicated that the proposed algorithm was effective in maintaining stable output voltage and input current without overshoot under varying operating conditions. The appropriate switch duty cycle values were determined to achieve the desired output voltage value. The developed fuzzy control algorithm has practical applications in the control of the operation of three-stage cascaded boost converters, particularly in renewable energy systems, where fluctuations in input voltage and load can frequently occur. By using fuzzy control, the converter can adjust its operation in real-time, ensuring a stable output voltage and efficient power transfer.

Authors' contributions Sudarat Khwan-on, the corresponding author, is mainly responsible for reviewing the whole substance of the contribution. She is primarily in charge of guiding the concept of the paper, improving the language of the paper, and addressing any content errors. All authors have read and approved the final manuscript.

Funding This work was supported by Suranaree University of Technology and Power electronics, Energy, Machines, and Control Research Group.

Data availability No datasets were generated or analyzed during the current study.

Declarations

Conflict of interest The authors declare no competing interests.

References

1. Cellatoglu A, Balasubramanian K (2010) Renewable energy resources for residential applications in coastal areas: a modular approach. In: 2010 42nd Southeastern Symposium on System Theory (SSST 2010) pp. 340–345. IEEE. <https://doi.org/10.1109/SSST.2010.5442813>
2. Alghaythi ML, O'Connell RM, Islam NE, Khan MMS, Guerrero JM (2020) A high step-up interleaved dc-dc converter with voltage multiplier and coupled inductors for renewable energy systems. IEEE Access 8:123165–123174. <https://doi.org/10.1109/ACCESS.2020.3007137>
3. Gao D, Jin Z, Liu J, Ouyang M (2016) An interleaved step-up/step-down converter for fuel cell vehicle applications. Int J Hydrogen Energy 41:22422–22432. <https://doi.org/10.1016/j.ijhydene.2016.09.171>
4. Chen SM, Liang TJ, Yang LS, Chen JF (2011) A cascaded high step-up dc-dc converter with single switch for microsource applications. IEEE Trans Power Electron 26:1146–1153. <https://doi.org/10.1109/TPEL.2010.2090362>

5. Forouzesh M, Siwakoti YP, Gorji SA, Blaabjerg F, Lehman B (2016) A survey on voltage boosting techniques for step-up dc-dc converters. *IEEE Energy Conversion Congress and Exposition*. <https://doi.org/10.1109/ECCE.2016.7854792>
6. Tofoli FL, de Pereira DC, Josias de Paula W, de Oliveira Júnior DS (2015) Survey on non-isolated high-voltage step-up dc-dc topologies based on the boost converter. *IET Power Electronics* 8:2044–2057. <https://doi.org/10.1049/iet-pel.2014.0605>
7. Balal A, Shahabi F (2021) Ltspice analysis of double-inductor quadratic boost converter in comparison with quadratic boost and double cascaded boost converter. 2021 12th International Conference on Computing Communication and Networking Technologies (ICCCNT). <https://doi.org/10.1109/ICCCNT51525.2021.9579931>
8. Roy Choudhury T, Nayak B (2016) Comparative steady state analysis of boost and cascaded boost converter with inductive ESR losses and capacitor current Behaviour. *International Journal of Power Electronics and Drive Systems* 7:159–172. <https://doi.org/10.11591/ijpeds.v7.i1.pp159-172>
9. Choudhury TR, & Nayak B (2015) Comparison and analysis of cascaded and quadratic boost converter. In 2015 IEEE Power, Communication and Information Technology Conference (PCITC) pp. 78–83. IEEE. <https://doi.org/10.1109/PCITC.2015.7438108>
10. Benadero L, Cristiano R, Pagano DJ, Ponce E (2015) Nonlinear analysis of interconnected power converters: A case study. *IEEE J Emerging and Selected Topics in Circuits and Syst* 5:326–335. <https://doi.org/10.1109/JETCAS.2015.2462017>
11. Zhang H, Li W, Ding H, Luo P, Wan X, Hu W (2017) Non-linear modal analysis of transient behavior in cascade dc-dc boost converters. *International Journal of Bifurcation and Chaos* 27:1750140. <https://doi.org/10.1142/S0218127417501401>
12. Shoja-Majidabad S, Hajizadeh A (2020) Decentralized adaptive neural network control of cascaded dc-dc converters with high voltage conversion ratio. *Appl Soft Comput* 86:105878. <https://doi.org/10.1016/j.asoc.2019.105878>
13. Yang X, Zhang H, Ma X (2009) Modeling and stability analysis of cascade buck converters with N power stages. *Math Comput Simul* 80:533–546. <https://doi.org/10.1016/j.matcom.2009.08.039>
14. Khwan-on S, Diewsurin S (2018) An open-circuit switch fault detection strategy for a three-stage cascaded boost converter. *International Electrical Engineering Congress (IEEECON)*. <https://doi.org/10.1109/ieecon.2018.8712175>
15. El Aroudi A, Mandal K, Giazouris D, Banerjee S, Abusorrah A, Al Hindawi M, Al-Turki Y (2015) Fast-scale stability limits of a two-stage boost power converter. *Int J Circuit Theory Appl* 44:1127–1141. <https://doi.org/10.1002/cta.2153>
16. Karamanakos P, Geyer T, Manias S (2014) Direct voltage control of dc-dc boost converters using enumeration-based model predictive control. *IEEE Trans Power Electron* 29:968–978. <https://doi.org/10.1109/TPEL.2013.2256370>
17. Papafotiou GA, Demetriades GD, Agelidis VG (2016) Technology readiness assessment of model predictive control in medium- and high-voltage power electronics. *IEEE Trans Industr Electron* 63:5807–5815. <https://doi.org/10.1109/TIE.2016.2521350>
18. Haroun R, Cid-Pastor A, El Aroudi A, Martinez-Salamero L (2014) Synthesis of canonical elements for power processing in dc distribution systems using cascaded converters and sliding-mode control. *IEEE Trans Power Electron* 29:1366–1381. <https://doi.org/10.1109/TPEL.2013.2261093>
19. Haroun R, El Aroudi A, Cid-Pastor A, Garcia G, Olalla C, Martinez-Salamero L (2015) Impedance matching in photovoltaic systems using cascaded boost converters and sliding-mode control. *IEEE Trans Power Electron* 30:3185–3199. <https://doi.org/10.1109/TPEL.2014.2339134>
20. Ounis F, Goléa N (2015) μ -synthesis based robust voltage control for cascade boost power converter. In 2015 3rd International Conference on Control, Engineering & Information Technology (CEIT) pp. 1–6. IEEE. <https://doi.org/10.1109/CEIT.2015.7232982>
21. Cimini G, Ippoliti G, Orlando G, Longhi S, Miceli R (2017) A unified observer for robust sensorless control of dc-dc converters. *Control Eng Pract* 61:21–27. <https://doi.org/10.1016/j.conengprac.2017.01.012>
22. Johnson RS, Altin B, Sanfelice RG (2021) Hybrid adaptive control for the dc-dc boost converter. *IFAC-PapersOnLine* 54:73–78. <https://doi.org/10.1016/j.ifacol.2021.08.477>
23. Gkizas G (2021) Optimal robust control of a cascaded dc-dc boost converter. *Control Eng Pract* 107:104700. <https://doi.org/10.1016/j.conengprac.2020.104700>
24. Khorashadizadeh S, Fateh MM (2014) Robust task-space control of robot manipulators using legendre polynomials for uncertainty estimation. *Nonlinear Dyn* 79:1151–1161. <https://doi.org/10.1007/s11071-014-1730-5>
25. Ismail NTN, Musirin I, Baharom R, Johari D (2010) Fuzzy logic controller on dc/dc boost converter. 2010 IEEE International Conference on Power and Energy. <https://doi.org/10.1109/PECON.2010.5697663>
26. Kumar N, Siddiqui AS, Singh R (2023) A single-phase grid connected pv system with cascaded fuzzy controlled boost converter. In 2023 International Conference on Recent Advances in Electrical, Electronics & Digital Healthcare Technologies (REEDCON) pp. 168–173. IEEE. <https://doi.org/10.1109/REEDCON57544.2023.10150641>
27. Lwin MM (2019) High-performance double boost dc-dc converter based on fuzzy logic controller. *SSRN Electron J*. <https://doi.org/10.2139/ssrn.3393499>
28. Chimplee S, Khwan-on S (2022) Fuzzy controller design for boost converter based on current slope. In 2022 International Electrical Engineering Congress (IEEECON) pp. 1–4. IEEE. <https://doi.org/10.1109/IEEECON53204.2022.9741597>

Publisher's Note Springer Nature remains neutral with regard to jurisdictional claims in published maps and institutional affiliations.

Springer Nature or its licensor (e.g. a society or other partner) holds exclusive rights to this article under a publishing agreement with the author(s) or other rightsholder(s); author self-archiving of the accepted manuscript version of this article is solely governed by the terms of such publishing agreement and applicable law.



ทะเบียนข้อมูลเลขที่ ว1.010354

คำขอแจ้งข้อมูลเลขที่ 426214

หนังสือแสดงการแจ้งข้อมูลลิขสิทธิ์

ออกให้เพื่อแสดงว่า

มหาวิทยาลัยเทคโนโลยีสุรนารี

ได้แจ้งข้อมูลลิขสิทธิ์ไว้ต่อกรมทรัพย์สินทางปัญญา

เมื่อวันที่ 20 เดือน มกราคม พ.ศ. 2566

ประเภทงาน วรรณกรรม ลักษณะงาน โปรแกรมคอมพิวเตอร์

ชื่อผลงาน โปรแกรมควบคุมการทำงานวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น

ออกให้ ณ วันที่ 30 เดือน มกราคม พ.ศ. 2566

ลงชื่อ.....

(นางธนัญญา โชติติลล)

นักวิชาการพาณิชย์ชำนาญการพิเศษ

ปฏิบัติราชการแทนผู้อำนวยการกองลิขสิทธิ์

หมายเหตุ เอกสารนี้มิได้รับรองความเป็นเจ้าของลิขสิทธิ์

ในกรณีมีข้อพิพาทศาลจะเป็นผู้วินิจฉัยชี้ขาดความเป็นเจ้าของลิขสิทธิ์



ทะเบียนข้อมูลเลขที่ ว1.010890

คำขอแจ้งข้อมูลเลขที่ 435046

หนังสือแสดงการแจ้งข้อมูลลิขสิทธิ์

ออกให้เพื่อแสดงว่า

มหาวิทยาลัยเทคโนโลยีสุรนารี

ได้แจ้งข้อมูลลิขสิทธิ์ไว้ต่อกรมทรัพย์สินทางปัญญา

เมื่อวันที่ 15 เดือน พฤศจิกายน พ.ศ. 2566

ประเภทงาน วรรณกรรม ลักษณะงาน โปรแกรมคอมพิวเตอร์

ชื่อผลงาน โปรแกรมตรวจจับความผิดพ่วงแบบสวิตซ์เปิดวงจรที่สวิตซ์ตัวที่ 1

สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น

ออกให้ ณ วันที่ 27 เดือน พฤศจิกายน พ.ศ. 2566

ลงชื่อ.....

(นางธนัญญา โชติติลล)

นักวิชาการพาณิชย์ชำนาญการพิเศษ

ปฏิบัติราชการแทนผู้อำนวยการกองลิขสิทธิ์

หมายเหตุ เอกสารนี้ได้รับรองความเป็นเจ้าของลิขสิทธิ์

ในกรณีมีข้อพิพาทศาลจะเป็นผู้วินิจฉัยชี้ขาดความเป็นเจ้าของลิขสิทธิ์



ทะเบียนข้อมูลเลขที่ ว1.010891

คำขอแจ้งข้อมูลเลขที่ 435047

หนังสือแสดงการแจ้งข้อมูลลิขสิทธิ์

ออกให้เพื่อแสดงว่า

มหาวิทยาลัยเทคโนโลยีสุรนารี

ได้แจ้งข้อมูลลิขสิทธิ์ไว้ต่อกรมทรัพย์สินทางปัญญา

เมื่อวันที่ 15 เดือน พฤศจิกายน พ.ศ. 2566

ประเภทงาน วรรณกรรม ลักษณะงาน โปรแกรมคอมพิวเตอร์

ชื่อผลงาน โปรแกรมตรวจจับความคิดพร้อมแบบสวิตช์เปิดวงจรที่สวิตซ์ตัวที่ 2

สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น

ออกให้ ณ วันที่ 27 เดือน พฤศจิกายน พ.ศ. 2566

ลงชื่อ.....

(นางธนัญญา โชติติลล)

นักวิชาการพาณิชย์ชำนาญการพิเศษ

ปฏิบัติราชการแทนผู้อำนวยการกองลิขสิทธิ์

หมายเหตุ เอกสารนี้มิได้รับรองความเป็นเจ้าของลิขสิทธิ์

ในกรณีมีข้อพิพาทศาลจะเป็นผู้วินิจฉัยชี้ขาดความเป็นเจ้าของลิขสิทธิ์



ทะเบียนข้อมูลเลขที่ ว1.010892

คำขอแจ้งข้อมูลเลขที่ 435048

หนังสือแสดงการแจ้งข้อมูลลิขสิทธิ์

ออกให้เพื่อแสดงว่า

มหาวิทยาลัยเทคโนโลยีสุรนารี

ได้แจ้งข้อมูลลิขสิทธิ์ไว้ต่อกรมทรัพย์สินทางปัญญา

เมื่อวันที่ 15 เดือน พฤศจิกายน พ.ศ. 2566

ประเภทงาน วรรณกรรม ลักษณะงาน โปรแกรมคอมพิวเตอร์

ชื่อผลงาน โปรแกรมตรวจจับความผิดปกติของแบบสวิตช์เปิดวงจรที่สวิตช์ตัวที่ 3

สำหรับวงจรแปลงผันกำลังไฟฟ้าแบบบูสต์เรียงต่อกันสามชั้น

ออกให้ ณ วันที่ 27 เดือน พฤศจิกายน พ.ศ. 2566

ลงชื่อ.....

(นางธนินฐา โชติติลล)

นักวิชาการพาณิชย์ชำนาญการพิเศษ

ปฏิบัติราชการแทนผู้อำนวยการกองลิขสิทธิ์

หมายเหตุ เอกสารนี้ได้รับรองความเป็นเจ้าของลิขสิทธิ์

ในกรณีมีข้อพิพาทศาลจะเป็นผู้วินิจฉัยชี้ขาดความเป็นเจ้าของลิขสิทธิ์