

สารบัญ

หน้า

บทคัดย่อ	ก
บทคัดย่อ (ภาษาอังกฤษ).....	ค
กิตติกรรมประกาศ.....	จ
สารบัญ	ฉ
สารบัญตาราง.....	ภ
สารบัญรูป	จู
บทที่	
1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของงานวิจัยวิทยานิพนธ์	5
1.3 ข้อตกลงเบื้องต้น.....	5
1.4 ขอบเขตงานวิจัย	6
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	6
1.6 การจัดรูปเล่มรายงาน	7
2 ปริศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้อง	9
2.1 กล่าวนำ.....	9
2.2 งานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแอกทีฟแบบนาน.....	9
2.3 งานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแอกทีฟ แบบนาน	14
2.4 งานวิจัยที่เกี่ยวข้องกับการทำนวนัณตรเวลาจับ harmonic oscillator ของวงจรกรอง กำลังแอกทีฟ	18

สารบัญ (ต่อ)

หน้า

2.5 งานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสเดียวของจักรองกำลังแยกทีฟแบบขานาน	22
2.6 งานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรงของจักรองกำลังแยกทีฟแบบขานาน	26
2.7 สรุป	28
3 การคำนวณตรวจจับ荷าร์มอนิกด้วยวิธีทฤษฎีกำลังรีแยกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม	30
3.1 กล่าวนำ	30
3.2 ระบบรางไฟฟ้าที่พิจารณาจำลองสถานการณ์การคำนวณตรวจจับ荷าร์มอนิก	31
3.3 การคำนวณตรวจจับ荷าร์มอนิกด้วยวิธีทฤษฎีกำลังรีแยกทีฟขณะหนึ่งสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม	33
3.4 การประยุกต์ใช้วิธีเคราะห์ฟูริเยร์แบบวนدوร์เลื่อนในการคำนวณตรวจจับ荷าร์มอนิกด้วยวิธี PQ สำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม	38
3.5 การตรวจจับแรงดันลำดับไฟสากลมูลฐาน	40
3.6 การทดสอบเบรียบเทียบการคำนวณตรวจจับ荷าร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม	43
3.6.1 การทดสอบกรณีที่ 1 แหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์	44
3.6.2 การทดสอบกรณีที่ 2 แหล่งจ่ายแรงดันไฟฟ้ามี荷าร์มอนิกปะปน	47
3.7 สรุป	51
4 การออกแบบระบบจักรองกำลังแยกทีฟแบบขานานและระบบควบคุมสำหรับระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วม	52
4.1 กล่าวนำ	52
4.2 โครงสร้างของจักรองกำลังแยกทีฟแบบขานาน	52

สารบัญ (ต่อ)

หน้า

4.3 การออกแบบตัวเหนี่ยวนำของวงจรกรองกำลังเอกสารที่ฟ์แบบขنان.....	53
4.4 การออกแบบตัวเก็บประจุของวงจรกรองกำลังเอกสารที่ฟ์แบบขنان.....	57
4.5 การออกแบบระบบควบคุมกระแสและเชย.....	58
4.6 การออกแบบระบบควบคุมแรงดันบัสไฟตรง	60
4.7 ผลการจำลองสถานการณ์การจำจัดอยาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบ เฟสร่วม	62
4.8 สรุป	67
5 ความรู้เบื้องต้นเกี่ยวกับพัชซีโลจิก	69
5.1 กล่าวนำ.....	69
5.2 พัชซีเซต	69
5.3 การดำเนินการทางพัชซีเซต.....	71
5.4 พังก์ชันสมาชิก	73
5.5 ตัวแปรภาษาและค่าเชิงภาษา	76
5.6 กฎพัชซี.....	77
5.7 การอนุมานพัชซี.....	78
5.7.1 การอนุมานพัชซีแบบ Mamdani	78
5.7.2 การอนุมานพัชซีแบบ Takagi-Sugeno	81
5.8 สรุป	84
6 การออกแบบระบบควบคุมกระแสและเชยด้วยตัวควบคุมพัชซีโลจิก	85
6.1 กล่าวนำ.....	85
6.2 ระบบควบคุมกระแสและเชยด้วยตัวควบคุมพัชซีโลจิก	85
6.3 การทดสอบรูปร่างพังก์ชันสมาชิกของตัวควบคุมพัชซีโลจิกสำหรับใช้ควบคุมกระแส และเชย.....	86

สารบัญ (ต่อ)

หน้า

6.4 การทดสอบจำนวนฟังก์ชันสมาชิกของตัวควบคุมฟ์ชีล็อกจิกสำหรับใช้ควบคุมกระแส ชดเชย.....	88
6.5 การทดสอบวิธีการอนุมานฟ์ชีของตัวควบคุมฟ์ชีล็อกจิกสำหรับระบบควบคุมกระแส ชดเชย.....	889
6.6 การออกแบบตัวแปรภาษาและค่าเชิงภาษา.....	90
6.7 การออกแบบกฎฟ์ชี.....	94
6.7.1 การออกแบบกฎฟ์ชีกรณีพิจารณาใช้เฉพาะอินพุต error.....	94
6.7.2 การออกแบบกฎฟ์ชีกรณีพิจารณาใช้เฉพาะอินพุต error และ error rate	98
6.7.3 การออกแบบกฎฟ์ชีกรณีพิจารณาใช้เฉพาะอินพุต error และ sum error.....	101
6.8 การออกแบบตำแหน่งฟังก์ชันสมาชิกของตัวควบคุมฟ์ชีล็อกจิก.....	104
6.9 การจำลองสถานการณ์การกำหนดข้อมูลอนิจิกเพื่อทดสอบสมรรถนะการควบคุมกระแส ชดเชยของตัวควบคุมฟ์ชีล็อกจิก	112
6.10 สรุป	119
7 การจำลองสถานการณ์การกำหนดข้อมูลอนิจิกในระบบแรงไฟฟ้ากระแสสลับแบบเฟสร่วม ด้วยเทคนิคหาร์ดแวร์ในลูป	120
7.1 กล่าวนำ	120
7.2 การจำลองสถานการณ์ด้วยเทคนิคหาร์ดแวร์ในลูป	120
7.3 ระบบจำลองสถานการณ์การกำหนดข้อมูลอนิจิกในระบบแรงไฟฟ้ากระแสสลับแบบเฟสร่วม ด้วยเทคนิคหาร์ดแวร์ในลูป	122
7.4 ระบบจำลองสถานการณ์การกำหนดข้อมูลอนิจิกในระบบแรงไฟฟ้ากระแสสลับแบบเฟสร่วม ด้วยเทคนิคหาร์ดแวร์ในลูปกรณีทดสอบให้กระแสไฟหลอดมีการเปลี่ยนแปลง	127
7.5 สรุป	145
8 การทดสอบการกำหนดข้อมูลอนิจิกในระบบแรงไฟฟ้าจำลองในห้องปฏิบัติการ	146
8.1 กล่าวนำ	146

สารบัญ (ต่อ)

หน้า

8.2 โครงสร้างฮาร์ดแวร์ระบบبرامجไฟฟ้าจำลอง	147
8.2.1 ระบบبرامجไฟฟ้าจำลอง.....	148
8.2.2 วงจรกรองกำลังแอกทีฟแบบขนาด	152
8.2.3 การคำนวณตรวจจับชำรุดอินิกและระบบควบคุมวงจรกรองกำลังแอกทีฟ.....	156
8.3 การออกแบบระบบควบคุมของวงจรกรองกำลังแอกทีฟแบบขนาดสำหรับฮาร์ดแวร์ระบบبرامجไฟฟ้าจำลอง	168
8.4 การทดสอบสมรรถนะกำจัดชำรุดอินิกด้วยวงจรกรองกำลังแอกทีฟแบบขนาดบนฮาร์ดแวร์ระบบprogramsไฟฟ้าจำลอง.....	168
8.5 สรุป	175
9 สรุปและข้อเสนอแนะ	176
9.1 สรุป	176
9.2 ข้อเสนอแนะเพื่อพัฒนางานวิจัยในอนาคต	178
รายการอ้างอิง	179
ภาคผนวก ก โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณ์ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีล็อกิกรณ์ใช้อินพุต error	188
ภาคผนวก ข โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณ์ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีล็อกิกรณ์ใช้อินพุต error และ error rate	199
ภาคผนวก ค โค้ดโปรแกรมภาษาซีการจำลองสถานการณ์ด้วยเทคนิคฮาร์ดแวร์ในลูปกรณ์ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีล็อกิกรณ์ใช้อินพุต error และ sum error	212
ภาคผนวก ง โค้ดโปรแกรมภาษาซีการควบคุมวงจรกรองกำลังแอกทีฟแบบขนาดกรณ์ใช้ระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีล็อกิกรณ์ใช้อินพุต error และ sum error	225
ภาคผนวก จ บทความทางวิชาการที่ได้รับการตีพิมพ์ในระหว่างการศึกษา.....	240
ประวัติผู้เขียน	278

สารบัญตาราง

ตารางที่	หน้า
2.1 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับโครงสร้างของวงจรกรองกำลังแออทีฟแบบขนาด	10
2.2 การเปรียบเทียบคุณสมบัติวงจรกรองกำลังแออทีฟแบบขนาดชนิดเหล่งจ่ายกระแสและชนิดเหล่งจ่ายแรงดัน	14
2.3 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการออกแบบค่าพารามิเตอร์ของวงจรกรองกำลังแออทีฟแบบขนาด	15
2.4 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการคำนวนตรวจสอบมาตรฐานมอนิก	18
2.5 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมกระแสเดย์ของวงจรกรองกำลังแออทีฟแบบขนาด	22
2.6 ปริทัศน์วรรณกรรมและงานวิจัยที่เกี่ยวข้องกับการควบคุมแรงดันบัสไฟตรง	26
3.1 องค์ประกอบบุคลฐานและองค์ประกอบมาตรฐานในระบบรางไฟฟ้าของประเทศไทยวัน	33
3.2 สรุปค่า %THD ของกระแสที่เหล่งจ่ายภายหลังการชดเชยของการทดสอบกรณีที่ 1 เหล่งจ่ายแรงดันไฟฟ้าเป็นรูปไซน์บริสุทธิ์	47
3.3 สรุปค่า %THD ของกระแสที่เหล่งจ่ายภายหลังการชดเชยของการทดสอบกรณีที่ 2 เหล่งจ่ายแรงดันไฟฟ้ามีภาระมอนิกปะปน	50
4.1 ผลสรุปค่า %THD ของกระแสที่เหล่งจ่ายภายหลังการชดเชยของการทดสอบการกำจัดภาระมอนิกด้วยวงจรกรองกำลังแออทีฟแบบขนาดในระบบรางไฟฟ้า	66
6.1 ผลการทดสอบเบรียบเทียบรูปร่างฟังก์ชันสามาชิก	88
6.2 ผลการทดสอบเบรียบเทียบจำนวนฟังก์ชันสามาชิกรูปสามเหลี่ยม	89
6.3 ผลการทดสอบเบรียบเทียบการอนุมานฟ์ซี	90
6.4 ตัวแปรภาษาและค่าเชิงภาษากรณี 3 ฟังก์ชันสามาชิก	91
6.5 ตัวแปรภาษาและค่าเชิงภาษากรณี 5 ฟังก์ชันสามาชิก	92
6.6 ตัวแปรภาษาและค่าเชิงภาษากรณี 7 ฟังก์ชันสามาชิก	93
6.7 การออกแบบค่าตำแหน่งฟังก์ชันสามาชิกของอินพุต error	109
6.8 การออกแบบค่าตำแหน่งฟังก์ชันสามาชิกของอินพุต error rate	110

สารบัญตาราง (ต่อ)

ตารางที่	หน้า
6.9 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของอินพุต sum error.....	111
6.10 การออกแบบค่าตำแหน่งฟังก์ชันสมาชิกของเอาต์พุต voltage	111
6.11 ผลสรุปเปรียบเทียบค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการซัดเซยแต่ละกรณี อินพุตของระบบควบคุมกระแสเดียวด้วยตัวควบคุมฟิลซีลอกิก	115
7.1 ผลสรุปค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการซัดเซยของการจำลองสถานการณ์ การกำจัด harmonic อนิกตัวยเทคนิคไฮดริดแวร์ในลูป	126
7.2 องค์ประกอบมูลฐานและองค์ประกอบบาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงลดขนาด	130
7.3 องค์ประกอบมูลฐานและองค์ประกอบบาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงเพิ่มขนาด ..	131
7.4 องค์ประกอบมูลฐานและองค์ประกอบบาร์มอนิกกรณีโหลดมีการเปลี่ยนแปลงรูปร่าง.....	132
7.5 สรุปผลค่า %THD ของกระแสที่แหล่งจ่ายภายหลังการซัดเซยของการจำลองสถานการณ์ การกำจัด harmonic อนิกตัวยเทคนิคไฮดริดแวร์ในลูปกรณีกระแสโหลดมีการเปลี่ยนแปลง.....	143
8.1 ค่าพารามิเตอร์ของระบบแรงไฟฟ้าจำลอง.....	148
8.2 ค่าพารามิเตอร์ของวงจรกรองกำลังแยกทีฟแบบขนาน	153
8.3 สรุปผลค่า %THD ของกระแสที่แหล่งจ่าย.....	173

สารบัญรูป

รูปที่	หน้า
1.1 จุดพิจารณาในการกำจัดหาร์มอนิกในระบบแรงไฟฟ้ากระแสสลับแบบเฟสร่วม	2
1.2 การกำจัดหาร์มอนิกในระบบแรงไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรอง กำลังแยกทีฟแบบบานาน	3
2.1 แผนภาพสรุปผลการสำรวจปริทศน์วรรณกรรม	29
3.1 ระบบแรงไฟฟ้าที่พิจารณาจำลองสถานการณ์ทดสอบการคำนวณตรวจจับหาร์มอนิก	31
3.2 แผนภาพการคำนวณตรวจจับหาร์มอนิกด้วยวิธี PQ แบบตั้งเดิม.....	34
3.3 แรงดันไฟฟ้าที่เหลื่อยจ่าย และกระแสโหลดของเฟส M และ T	35
3.4 แผนภาพการคำนวณตรวจจับหาร์มอนิกด้วยวิธี PQ สำหรับระบบแรงไฟฟ้ากระแสสลับ แบบเฟสร่วม.....	35
3.5 การใช้วงจร LPF ใน การแยกองค์ประกอบหาร์มอนิกของกำลังแยกทีฟ	36
3.6 สเปกตรัมของกำลังไฟฟ้าแยกทีฟในระบบแรงไฟฟ้าที่พิจารณากำจัดหาร์มอนิก	37
3.7 การใช้วิธี SWFA ใน การแยกองค์ประกอบหาร์มอนิกของกำลังแยกทีฟ	38
3.8 การคำนวณหาค่า A_{0p} และค่า \bar{P}_L	39
3.9 แผนภาพการคำนวณตรวจจับหาร์มอนิกด้วยวิธี PQF สำหรับระบบแรงไฟฟ้ากระแสสลับ แบบเฟสร่วม.....	40
3.10 แผนภาพการคำนวณตรวจจับแรงดันลำดับเฟสบกนุลฐานด้วยวิธี PSVD.....	41
3.11 การใช้วงจร LPF ใน การแยกองค์ประกอบหาร์มอนิกของกำลังไฟฟ้าสนับสนุน ($p^{'}, q^{'}$).....	42
3.12 การคำนวณตรวจจับหาร์มอนิกด้วยวิธี PQF ร่วมกับวิธี PSVD	43
3.13 ผลการตรวจจับหาร์มอนิกของเฟส M ด้วยวิธี PQ กรณีเหลื่อยจ่ายแรงดันเป็นรูปไข่.....	44
3.14 ผลการตรวจจับหาร์มอนิกของเฟส T ด้วยวิธี PQ กรณีเหลื่อยจ่ายแรงดันเป็นรูปไข่.....	45
3.15 ผลการตรวจจับหาร์มอนิกของเฟส M ด้วยวิธี PQF กรณีเหลื่อยจ่ายแรงดันเป็นรูปไข่.....	45
3.16 ผลการตรวจจับหาร์มอนิกของเฟส T ด้วยวิธี PQF กรณีเหลื่อยจ่ายแรงดันเป็นรูปไข่.....	46

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.17 ผลการตรวจจับาร์มอนิกของเฟส M ด้วยวิธี PQF กรณีเหล่งจ่ายแรงดัน มีหาร์มอนิกแปบปน.....	48
3.18 ผลการตรวจจับาร์มอนิกของเฟส T ด้วยวิธี PQF กรณีเหล่งจ่ายแรงดัน มีหาร์มอนิกแปบปน.....	48
3.19 ผลการตรวจจับาร์มอนิกของเฟส M ด้วยวิธี PQF ร่วมกับ PSVD กรณีเหล่งจ่ายแรงดัน มีหาร์มอนิกแปบปน.....	49
3.20 ผลการตรวจจับาร์มอนิกของเฟส T ด้วยวิธี PQF ร่วมกับ PSVD กรณีเหล่งจ่าย แรงดันมีหาร์มอนิกแปบปน.....	49
4.1 วงจรกรองกำลังแอกทิฟแบบขนาดที่มีโครงสร้างแบบตัวเก็บประจุร่วม	53
4.2 สเปกตรัมของกระแสโคลด์ในระบบรางไฟฟ้าที่พิจารณาจำกัดหาร์มอนิก	54
4.3 ผลรวมผลคุณของแรงดันไฟฟ้าที่เหล่งจ่ายระบบไฟฟ้ากำลังสองเฟสและกระแสอ้างอิง	58
4.4 บล็อกໄດอะแกรมระบบควบคุมกระแสเดชด้วยตัวควบคุมพีไอ	58
4.5 บล็อกໄไดอะแกรมระบบควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ	60
4.6 การควบคุมแรงดันบัสไฟตรงที่เชื่อมต่อภายนอกในการคำนวณตรวจจับาร์มอนิกด้วยวิธี PQF ..	61
4.7 ระบบจำกัดหาร์มอนิกด้วยวงจรกรองกำลังแอกทิฟแบบขนาดในระบบรางไฟฟ้า	63
4.8 ผลการจำลองสถานการณ์จำกัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส M	63
4.9 ผลการจำลองสถานการณ์จำกัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟสของเฟส T	64
4.10 ผลการเปรียบเทียบ i_{CM} และ i_{CM}^*	64
4.11 ผลการเปรียบเทียบ i_{CT} และ i_{CT}^*	65
4.12 ผลการจำลองสถานการณ์จำกัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A B และ C)	65
4.13 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอ	67
5.1 รูปร่างฟังก์ชันสมาชิกของเซตชัดเจน.....	70
5.2 รูปร่างฟังก์ชันสมาชิกของฟังก์ชันเซต	71
5.3 ส่วนเติมเต็มของฟังก์ชัน A	72
5.4 ยูเนียนระหว่างฟังก์ชัน A และ B	72
5.5 อินเตอร์เซกชันระหว่างฟังก์ชัน A และ B	73

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.6 พังก์ชันสมาชิกรูปสามเหลี่ยม.....	74
5.7 พังก์ชันสมาชิกรูปสี่เหลี่ยมคางหมู	75
5.8 พังก์ชันสมาชิกรูปเกาส์เซียน	75
5.9 พังก์ชันสมาชิกรูปประแจงครัว	76
5.10 แผนภาพการอนุมานฟัชชีแบบ Mamdani	78
5.11 การอนุมานแบบค่าสูงสุด-ต่ำสุด	79
5.12 การอนุมานแบบค่าสูงสุด-ผลคูณ.....	80
5.13 การทำดีฟัชชีด้วยวิธีหาจุดศูนย์ถ่วง (COG)	81
5.14 การอนุมานฟัชชีแบบ Takagi- Sugeno.....	83
6.1 ระบบควบคุมกระแสดงเลขของวงจรกรองกำลังแยกทีฟแบบขنانด้วยตัวควบคุมฟัชชีโลจิก	86
6.2 ระบบกำจัดหาร์มอนิกในระบบรางไฟฟ้ากระแสสลับแบบเฟสร่วมด้วยวงจรกรองกำลังแยกทีฟแบบขنانที่ควบคุมกระแสดงเลขโดยตัวควบคุมฟัชชีโลจิก	87
6.3 พังก์ชันสมาชิกของอินพุต error	87
6.4 ลักษณะกระแสดงเลขสำหรับการออกแบบกฎฟัชชี	94
6.5 ลักษณะการควบคุมกระแสดงเลขของตัวควบคุมฟัชชีโลจิกกรณีใช้เฉพาะอินพุต error ที่มี 3 พังก์ชันสมาชิก	95
6.6 ลักษณะการควบคุมกระแสดงเลขของตัวควบคุมฟัชชีโลจิกกรณีใช้เฉพาะอินพุต error ที่มี 5 พังก์ชันสมาชิก	96
6.7 ลักษณะการควบคุมกระแสดงเลขของตัวควบคุมฟัชชีโลจิกกรณีใช้เฉพาะอินพุต error ที่มี 7 พังก์ชันสมาชิก.....	97
6.8 ลักษณะอินพุต error rate.....	99
6.9 ลักษณะการควบคุมกระแสดงเลขของตัวควบคุมฟัชชีโลจิกกรณีที่ใช้อินพุต error ร่วมกับอินพุต error rate	100

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.10 ลักษณะอินพุต sum error	102
6.11 ลักษณะการควบคุมกระแสชดเชยของตัวควบคุมฟ์ซีลوجิกกรณีใช้อินพุต error ร่วมกับอินพุต sum error	103
6.12 ตำแหน่ง e_1 ถึง e_5 ของฟังก์ชันสมาชิกของอินพุต error	105
6.13 ตำแหน่ง er_1 ถึง er_3 ของฟังก์ชันสมาชิกของอินพุต error rate	105
6.14 ตำแหน่ง se_1 ถึง se_3 ของฟังก์ชันสมาชิกของอินพุต sum error	105
6.15 ตำแหน่ง V_1 ถึง V_5 ของฟังก์ชันสมาชิกของเอาต์พุต voltage	106
6.16 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต error	109
6.17 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต error rate	110
6.18 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของอินพุต sum error	111
6.19 ค่าแต่ละตำแหน่งของฟังก์ชันสมาชิกของเอาต์พุต voltage	112
6.20 ปล็อกໄ/doะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีลوجิกกรณี ใช้เฉพาะอินพุต error	113
6.21 ปล็อกໄ/doะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีลوجิกกรณีใช้ อินพุต error และ error rate	113
6.22 ปล็อกໄ/doะแกรมของระบบควบคุมกระแสชดเชยด้วยตัวควบคุมฟ์ซีลوجิกกรณีใช้ อินพุต error และ sum error	113
6.23 ผลการเปรียบเทียบ i_{CM} และ i_{CM}^* กรณีใช้เฉพาะอินพุต error	114
6.24 ผลการเปรียบเทียบ i_{CM} และ i_{CM}^* กรณีใช้อินพุต error และ error rate	114
6.25 ผลการเปรียบเทียบ i_{CM} และ i_{CM}^* กรณีใช้อินพุต error และ sum error	115
6.26 ผลการจำลองสถานการณ์กำจัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟส M ที่ใช้ ตัวควบคุมฟ์ซีลوجิกกรณีใช้อินพุต error และ sum error	116
6.27 ผลการจำลองสถานการณ์กำจัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสองเฟส T ที่ใช้ ตัวควบคุมฟ์ซีลوجิกกรณีใช้อินพุต error และ sum error	117

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.28 ผลการจำลองสถานการณ์กำจัดหาร์มอนิกที่ระบบไฟฟ้ากำลังสามเฟสที่ใช้ตัวควบคุมพัชซีล็อกิกรณ์ใช้อินพุต error และ sum error.....	117
6.29 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยตัวควบคุมพีไอกรณ์ที่ใช้ระบบควบคุมกระแสขดเฉยตัวควบคุมพัชซีล็อกิกรณ์ใช้อินพุต error และ sum error.....	119
7.1 การจำลองสถานการณ์ด้วยเทคนิคไฮร์ดแวร์ในลูป	121
7.2 กระบวนการทำงานของการจำลองสถานการณ์ด้วยเทคนิคไฮร์ดแวร์ในลูป	122
7.3 ระบบจำลองสถานการณ์การกำจัดหาร์มอนิกในระบบบางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาด้วยเทคนิคไฮร์ดแวร์ในลูป.....	123
7.4 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปของเฟส M	124
7.5 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปของเฟส T	124
7.6 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปที่ระบบไฟฟ้า กำลังสามเฟส (เฟส A, B, C)	125
7.7 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยเทคนิคไฮร์ดแวร์ในลูป	126
7.8 ระบบจำลองสถานการณ์การกำจัดหาร์มอนิกในระบบบางไฟฟ้ากระแสสลับแบบเฟสร่วมที่พิจารณาด้วยเทคนิคไฮร์ดแวร์ในลูปกรณ์มีการเปลี่ยนแปลงกระແສໂໂລດของระบบบางไฟฟ้า.....	128
7.9 กระแสໂໂລດของระบบบางไฟฟ้าที่พิจารณากรณีกระแสໂໂລດมีการเปลี่ยนแปลง	129
7.10 กระแสໂໂລດของระบบบางไฟฟ้าที่พิจารณากรณีกระแสໂໂລດมีการเปลี่ยนแปลง	129
7.11 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปของเฟส M กรณีกระแสໂໂລດมีการเปลี่ยนแปลง.....	132
7.12 ผลการเปรียบเทียบ i_{CM} และ i_{CM}^* ของเฟส M กรณีกระแสໂໂລດมีการเปลี่ยนแปลง	133
7.13 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปของเฟส T กรณีกระแสໂໂລດมีการเปลี่ยนแปลง.....	134
7.14 ผลการจำลองสถานการณ์การกำจัดหาร์มอนิกด้วยเทคนิคไฮร์ดแวร์ในลูปของเฟส T กรณีกระแสໂໂລດมีการเปลี่ยนแปลง.....	135

สารบัญรูป (ต่อ)

รูปที่	หน้า
7.15 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปที่ระบบไฟฟ้า กำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง	136
7.16 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปแบบขยาย ที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง.....	136
7.17 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปของเฟส T กรณี กระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	138
7.18 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปของเฟส T กรณี กระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	139
7.19 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปของเฟส T กรณี กระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	140
7.20 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปของเฟส T กรณี กระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	141
7.21 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปที่ระบบไฟฟ้า กำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	142
7.22 ผลการจำลองสถานการณ์การกำจัดยาาร์มอนิกด้วยเทคนิคหาร์ดแวร์ในลูปแบบขยาย ที่ระบบไฟฟ้ากำลังสามเฟส (เฟส A, B, C) กรณีกระแสโหลดมีการเปลี่ยนแปลง (ตัวควบคุมพีไอ)	142
7.23 ผลการจำลองสถานการณ์การควบคุมแรงดันบัสไฟตรงด้วยเทคนิคหาร์ดแวร์ในลูปกรณี กระแสโหลดมีการเปลี่ยนแปลง	144
7.24 การกระแสเพื่อมของแรงดันบัสไฟตรงกรณีกระแสโหลดมีการเปลี่ยนแปลง	145
8.1 โครงสร้างหาร์ดแวร์ระบบบรรจุไฟฟ้า.....	147
8.2 แหล่งจ่ายไฟฟ้ากำลังสามเฟสแบบคงค่าได้	149
8.3 หม้อแปลงไฟฟ้าสามเฟสแบบปรับค่าได้	149
8.4 หม้อแปลงแยกกราวด์	150
8.5 หม้อแปลงเลอบลองค์	151

สารบัญรูป (ต่อ)

รูปที่	หน้า
8.6 วงจรเรียงกระแสหนึ่งเฟส	151
8.7 โหลดตัวเหนี่ยวนำ	152
8.8 ชุดโหลดไฟแทนโหลดตัวต้านทาน.....	152
8.9 วงจรอินเวอร์เตอร์หนึ่งเฟส	153
8.10 ตัวเหนี่ยวนำของวงจรกรองกำลังแอคทีฟแบบขنان	154
8.11 ตัวต้านทานของวงจรกรองกำลังแอคทีฟแบบขنان	154
8.12 ตัวเก็บประจุของวงจรกรองกำลังแอคทีฟแบบขنان	155
8.13 หม้อแปลงเชิงเส้นหนึ่งเฟส	156
8.14 หม้อแปลงแท็ปกล่างสำหรับตรวจวัดแรงดันไฟฟ้า.....	157
8.15 ตัวตรวจวัดกระแสไฟฟ้า	157
8.16 ตัวตรวจวัดแรงดันไฟฟ้ากระแสตรง	158
8.17 แหล่งจ่ายไฟฟ้ากระแสตรง	159
8.18 วงจรปรุงแต่งสัญญาณ	159
8.19 บอร์ด eZdsp TM F28335.....	160
8.20 เวลาที่ใช้ในหนึ่งรอบการคำนวณค่าเอาต์พุตของระบบควบคุมบนบอร์ด eZdsp TM F28335.....	161
8.21 การเชื่อมต่อ expansion interface และ analog expansion	161
8.22 ตัวแปลงสัญญาณดิจิตอลเป็นแอนะล็อก รุ่น Burr-Brown DAC712P	162
8.23 วงจรสร้างสัญญาณพาหะรูปสามเหลี่ยม	163
8.24 วงจรเปรียบเทียบสัญญาณ	163
8.25 วงจรนิเสธเกต.....	164
8.26 วงจรขับゲต.....	164
8.27 ไซร์ดแวร์ระบบกำจัดဓารมณิกในระบบบางไฟฟ้าจำลอง.....	165
8.28 ตำแหน่ง e_1 ถึง e_5 ของพังก์ชันสามารถซึ่กของอินพุต error ของไซร์ดแวร์ระบบบางไฟฟ้า..	167

สารบัญรูป (ต่อ)

รูปที่	หน้า
8.29 ตำแหน่ง se_1 ถึง se_3 ของฟังก์ชันสมากซิกของอินพุต sum error ของฮาร์ดแวร์ระบบแรงไฟฟ้า.....	167
8.30 ตำแหน่ง V_1 ถึง V_5 ของฟังก์ชันสมากซิกของเอาต์พุต voltage สำหรับฮาร์ดแวร์ระบบแรงไฟฟ้า.....	168
8.31 ผลการทดสอบการกำจัดหาร์มอนิกบนฮาร์ดแวร์ระบบแรงไฟฟ้าจำลองของเฟส M	170
8.32 ผลการทดสอบการกำจัดหาร์มอนิกบนฮาร์ดแวร์ระบบแรงไฟฟ้าจำลองของเฟส T	171
8.33 ผลการทดสอบการกำจัดหาร์มอนิกบนฮาร์ดแวร์ระบบแรงไฟฟ้าจำลองที่ระบบไฟฟ้ากำลังสามเฟส	172
8.34 ผลการควบคุมแรงดันบัสไฟตรงของฮาร์ดแวร์ระบบแรงไฟฟ้า	174